

Analisa arus dan tegangan single electron transistor dengan sidewall depletion gates

Pardede, Hilman F., author

Deskripsi Lengkap: <https://lib.ui.ac.id/detail?id=20242435&lokasi=lokal>

Abstrak

Single-electron transistor (SET) dengan sidewall depletion gate disimulasikan pada skripsi ini. Divais ini bekerja dengan memanfaatkan fenomena single electron yang berkembang sangat pesat belakangan ini. Divais ini memiliki kelebihan yaitu ukuran yang kecil, cepat serta daya yang terpakai yang lebih kecil. Struktur SET dengan sidewall depletion gate memiliki kelebihan dalam pengendalian divais dibandingkan dengan struktur yang lain. Selain itu divais ini telah mampu dlfabrikasi meskipun operasionalnya masih dalam temperatur yang sangat rendah. Pada skripsi ini simulasi SET dengan sidewall depletion gate menggunakan model SDRG 4.01 telah dapat dilakukan. Dari simulasi diperoleh bahwa pengendalian fenomena tunneling dapat dilakukan dengan pengaturan tegangan catu karena sesuai dengan persyaratan terjadinya tunnel $|V_{ds}| > e/2C_v$, dan juga pengaturan jarak antara sidewall gate yang mempengaruhi kapasitansi pulau dengan hubungan $C = \epsilon_0 \epsilon_{SiO_2} \frac{W_{cli} X S_{sg}}{T_{ox}}$ " $C_{cg} = - T$. Arus yang mengalir pada OX SET dapat berupa fungsi periodik dari tegangan control gate yang disebut Coulomb Oscillation yang dapat diatur dengan pengaturan tegangan catu yang berkibat bergesernya grafik $I_{SET} \sim V_{cg}$ ke atas atau ke bawah. Posisi puncak Coulomb Oscillation ditentukan oleh tegangan sidewall gate dengan pergeseran puncak osilasi pada sumbu V_{cg} akibat perubahan V_{sg} adalah $\Delta V_{cg} = 2C_{sg} : C_{cg} \times \Delta V_{sg}$. Penggunaan tunnel junction dengan resistansi junction yang jauh berbeda akan mengakibatkan timbulnya fenomena Coulomb staircase. Aplikasi yang kini tengah dikembangkan untuk SET ini adalah rangkaian gerbang-gerbang logika.