

# Optimasi differensial operasional amplifier CMFB dengan VDD 1 VOLT dan slew rate 1500 mV/nS = Optimization of differential operational amplifier with CMFB Vdd 1 volt and slew rate 1500 mV/nS

Nuryadi, author

Deskripsi Lengkap: <https://lib.ui.ac.id/detail?id=20249310&lokasi=lokal>

---

## Abstrak

Skripsi ini membahas tentang perancangan optimasi dan analisis keluaran dari sebuah fully differential operational amplifier two stage dengan CMFB untuk menghasilkan slew rate tinggi. Fully differential operational amplifier memiliki beberapa kelebihan yaitu gain loop terbuka dapat dilakukan dalam dua tingkat yang berbeda sehingga mengurangi kekompleksan rangkaian oleh karena itu seringkali dijadikan pilihan utama dalam perencanaan rangkaian terpadu modern. Variasi optimasi pada skripsi kali ini adalah melakukan perbandingan perubahan nilai width (W) di M1p, M2n, M3p, M4n M5n pada PMOS/NMOS dengan range 20/10 sampai 100/80 dan length (L) = 1 ( dalam satuan  $\lambda = 50$  nm ), range tersebut bertujuan untuk mengetahui seberapa besar pengaruhnya terhadap  $I_b$  ( arus bias) pada rangkaian buffer serta perubahan nilai resistansi pada  $R_{f1}$ ,  $R_{f2}$ ,  $R_{i1}$  dan  $R_{i2}$  dengan range 100-900 ohm pada rangkaian differensial dan menggunakan teknologi CMOS 50 nm dalam proses pabrikasi. Pada prinsipnya semakin tinggi nilai slew rate fully differential op-amp two stage maka akan semakin baik karakteristik op-amp untuk di gunakan dalam aplikasi. Pada skripsi didapat nilai optimasi slew rate mencapai 1500 mV/nS dengan sumber tegangan VDD 1 volt.

*This final project discusses the design optimization and analysis of the output of a fully differential two-stage operational amplifier with CMFB to produce high Slew Rate. Fully differential operational amplifiers have several advantages, namely open-loop gain can be done in two different levels, thereby reducing the circuit complexity is therefore often used as a primary choice in modern integrated circuit design. Variations of optimization in this thesis is to compare changes in the value of W in M1p, M2N, M3p, M4n M5n the PMOS / NMOS with a range 20/10 until 100/80 and  $L = 1$  (in units of  $\lambda = 50$  nm), the range is aimed to know how big influence on  $I_b$  (bias current) on a series of buffers and changes in resistance value at  $R_{f1}$ ,  $R_{f2}$ ,  $R_{i1}$  and  $R_{i2}$  with a range of 100-900 ohms in series of differential and using 50 nm CMOS technology in the manufacturing process. In principle, more high slew rate of the fully differential two-stage op-amp, characteristics of the op-amp is more better using in applications. In this final project got value optimization slew rate up to 1,500 mV / ns with 1 volt voltage source VDD.*