

BAB II

POWER LINE COMMUNICATION

2.1 Power Line Communication (PLC)

PLC merupakan kepanjangan dari *Power Line Communication*, teknologi yang menggunakan koneksi kabel listrik yang dapat digunakan pada jaringan listrik yang telah ada untuk memberikan pasokan energi listrik, dan di saat yang bersamaan juga dapat digunakan untuk mentransfer data dan transmisi suara. Kecepatan maksimal yang bisa diraih menggunakan teknologi ini kurang lebih mendekati kecepatan koneksi transmisi data menggunakan fiber optic, mulai dari 256 Kbit/s sampai 45 Mbit/s.

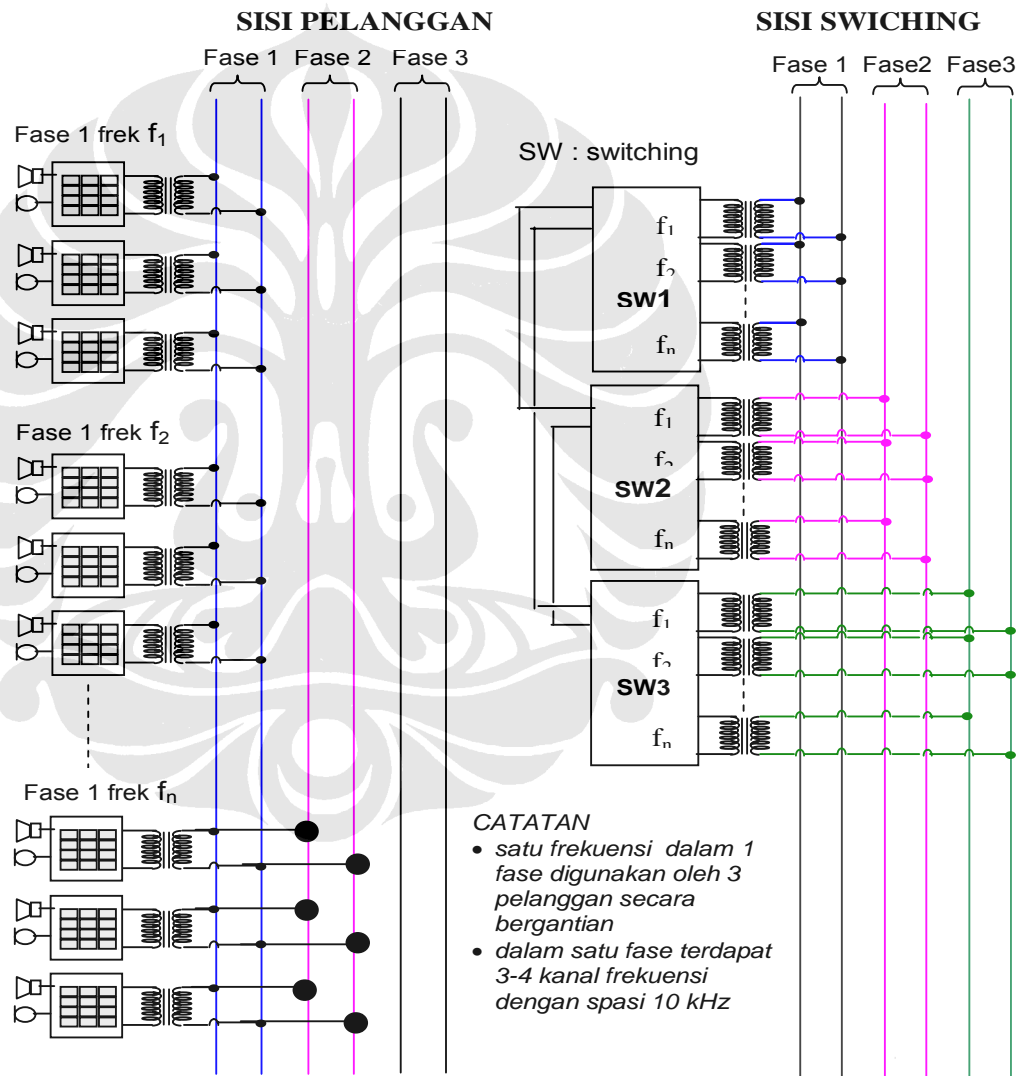
Teknologi PLC menjanjikan adanya pertumbuhan yang pesat dalam pelayanan telekomunikasi. Bukan suatu ide baru bahwa komunikasi melalui jaringan kabel listrik dapat diaplikasikan. Bahkan uji coba telepon melalui PLC sudah pernah dilakukan pada tahun 1930 [1]. Teknologi PLC memungkinkan untuk mengakses data dari internet dan komunikasi telepon. Jaringan Teknologi PLC diilustrasikan dalam Gambar 2.1.



Gambar 2.1 Jaringan teknologi PLC [2]

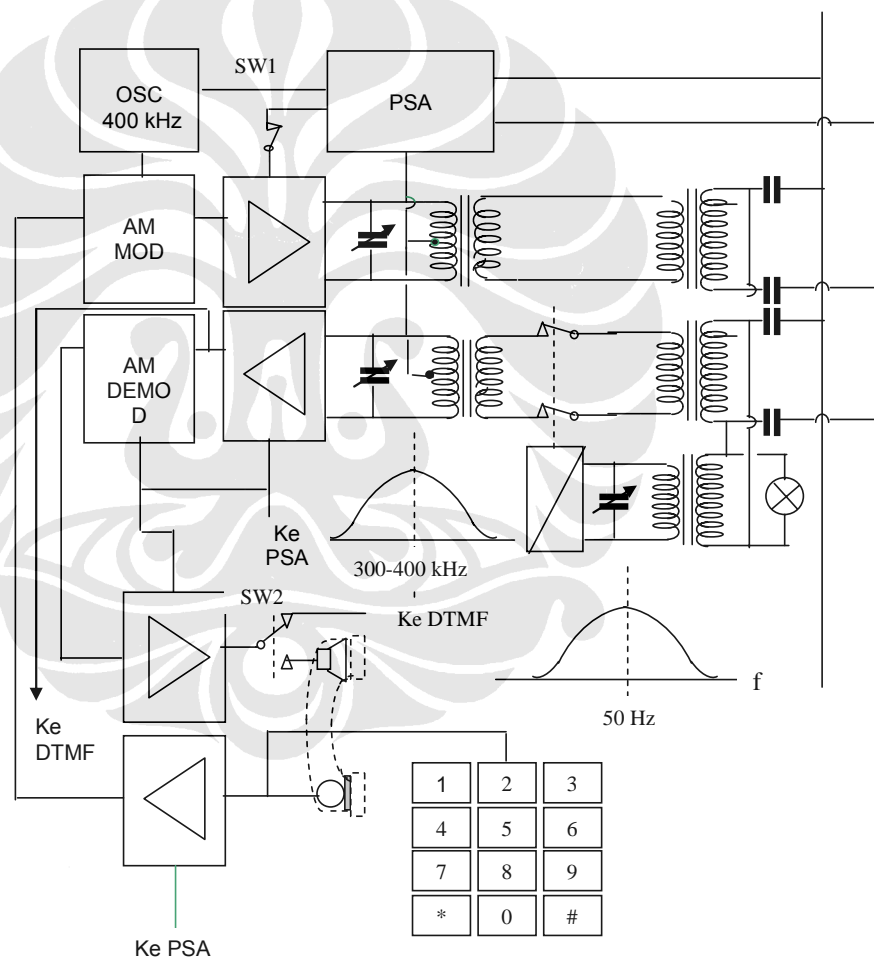
2.1.1 Prinsip Dasar PLC

Prinsip dasar PLC adalah suatu pemanfaatan distribusi komunikasi suara dan data melalui media jaringan kabel listrik bertegangan rendah. Energi listrik ditransmisikan melalui saluran tegangan menengah, selanjutnya didistribusikan oleh trafo distribusi menjadi saluran tegangan rendah 3 fase, yaitu R, S, dan T. Tegangan fase ke netral adalah 220 Volt, yaitu nilai tegangan yang tersedia untuk perumahan dan perkantoran [3]. Ilustrasi ini ditunjukkan pada Gambar 2.2 berikut ini :



Gambar 2.2 Diagram blok sistem telepon melalui jaringan listrik

Teknologi ini adalah kemampuan untuk menyediakan Jaringan Daya Terkondisi Frekuensi Tinggi (HFPCN, *high frequency conditioned power network*) dimana melalui jaringan ini data dapat dilewatkan. Sebagai mana ditunjukkan di atas, prinsip dasarnya adalah menginjeksikan sinyal-sinyal data ke dalam saluran daya listrik pada jalur frekuensi yang digunakan dari 300 KHz sampai dengan 400 KHz . Untuk melakukan ini , dibutuhkan unit-unit pengkondisi . Unit-unit ini merupakan pengkoppel arah tiga terminal yang meliputi bagian *high pass filter* untuk melewati *carrier* sekitar 200 KHz . Ilustrasi ini ditunjukkan pada Gambar 2.3 .



Gambar 2.3 . Unit kopel

Unit kopel ini memberikan kemampuan menyediakan hal-hal sebagai berikut :

1. Hanya melewatkan frekuensi *carier* sekitar 200-400 KHz
2. Memblok gelombang jala-jala listrik 50 Hz
3. Meredam noise yang memasuki ke jala-jala listrik
4. Menaikan tegangan *carrier* sampai 200 volt agar dapat mentransmisikan ke semua pelanggan PLC .

Frekuensi 300 KHz dipilih sebagai frekuensi terendah dimana pengkopel arah yang efektif dan efisien dapat dibangun dan sebagai frekuensi IF pada AM .Frekuensi 400 KHz dipilih sebagai frekuensi maximum untuk jarak jangkauan pada kabel listrik . Modulasi yang digunakan adalah modulasi AM dimana kita mengacu pada unit kopel pada Gambar 2.3 bahwa pada saat data masuk kemudian di modulasi oleh AM kemudian *diturn* pada frekuensi 300 KHz .

2.1.2 Kendala Aplikasi PLC

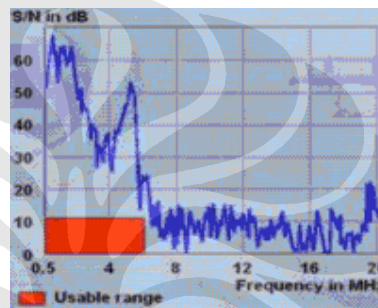
Mengalirnya listrik pada suatu penghantar dapat menyebabkan terjadi jatuh tegangan (*Voltage Drop*) pada penghantar tersebut, sehingga menyebabkan ketidakstabilan tegangan atau selalu berfluktuasi. Juga tingkah laku fisik dari jaringan berubah setiap adanya peralatan yang di on/off. Kondisi ini jauh berbeda dengan jalur telekomunikasi, yang dapat kita katakan memiliki kestabilan, sehingga lalu lintas suara dan data memiliki sedikit kemungkinan untuk terjadi kegagalan.

Kabel listrik juga merupakan sistem terbuka (*open network*) dimana sinyal bisa keluar (jaringan listrik merupakan suatu antenna) yang dapat menimbulkan *Electro Magnetic Interference* (EMI) yang dapat mengganggu sistem komunikasi dan juga terbuka dari luar, dimana sinyal/*noise* dari luar bisa masuk dan sistemnya mudah terganggu.

Kendala-kendala lain dari PLC, sebagai berikut. :

1. *Noise*

Setiap jaringan listrik menerima sinyal listrik yang diradiasikan oleh alat-alat pada jaringan tersebut dan diemisikan oleh sumber-sumber lainnya. Karena itu mengapa setiap jaringan listrik dapat dikarakterisasikan oleh suatu yang kita sebut noise. Noise pada saluran daya sebagian besar disebabkan oleh peralatan listrik yang terhubung ke saluran, seperti proses switching penyuplai-penyuplai daya. Contoh *noise* tersebut kita bisa lihat pada Gambar 2.4

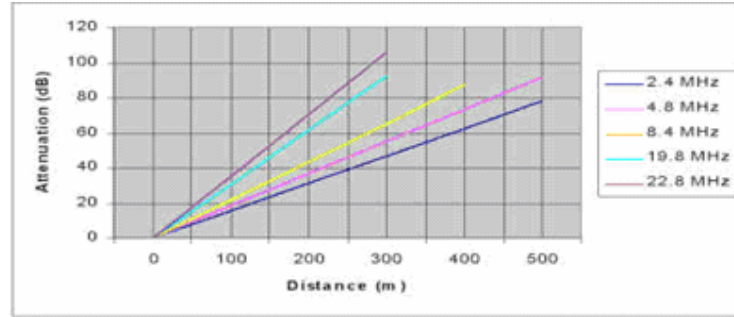


Gambar 2.4 Contoh *Rasio Sinyal - Noise*

Kualitas kirim suara dan data dipengaruhi oleh bandwidth, frekuensi yang digunakan, dan rasio sinyal-noise (SNR, *signal to noise ratio*). Bandwidth tinggi dicapai dengan menggunakan kisaran frekuensi yang tinggi atau dengan menaikkan tingkat SNR. Untuk menaikkan tingkat SNR, dibutuhkan injeksi sinyal yang lebih tinggi.

2. *Atenuasi*

Salah satu masalah utama dari PLC adalah atenuasi (peredaman) sinyal yang sangat tinggi, terutama jika frekuensi kerjanya diatas kisaran puluhan MHz. Adanya Atenuasi akan menyebabkan menurunkan tingkat sinyal pada suatu jarak tertentu, sebagaimana ditunjukkan pada Gambar 2.5



Gambar 2.5 . sinyal peredaman sebagai fungsi jarak

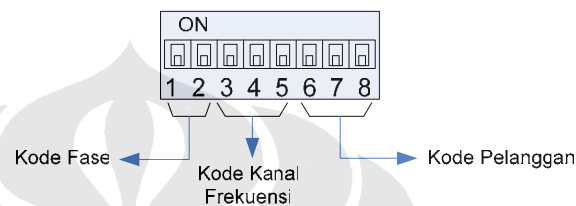
3. *Disturbansi*

Keanehan sistem PLC penting lainnya adalah sering terjadi berbagai macam *disturbansi* dari jaringan. Jaringan tegangan rendah tidak dapat membangun transmisi data dan ada beberapa kerugian untuk pemakaian dalam telekomunikasi. Karena itu jaringan PLC kelihatan menjadi lebih terganggu dari pada jaringan komunikasi kawat lainnya. Karena aturan regulasi yang ketat untuk radiasi elektromagnetik dari jaringan *Power Line Communication* terhadap lingkungan, sistem ini harus bekerja dengan memanfaatkan saluran listrik untuk menumpangkan sinyal suara dan data, tentunya dihadapkan kendala-kendala yang cukup rumit. Hal ini disebabkan berbagai kenyataan bahwa *Power Line Communication* mengambil tempat secara langsung pada jaringan dimana kebanyakan dari peralatan listrik rumah tangga dioperasikan, akibatnya level *noise* pada jaringan akan menjadi tinggi. Level *noise* bergantung pada sejumlah keadaan, seperti alam dan sumber-sumber buatan dari radiasi elektromagnetik, struktur fisik dan parameter jaringan.

Beberapa kendala aplikasi yang terkait dengan jaringan listrik adalah *noise*, *disturbansi* dan *atenuasi*, tentunya hal ini akan mempengaruhi kualitas dari pengiriman suara dan data, sehingga diperlukan suatu metode modulasi yang mampu memberikan solusi pemecahannya. daya sinyal yang sangat rendah. Hal itu membuat lebih sensitif terhadap *disturbansi* dan sistem transmisi PLC harus menghadapi masalah ini. Sampai kini *Signal Noise to Ratio* cukup untuk menghindari *disturbansi* dalam jaringan, namun tidak ada pemakaian metode khusus untuk melawan *disturbansi*.

2.2 Penomoran

Penentuan nomor pelanggan dilakukan dengan berdasarkan pada nomor fasa , kanal frekuensi dan jumlah pelanggan per frekuensi . Hal ini dapat digambarkan pada bit-bit yang diaplikasikan pada dipswitch . Dapat diilustrasikan pada Gambar 2.6



Gambar 2.6 Ilustrasi nomor pelanggan yang diaplikasikan pada dipswitch

Operasi penekanan *dial* oleh seorang pelanggan diwakili dengan memberi *input* pada *keypad* . DIP *switch* 8 bit input tersebut merepresentasikan kode-kode penomoran yang akan menyesuaikan masukan dari keypad . Hal ini diilustrasikan bahwa *keypad* sebagai nomor pelanggan dari sistem *switching* PLC. Kode-kode tersebut yaitu 2 bit untuk kode fasa, 3 bit untuk kode kanal frekuensi dan 3 bit untuk kode pelanggan per frekuensi .

2.3 Konsep Dasar Signaling

Untuk suatu jaringan telepon, pensinyalan (*signalling*) adalah sesuatu yang membawa informasi yang diperlukan seorang pelanggan agar dapat melakukan sambungan pembicaraan dengan pelanggan yang lainnya. *Signalling* adalah proses pertukaran informasi di antara komponen-komponen dalam sistem telekomunikasi untuk membangun, memonitor dan memutuskan hubungan, serta pengontrolan operasi jaringan dan sistem yang terkait. *Audible-visual signalling*, berfungsi untuk pemberitahuan ke pelanggan, misalnya tentang keadaan dari saluran yaitu nada sibuk atau kesiapan sentral untuk menerima informasi lebih lanjut yaitu berupa *dial tone* atau pemanggilan pelanggan berupa bel.[5]

Berikut ini adalah Tabel 2.1 yang menjadi acuan algoritma signaling dari sebuah *procedure* suatu panggilan.

Tabel 2.1 *procedure* suatu panggilan dalam layanan sentral [6]

Pelanggan yang Memanggil	Pelanggan yang Dipanggil	Sentral <i>Switching</i>
		<i>Attend</i>
<i>Off-Hook (Origination)</i>		
		Menerima sinyal informasi bahwa ada pelanggan yang akan melakukan panggilan dan mengirimkan nada sam-bung ke pelanggan yang memanggil
<i>Dial</i>		
		Menyimpan informasi data atau nomer pelanggan yang dipanggil. Mencari rute atau jalur lokasi pelanggan yang dipanggil, kemudian memeriksa status sibuk.
	Sibuk (<i>Busy</i>)	
		Mengirimkan nada sibuk ke pelanggan yang memanggil. Setelah itu, mensupervisi sampai pelanggan menutup telepon (<i>on-hook</i>).
	Tidak Sibuk (<i>Idle</i>)	
		<i>Alert</i> , yaitu memberikan nada panggil (<i>ring tone</i>) ke pelanggan yang dipanggil. Men-supervisi nada panggil (<i>ring back tone</i>) ke pelanggan yang memanggil.
	<i>Off-Hook</i>	
		Menyediakan jalur pembicaraan pada kedua pelanggan kemudian men-supervisinya.
<i>On-Hook</i>		
		Memutus hubungan kemudian melakukan pentarifan.

2.4 Alur Pensinyalan Pada Pelanggan

Alur pensinyalan pada pelanggan harus melalui beberapa tahap yaitu

1. Tekan Nomor telepon yang akan di tuju sesuai dengan fasa , frekuensi dan pelanggan

2. Kemudian nomor pelanggan akan diterima oleh switching dan menerima bahwa benar ada pelanggan yang menggunakan *line* maka switching mengatakan OK
3. Kembali menuju pelanggan yang memanggil dan menginisialisasi nomor pelanggan yang dituju
4. Switching akan memeriksa apakah frekuensi tersebut kosong (*idle*)
5. Maka nada panggil akan berbunyi dan identifikasi telah tersambung pada pelanggan diterima berupa *ringing tone*
6. Terjadi komunikasi antar pelanggan yang kita kenal dengan *connected*

Setelah pembicaraan selesai maka koneksi tersebut akan bubar kembali ke *On Hook*

2.5 Mikrokontroler AT89S52 [7]

Mikrokontroler AT89S52 merupakan mikrokontroler CMOS 8-bit yang mempunyai tegangan rendah dimana memiliki kemampuan yang tinggi dengan 8 Kbyte *Flash Programmable* dan *erasable Read Only Memory* (PEROM) atau lebih dikenal dengan *In Sistem Programmable Flash Memory*. Piranti ini memiliki teknologi memori *non volatile* dengan kerapatan tinggi dari Atmel yang kompatibel dengan mikrokontroler standar industri MCS-51 baik pin kaki IC maupun set instruksinya.

AT89S52 ini memiliki *on-chip flash* yang memberikan memori program untuk dapat diprogram ulang kembali ke dalam sistem yang dilakukan oleh *programmer*. Kombinasi sebuah *versatile* CPU 8-bit dengan menanamkan *flash* memori di dalamnya menjadi sebuah keping monolitik (*monolithic chip*). AT89S52 juga menyediakan cukup banyak instruksi sehingga teknik pemrogramannya sangat mudah yang memungkinkan pembuat program dapat menggunakan dengan fleksibel dengan harga yang murah dan aplikasi-aplikasi yang banyak diperoleh.

Selain itu mikrokontroler AT89S52 juga memiliki beberapa fitur lainnya, seperti:

- a) Kompatible dengan keluarga mikrokontroler MCS-51.
- b) 8 Kbyte *In-sistem Programmable* (ISP) *flash* memori sehingga memiliki kemampuan dapat diprogram sampai 1000 kali pemrograman (baca/tulis).
- c) Tegangan kerja 4.0 – 5.5 V.
- d) Bekerja pada frekuensi 0 – 33 MHz.
- e) Tiga level program *memory lock*.
- f) 256 x 8 bit RAM internal.
- g) 32 jalur I/O yang dapat diprogram.
- h) Tiga buah *Timer/ Counter* 16 Bit.
- i) Delapan sumber *interrupt*.
- j) Saluran UART serial *Full Duplex*.
- k) *Watchdog Timer*.
- l) *Mode low-power idle* dan *Power-down*.
- m) *Interrupt recovery* dari modul *power-down*.
- n) *Dual data pointer*.
- o) Mode pemrograman ISP yang fleksible (*Byte dan Page Mode*).

AT89S52 dirancang dengan logika statis untuk operasi hingga frekuensi nol dan mendukung penyimpanan daya dua buah perangkat lunak (*software*) untuk pemilihan mode operasi. Mode *idle* menghentikan CPU dan membiarkan RAM, *timer/counter*, port serial, dan sistem interupsi untuk terus berfungsi. Mode *power-down* menyimpan isi RAM tetapi membekukan osilator, menon-aktifkan seluruh fungsi *chip* sampai ada interupsi eksternal atau reset pada *hardware*.

2.5.1 Konfigurasi Pin AT89S52

AT89S52 mempunyai 40 kaki, 32 kaki digunakan untuk keperluan port paralel. Dimana setiap port terdiri atas 8 pin, sehingga terdapat 4 port, yaitu: port 0, port 1, port 2, port 3. Konfigurasi dapat di lihat pada Gambar 2.7

(T2) P1.0	1	40	VCC
(T2 EX) P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	E \bar{A} /VPP
(TXD) P3.1	11	30	ALE/ $\overline{\text{PROG}}$
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
($\overline{\text{WR}}$) P3.6	16	25	P2.4 (A12)
($\overline{\text{RD}}$) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

Gambar 2.7 Bentuk Konfigurasi pin AT89S52.[7]

Mikrokontroler AT89S52 selain memiliki port – port parallel, piranti ini juga di lengkapi dengan perangkat komunikasi serial. Untuk mengaktifkan dan mengkonfigurasinya, *programmer* harus mengakses register SCON dan bit SMOD (bit ke-7 pada register PCON). Dimana perangkat komunikasi serial pada mikrokontroler AT89S52 dapat dioperasikan dalam 4 mode, yaitu:

a. Mode 0

Merupakan sarana komunikasi data seri sinkron, data seri dikirim dan diterima melalui kaki RxD, sedangkan kaki TxD dapat dipakai untuk menyalurkan clock yang diperlukan komunikasi data sinkron. Data ditransmisikan per 8 bit dengan kecepatan transmisi data (Baud rate) tetap sebesar $\frac{1}{2}$ frekuensi kerja AT89S52.

b. Mode 1

Mode 1 dan dua mode berikutnya merupakan sarana komunikasi seri asinkron. Data seri dikirim melalui kaki TxD dan diterima dari kaki RxD. Data ditransmisikan per 10 bit yang terdiri atas 1 bit start ('0'), 8 bit data, dan 1 bit stop ('1'). Kecepatan transmisi data (baud rate) ditentukan lewat timer 1 yang bisa diatur untuk berbagai kecepatan.

c. Mode 2

Data seri dikirim melalui kaki TxD dan diterima dari kaki RxD. Data ditransmisikan per 11 bit, terdiri atas 1 bit start ('0'), 8 bit data, 1 bit data

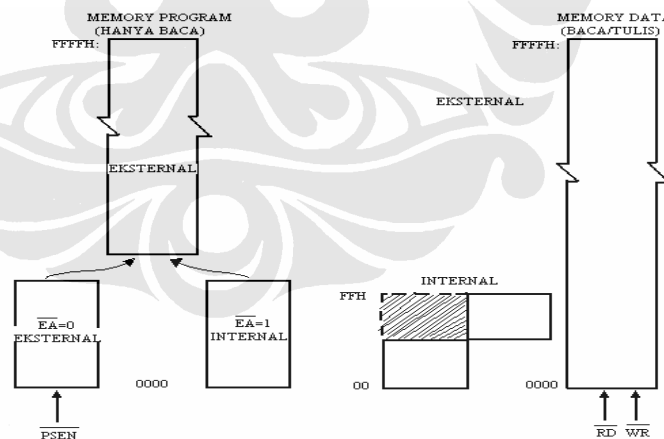
tambahan (bit ke-9), dan 1 bit stop ('1'). Kecepatan transmisi data (baud rate) hanya dapat dipilih $\frac{1}{32}$ atau $\frac{1}{64}$ frekuensi kerja AT89S52.

d. Mode 3

Data seri dikirim melalui kaki TxD dan diterima dari kaki RxD. Data ditransmisikan per 11 bit juga. Pada dasarnya mode 2 dan mode 3 sama persis. Perbedaannya adalah kecepatan transmisi data (baud rate) mode 3 ditentukan lewat timer 1, yang bisa diatur untuk berbagai kecepatan, persis sama dengan mode 1.

2. 5. 2 Organisasi Memori

Semua perangkat MCS-51, termasuk AT89S52, memiliki ruang alamat memori data dan program yang terpisah. Dimana Program memori dikhususkan untuk menyimpan program, hanya bisa dibaca, sedangkan data memori untuk menyimpan data-data yang bisa berubah dalam proses, bisa baca dan tulis. Dimana pada Gambar 2.8 memperlihatkan struktur memori dan data pada AT89S52.



Gambar 2. 8 Struktur memori program dan data pada AT89S52.[7]

Pemisahan memori program dan data tersebut membolehkan memori data diakses dengan alamat 8 bit, sehingga dapat dengan cepat dan mudah disimpan dan dimanipulasi oleh CPU 8 bit. Namun demikian, alamat memori data 16 bit bisa juga dihasilkan melalui register *Data pointer* (DPTR).

a. Memori Program

Memori program hanya bisa dibaca saja. Terdapat memori program yang bisa diakses langsung hingga 64K byte. Sedangkan *strobe* untuk akses program memori eksternal melalui sinyal Program Store Enable.

b. Memori Data

Memori data menempati suatu ruang alamat yang terpisah dari memori program. Memori eksternal dapat diakses secara langsung hingga 64K byte dalam ruang memori data eksternal. CPU akan memberikan sinyal baca dan tulis, selama pengaksesan memori data eksternal.

c. Flash PEROM

Untuk menyimpan program secara permanen, AT89S52 menyediakan *Flash PEROM* dengan kapasitas 4 Kbyte, yaitu suatu ROM yang dapat ditulis ulang atau dihapus menggunakan *programmer*.

d. *Special Function Register* (SFR)

Mikrokontroler mempunyai peta memori yang dikenal sebagai *Special Function Register* (SFR). SFR pada mikrokontroler dibagi menjadi beberapa bagian serta mempunyai alamat masing-masing.

Tidak semua alamat pada SFR digunakan dan diimplementasikan pada chip. Jika dilakukan pembacaan pada alamat yang tidak terpakai tersebut akan menghasilkan data acak dan penulisannya tidak menimbulkan efek sama sekali. Berikut ini adalah beberapa SFR dan alamatnya:

1. Accumulator : Menyimpan data sementara (E0H).
2. Register B : Operasi perkalian dan pembagian (F0H).
3. Program Status word (PSW) : Informasi Status Program (D0H).
4. Stack Pointer : Menyimpan dan mengambil data dari atau ke stack (81H).
5. Data Pointer : Menampung data 16 bit (83H dan 82H). Port 0, 1, 2, 3 : Menyimpan data yang akan dibaca atau ditulis dari atau ke port (80H, 90H, A0H).

6. Serial Data Buffer : Sebagai register penyangga penerima atau pengirim (99H).
7. Timer Register : Merupakan register-register pencacah 16 bit untuk masing-masing timer 0, 1, dan 2.
8. Capture Register : Menyimpan nilai isi ulang (CBH dan CAH).

e. Mode-mode pengalamatan

1. Pengalamatan langsung (*Direct Addressing*)

Dalam pengalamatan langsung, pemindahan data ditentukan berdasarkan alamat 8 bit (1 byte) dalam suatu instruksi. Hanya RAM data internal dan SFR yang dapat diakses secara langsung .

2. Pengalamatan tak langsung (*Indirect Addressing*)

Dalam pengalamatan tak-langsung, instruksi menentukan suatu register yang digunakan untuk menyimpan alamat operand. Baik RAM internal maupun eksternal dapat diakses secara tak-langsung. Register alamat untuk alamat-alamat 8 bit bisa menggunakan stack pointer atau R0 atau R1 dari bank register yang dipilih. Sebaliknya, alamat 16 bit hanya bisa menggunakan register pointer data 16 bit atau DPTR.

3. Pengalamatan Terindeks (*Indexed Addressing*)

Memori program hanya bisa diakses melalui pengalamatan terindeks. Mode pengalamatan ini ditujukan untuk membaca label *look-up (look-up tables)* yang tersimpan dalam memori program. Sebuah register dasar 16 bit menunjuk ke awal atau dasar tabel dan akumulator di-set dengan angka indeks tabel yang dapat diakses. Alamat dari entri tabel dalam memori program dibentuk dengan menjumlahkan data akumulator dengan penunjuk awal tabel.

2.5.3 Konfigurasi PPI 8255

PPI 8255 memiliki 24 pin I/O yang dibagi menjadi 3 buah port yang masing masing berisi 8 bit dan portnya saling berdiri sendiri. Port - port tersebut

adalah port A (PA0-PA7), port B (PB0-PB7) dan port C (PC0-PC7). Fungsi dari 3 buah port I/O yang ada pada PPI 8255 adalah sebagai berikut :

a. Port A

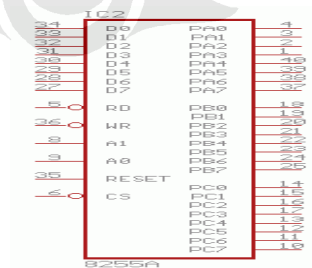
Port A terdiri dari bagian Input 8 bit atau Output 8 bit. Bagian input disediakan untuk menahan data (*latching data*) sedangkan bagian output disediakan untuk menahan (*latch*) dan *buffer* data yang berarti output dapat langsung menjalankan rangkaian luar (TTL).

b. Port B

Port B terdiri dari sebuah bagian I/O yang terdiri dari 8 bit dan sebuah Input *buffer* data 8 bit. Unit I/O disediakan untuk menahan dan *buffer* data.

c. Port C

Port C terdiri dari satu bagian output 8 bit dan satu bagian input 8 bit. Unit output menyediakan *latch* dan *buffer* data sedangkan unit input menyediakan fungsi *buffer* data. Konfigurasi dari PPI 8255 tampak seperti pada Gambar 2.9

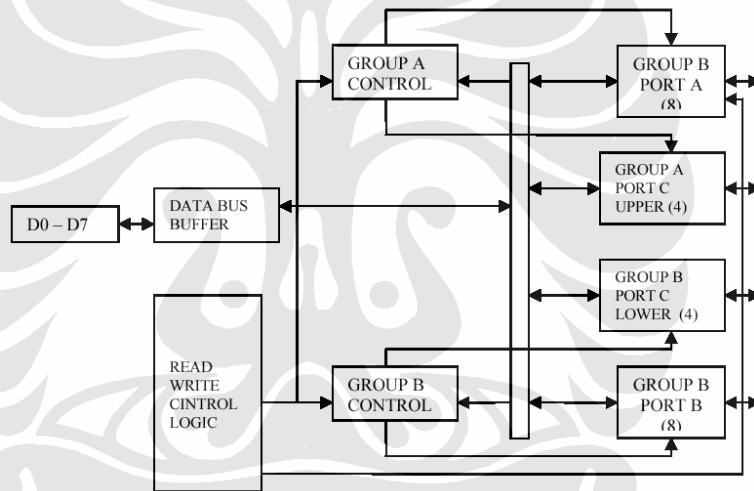


Gambar 2.9 Konfigurasi PPI 8255 [8]

2.5.4 Blok Diagram PPI 8255

PPI 8255 menyediakan saluran 8 bit bus data (D0-D7) sebagai jalur untuk transfer data dari dan ke PPI 8255. Selain itu juga dilengkapi dengan data bus buffer dan kontrol read-write logic yang menghubungkan antara komputer dengan sistem dari luar. Melalui jalur ini, data dapat dibaca dan ditulis dengan menggunakan jalur RD (*read*) dan WR (*write*).

Konfigurasi fungsi dari 8255 adalah diprogram oleh sistem *software* sehingga tidak diperlukan komponen gerbang logika eksternal untuk perangkat *peripheral interface*. Blok diagram dari PPI 8255 tampak pada Gambar 2.10



Gambar 2.10 Blok diagram PPI 8255 [9]

a. Data bus buffer

Buffer bidirectional three state ini digunakan untuk antar muka 8255 ke sistem bus data, data dikirim dan diterima oleh buffer berdasarkan eksekusi input atau output dari CPU. Kata kontrol dan status informasi juga dikirimkan melalui buffer data bus.

b. Read/Write dan kontrol logik.

Fungsi dari blok ini adalah untuk mengatur semua pengiriman baik internal maupun eksternal dari data dan kata kontrol. Blok ini menerima input dari alamat CPU dan bus kontrol dan selanjutnya blok ini mengirimkan perintah ke kedua group control.

c. Chip Select

Chip Select, logika low pada pin input ini maka komunikasi antara PPI IC 8255 dan CPU akan enable.

d. Read

Read, logika low pada pin input ini maka PPI IC 8255 akan mengirimkan data atau status informasi ke CPU pada bus data.

e. Write

Logika low pada pin input ini maka CPU dapat menulis data atau kata kontrol ke PPI IC 8255

f. A0 dan A1

Port select 0 dan port select 1, sinyal input ini berhubungan dengan input RD dan WR, mengontrol pemilihan satu dari tiga port atau register kontrol pin tersebut umumnya dihubungkan ke least significant bus dari bus address (A0 dan A1).

g. Reset

Logika high pada pin input ini akan menyebabkan reset pada register kontrol dan semua port (A,B,C) akan berfungsi dalam mode input.

h. Port A,B dan C

PPI IC 8255 terdiri dari tiga buah port 8 bit (A,B dan C). semuanya dapat dikonfigurasi dalam berbagai variasi fungsi bergantung pada sistem software yang diberikan.

Port A. 8 bit data Output latch buffer dan 8 bit data input latch.

Port B. 8 bit data Output latch buffer dan 8 bit data input latch.

Port C. 8 bit data Output latch buffer dan 8 bit data input latch.

Tiap 4 bit port terdiri dari 4 bit latch dan dapat digunakan untuk sinyal output kontrol dan sinyal input status.

2.5.5 Desain Operasional PPI 8255

PPI 8255 juga dilengkapi dengan control word yang berfungsi untuk menyimpan kombinasi bit yang mengkodekan mode kerja. Input CS pada PPI 8255 digunakan untuk pembacaan atau penulisan data dan dihubungkan dengan

rangkaian dekoder alamat untuk memilih perangkat yang dikehendaki. PPI 8255 diprogram untuk bekerja dalam salah satu dari mode operasi yaitu mode 0 (Basic input/output) , mode 1 (Strobe input/output) dan mode 2 (bidirectional Bus).

Ada tiga mode utama yang dapat diprogramkan ke PPI, yaitu :

a. Mode 0

Dalam mode 0, 24 jalur I/O dibagi menjadi 2 group yaitu group A dan group B. Group A terdiri dari 8 jalur port A dan 4 jalur port C upper. Group B terdiri dari 8 jalur port B dan 4 jalur port C lower. Masing-masing port dapat digunakan sebagai jalur masukan atau keluaran. PortA, portB dapat menjadi inputan atau outputan dan port C sebagai handshaking dan control.

b. Mode 1

Dalam mode 1, PPI hanya menggunakan dua buah port yaitu port A dan port B. Untuk operasi masukan atau keluaran, masing-masing port mentransfer data bersamaan dengan adanya Strobe atau sinyal handshaking. Port A dan Port B menggunakan semua bit dari port C.

c. Mode 2

Dalam mode ini hanya port A yang dapat digunakan, namun operasi yang dilakukan dapat dua arah (bidirectional) dengan data yang berbeda untuk setiap operasi tulis atau operasi baca.

2. 6 DT-51 Minimum Sistem

DT-51 adalah alat pengembangan mikrokontroler keluarga MCS-51TM yang sederhana, handal dan ekonomis. DT-51 berbentuk sistem minimum dengan komponen utamanya mikrokontroler AT89S51, AT89S52 atau AT89S53. DT-51 memungkinkan dalam mengembangkan aplikasi digital dengan mudah, menulis *software* (perangkat lunak) pada komputer yang kemudian mendownload ke board DT-51 dan menjalankannya serta dapat langsung bekerja sendiri (*stand alone*) pada sistem yang ada tanpa penggantian / penambahan komponen.

Minimum Sistem mikrokontroler merupakan sebuah kit mikrokontroler yang sudah dapat berfungsi sebagai pengontrol utama suatu sistem elektronika. Kit DT-51 merupakan kit yang lengkap untuk dapat digunakan sebagai *board* utama karena telah tersedia port serial, input data, memori eksternal 28C64B dan 1 buah PPI 8255. DT-51 juga telah dilengkapi dengan driver dan port LCD yang memudahkan kita bila ingin menghubungkan LCD ke board. Spesifikasi DT-51 sebagai berikut :

1. Berbasis mikrokontroler AT89S51, AT89S52 atau AT89S53 yang berstandar industri.
2. Serial port interface standar RS-232 untuk komunikasi antara komputer dengan board DT-51.
3. 8 Kbytes non-volatile memory (EEPROM) untuk menyimpan program dan data.
4. 4 port input output (I/O) dengan kapasitas 8 bit tiap portnya.
5. Port Liquid Crystal Display (LCD) untuk keperluan tampilan.
6. Konektor ekspansi untuk menghubungkan DT-51 dengan add-on board yang kompatibel.

2.6.1 Peta Memori DT-51

Peta Memori DT-51 menunjukkan alamat masing-masing bagian komponen sebagai berikut :

1. **0000H - 1FFFH**, 8 Kbyte pertama digunakan sebagai internal dan 4 Kbyte PEROM yang berisi kernel code, sedangkan 4K sisanya reserved.
2. **2000H - 3FFFH**, 8 Kbyte kedua digunakan untuk PPI 8255 dan hanya terpakai 4 alamat :
 - a. 2000H - Port A
 - b. 2001H - Port B
 - c. 2002H - Port C
 - d. 2003H - Control Word Register
3. **4000H - 5FFFH**, 8 Kbyte ketiga digunakan oleh EEPROM untuk menyimpan User Code.
4. **6000H - FFFFH**, CS3-CS7 disediakan untuk ekspansi.

Pada memori internal DT-51 sudah diisi dengan kernel yang tidak dapat ditulis ulang kembali. Oleh karena itu, DT-51 menggunakan memori eksternal AT28C64B, yaitu Electrically Erasable and Programmable Read Only Memory (EEPROM) kualitas tinggi berukuran 64 KByte, yang terdiri dari 8.192 words berukuran 8 bit, sehingga memiliki ukuran program yang lebih besar. [10]

