

BAB I

PENDAHULUAN

1.1 LATAR BELAKANG

Perkembangan teknologi digital telah menunjukkan pengaruh yang luar biasa bagi kehidupan manusia. Dimulai sejak kurang lebih era tahun 60-an dimana suatu rangkaian elektronik masih terdiri dari komponen-komponen yang sangat besar ukurannya hingga sekarang ini yang telah berkembang teknologi rangkaian terpadu. Suatu rangkaian terpadu atau umumnya disingkat menjadi IC (*Integrated Circuit*) dapat terdiri hingga dengan jutaan transistor per cm^2 satuan luas.

Perancangan suatu rangkaian digital selalu berhubungan permasalahan jumlah rangkaian logika yang hendak diimplementasikan pada sebuah serpih (*chip*). Seorang perancang sistem digital dapat saja menggunakan rangkaian logika yang telah tersedia sehingga tidak perlu merancang dari awal namun hal ini memiliki kelemahan, yaitu fungsionalitas dari rancangan yang telah ada bersifat tetap dan tidak dapat diubah. Perancangan dengan metoda penggunaan kembali (*reuse*) akan efektif untuk meningkatkan produktivitas [1].

Intellectual Property (IP) dalam bentuk fungsi-fungsi yang telah didefinisikan, atau disebut juga *core*, saat ini telah menjadi topik pembahasan yang hangat dalam dunia industri elektronik [2]. Perancangan dengan menggunakan IP *core* merupakan suatu metode perancangan dengan sifat penggunaan kembali sehingga selain dapat meningkatkan waktu perancangan juga dapat meningkatkan kualitas perancangan. Penggunaan IP *core* dalam perancangan rangkaian logika memberikan keuntungan bagi para desain sistem digital karena sebelum diimplementasikan dapat dilakukan verifikasi lewat simulasi sehingga dapat meminimalkan kesalahan desain.

Salah satu penerapan IP *core* adalah dalam mewujudkan suatu mikrokontroler. Sebuah mikrokontroler (disebut juga MCU atau μC) diumpamakan sebagai sebuah komputer di dalam sebuah serpih [3]. Mikrokontroler umumnya dilengkapi dengan beberapa modul pendukung seperti

memory dan antar muka masukan dan keluaran (*I/O interface*). Penggunaan mikrokontroler dimulai dari peralatan automasi peralatan industri hingga pada mainan anak-anak.

Penelitian mengenai perancangan *IP core* suatu mikrokontroler akan memberikan suatu pemahaman dalam mengembangkan mikrokontroler yang lebih maju, baik dalam hal kecepatan maupun banyaknya instruksi yang dapat ditangani.

1.2 PERUMUSAN MASALAH

Pada tesis ini dilakukan perancangan mikrokontroler kompatibel dengan mikrokontroler ATMEL ATMega 8535. Pengertian kompatibel ini adalah mikrokontroler yang dirancang dapat mengerti kode-kode instruksi yang dimiliki oleh ATMega 8535. Hasil perancangan akan diberi nama UIMega 8535. Perancangan akan dilakukan modul per modul dan kemudian digabung untuk dilakukan verifikasi secara keseluruhan modul. Verifikasi akan dilakukan dengan simulasi pewaktuan.

Perancangan *IP core* mikrokontroler kompatibel Atmel ATMega 8535 akan dilakukan dengan menggunakan bahasa perangkat keras VHDL (*Very high-speed Hardware Description Language*).

1.3 TUJUAN PENELITIAN

Tesis ini bertujuan memberikan kontribusi berupa *IP core* mikrokontroler kompatibel dengan mikrokontroler ATMega 8535 yang merupakan salah satu mikrokontroler tipe RISC (*Reduced Instructions Set Computer*) keluaran Atmel. *IP core* UIMega 8535 dirancang untuk dapat mengeksekusi instruksi-instruksi aritmatik, logika, perpindahan data register, dan operasi bit yang dimiliki oleh ATMega 8535 hanya dalam satu sinyal *clock*, sehingga UIMega 8535 dapat lebih cepat dalam mengeksekusi instruksi tersebut.

IP core yang dihasilkan dalam bahasa HDL (*Hardware Description Language*) yaitu VHDL. Kontribusi ini diharapkan dapat menjadi acuan bagi para desainer sistem digital dalam mengembangkan mikrokontroler dengan fitur-fitur lainnya seperti jumlah instruksi yang dapat ditangani, kecepatan pemrosesan yang lebih tinggi, dan lain sebagainya.

1.4 BATASAN MASALAH

Perancangan ini akan dibatasi dalam beberapa hal seperti berikut di bawah ini:

1. Jumlah register dalam *General Purposes Registers* dibatasi 16 buah *register* dari 32 buah *register*. Hal ini dikarenakan implementasi 32 register akan memakan tempat, sehingga sebagian besar divais target tidak dapat digunakan untuk modul lain.
2. Pengalamatan pada modul ROM hanya selebar 9-bit, yaitu sebanyak 512 lokasi dengan lebar 16-bit, sehingga total kapasitas ROM yang didukung adalah 1KBytes. Hal ini juga untuk efisiensi penggunaan divais target.
3. Desain memiliki fitur I/O dengan fungsi hanya sebagai digital I/O, yaitu *port* A dan B sebagai *input* sedangkan *port* C dan D sebagai *output* dan tidak memiliki EEPROM serta hanya memiliki satu buah *timer* yaitu *timer0*.
4. *Sleep mode* dan *break* hanya akan menghentikan mikrokontroler mengeksekusi perintah sampai terjadi *interrupt*.

1.5 METODOLOGI PENELITIAN

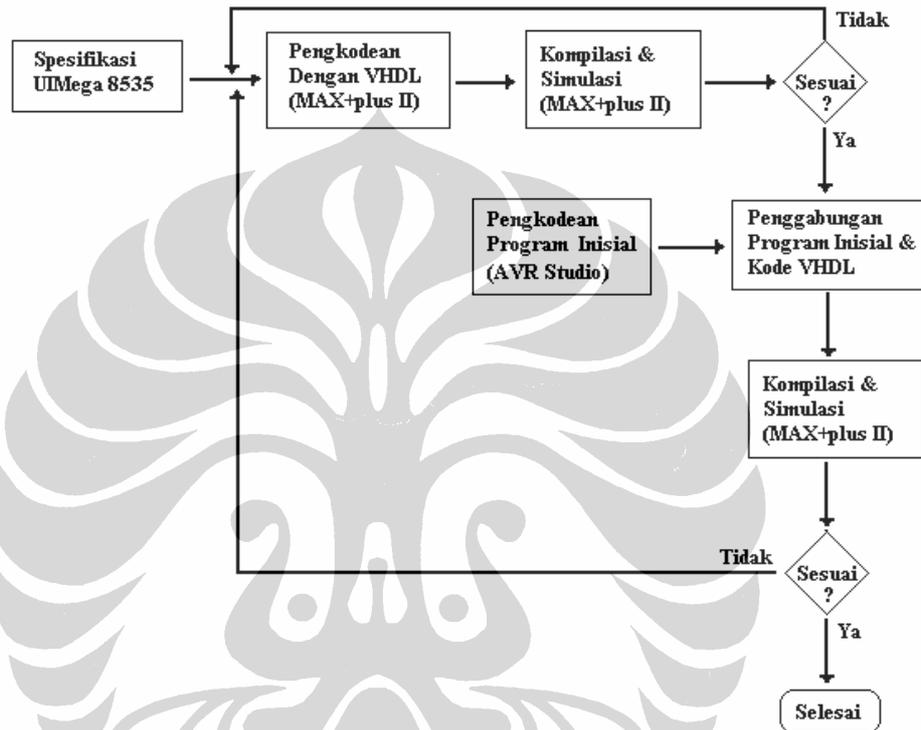
Tesis ini terdiri dari beberapa tahapan dan melibatkan beberapa aplikasi CAD (*Computer-Aided Design*) *tool* pendukung. Tahapan pertama adalah perancangan modul-modul dari mikrokontroler dengan bahasa VHDL. Aplikasi pendukung yang terlibat adalah aplikasi MAX+plus II (*Multiple Array Matrix Programmable Logic User System*) dari Altera. Aplikasi MAX+plus II adalah suatu aplikasi yang ditujukan untuk pendesainan rangkaian logika dengan berbagai metoda pemrograman. MAX+plus II dapat menerima dan memproses file bertipe AHDL (*Altera Hardware Description Language*), Verilog HDL, VHDL dan skematik OrCAD.

Setiap modul yang telah dirancang diverifikasi dengan menggunakan simulasi diagram pewaktuan. Verifikasi juga dilakukan setelah modul-modul yang ada diintegrasikan menjadi satu kesatuan. Tahapan ini akan dilakukan secara berulang hingga tidak terdapat kesalahan.

Tahapan selanjutnya adalah dengan memberikan program tertentu ke dalam mikrokontroler yang telah dirancang. Tahapan ini membutuhkan aplikasi

pendukung, yaitu Atmel AVR Studio yang sudah terintegrasi dengan AVR Assembler. Aplikasi ini akan menghasilkan format file *.hex* yang akan digunakan untuk mendefinisikan nilai awal dari komponen *memory* yang dihasilkan oleh aplikasi MAX+plus II.

Secara umum metodologi penelitian yang digunakan dalam tesis ini diperlihatkan pada Gambar 1.1 berikut ini.



Gambar 1.1 Metodologi penelitian

1.6 SISTEMATIKA PENULISAN

Laporan tesis ini secara keseluruhan berisi lima bab dengan perincian sebagai berikut. Bab I merupakan pendahuluan yang berisi latar belakang masalah, perumusan masalah, tujuan penelitian, batasan masalah, metodologi penelitian, dan sistematika penulisan. Bab II membahas mengenai landasan teori mengenai mikrokontroler Atmel ATmega 8535 yaitu mengenai arsitektur dan instruksi yang didukung. Pada bab ini juga dibahas mengenai bahasa perangkat keras yang dipakai yaitu VHDL. Dalam Bab III, dipaparkan mengenai perancangan IP *core* mikrokontroler UIMega 8535 yang dibahas modul per modul

beserta tahapan perancangan dengan menggunakan aplikasi MAX+plus II. Bab IV membahas mengenai hasil pengujian UIMega 8535 yang dilakukan modul per modul. Bab ini juga membahas pengujian terhadap instruksi yang dimiliki oleh ATmega 8535 pada UIMega 8535. Hasil pengujian akan ditampilkan dalam bentuk simulasi pewaktuan. Bab V memaparkan kesimpulan yang didapat dari tesis ini.

