



UNIVERSITAS INDONESIA

**OPTIMISASI RANGKAIAN BERBANTUAN SIMULATOR
MULTISIM 1.0.0.1 DARI DETEKTOR FASA
FREKUENSI RENDAH
SEBAGAI RANGKAIAN PEMBACA KELUARAN
SENSOR KELEMBABAN DAN KONDUKTIVITAS LISTRIK
BERBASIS *PEAK DETECTOR***

SKRIPSI

AKHMAD FAUZI

04 04 03 0067

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
DEPOK
DESEMBER, 2009**



UNIVERSITAS INDONESIA

**OPTIMISASI RANGKAIAN BERBANTUAN SIMULATOR
MULTISIM 1.0.0.1 DARI DETEKTOR FASA
FREKUENSI RENDAH
SEBAGAI RANGKAIAN PEMBACA KELUARAN
SENSOR KELEMBABAN DAN KONDUKTIVITAS LISTRIK
BERBASIS *PEAK DETECTOR***

SKRIPSI

Diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana Teknik

**AKHMAD FAUZI
04 04 03 0067**

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
DEPOK
DESEMBER, 2009**

HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri,
dan semua sumber baik yang dikutip maupun dirujuk
telah saya nyatakan dengan benar.

Nama : Akhmad Fauzi

NPM : 0404030067

Tanda Tangan :

Tanggal : 15 Desember 2009

HALAMAN PENGESAHAN

Skripsi ini diajukan oleh :
Nama : Akhmad Fauzi
NPM : 0404030067
Program Studi : Teknik Elektro
Judul Skripsi : Optimisasi Rangkaian Berbantuan Simulator
Multisim 1.0.0.1 Dari Detektor Fasa Frekuensi
Rendah Sebagai Rangkaian Pembaca Keluaran
Sensor Kelembaban dan Konduktivitas Listrik
Berbasis *Peak Detector*

Telah berhasil dipertahankan dihadapan dewan penguji dan diterima sebagai persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro, Fakultas Teknik, Universitas Indonesia.

DEWAN PENGUJI

Pembimbing : Dr. Ir Agus Santoso Tamsir ,MT. ()
Penguji : Prof Dr. Ir. Harry Sudibyo S. ()
Penguji :Dr. Ir. Purnomo Sidi Priambodo, MSc. ()

Ditetapkan di : Depok
Tanggal : 31 Desember 2009

KATA PENGANTAR

Puji syukur penulis sampaikan kepada Allah SWT atas segala Karunia dan Rahmat-Nya sehingga skripsi ini dapat terselesaikan. Penulisan skripsi ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Sarjana Teknik Departemen Teknik Elektro pada Fakultas Teknik Universitas Indonesia. Saya menyadari bahwa tanpa bantuan dan bimbingan dari berbagai pihak, dari masa perkuliahan sampai pada penyusunan skripsi ini, sangatlah sulit bagi saya untuk memperoleh gelar sarjana. Oleh karena itu, saya mengucapkan terima kasih yang setulus-tulusnya kepada :

- (1) Kedua orang tua saya, yang telah memberikan segalanya untuk saya, baik dukungan moril, materiil dari awal sampai sekarang, sehingga saya dapat menyelesaikan semuanya dengan baik.
- (2) Dr.Ir.Agus Santoso Tamsir, MT, selaku dosen pembimbing yang telah menyediakan waktu, tenaga dan pikiran untuk mengarahkan saya dalam penyusunan skripsi ini.
- (3) Taufiq Alif Kurniawan yang telah membantu dan memberikan ide dalam perancangan desain rangkaian
- (4) Anggi Purwanto yang telah membantu dalam penyusunan pemrograman dengan bahasa assembly
- (5) Rekan-rekan mahasiswa teknik elektro, khususnya angkatan 2004, yang telah memberikan dukungan moril, memberikan warna dan inspirasi sehingga saya dapat menyelesaikan kuliah di elektro dengan baik.

Tiada kata yang mampu melukiskan rasa terima kasih yang demikian besar. Semoga Allah SWT membalas segala kebaikan semua pihak yang telah membantu penyusunan skripsi ini dengan balasan yang lebih baik. Semoga skripsi ini membawa manfaat yang besar bagi pengembangan ilmu pengetahuan dan teknologi.

Depok, 15 Desember 2009

Penulis

**HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI
TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS**

Sebagai civitas akademik Universitas Indonesia, saya yang bertanda tangan dibawah ini:

Nama : Akhmad Fauzi
NPM : 0404030067
Program Studi : Teknik Elektro
Departemen : Teknik Elektro
Fakultas : Teknik
Jenis Karya : Skripsi

demi perkembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia **Hak Bebas Royalti Noneksklusif (*Non-exclusive Royalty-Free Right*)** atas karya ilmiah saya yang berjudul :
Optimisasi Rangkaian Berbantuan Simulator Multisim 1.0.0.1 Dari Detektor Fasa Frekuensi Rendah Sebagai Rangkaian Pembaca Keluaran Sensor Kelembaban dan Konduktivitas Listrik Berbasis *Peak Detector*.

Beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Noneksklusif ini Universitas Indonesia berhak menyimpan, mengalihmedia/format-kan, mengelola dalam bentuk pangkalan data (*database*), merawat, dan mempublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok
Pada tanggal : 15 Desember 2009
Yang menyatakan

(Akhmad Fauzi)

ABSTRAK

Nama : Akhmad Fauzi
Program Studi : Teknik Elektro
Judul : Optimisasi Rangkaian Berbantuan Simulator Multisim 1.0.0.1
Dari Detektor Fasa Frekuensi Rendah Sebagai Rangkaian
Pembaca Keluaran Sensor Kelembaban dan Konduktivitas
Listrik Berbasis *Peak Detector*

Skripsi ini membahas mengenai optimisasi perancangan rangkaian pembaca keluaran sensor kelembaban dan konduktivitas listrik dengan *peak detector*. Perancangan dilakukan dengan simulasi menggunakan multisim 10.0.1. Keluaran dari sensor kelembaban dan konduktivitas listrik yang dibaca berupa beda fasa antara tegangan output dan input sensor. Level tegangan ini pada simulasi multisim 1.0.0.1 akan dibaca oleh ADC (*Analog to Digital Circuit*) dan ditampilkan pada layar dengan menggunakan *microcontroller unit*. Setelah penelitian didapatkan ketelitian sampai 0.01° dan rentang pembacaan $0 < \theta < 90^\circ$. Dari penelitian juga didapatkan bahwa metode zero crossing detector memiliki akurasi yang lebih baik dibandingkan *peak detector* sebagai rangkaian pembaca sensor kelembaban dan konduktivitas listrik karena ketidakidealan sinyal keluaran RC

Kata kunci:

Detektor fasa, sensor kelembaban dan konduktivitas listrik, ADC (*Analog to Digital Circuit*), *peak detector*

ABSTRACT

Name : Akhmad Fauzi
Study Program: Electrical Engineering
Title : Optimization Circuit With Simulator Multisim 1.0.0.1 of Low Frequency Phase Detector Circuit as Read-Out Circuit of Moisture and Electric Conductivity Sensor Output Based on Peak Detector

This final project describes about optimization of developing read output circuit which used to read output from moisture and electric conductivity sensor with peak detector. Simulation circuit was developed by multisim 10.0.1. The output from moisture and electric conductivity which read is phase differences between output and input sensor voltage. This voltage level in multisim 1.0.0.1 simulation would be read using ADC (Analog to Digital Circuit) and shown on the LCD using MCU (microcontroller unit). After the research the accuracy of the phase detector known until 0.01° with range $0 < \theta < 90^\circ$. From the research can be concluded that the zero crossing detector method is more accurate than the peak detector as read out circuit of moisture and electric conductivity sensor because the output signal of RC circuit is not ideal

Key words:

Phase detector, moisture and electric conductivity sensor, read output circuit, Peak Detector.

DAFTAR ISI

HALAMAN JUDUL	ii
HALAMAN PERNYATAAN ORISINALITAS	iii
LEMBAR PENGESAHAN.....	iv
UCAPAN TERIMA KASIH	v
HALAMAN PERSETUJUAN PUBLIKASI	vi
ABSTRAK	vii
ABSTRACT	viii
DAFTAR ISI	ix
DAFTAR TABEL	xi
DAFTAR GAMBAR	xii
DAFTAR LAMPIRAN	xiv
1. PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Batasan Masalah.....	3
1.3 Sistematika Penulisan	4
2. LANDASAN TEORI.....	5
2.1 Rangkaian Ganti Impedansi Tanah.....	5
2.2 Blok Diagram Detektor Fasa Frekuensi Rendah.....	8
2.3 Komponen yang Digunakan untuk Perancangan Rangkaian Detektor Fasa Frekuensi Rendah	9
2.4 Rangkaian Dioda Detektor Puncak	18
3. METODE PERANCANGAN RANGKAIAN DETEKTOR FASA FREKUENSI RENDAH	21
3.1 Pembuatan Desain Rangkaian.....	21
3.2 Gambaran Umum Rangkaian	24
3.3 Kajian Awal Perancangan Detektor Fasa	25
3.4 Rangkaian Pendeteksi Fasa	26
3.5 Rangkaian Pembaca Beda Fasa	27
3.6 Optimasi Rangkaian Detektor Fasa Frekuensi Rendah	27
4. PERANCANGAN DETEKTOR FASA KAJIAN SIMULASI	30
4.1 Rangkaian Dioda Detektor Puncak	30
4.2 Rangkaian Detektor Fasa Dengan Menggunakan Komponen Operational amplifier Sebagai Komparator	34
4.3 Rangkaian Detektor Fasa Tanpa Operational Amplifier	40
4.4 Operational Amplifier sebagai penghasil sinyal segitiga	43
4.5 Rangkaian Pembaca Beda Fasa	45
5. ANALISA PEMILIHAN KOMPONEN DAN OPTIMASI RANGKAIAN DETEKTOR FASA	49
5.1 Analisa Ketersediaan Komponen di Indonesia	49
5.2 Analisa <i>Data Sheet</i> Komponen <i>Operational Amplifier</i>	49

5.3 Optimisasi pada rangkaian Detektor Fasa	53
5.4 Pengujian sinyal keluaran Hasil Optimisasi	57
5.5 Perbandingan hasil keluaran Rangkaian detektor Fasa dan LCD	62
6. KESIMPULAN	64
DAFTAR ACUAN	66
DAFTAR PUSTAKA.....	67
LAMPIRAN	68

DAFTAR TABEL

Tabel 4.1	Tabel Fungsi AND Gate CMOS.....	37
Tabel 4.2	karakteristik logika XOR.....	42
Tabel 5.1	Perbandingan datasheet operational amplifier uji	51
Tabel 5.2	Simulasi LT1807 pada 30Khz.....	52
Tabel 5.3	Simulasi LT1886 pada 30khz.....	52
Tabel 5.4	Keluaran peak detector pada frekuensi 30khz untuk kapasitansi 0.75uf.....	54
Tabel 5.5	Keluaran <i>peak detector</i> pada frekuensi 30khz untuk kapasitansi 1uf.....	55
Tabel 5.6	Keluaran <i>peak detector</i> pada frekuensi 30khz untuk kapasitansi 1.25 uf.....	55
Tabel 5.7	Simulasi hasil keluaran detektor fasa dengan <i>peak detector</i>	57
Tabel 5.8	Detektor fasa dengan <i>zero crossing detector</i>	60
Tabel 5.9	Perbandingan hasil keluaran LCD dan Oscilloscope.....	62

DAFTAR GAMBAR

Gambar 1.1	Rangkaian sensor	2
Gambar 2.1	Rangkaian ganti impedansi tanah yang dibaca sensor Kelembaban dan konduktivitas listrik.....	5
Gambar 2.2	Grafik hasil penelitian yang dilakukan oleh Dr.Ir.Agus Santoso Tamsir, M.T.....	6
Gambar 2.3	Blok diagram sensor kelembaban dan konduktivitas listrik dan detektor fasa	9
Gambar 2.4	Simbol <i>operational amplifier</i>	10
Gambar 2.5	Grafik penguatan tegangan terhadap frekuensi <i>operational amplifier</i>	15
Gambar 2.6	fungsi XOR Gate CMOS.....	18
Gambar 2.7	Diagram fungsional dan diagram <i>logic XOR Gate CMOS</i>	18
Gambar 2.8	Detektor puncak sederhana.....	19
Gambar 2.9	Keluaran <i>Peak Detector</i>	19
Gambar 3.1	Flowchart desain rangkaian detektor fasa	23
Gambar 3.2	Gambaran umum dari rangkaian secara keseluruhan.....	24
Gambar 3.2	Bagan rancangan detektor fasa frekuensi rendah.....	25
Gambar 3.3	Bagan rancangan pembaca detektor fasa.....	26
Gambar 3.4	Contoh keluaran spectrum analyzer.....	29
Gambar 4.1	Rangkaian detektor puncak sederhana.....	30
Gambar 4.2	Variasi kapasitansi.....	31
Gambar 4.3	Rangkaian detektor fasa dengan menggunakan <i>operational amplifier</i>	34
Gambar 4.4	Sinyal Keluaran Komparator.....	36
Gambar 4.5	Fungsi AND Gate CMOS.....	37
Gambar 4.6	Hasil pencuplikan gerbang AND.....	37
Gambar 4.7	Grafik sinyal keluaran dan masukan sensor dengan detektor fasa	38
Gambar 4.8	Kurva perbandingan <i>slew rate</i> dan FPBW	39

Gambar 4.9	Rangkaian Phase Detektor tanpa Operational Amplifier.....	40
Gambar 4.10	Keluaran dari detektor puncak.....	41
Gambar 4.12	Sinyal keluaran Phase Detektor.....	42
Gambar 4.13	Tambahan operational amplifier sebagai penghasil sinyal segitiga.....	43
Gambar 4.14	Sinyal keluaran Operational Amplifier.....	44
Gambar 4.15	Sinyal segitiga untuk slew rate yang terlalu tinggi.....	45
Gambar 4.15	Rangkaian pembaca beda fasa.....	48
Gambar 5.1	Persentase kesalahan pembacaan LCD pada 30khz.....	53
Gambar 5.2	Perbandingan persentase kesalahan <i>peak detektor</i> untuk 3 kapasitansi yang berbeda.....	56
Gambar 5.3	Perbandingan persentase kesalahan <i>peak detektor</i> untuk 8 kapasitansi yang berbeda.....	56
Gambar 5.4	Contoh keluaran RC yang puncaknya lebih lambat dari $\frac{1}{4} T$	58
Gambar 5.5	Kesalahan pembacaan akibat tegangan keluran RC rendah.....	59
Gambar 5.6	Perbandingan persentase kesalahan pada <i>Oscilloscope</i>	61
Gambar 5.7	Perbandingan persentase kesalahan pada LCD (perhitungan)	61
Gambar 5.8	Pulsa normal mulai terdistorsi.....	63
Gambar 5.9	Pulsa baru yang muncul akibat distorsi sinyal.....	63

DAFTAR LAMPIRAN

1. Perbandingan kapasitansi pada frekuensi 30 kHz.....	68
2. Variasi R terhadap sudut fasa	70
3. <i>Datasheet</i> LT1807CS8	75
4. Listing Program Assembly	86



BAB 1

PENDAHULUAN

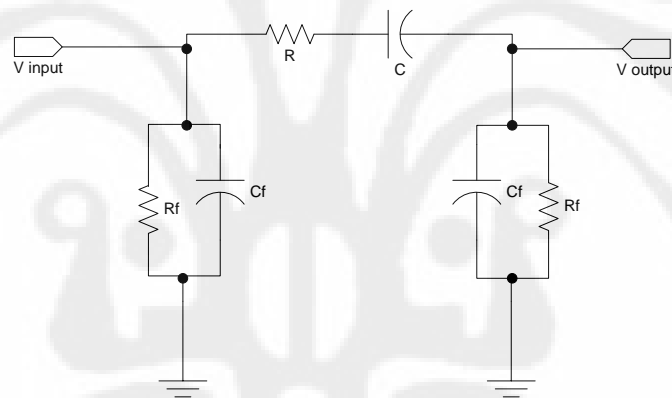
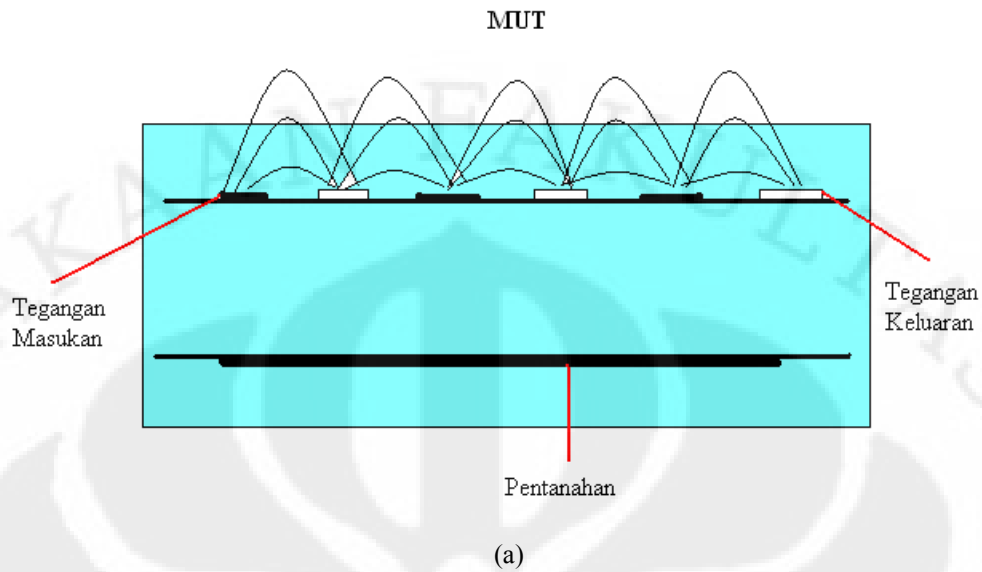
1.1 Latar Belakang

1.1.1 Perumusan Masalah

Konduktivitas listrik adalah kemampuan larutan untuk menghantarkan arus listrik. Arus listrik bergerak dengan efisien melalui air yang mempunyai kadar garam tinggi (konduktivitas listrik tinggi), dan bergerak dengan resistansi lebih melalui air murni (konduktivitas rendah). Konduktivitas listrik mengindikasikan berapa banyak garam yang terlarut dalam suatu sampel. Hal ini mengapa konduktivitas listrik sering disebut sebagai TDS (*total dissolved salts*) atau *salinitas* (jumlah garam dalam larutan). Semua nutrisi dalam tanah adalah garam-garaman, sehingga mengukur nilai konduktivitas listrik sama dengan mengukur jumlah total nutrisi dalam tanah. Dengan mengetahui tingkat konduktivitas listrik dalam tanah, akan membantu dalam perencanaan produksi dan memonitor input yang masuk ke dalamnya. [1]

Dalam dunia pertanian, sebaiknya petani memperhitungkan keadaan konduktivitas listrik pada tanah yang akan digunakan untuk bercocok tanam. Hal ini penting untuk menentukan perlakuan pada tanah tersebut, misalnya berapa kadar pemupukan yang tepat dan berapa kadar air yang digunakan untuk pengairan. Keadaan konduktivitas listrik pada tanah dapat diukur dengan menggunakan sensor .

Salah satu parameter penting yang terdapat pada sensor kelembaban dan konduktivitas listrik adalah perbedaan fasa antara tegangan *input* dan tegangan *output*nya. Perbedaan fasa adalah salah satu parameter dalam menghitung nilai konduktivitas listrik di tanah, disamping dua parameter yang lain yakni besarnya tegangan input dan tegangan output sensor. Penelitian yang telah dilakukan adalah penelitian untuk menghitung perbedaan fasa antara tegangan *input* dan tegangan *output* pada suatu sensor yang digunakan untuk menentukan nilai konduktivitas listrik. Secara umum gambar rangkaian ganti dari sensor tersebut dapat dilihat pada gambar 1.1,



Gambar 1.1 Rangkaian Sensor, (a) rangkaian sensor (b) rangkaian ganti sensor

Dari rangkaian ganti tersebut, nilai R dan C merupakan nilai variabel atau berubah-ubah tergantung konduktivitas listrik dari tanah yang diukur, sehingga menyebabkan ada perbedaan fasa antara V_{input} dan V_{output} . Nilai resistansi terkait dengan besarnya kadar ion, sedangkan nilai kapasitansi terkait dengan kadar air dalam tanah. Perbedaan fasa inilah yang selanjutnya dapat digunakan untuk mengukur besarnya konduktivitas listrik tersebut. Adapun frekuensi kerja dari sensor ini yaitu pada rentang 30 – 100 KHz.

Penelitian ini merupakan lanjutan dari penelitian yang dilakukan oleh saudara Taufiq Alif Kurniawan dengan menggunakan rangkaian yang berbeda pada rangkaian pembacaan sensor kelembaban dan konduktivitas listrik.

Sebelumnya saudara Taufiq alif kurniawan menggunakan metode *zero crossing detektor*, sedang pada penelitian ini menggunakan metode *peak detection*.

1.1.2 Tujuan Penulisan Skripsi

Penelitian ini mempunyai beberapa tujuan,

- a. Melakukan perancangan rangkaian pembaca keluaran sensor kelembaban dan konduktivitas listrik yang keluarannya berupa nilai beda fasa antara tegangan masukan dan keluaran sensor tersebut.
- b. Melakukan optimisasi perancangan rangkaian detektor fasa frekuensi rendah yang akan digunakan sebagai rangkaian pembaca keluaran sensor kelembaban dan konduktivitas listrik.

1.2 Batasan Masalah

Penelitian ini difokuskan pada perancangan dan optimisasi rangkaian detektor fasa frekuensi rendah sebagai pembaca keluaran sensor kelembaban dan konduktivitas listrik, dengan batasan sebagai berikut:

- a. Detektor fasa bekerja pada frekuensi 30 kHz.
- b. Perancangan simulasi rangkaian dilakukan dengan menggunakan multisim 10.0.1.
- c. Nilai beda fasa yang dibaca adalah sebesar $0^\circ - 180^\circ$.
- d. Pengujian hasil perancangan dilakukan dengan menggunakan nilai kapasitor dan resistor sebagai pengganti nilai kapasitansi dan resistansi tanah.
- e. Hasil keluaran rangkaian detektor fasa adalah lebar pulsa sinyal yang merepresentasikan beda fasa dalam domain waktu yang diamati dengan menggunakan *oscilloscope*.
- f. Hasil keluaran rangkaian detektor fasa kemudian diteruskan untuk dibaca oleh ADC (*Analog to Digital Converter*) dan ditampilkan ke LCD dengan bantuan *Microcontroller* pada simulasi dengan multisim 1.0.0.1 .

1.3 Sistematika Penulisan

Bab satu meliputi latar belakang, batasan masalah dan sistematika penulisan. Bab dua menjelaskan mengenai rangkaian ganti impedansi tanah, blok diagram perancangan rangkaian detektor fasa frekuensi rendah, komponen yang digunakan untuk perancangan rangkaian detektor fasa frekuensi rendah, detektor puncak dan komponen yang digunakan pada rangkaian detektor puncak . Bab tiga adalah metodologi penelitian dalam perancangan detektor fasa frekuensi rendah. Bab empat adalah penjelasan simulasi rangkaian detektor fasa frekuensi rendah yang dibangun dengan menggunakan *software* multisim 10.0.1, yang meliputi rangkaian detektor puncak, rangkaian detektor fasa dengan menggunakan komponen *operational amplifier* sebagai komparator, dan rangkaian detektor fasa tanpa komponen *operational amplifier*. Bab lima adalah implementasi dan optimisasi rangkaian detektor fasa frekuensi rendah yang meliputi implementasi rangkaian detektor fasa frekuensi rendah dan optimisasi rangkaian detektor fasa frekuensi rendah. Bab enam adalah kesimpulan dan saran.

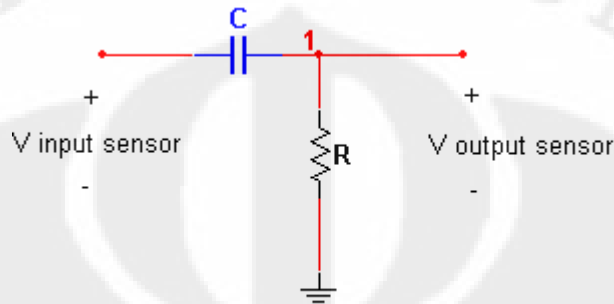
1.4 Metode Penulisan Skripsi

Skripsi ini disusun dengan melakukan studi literatur, kajian simulasi pada multisim, serta melakukan optimisasi rangkaian untuk mendapatkan hasil keluaran yang tepat.

BAB 2

LANDASAN TEORI

2.1 Rangkaian Ganti Impedansi Tanah



Gambar 2.1 Rangkaian ganti impedansi tanah yang dibaca sensor kelembaban dan konduktivitas listrik

Gambar rangkaian 2.1 diatas merupakan rangkaian impedansi pada tanah yang terdiri dari resistansi dan kapasitansi. Kombinasi kapasitansi dan resistansi yang disusun seperti gambar tersebut akan menyebabkan terjadinya beda fasa antara tegangan masukan sensor (*V input sensor*) dan tegangan keluaran sensor (*V output sensor*)[3]. Besarnya nilai kapasitansi dan resistansi tanah diukur dengan menggunakan sensor kelembaban dan konduktivitas listrik. Besarnya nilai kapasitansi dan resistansi yang berbeda-beda untuk setiap jenis tanah akan mempengaruhi nilai konduktivitas listriknya di dalam tanah.

Secara matematis rangkaian sensor kelembaban dan konduktivitas listrik diatas dapat dijabarkan sebagai berikut,

Tegangan masukan dari sensor, sesuai dengan gambar rangkaian ganti diatas, adalah *V input* dan tegangan keluaran dari sensor adalah *V output*. Oleh karena tegangan yang digunakan adalah tegangan bolak-balik maka nilai *V input* dan *V output*nya dapat dituliskan sebagai berikut,

$$V \text{ input} = v_i = V_i \sin \omega t \quad (2.1)$$

$$V \text{ output} = v_o = V_o \sin \omega t \quad (2.2)$$

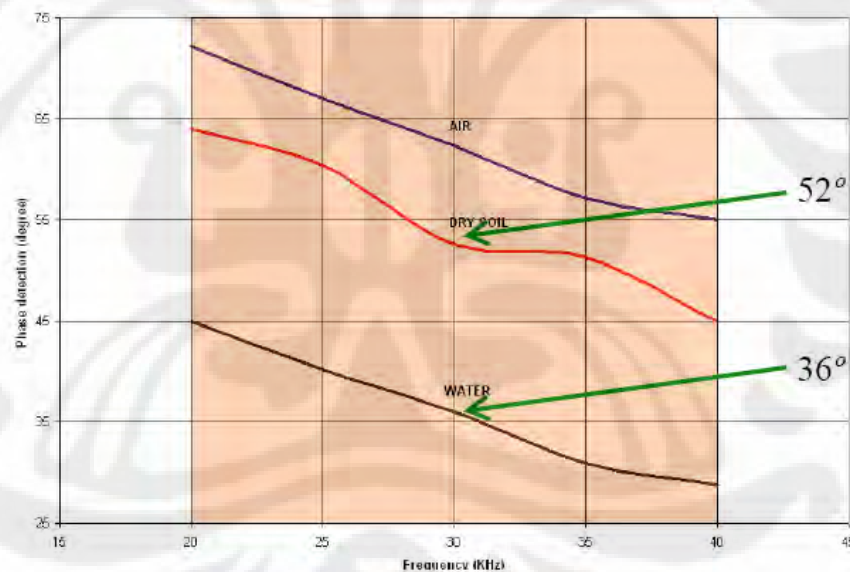
Tegangan *input* dan *output* dipisahkan oleh impedansi (*Z*) yang terdiri dari komponen resistor (*R*) dan kapasitor (*C*).

$$Z = \sqrt{(R)^2 + (Xc^2)} \quad (2.3)$$

Xc merupakan resistansi kapasitif yang besarnya

$$Xc = \frac{1}{j\omega C}, \quad \omega = 2\pi f \quad (2.4)$$

nilai frekuensi yang digunakan untuk menghitung besarnya ω tergantung dari spesifikasi dari sensor kelembaban dan konduktivitas listrik yang digunakan. Dalam perancangan rangkaian pembaca keluaran sensor kelembaban dan konduktivitas listrik, nilai frekuensi yang digunakan adalah sebesar 30 kHz. Penggunaan frekuensi ini didasarkan pada penelitian yang telah dilakukan oleh Dr.Ir.Agus Santoso Tamsir, M.T. Hasil dari penelitiannya adalah bahwa pengukuran beda fasa akibat pengaruh kapasitansi dan resistansi tanah menggunakan sensor kelembaban dan konduktivitas listrik akan stabil pada frekuensi 30 kHz ke atas.



Gambar 2. 2 Grafik hasil penelitian yang dilakukan oleh Dr.Ir.Agus Santoso Tamsir,M.T.

Pada frekuensi dibawah 30 kHz, nilai beda fasa antara tegangan masukan dan keluaran sensor karena pengaruh kapasitansi dan resistansi di tanah berubah-ubah. Nilai beda fasa tersebut akan stabil ketika frekuensi tegangan masukan bernilai 30 kHz keatas.

Dengan persamaan 2.2 dan 2.3 diatas maka dapat dihitung nilai arus yang mengalir pada rangkaian, yaitu :

$$i = \frac{v_o}{Z} = \frac{V_o \sin(\omega t + \varphi)}{\sqrt{(R)^2 + (X_c)^2}} \quad (2.5)$$

$$I = \frac{V_o}{Z} \quad (2.6)$$

Selain menggunakan persamaan $Z = \sqrt{(R)^2 + (X_c)^2}$ untuk menghitung besarnya impedansi rangkaian, nilai impedansi rangkaian dapat dihitung melalui persamaan

$$Z = \frac{v_o - v_i}{i} \quad (2.7)$$

$$Z = \frac{V_o - V_i}{I} \angle \varphi \quad (2.8)$$

Berdasarkan persamaan 2.8 dan 2.6 dapat diturunkan persamaan menggunakan nilai admitansi (Y),

$$Y = \left\{ \frac{(V_o - V_i)V_o}{Z} \right\} \angle \varphi \quad (2.9)$$

$$Y = \left\{ \frac{(V_o - V_i)V_o}{Z} \right\} (\cos \varphi + j \sin \varphi) \quad (2.10)$$

Nilai dari admitansi itu sendiri jika dijabarkan akan didapatkan dua komponen yakni

$$Y = G + j\omega C \quad (2.11)$$

Nilai G dapat dihitung dengan menggunakan persamaan nilai konduktivitas tanah,

$$G = \sigma \frac{A}{L} \quad (2.12)$$

dimana, L = panjang media yang diukur (m), A = luas media yang diukur (m²), σ = nilai konduktivitas tanah (ohm/m).

Dengan demikian, berdasarkan persamaan 2.10 dan 2.11 akan didapatkan nilai G dan ωC sebagai berikut,

$$G = \left\{ \frac{(V_o^2 - V_o V_i)}{Z} \right\} \cos \varphi \quad (2.12)$$

$$\omega C = \omega \left(\varepsilon_o \varepsilon_r \frac{A}{L} \right) = \left\{ \frac{(V_o^2 - V_o V_i)}{Z} \right\} \sin \varphi \quad (2.13)$$

$$C = \varepsilon_o \varepsilon_r \frac{A}{L} \quad (2.14)$$

dimana ε_o = permitivitas udara, ε_r = permitivitas relative bahan, A = luas penampang dilistrik (m^2), L = jarak pisah dilistrik (m).

Berdasarkan persamaan 2.12 maka nilai konduktivitas (σ) dapat dituliskan sebagai berikut :

$$\sigma = \frac{GL}{A} \quad (2.15)$$

Jika digabungkan dengan persamaan 2.12 maka akan didapatkan nilai konduktivitas sebesar,

$$\sigma = \frac{L.(V_o^2 - V_o V_i). \cos \varphi}{A.Z} \quad (2.16)$$

Dari persamaan 2.13 dan 2.14 akan didapatkan nilai permitivitas relatif tanah (ε_r),

$$\varepsilon_r = \frac{(V_o^2 - V_o V_i)L. \sin \varphi}{Z.A.\varepsilon_o.\omega} \quad (2.17)$$

Berdasarkan persamaan 2.17, beda fasa antara tegangan output dan tegangan input sensor (φ) dapat dirumuskan,

$$\varphi = \arcsin \left(\frac{Z.A.\varepsilon_o.\varepsilon_r.\omega}{(V_o^2 - V_o V_i)L} \right) \quad (2.18)$$

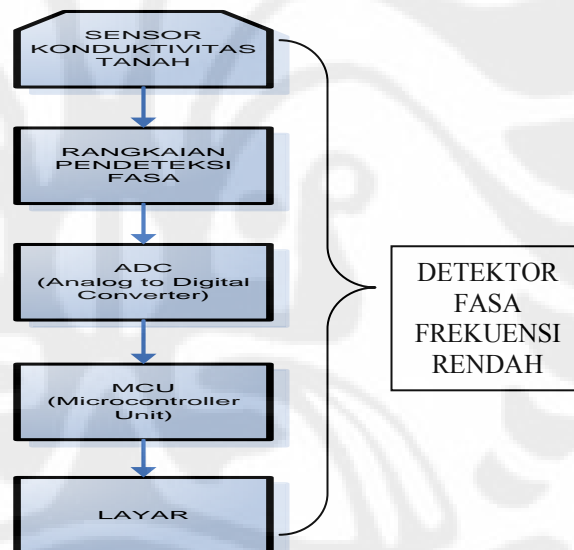
Ketiga parameter dalam persamaan 2.16 sampai 2.18 tersebut yang nantinya akan digunakan menganalisa keadaan tanah yang diukur dengan menggunakan sensor ini.

2.2 Blok Diagram Detektor Fasa Frekuensi Rendah

Sensor kelembaban dan konduktivitas listrik dan detektor fasa merupakan satu kesatuan rangkaian yang tidak dapat dipisahkan satu sama lain dalam menjalankan fungsinya untuk membaca nilai konduktivitas listrik di tanah. Perbedaan fasa antara tegangan masukan dan keluaran sensor karena pengaruh kapasitansi dan resistansi tanah akan dibaca dan ditampilkan oleh rangkaian detektor fasa frekuensi rendah.

Secara umum pengertian rangkaian detektor fasa adalah rangkaian analog yang menghasilkan sinyal keluaran yang merepresentasikan perbedaan fasa diantara dua sinyal masukan. Pendeteksian perbedaan fasa sangat penting untuk berbagai aplikasi seperti pengontrolan motor, radar, sistem telekomunikasi, mekanisme *servo* dan *demodulator*.

Secara umum, blok diagram dari sensor kelembaban dan konduktivitas listrik dan detektor fasa ditunjukkan pada gambar 2.3. Bagian ujung dari sensor kelembaban dan konduktivitas listrik akan dimasukkan kedalam sampel tanah yang akan diukur. Sesuai dengan rangkaian ganti pada gambar 2.1, sensor ini disuplai oleh tegangan masukan (V_i) dan akan mengeluarkan tegangan keluran (V_o). Tegangan masukan dan tegangan keluaran sensor yang berupa tegangan AC ini akan dibandingkan nilai fasanya (φ) oleh detektor fasa. Selanjutnya nilai beda fasa ini akan ditampilkan pada *oscilloscope*.



Gambar 2.3 Blok diagram sensor kelembaban dan konduktivitas listrik dan detektor fasa

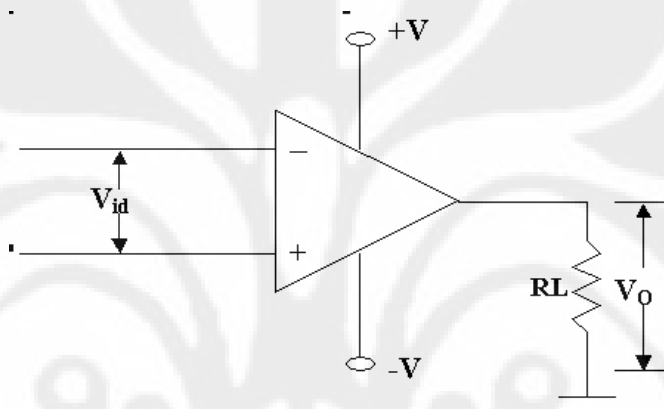
2.3 Komponen yang Digunakan untuk Perancangan Rangkaian Detektor Fasa Frekuensi Rendah

Dalam melakukan perancangan rangkaian detektor fasa pada sensor kelembaban dan konduktivitas listrik ini, penulis menggunakan beberapa komponen elektronika. Komponen-komponen tersebut adalah,

2.3.1 Operational Amplifier [3][4][6][7]

2.3.1.1 Pengertian Dasar

Operational amplifier (Op Amp) adalah suatu rangkaian terintegrasi yang berisi beberapa tingkat dan konfigurasi penguat diferensial. *Operational amplifier* memiliki dua masukan dan satu keluaran serta memiliki penguatan DC yang tinggi. Untuk dapat bekerja dengan baik, *operational amplifier* memerlukan tegangan catu yang simetris yaitu tegangan yang berharga positif (+V) dan tegangan yang berharga negatif (-V) terhadap tanah (*ground*). Berikut adalah simbol dari *operational amplifier*:



Gambar 2.4 Simbol *operational amplifier*

2.3.1.2 Karakteristik Ideal *Operating Amplifier*

Operational amplifier banyak digunakan dalam berbagai aplikasi karena mempunyai beberapa keunggulan, seperti penguatan yang tinggi, impedansi masukan yang tinggi, dan impedansi keluaran yang rendah. Berikut ini adalah beberapa karakteristik dari *operational amplifier* ideal:

- a. Penguatan tegangan lingkaran terbuka (*open-loop voltage penguatan*) $A_{VOL} = \infty$

Penguatan tegangan lingkaran terbuka (*open loop voltage penguatan*) adalah penguatan diferensial *operational amplifier* pada kondisi dimana tidak terdapat umpan balik (*feedback*) yang diterapkan padanya seperti yang terlihat pada gambar 2.3. Secara ideal, penguatan tegangan lingkaran terbuka adalah:

$$A_{VOL} = \frac{V_o}{V_{id}} = \infty \quad (2.20)$$

$$A_{vol} = \frac{V_o}{V_1 - V_2} = -\infty \quad (2.21)$$

Tanda negatif menandakan bahwa tegangan keluaran V_o berbeda fasa dengan tegangan masukan V_{id} . Konsep tentang penguatan tegangan tak berhingga tersebut sukar untuk divisualisasikan dan tidak mungkin untuk diwujudkan. Suatu hal yang perlu untuk dimengerti adalah bahwa tegangan keluaran V_o jauh lebih besar daripada tegangan masukan V_{id} . Dalam kondisi praktis, harga A_{VOL} adalah antara 5000 (sekitar 74 dB) hingga 100000 (sekitar 100 dB). Tetapi dalam penerapannya tegangan keluaran V_o tidak lebih dari tegangan catu yang diberikan pada *operational amplifier*. Karena itu *operational amplifier* baik digunakan untuk menguatkan sinyal yang amplitudonya sangat kecil.

- b. Tegangan *offset* keluaran (*output offset voltage*) $V_{OO} = 0$

Tegangan *offset* keluaran (*output offset voltage*) V_{OO} adalah harga tegangan keluaran dari *operational amplifier* terhadap tanah (*ground*) pada kondisi tegangan masukan $V_{id} = 0$. Secara ideal, harga $V_{OO} = 0$ V. *Operational amplifier* yang dapat memenuhi harga tersebut disebut sebagai *operational amplifier* dengan CMR (*common mode rejection*) ideal.

Akan tetapi dalam kondisi praktis, akibat adanya ketidakseimbangan dan ketidakidentikan dalam penguat diferensial dalam *operational amplifier* tersebut, maka tegangan ofset V_{OO} biasanya berharga sedikit di atas 0 V. Apalagi apabila tidak digunakan umpan balik maka harga V_{OO} akan menjadi cukup besar untuk menimbulkan saturasi pada keluaran. Untuk mengatasi hal ini, maka perlu diterapkan tegangan koreksi pada *operational amplifier*. Hal ini dilakukan agar pada saat tegangan masukan $V_{id} = 0$, tegangan keluaran V_o juga = 0.

- c. Hambatan masukan (*input resistance*) $R_i = \infty$

Hambatan masukan (*input resistance*) R_i dari *operational amplifier* adalah besar hambatan di antara kedua masukan *operational amplifier*. Secara ideal hambatan masukan *operational amplifier* adalah tak berhingga. Tetapi dalam kondisi praktis, harga hambatan masukan *operational amplifier* adalah antara 5 k Ω hingga 20 M Ω , tergantung pada tipenya. Harga ini biasanya diukur pada

kondisi tanpa umpan balik. Apabila suatu umpan balik negatif (*negative feedback*) diterapkan, maka hambatan masukan *operational amplifier* akan meningkat.

Dalam suatu penguat, hambatan masukan yang besar adalah suatu hal yang diharapkan. Semakin besar hambatan masukan suatu penguat, semakin baik penguat tersebut dalam menguatkan sinyal yang amplitudonya sangat kecil. Dengan hambatan masukan yang besar, maka sumber sinyal masukan tidak terbebani terlalu besar.

d. Hambatan keluaran (output resistance) $R_O = 0$

Hambatan Keluaran (*output resistance*) atau R_O dari *operational amplifier* adalah besarnya hambatan dalam yang timbul pada saat *operational amplifier* bekerja sebagai pembangkit sinyal. Secara ideal harga hambatan keluaran R_O adalah $= 0$. Apabila hal ini tercapai, maka seluruh tegangan keluaran akan timbul pada beban keluaran (R_L), sehingga dalam suatu penguat, hambatan keluaran yang kecil sangat diharapkan.

Dalam kondisi praktis harga hambatan keluaran *operational amplifier* adalah antara beberapa ohm hingga ratusan ohm pada kondisi tanpa umpan balik. Dengan diterapkannya umpan balik, maka harga hambatan keluaran akan menurun hingga mendekati kondisi ideal.

e. Lebar pita (*band width*) $BW = \infty$

Lebar pita (*band width*) BW dari *operational amplifier* adalah lebar frekuensi tertentu dimana tegangan keluaran tidak jatuh lebih dari 0,707 dari harga tegangan maksimum pada saat amplitudo tegangan masukan konstan. Secara ideal, *operational amplifier* memiliki lebar pita yang tak terhingga. Tetapi dalam penerapannya, hal ini jauh dari kenyataan.

Sebagian besar *operational amplifier* serba guna memiliki lebar pita hingga 1 MHz dan biasanya diterapkan pada sinyal dengan frekuensi beberapa KiloHertz. Tetapi ada juga yang khusus dirancang untuk bekerja pada frekuensi beberapa MegaHertz. *Operational amplifier* jenis ini juga harus didukung komponen eksternal yang dapat mengkompensasi frekuensi tinggi agar dapat bekerja dengan baik.

f. Waktu tanggapan (*respon time*) $= 0$ detik

Waktu tanggapan (*respon time*) dari *operational amplifier* adalah waktu yang diperlukan oleh keluaran untuk berubah setelah masukan berubah. Secara ideal harga waktu respon *operational amplifier* adalah = 0 detik, yaitu keluaran harus berubah langsung pada saat masukan berubah.

Tetapi dalam prakteknya, waktu tanggapan dari *operational amplifier* memang cepat tetapi tidak langsung berubah sesuai masukan. Waktu tanggapan pada umumnya adalah beberapa mikro detik hal ini disebut juga *slew rate*. Perubahan keluaran yang hanya beberapa mikrodetik setelah perubahan masukan tersebut umumnya disertai dengan *overshoot* yaitu lonjakan yang melebihi kondisi *steady state*. Tetapi pada penerapan biasa, hal ini dapat diabaikan.

g. Karakteristik tidak berubah dengan suhu

Sebagaimana diketahui, suatu bahan semikonduktor akan berubah karakteristiknya apabila terjadi perubahan suhu yang cukup besar. Pada *operational amplifier* yang ideal, karakteristiknya tidak berubah terhadap perubahan suhu. Tetapi dalam prakteknya, karakteristik sebuah *operational amplifier* pada umumnya sedikit berubah, walaupun pada penerapan biasa, perubahan tersebut dapat diabaikan.

2.3.1.3 Parameter-Parameter Penting Dalam *Operational Amplifier*

a. CMRR (*Common Mode Rejection Ratio*)

Parameter CMRR merupakan parameter dalam *operational amplifier* yang menunjukkan perbandingan antara tegangan *offset* masukan dengan tegangan masukan *common mode*.

$$\text{CMRR} = \frac{V_{io}}{V_{cm}} \quad (2.22)$$

dimana, V_{io} = Tegangan *offset* masukan, V_{cm} = Tegangan masukan *common mode*.

Atau *Common Mode Rejection Ratio* dapat juga didefinisikan sebagai perbandingan antara level tegangan keluaran dengan perubahan tegangan masukan *common mode*.

$$\text{CMRR} = \frac{A_d}{A_{cm}} \quad (2.23)$$

$$\text{CMRR}_{(\log)} = 20 \log_{10} \frac{A_d}{A_{cm}} \text{ (dB)} \quad (2.24)$$

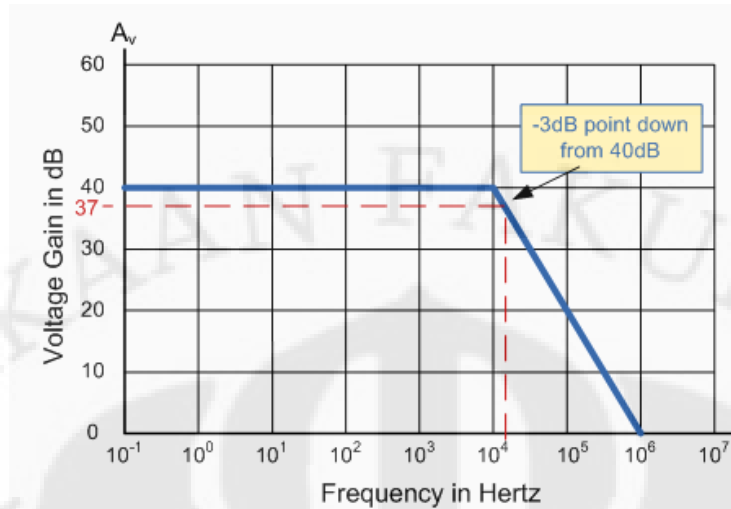
$$\begin{aligned} A_d &= A_{vol} \\ A_{cm} &= \frac{V_{ocm}}{V_{cm}} \end{aligned} \quad (2.25)$$

dimana, $A_d = A_{vol}$ = Penguatan *operational amplifier* Lingkar terbuka, A_{cm} = Penguatan *operational amplifier* pada *common mode*, V_{ocm} = Tegangan keluaran *common mode*, V_{cm} = Tegangan masukan *common mode*.

CMRR berbanding terbalik dengan V_{ocm} , padahal semakin tinggi V_{ocm} mengindikasikan ketidakseimbangan antara dua terminal input *operational amplifier*. Dengan demikian, semakin tinggi nilai CMRR maka nilai kedua kaki input *operational amplifier* akan seimbang. Disamping itu, nilai CMRR yang tinggi juga menunjukkan bahwa *operational amplifier* mempunyai kemampuan yang baik untuk menolak tegangan *common mode*, seperti 60 Hz noise. Besar kecilnya nilai CMRR yang dimiliki oleh *operational amplifier* berpengaruh pada tingkat akurasinya.

b. Lebar Bandwidth

Bandwidth dari *operational amplifier* adalah lebar frekuensi tertentu dimana tegangan keluaran tidak jatuh lebih dari 0,707 atau -3 dB dari harga tegangan maksimum pada saat amplitudo tegangan masukan konstan.



Gambar 2. 5 Grafik penguatan tegangan terhadap frekuensi operational amplifier

Menurut pembahasan dalam *Application report* yang dikeluarkan oleh Texas Instrumen, *bandwidth* merupakan aspek yang penting untuk membuat *operational amplifier* frekuensi tinggi dapat bekerja dengan praktis dan untuk meningkatkan ketepatan penguatan sinyal [8]. Idealnya *bandwidth* yang dimiliki oleh *operational amplifier* tidak terhingga, sehingga dapat menguatkan sinyal frekuensi apapun.

Apabila dilihat dari grafik penguatan tegangan terhadap frekuensi diatas, maka *operational amplifier* tersebut mempunyai *bandwidth* sebesar 14 kHz, dengan penguatan sebesar 40 dB. Cara menentukan *bandwidth* suatu *operational amplifier* adalah sebagai berikut,

-3 dB dari 40 dB adalah 37 dB, lalu tarik garis kebawah saat 37 dB berpotongan dengan garis kerja karakteristik *operational amplifier*. Didapatkan nilai dari frekuensi saat penguatan tegangannya 37 dB adalah 14 kHz.

c. *Input offset*

Parameter yang ikut menentukan kehandalan dari sebuah *operational amplifier* yang digunakan sebagai komparator adalah nilai dari *input offset* nya. *Input offset* sendiri terdiri dari dua yakni arus *input offset* (I_{io}) dan tegangan *input offset* (V_{io}). Tegangan *input offset* adalah turunan tegangan masukan yang berada diantara dua terminal masukan dari *operational amplifier* tanpa pengaplikasian input eksternal lainnya. Dengan kata lain,

tegangan *input offset* adalah jumlah tegangan masukan yang seharusnya diaplikasikan diantara dua terminal masukan dengan tujuan untuk memaksa tegangan keluaran menjadi nol. Semakin besar nilai tegangan *input offset*, maka ketidakseimbangan antara dua terminal *operational amplifier* semakin besar. Sedangkan arus *input offset* digunakan sebagai indikator derajat ketidakseimbangan diantara dua arus bias. Nilai arus *input offset* (I_{io}) pada *data sheet* menunjukkan jumlah maksimum perbedaan diantara dua arus *input bias* (I_{B1} dan I_{B2}). I_{B1} merupakan arus bias yang mengalir kedalam masukan *non inverting*, sedangkan I_{B2} adalah arus bias yang mengalir kedalam masukan *inverting*. Meskipun nilai dari arus bias sangat kecil, arus bias (I_B) menyebabkan tegangan offset keluaran yang cukup signifikan dalam rangkaian yang menggunakan *feedback resistor* yang besar atau pada rangkaian yang tidak menggunakan *feedback resistor*.

d. *Thermal Drift*

Suhu mempunyai pengaruh yang cukup signifikan terhadap nilai V_{io} , I_B dan I_{io} . Dalam *data sheet*, pengaruh perubahan suhu terhadap ketiga nilai tersebut dinotasikan dirumuskan sebagai berikut,

$$\frac{\Delta V_{io}}{\Delta T} = \text{Penyimpangan tegangan masukan offset karena pengaruh suhu } \left(\frac{\mu V}{^{\circ}C} \right)$$

$$\frac{\Delta I_{io}}{\Delta T} = \text{Penyimpangan arus masukan offset karena pengaruh suhu } \left(\frac{pA}{^{\circ}C} \right)$$

$$\frac{\Delta I_B}{\Delta T} = \text{Penyimpangan arus masukan bias karena pengaruh suhu } \left(\frac{pA}{^{\circ}C} \right)$$

e. *Slew Rate*

Slew Rate suatu amplifier adalah rata-rata perubahan tegangan maksimum keluarannya setiap detik. *Slew rate* dinotasikan dalam V/s atau bahkan sering digunakan notasi V/ μ s. Jika kita punya gelombang sinusoidal dengan tegangan puncak ke puncaknya sebesar $2 V_p$ dan frekuensinya f , maka tegangannya dinotasikan dalam bentuk sinus adalah :

$$V(t) = V_p \sin 2\pi ft \quad (2.26)$$

Gelombang sinus tersebut mempunyai kecepatan perubahan maksimum (*slope*) saat *zero crossing*. Nilai kecepatan perubahan maksimumnya adalah:

$$\left. \frac{dV}{dt} \right|_{\max} = 2\pi fV_p \quad (2.27)$$

Untuk menghasilkan gelombang tersebut tanpa *distorsi*, *operational amplifier* harus dapat merespon nilai tegangan keluarannya pada nilai rata-rata kecepataannya atau lebih cepat. Saat *operational amplifier* mencapai nilai kecepatan respon maksimum, dikatakan bahwa *operational amplifier* tersebut mencapai batas *slew* (sering juga disebut sebagai batas kecepatan respon). Semakin tinggi nilai *slew rate* suatu *operational amplifier* maka semakin cepat *operational amplifier* tersebut dalam merespon perubahan tegangan keluaran setiap detik.

Kita dapat menghitung nilai frekuensi kerja maksimum *operational amplifier* agar nilai keluarannya bagus atau tidak mencapai nilai batas *slew ratenya*. Nilai frekuensi kerja maksimum ini disebut sebagai *full power bandwidth* (FPBW).

$$FPBW = \frac{\text{Slew Rate}}{2\pi V_p} \quad (2.28)$$

2.3.2 CMOS Logic Gates [4][9]

CMOS (*Complementary Metal-Oxide Semiconductor*) *digital logic* sekarang banyak digunakan karena mereka mempunyai keuntungan dimana tidak ada disipasi daya diantara logika 0 atau logika 1. Dalam perancangan detektor fasa ini penulis menggunakan *Exclusive-OR (XOR) Gate CMOS*.

Output dari *2-input exclusive-OR* akan bernilai 1 apabila hanya satu input yang mempunyai nilai 1. Dalam notasi *boolean*, nilai logika dari *exclusive-OR* ditunjukkan sebagai berikut,

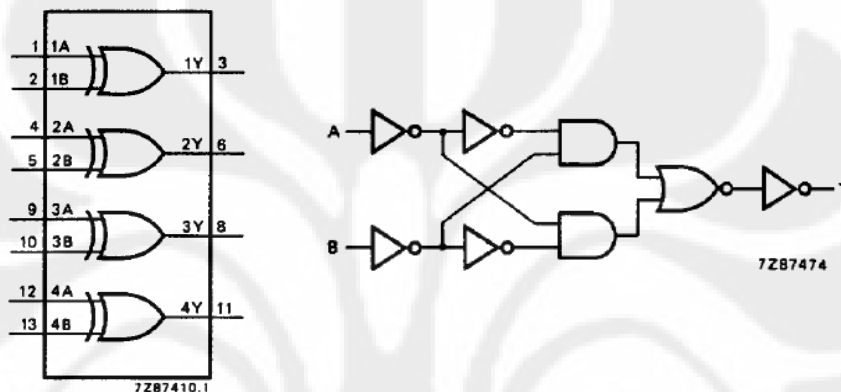
$$Y = (A + B)(\overline{AB}) \quad (2.29)$$

Dalam aplikasinya di rangkaian, *XOR Gate CMOS* berfungsi untuk mendapatkan sinyal keluaran dari dua sinyal input tegangan yang berbentuk pulsa. Salah satu *XOR gate CMOS* yang tersedia di pasaran dan sering digunakan dalam membuat suatu rancangan elektronika adalah 74HC/HCT86. CMOS ini adalah *Si-gate CMOS* yang berkecepatan tinggi dengan *low power Schottky TTL* (LSTTL).

INPUTS		OUTPUTS
nA	nB	nY
L	L	L
L	H	H
H	L	H
H	H	L

Gambar 2.6 fungsi XOR Gate CMOS

dimana , L = Level tegangan rendah, H = Level tegangan tinggi.



Gambar 2.7 Diagram fungsional dan digram logic XOR Gate CMOS

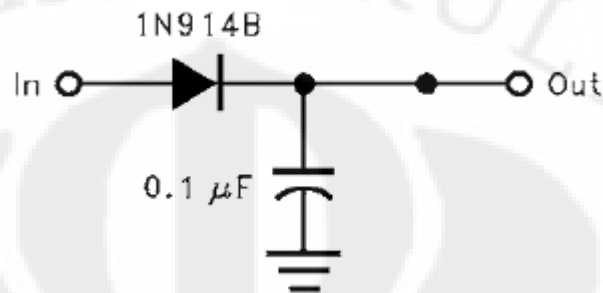
Untuk keterangan lebih lengkap mengenai CMOS 74HC/HCT86 terdapat pada *data sheet* yang terdapat di lampiran.

2.4 Rangkaian Dioda Detektor Puncak [11] [12]

Pada perancangan Rangkaian Detektor Fasa frekuensi rendah ini, saya menggunakan metode pengukuran beda fasa dengan dengan nilai puncak dari suatu sinyal sebagai tolok ukur nilai beda fasa. Sehingga pengukuran beda fasa antara 2 buah sinyal dapat diketahui dengan pengukuran beda fasa dari masing-masing puncak dari kedua sinyal.

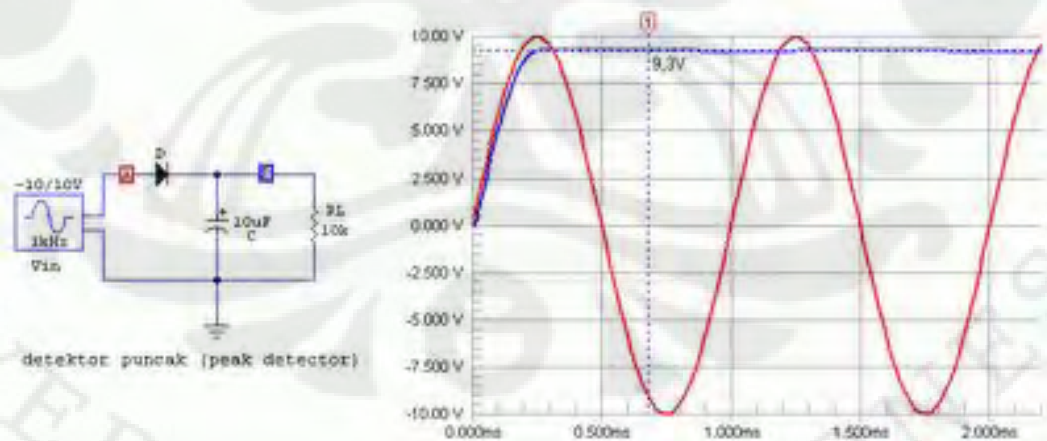
Untuk melakukan hal tersebut diperlukan suatu rangkaian yang dapat mengukur dan menahan nilai puncak dari suatu sinyal. Suatu rangkaian yang dapat menjalankan fungsi tersebut adalah rangkaian yang dikenal dengan nama detektor puncak[11].

Suatu rangkaian detektor puncak sederhana akan terdiri dari sebuah dioda serta kapasitor yang dihubungkan membentuk sebuah rangkaian seperti pada gambar 2.8[11].



Gambar 2.8. Detektor puncak sederhana

Cara kerja rangkaian ini adalah ketika tegangan masukan positif, kapasitor akan diisi muatan. Sedangkan ketika tegangan masukan negatif, dioda memblok tegangan dan kapasitor akan melepas muatan dan mempertahankan nilai tegangan masukan sebelumnya. Tetapi rangkaian ini memiliki kekurangan yang diakibatkan oleh jatuh tegangan arah maju dioda. Hal ini menyebabkan tegangan output DC yang dihasilkan adalah hasil pengurangan amplitudo puncak tegangan AC sebagai input dengan tegangan buka dioda sebesar 0.7 V.



Gambar 2.9. Keluaran *Peak Detector*

Pada gambar 2.9 ditambahkan resistor pada peak detector, hal ini berfungsi sebagai tempat kapasitor melakukan *discharge* ketika pengukuran peak

selesai dilakukan. *Discharge* ini berfungsi untuk mengembalikan kapasitor ke keadaan normal sebelum dilakukan pengukuran selanjutnya.

Dari grafik keluaran rangkaian detektor puncak diatas terlihat bahwa besar tegangan DC outputnya tidak sama dengan amplitudo puncak sinyal masukan[12]

Pada rangkaian detektor puncak, pemilihan nilai nilai kapasitansi untuk komponen kapasitor sangat penting. Kapasitor ini harus memiliki kemampuan pengisian muatan yang cepat sehingga memungkinkan terjadinya proses akuisisi yang cepat untuk perubahan nilai puncak sinyal masukan yang terjadi dengan cepat. Selain itu, kapasitor juga harus memiliki waktu penahanan yang cukup panjang. Semakin kecil nilai kapasitansi dari kapasitor, C , yang digunakan maka akan semakin cepat laju pengisian muatannya. Atas dasar alasan yang sama, nilai-nilai kapasitor, C , yang kecil juga akan mengakibatkan terjadinya proses pelepasan muatan karena arus bocor selama periode penahanan yang berlangsung secara cepat[11].

BAB 3

METODE PERANCANGAN RANGKAIAN DETEKTOR FASA FREKUENSI RENDAH

Pada bab ini akan dibahas secara mendalam mengenai metode-metode yang digunakan untuk merancang rangkaian detektor fasa yang bekerja pada frekuensi rendah. Perancangan yang dilakukan menggunakan *software* multisim 10.0.1.

3.1 Pembuatan Desain Rangkaian

Metode kedua yang saya gunakan untuk merancang rangkaian detektor fasa yang beroperasi pada frekuensi rendah ini adalah membuat desain rangkaian pada *software* multisim 10.0.1. *Software* multisim 10.0.1 adalah *software* yang dibuat oleh perusahaan *National Instrumen* yang dikeluarkan pada bulan Juni tahun 2007. *Software* ini dirancang untuk mendesain rangkaian analog maupun digital.

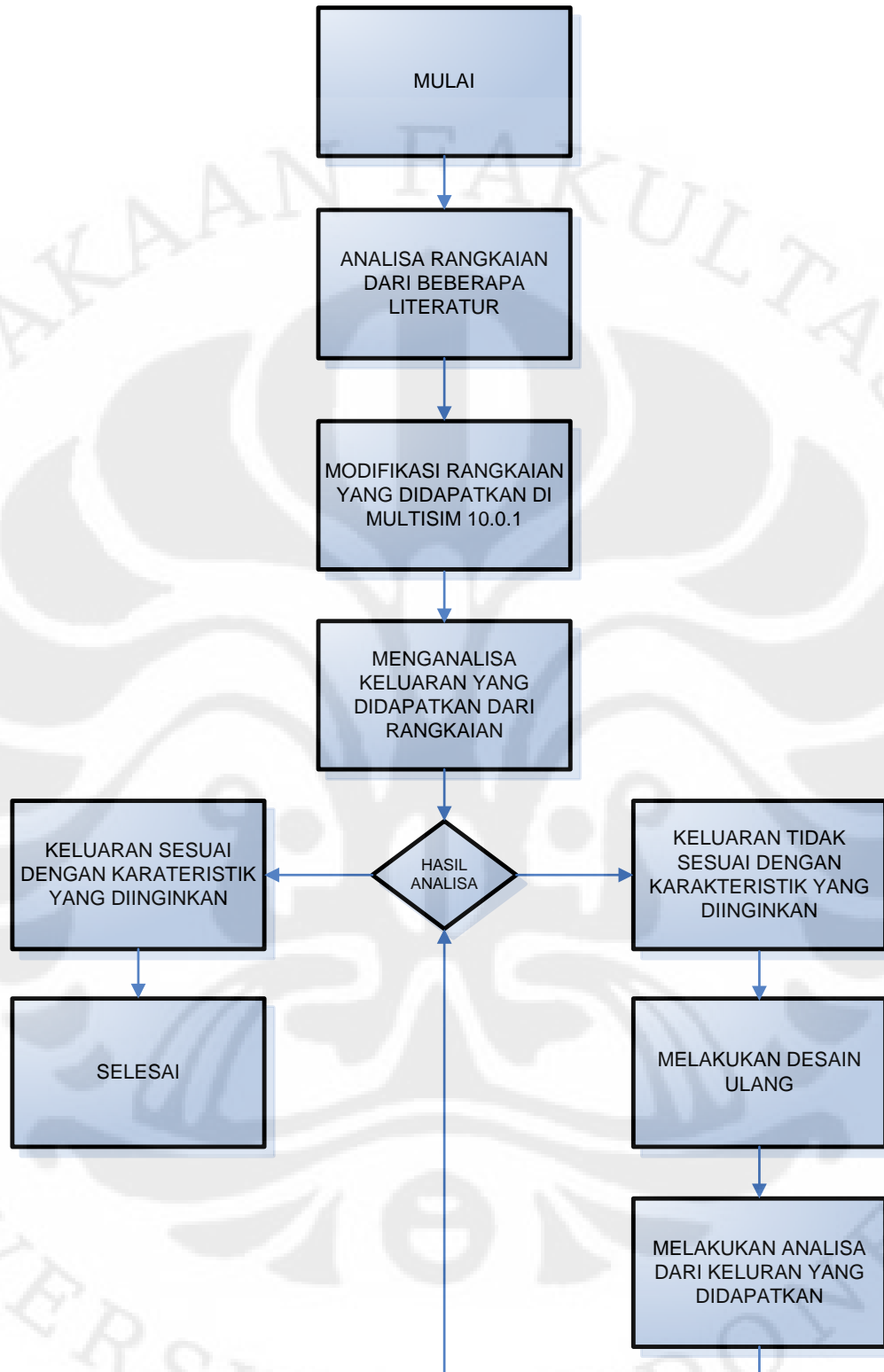
Dalam melakukan perancangan desain rangkaian, hal pertama yang saya lakukan adalah menganalisa beberapa rangkaian detektor fasa yang terdapat dalam beberapa literatur. Dua yang utama yakni literatur yang saya uraikan pada subbab sebelumnya. Akan tetapi rangkaian yang terdapat pada literatur yang saya dapatkan, tidak ada rangkaian yang mempunyai karakteristik seperti yang diinginkan. Oleh karena itu saya mencoba untuk memodifikasi beberapa rangkaian fasa detektor yang ada pada multisim 10.0.1 dengan cara mengganti beberapa komponen-komponen didalamnya. Salah satu dasar dalam penggantian komponen ini adalah kemampuan komponen pada saat *switching*. Berdasarkan analisa yang saya dapatkan, kemampuan komponen saat *switching* ini sangat terkait dengan frekuensi kerja dari detektor fasa. Semakin tinggi frekuensi kerja dari rangkaian detektor fasa, maka diperlukan kecepatan *switching* yang tinggi. Kecepatan *switching* yang tinggi ini akan meminimalisasikan terjadinya *delay* pada saat komparasi sinyal dengan tegangan referensi.

Perancangan ini didasarkan pada kajian dari beberapa rangkaian detektor fasa frekuensi tinggi yang telah diuraikan pada subbab studi literatur sebelumnya.

Dari kajian tersebut saya mendesain simulasi rangkaian detektor fasa pada multisim 10.0.1. Berdasarkan kajian awal terhadap rancangan detektor fasa tersebut, didapatkan hipotesa bahwa rangkaian tersebut dapat membaca nilai beda fasa sampai dengan $0,01^\circ$, dalam rentang pembacaan $0 < \varphi < 180^\circ$ dan mampu bekerja pada frekuensi 30 – 100 kHz.

Tahap pembuatan desain rangkaian yang telah saya kerjakan selama ini telah dapat menghasilkan sinyal tegangan analog yang merupakan representasi dari nilai beda fasa. Level dari tegangan analog ini berubah sebanding dengan nilai beda fasa keluaran sensor. Tegangan analog ini selanjutnya akan diubah menjadi bentuk digital, disimpan pada akumulator dan ditampilkan di layar (LCD).

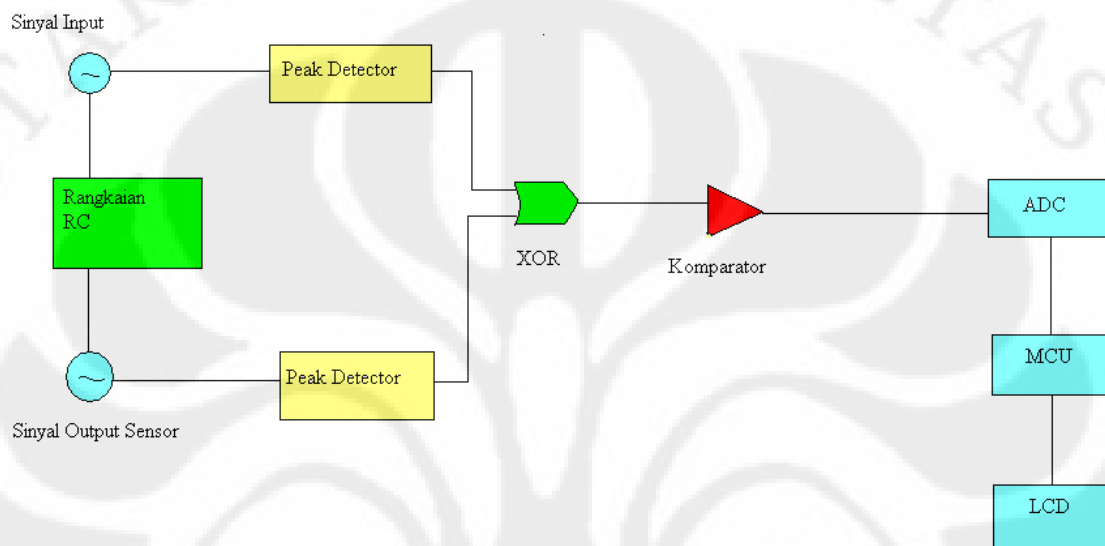
Apabila digambarkan dalam *flowchart*, metode pembuatan desain rangkaian dapat digambarkan pada gambar 3.1:



Gambar 3.1 flowchart desain rangkaian detektor fasa

3.2 Gambaran Umum Rangkaian Secara Keseluruhan

Dari studi literatur yang telah dilakukan, berikut adalah gambaran umum dari penelitian ini mulai dari sinyal masukan sampai dengan nilai keluaran pada LCD. Berikut ini adalah bagan dari gambaran umum pada gambar 3.2:



Gambar 3.2 gambaran umum dari rangkaian secara keseluruhan

Pada rangkaian penelitian ini dapat digambarkan alur dari jalannya sinyal mulai dari sinyal masukan samapai dengan nilai keluaran LCD. Ketika rangkaian diaktifkan sinyal generator menghasilkan sinyal masukan untuk rangkaian. Sinyal masukan ini diteruskan ke rangkaian RC yang merepresentasikan sensor kelembaban dan konduktivitas listrik. Dari rangkaian RC ini dihasilkan keluaran sensor kelembaban dan konduktivitas listrik.

Selanjutnya, rangkaian peak detector mendeteksi puncak dari masing – masing sinyal masukan dan sinyal keluaran rangkaian. Secara teori, sinyal masukan dan keluaran dari rangkaian RC akan memiliki perbedaan fasa. Hal ini akan terbaca pada peak detector sebagai selisih waktu dari masing – masing sinyal untuk mencapai nilai maksimum. Selisih waktu tersebut menggambarkan beda fasa dari kedua sinyal dalam domain waktu. Dari kedua peak detector yang ada

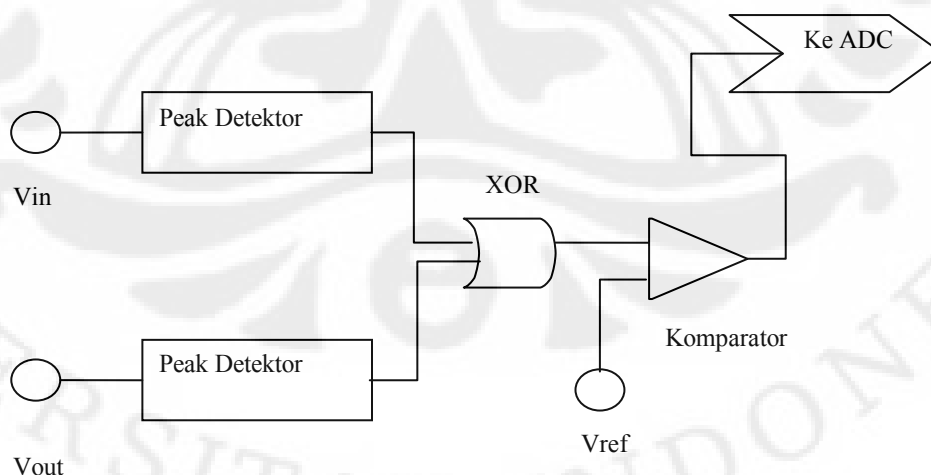
sinyal diteruskan ke gerbang XOR yang akan mencuplik sinyal beda fasa sehingga dihasilkan pulsa lebar fasa dalam domain waktu.

Selanjutnya pulsa beda fasa diteruskan ke komparator untuk menghasilkan sinyal segitiga (*ramp*) yang dapat dibaca oleh ADC. Sinyal segitiga ini mengkonversikan lebar pulsa dari domain waktu ke dalam nilai tegangan. Pulsa segitiga kemudian diteruskan ke ADC untuk dibaca, yang oleh MCU diolah dan dihitung untuk mengetahui nilai beda fasa dalam kisaran 0 – 90 derajat dengan ketelitian sampai 0.01° . MCU kemudian menampilkan hasil perhitungan pada LCD.

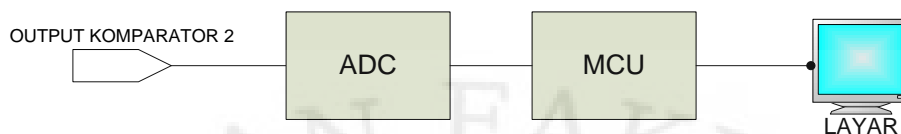
3.3 Kajian Awal Perancangan Rangkaian Detektor Fasa

Metode perancangan rangkaian detektor fasa selanjutnya adalah membuat kajian simulasi awal dari rancangan rangkaian detektor fasa. Hasil dari kajian ini akan dijadikan acuan dalam perancangan rangkaian detektor fasa.

Berdasarkan analisa dan kajian dari beberapa literatur, maka didapatkan bagan umum rancangan rangkaian detektor fasa frekuensi rendah pada gambar 3.3 dan 3.4,



Gambar 3.3 Bagan rancangan detektor fasa frekuensi rendah



Gambar 3.4 Bagan rancangan pembaca detektor fasa

3.4 Rangkaian pendeteksi fasa

Sesuai dengan gambar diatas, rangkaian detektor fasa frekuensi rendah terdiri dari dua rangkaian utama yaitu pendeteksi fasa dan pembaca beda fasa. Rangkaian pendeteksi fasa terdiri dari rangkaian *peak detektor*, komponen XOR dan *operational amplifier* sebagai komparator.

a. *Peak Detektor*

Ada 2 rangkaian *peak detektor* pada rancangan detektor fasa ini. Yang pertama untuk mendeteksi puncak dari sinyal masukan sedangkan yang kedua untuk mendeteksi puncak dari sinyal keluaran sensor.

b. XOR

X-OR (*Exclusive OR*) pada rangkaian ini berfungsi untuk menjumlahkan dua input dari *komparator 1* dengan logika *exclusive OR*. Apabila dua input dari kedua *komparator* tersebut mempunyai nilai yang berbeda maka keluaran dari X-OR adalah bernilai 1. Sebaliknya, apabila dua input tersebut mempunyai nilai yang sama, maka keluaran dari X-OR adalah bernilai 0. Untuk jelasnya dapat dilihat pada tabel 2.5 pada bab sebelumnya.

c. Komparator

Komparator berfungsi membandingkan hasil keluaran XOR dengan tegangan referensi. Hasil keluaran dari komparator berupa sinyal segitiga yang tingginya akan dibaca oleh ADC untuk merepresentasikan nilai beda fasa.

3.5 Rangkaian pembaca beda fasa

Rangkaian pembaca beda fasa ditunjukkan pada gambar 3.7 bagian bawah. Rangkaian ini terdiri dari 3 komponen utama, yaitu ADC, MCU dan layar.

a. ADC (*Analog to Digital Circuit*)

Komponen ADC berfungsi untuk mengubah keluaran dari *komparator 2* yang merupakan tegangan analog menjadi digital. Tegangan analog keluaran dari *komparator 2* adalah representasi dari besarnya beda fasa antara sinyal output dan sinyal input sensor kelembaban dan konduktivitas tanah.

ADC ini sangat berhubungan dengan ketelitian pembacaan beda fasa dari rangkaian detektor fasa sensor kelembaba dan konduktivitas listrik yang dirancang. Sesuai dengan karakteristik perancangan yang diinginkan, ketelitian pembacaan detektor fasa ini adalah $0,01^\circ$ dengan rentang $0 < \varphi < 180^\circ$. Tipe ADC digunakan adalah ADC 8 bit, dengan resolusi $2^8 = 256$.

b. MCU (*Microcontroller Unit*)

Microcontroller unit digunakan untuk menyimpan dan menampilkan data yang didapatkan dari konversi yang dilakukan oleh ADC. Data akan disimpan dalam *akumulator* dan ditampilkan dalam layar (LCD). Antara ADC dengan MCU digunakan interface serial.

3.6 Optimasi Perancangan Rangkaian Detektor Fasa Frekuensi Rendah

Metode terakhir yang digunakan untuk membuat rangkaian detektor fasa frekuensi rendah sebagai rangkaian pembaca keluaran (*read output circuit*) adalah optimasi perancangan. Metode ini digunakan untuk mendapatkan rangkaian dengan karakteristik yang optimal.

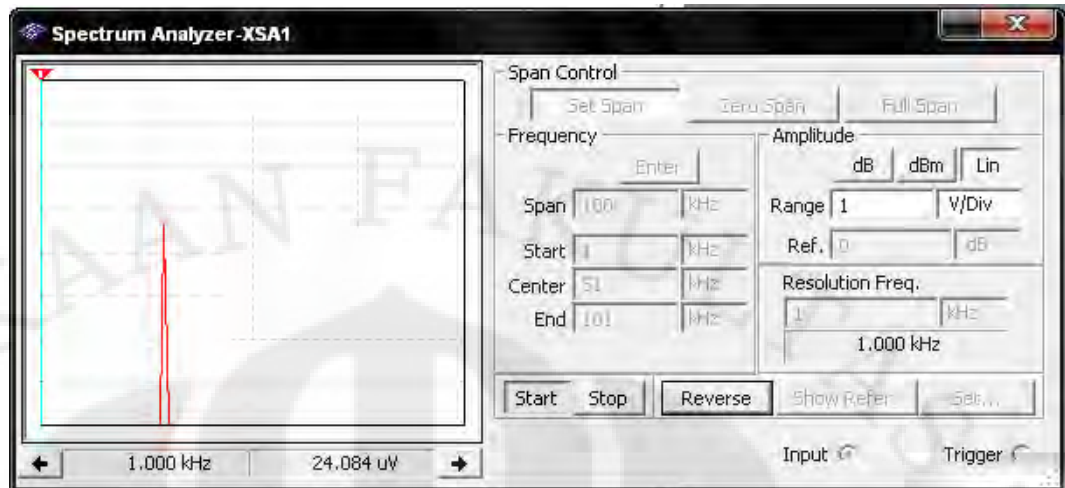
Dalam perancangan ini, ada parameter rangkaian yang harus dioptimasi agar didapatkan karakteristik rangkaian yang optimal, yaitu:

a. *Power*

Dalam suatu rangkaian elektronika, *power* yang digunakan diusahakan seminimal mungkin agar rangkaian dapat bekerja dengan tahan lama. Pembatasan power ini dapat dilakukan dengan cara memilih komponen-komponen rangkaian yang dapat bekerja dengan *power*/daya rendah. Dalam perancangan nantinya, salah satu hal yang akan dilakukan terhadap rancangan detektor fasa adalah membandingkan daya diperlukan oleh rangkaian terhadap beberapa jenis komponen rangkaiannya. Perbandingan konsumsi daya dari penggunaan komponen rangkaian yang berbeda akan dianalisa. Hasil analisa tersebut akan menentukan komponen jenis apa yang akan digunakan untuk mendapatkan keluaran yang optimal dengan daya yang seminimal mungkin.

b. Kestabilan terhadap *Noise*

Parameter rangkaian kedua yang perlu dioptimasi agar dicapai rancangan detektor fasa yang optimal adalah kestabilan terhadap noise. Parameter kestabilan terhadap noise merupakan parameter yang menentukan seberapa besar rangkaian detektor fasa yang dirancang terhadap *noise* yang ada. Salah satu parameter untuk mengukur kestabilan terhadap *noise* adalah pengukuran output dengan menggunakan *spectrum analyzer*. *Spectrum analyzer* ini akan menampilkan nilai frekuensi keluaran detektor fasa sensor kelembaban dan konduktivitas listrik ini. Semakin sempit frekuensi keluaran yang terdapat pada *spectrum analyzer*, maka semakin stabil rangkaian tersebut dari pengaruh *noise* yang timbul. Salah satu contoh hasil keluaran *spectrum analyzer* dari suatu sinyal tegangan AC dengan frekuensi 30 kHz dapat dilihat pada gambar 3.5,



Gambar 3.5 contoh keluaran spectrum analyzer

Berdasarkan gambar diatas, grafik berwarna merah menunjukkan nilai frekuensi tegangan AC. Pengukuran dengan spectrum analyzer ini menghasilkan nilai keluaran frekuensi sebesar 30 kHz dengan lebar sebesar 2 kHz. Hal ini menunjukkan sinyal tegangan AC yang diukur tersebut mempunyai ketahanan noise yang cukup baik, karena lebar frekuensinya kecil dan tidak ada *ripple* frekuensi di sekitarnya.

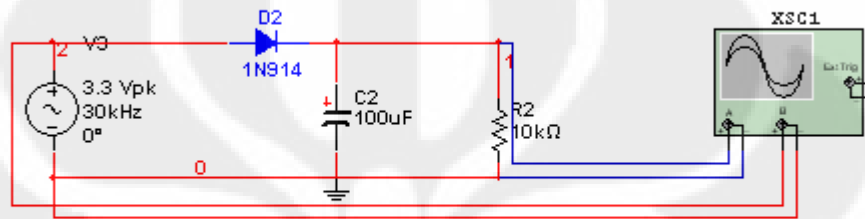
c. Kestabilan output

Parameter rangkaian ketiga yang diukur agar dicapai rancangan rangkaian detektor fasa yang optimal adalah nilai kestabilan output. Kestabilan ini menentukan seberapa stabil output dari rangkaian detektor fasa. Semakin stabil output dari rangkaian, maka keluaran akan menunjukkan nilai yang identik apabila diukur pada waktu yang berbeda di sampel tanah yang sama. Pengukuran kestabilan output rangkaian dilakukan pada jenis komponen yang berbeda. Hasil dari pengukuran tersebut akan dianalisa lalu dipilih komponen-komponen yang menghasilkan output yang stabil. Cara penentuan stabil atau tidaknya output rangkaian detektor fasa dapat dilihat dari keluaran yang didapatkan. Apabila keluaran dari detektor fasa mempunyai variasi yang besar, maka dapat dipastikan nilai outputnya tidak stabil.

BAB 4
ANALISA PERANCANGAN RANGKAIAN DETEKTOR FASA
KAJIAN SIMULASI

4.1 Rangkaian Dioda Detektor Puncak

Rangkaian yang pertama kali disimulasikan adalah rangkaian Detektor Puncak sebagai berikut:



Gambar 4.1. Rangkaian detektor puncak sederhana

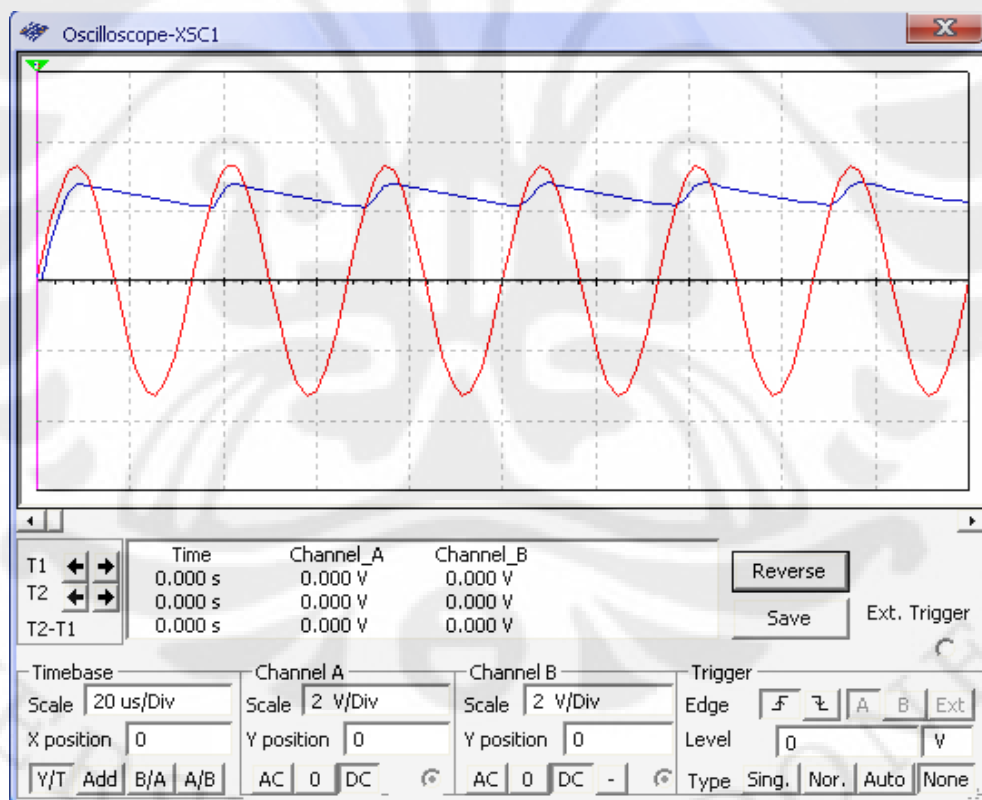
Pada rangkaian ini disimulasikan hasil keluaran untuk 5 nilai kapasitor yang berbeda untuk melihat pengaruh nilai kapasitansi pada rangkaian ini. 5 nilai yang diambil adalah 10 nf, 100nf, 1uf, 10uf, 100uf. Hasil simulasi untuk kelima nilai ini adalah gambar 4.2.

Dari gambar (a) dapat kita ketahui bahwa untuk nilai kapasitansi yang 10nf respon dari rangkaian detektor puncak terhadap sinyal masukan sangat baik. Hal ini dikarenakan nilai kapasitansi yang kecil menyebabkan kecepatan kapasitor untuk charging sampai penuh sangat baik dan mampu merespon dengan baik perubahan dari sinyal masukan. Akan tetapi nilai kapasitansi yang kecil juga menyebabkan kapasitor cepat melakukan discharge sehingga tidak mampu menghasilkan sinyal yang stabil dan tidak mampu mempertahankan nilai maksimum dari sinyal masukan setelah melewati puncak yang pertama.

Dari gambar (b) terlihat bahwa nilai kapasitansi 100nf lebih mampu mempertahankan nilai maksimum dari nilai kapasitansi yang sebelumnya dengan respon terhadap sinyal masukan tetap baik. Namun sinyal yang dihasilkan masih kurang stabil dan masih terjadi sedikit fluktuasi.

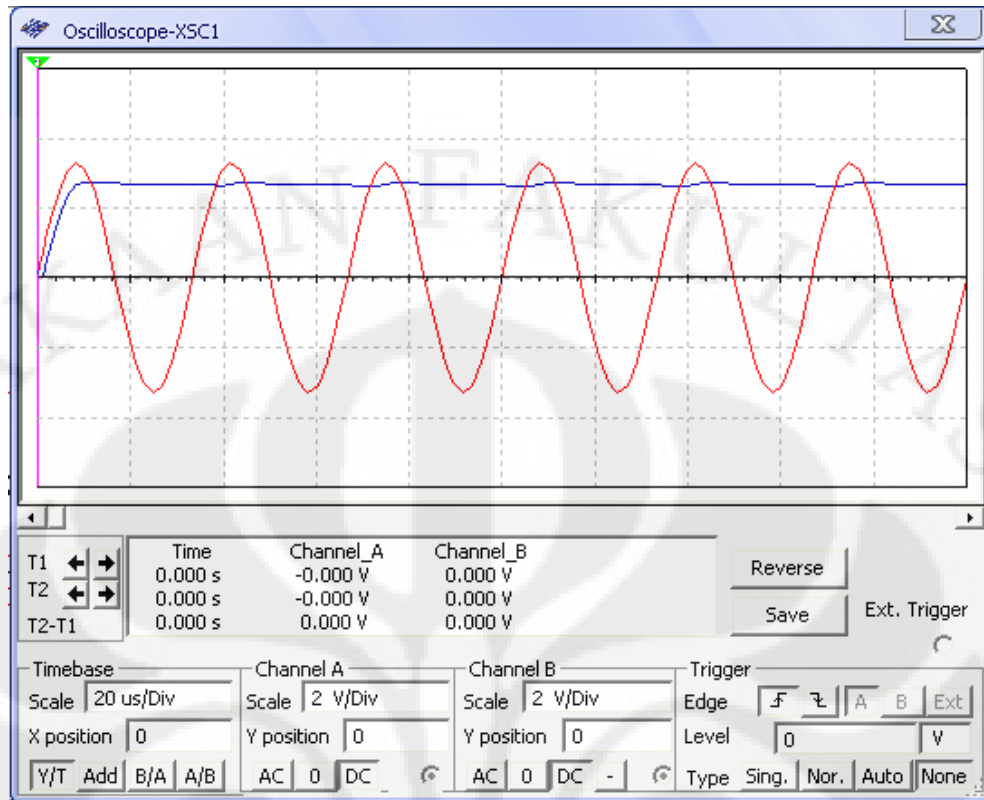
Dari gambar (c) terlihat bahwa nilai kapasitansi 1uf mampu mempertahankan nilai maksimum dengan baik dan menghasilkan sinyal yang stabil. Nilai kapasitansi ini juga masih mampu merespon perubahan sinyal masukan dengan baik. Jadi, nilai ini bisa dibilang kapasitansi yang ideal untuk detektor puncak dengan sinyal masukan 30 Khz.

Untuk gambar (d) dan (e) terlihat bahwa nilai kapasitansi sebesar ini tidak mampu merespon perubahan sinyal masukan. Detektor puncak tidak mampu mencapai nilai maksimum pada cycle pertama dari sinyal masukan. Nilai yang maksimum yang stabil baru tercapai setelah beberapa cycle, hal ini dikarenakan kapasitor tidak mampu charging sampai penuh pada cycle pertama dan membutuhkan beberapa cycle dari sinyal masukan untuk mendapatkan nilai maksimum dan mempertahankannya.

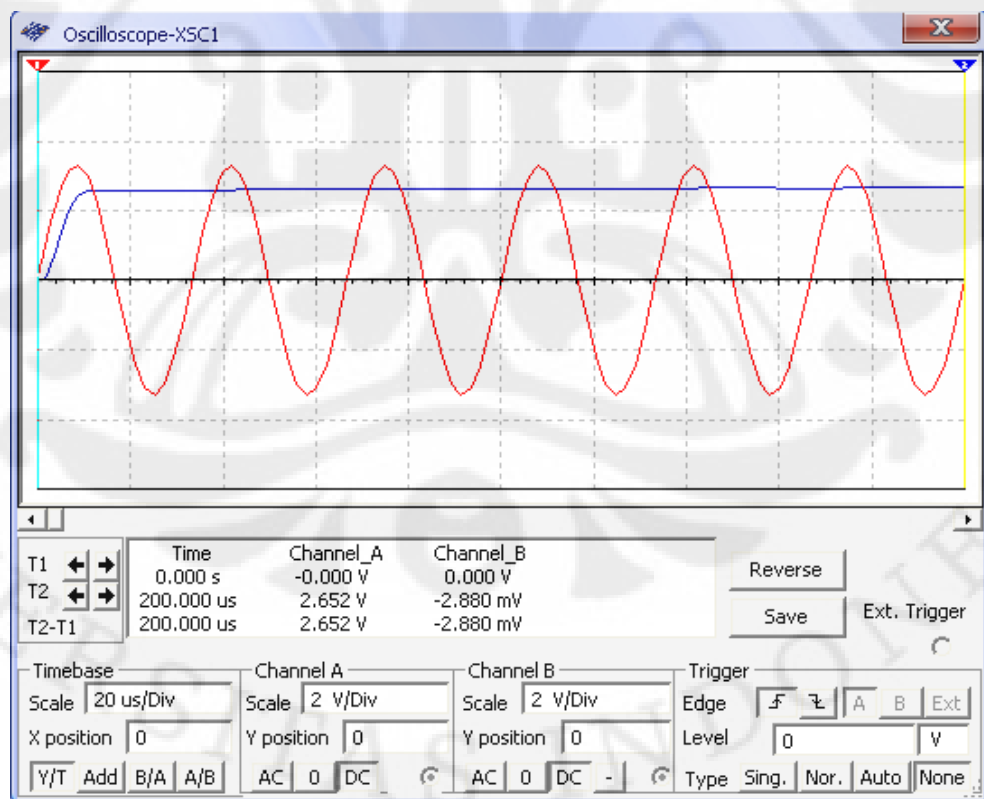


(a)

Gambar 4.2 Variasi kapasitansi pada *peak detector* (a). Nilai kapasitansi 10nf

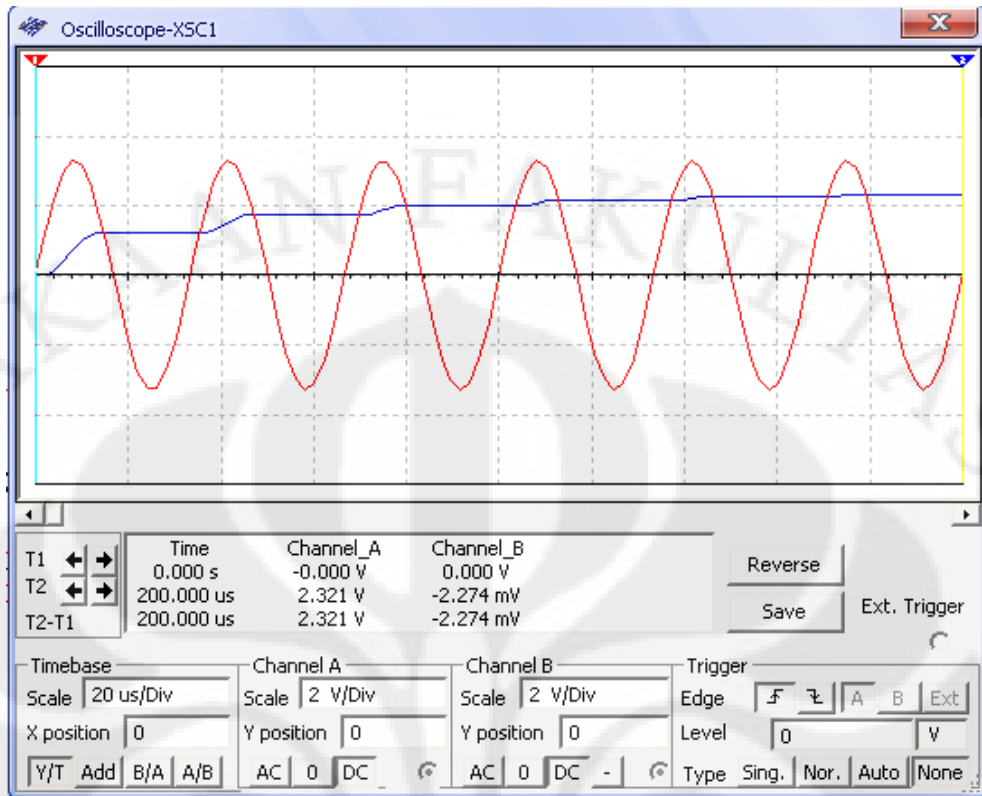


(b)

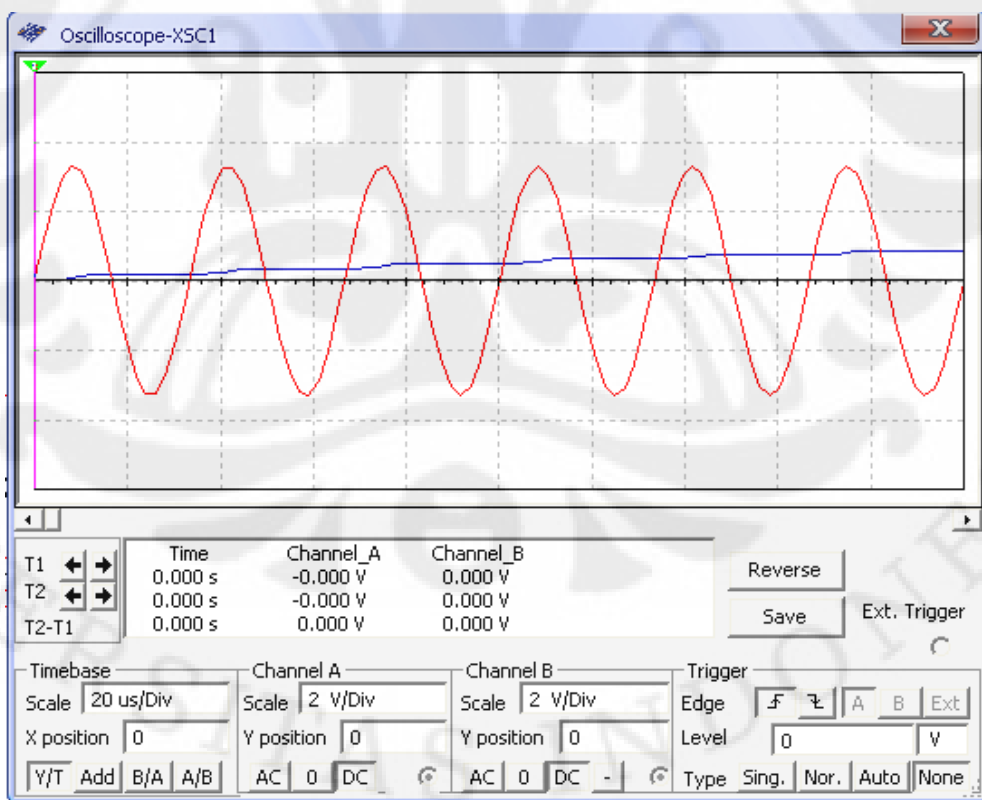


(c)

Gambar 4.2 (lanjutan) (b). Nilai kapasitansi 100nf (c). Nilai Kpasitansi 1 uf



(d)

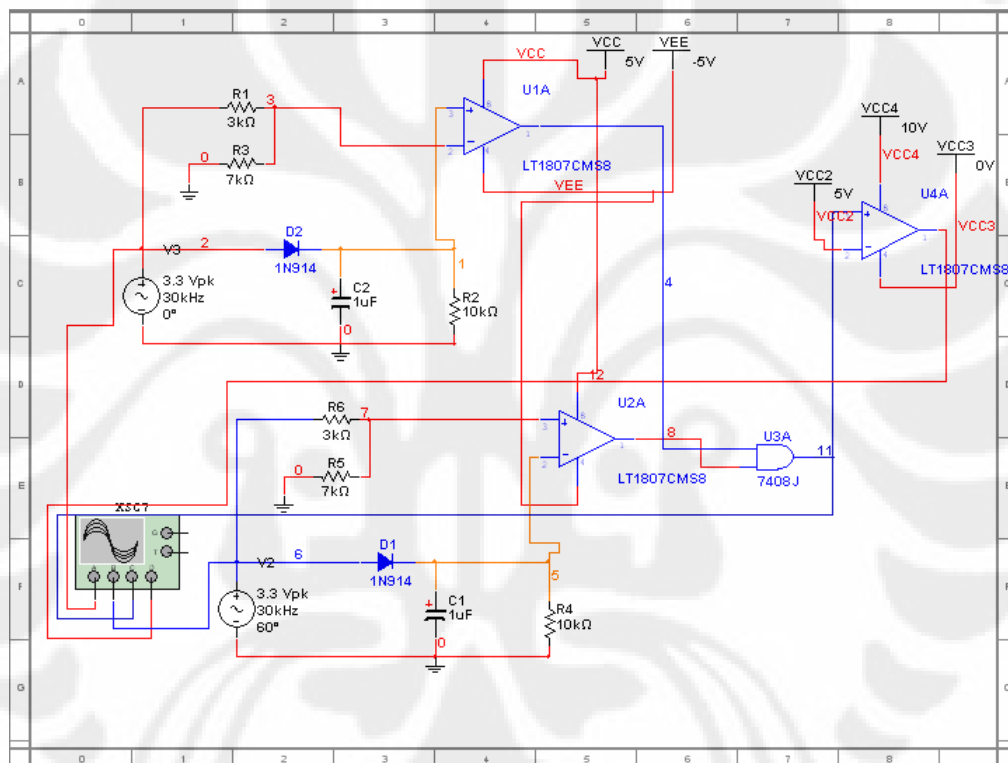


(e)

Gambar 4.2 (lanjutan) (d). Kapasitansi 10 uf (e). Kapasitansi 100uf

4.2 Rangkaian Detektor Fasa Dengan Menggunakan Komponen *Operational amplifier* Sebagai Komparator

Sesuai dengan namanya, rangkaian detektor fasa perancangan yang kedua menggunakan komponen utama *operational amplifier*. *Operational amplifier* digunakan sebagai pembanding nilai tegangan keluaran dengan Detektor Puncak. Perbedaan fasa antara tegangan output dan input didasarkan pada saat nilai tegangannya maksimum.



Gambar 4.3 Rangkaian detektor fasa dengan menggunakan *operational amplifier*

Pada simulasi rangkaian detektor fasa ini digunakan dua buah masukan tegangan yang merupakan tegangan masukan dan tegangan keluaran pada sensor konduktivitas yang ada.

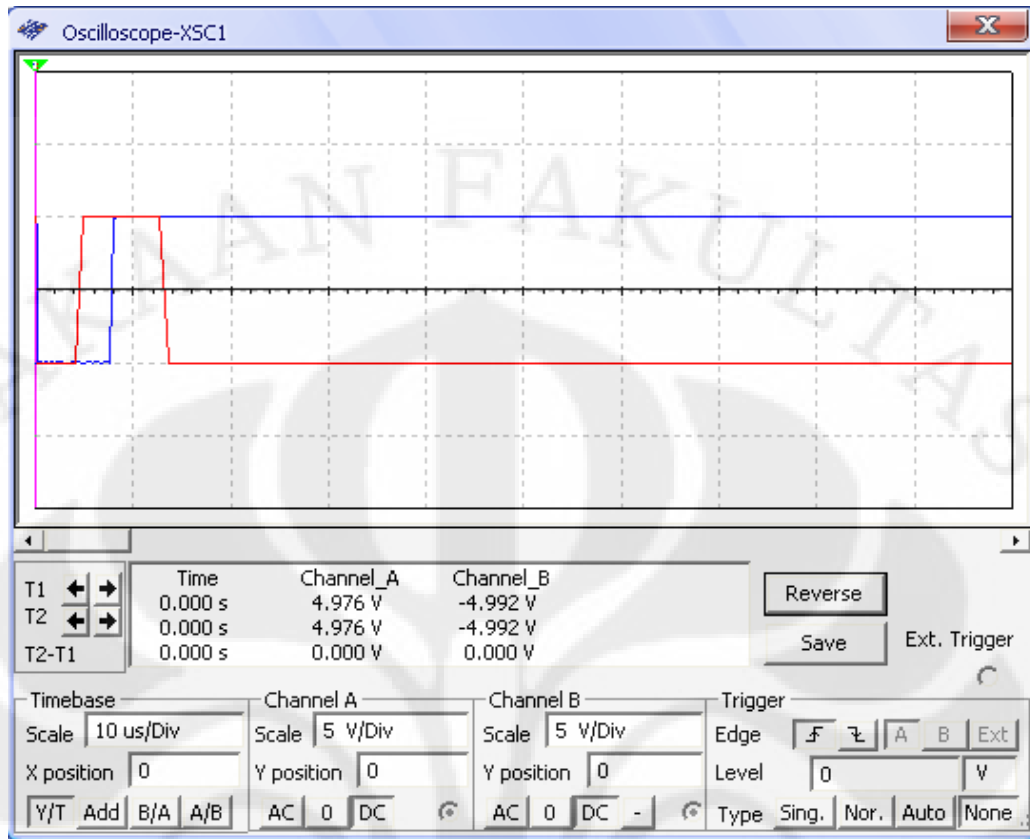
$$v_o = V_m \cos(\omega t + \varphi) \quad (4.1)$$

$$v_i = V_m \cos(\omega t) \quad (4.2)$$

dimana, φ = fasa antara tegangan output, v_o = besar tegangan output (Volt), v_i = besar tegangan input (Volt)

LT1807CS8 yang atas merupakan *operational amplifier* masukan sensor, yang berfungsi untuk membandingkan sinyal masukan sensor sebesar 3,3 Volt dan frekuensi 30 kHz dengan sinyal keluaran dari detektor puncak. Masukan kaki positifnya dihubungkan dengan sinyal suplai sensor, dan masukan kaki negatifnya dihubungkan dengan detektor puncak. Sedangkan LT1807CS8 yang bawah merupakan *operational amplifier* keluaran sensor, yang berfungsi untuk membandingkan sinyal keluaran sensor dengan detektor puncak. Masukan kaki positifnya dihubungkan dengan sinyal keluaran sensor, dan masukan kaki negatifnya dihubungkan dengan detektor puncak. VCC (+) untuk menyuplai *operational amplifier* diberi masukan 5 volt, sementara VCC (-) diberi masukan -5 volt.

Sesuai dengan karakteristik *operational amplifier*, apabila nilai input tegangan pada kaki positif *operational amplifier* lebih besar dari sinyal keluaran detektor puncak maka keluaran dari *operational amplifier* adalah VCC (+) nya yakni sebesar 5 volt. Jika nilai input tegangan pada kaki positif *operational amplifier* lebih kecil dari 0 volt maka keluaran dari *operational amplifier* adalah VCC (-) nya yakni sebesar -5 volt.



Gambar 4.4. Sinyal Keluaran Komparator

Selanjutnya untuk mengukur nilai beda fasa antara kedua sinyal ditambahkan komponen untuk mencuplik besarnya beda fasa antara keluaran dan masukan sensor. Komponen yang dapat digunakan untuk mencuplik beda fasa sesuai dengan output dari *operational amplifier* pada gambar 3.6 adalah komponen AND. AND gate adalah sebuah elemen logika yang terdiri dari 2 atau lebih input dan satu output. Output dari sebuah AND akan bernilai satu apabila semua input bernilai satu. Jika ada satu saja input dari AND yang bernilai 0 maka outputnya akan bernilai 0. Dalam notasi *boolean*, nilai logika dari AND ditunjukkan sebagai berikut,

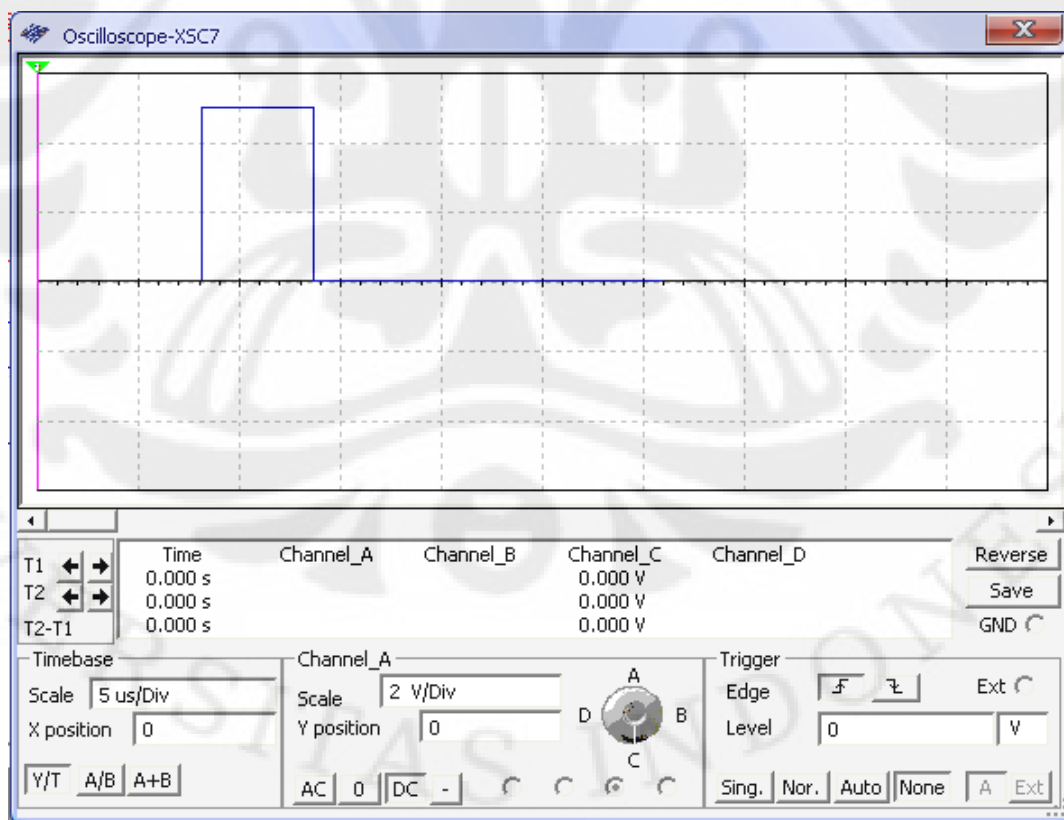
$$Y = ABC\dots N \quad (4.3)$$

Secara logika, AND mempunyai karakteristik seperti diperlihatkan pada tabel 4.1.

Tabel 4.1. Tabel Fungsi AND Gate CMOS

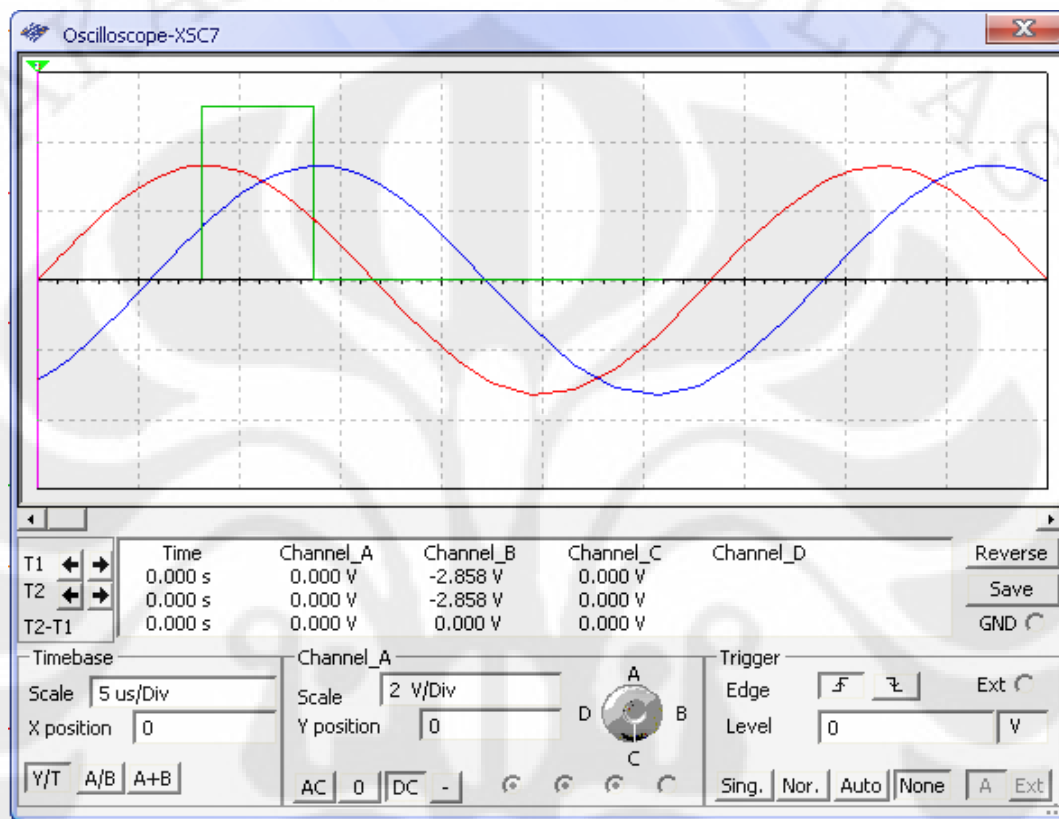
INPUTS		OUTPUTS
nA	nB	nY
L	L	L
L	H	L
H	L	L
H	H	H

Sesuai dengan tabel 4.1 diatas, ketika nilai masukan sama dengan nilai keluaran maka hasil dari XOR nya adalah 0. Sedangkan apabila nilai input berbeda dengan nilai output maka hasil dari XOR nya adalah 1. Oleh karena itu dengan ditambahkannya gerbang XOR pada rangkaian fasa detektor pada gambar 3.4 maka selisih antara fasa tegangan output dengan tegangan input bisa dicuplik. Hasil dari pencuplikan selisih fasa tersebut dapat dilihat pada gambar 3.7.



Gambar 4.6. Hasil pencuplikan gerbang AND

Dapat dilihat pada gambar 4.6 bahwa perbedaan fasa antara tegangan masukan sensor dan tegangan keluaran sensor dapat diperhitungkan dengan menggunakan rangkaian detektor fasa dengan menggunakan *operational amplifier* ini.

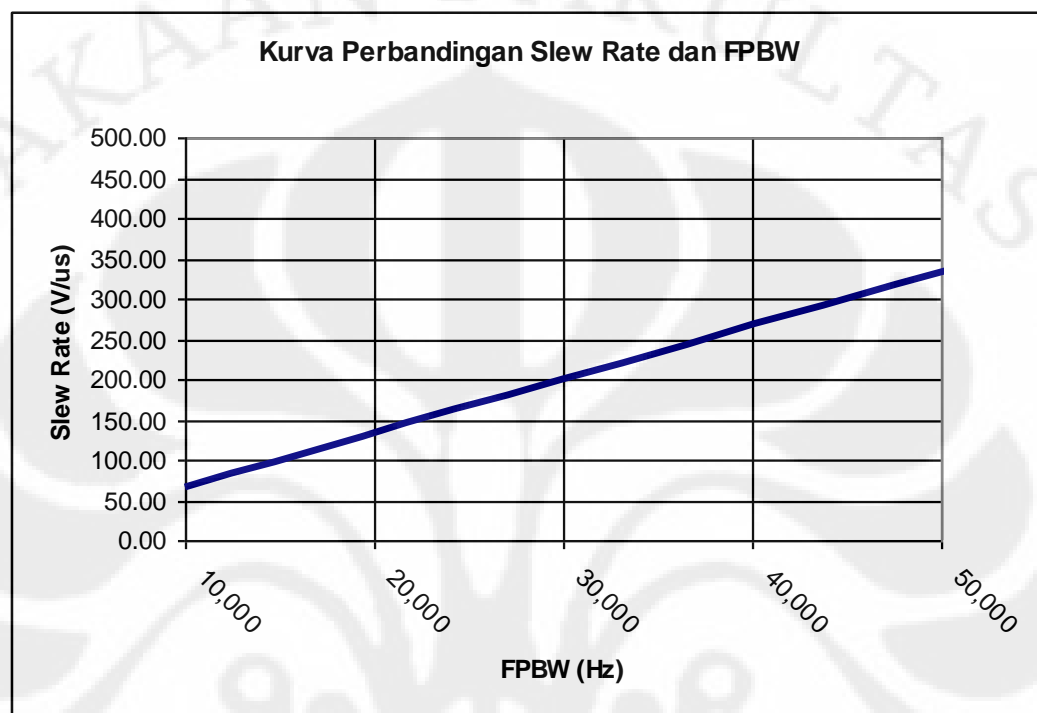


Gambar 4.7 Grafik sinyal keluaran dan masukan sensor dengan detektor fasa

Besar kecilnya beda fasa antara tegangan masukan dan kelauran sensor ini ditentukan oleh besar kecilnya impedansi pada tanah yang diukur.

Sesuai dengan tujuan dari perancangan yaitu mendapatkan nilai beda fasa antara input dan output sensor dalam rentang 0° sampai 90° , bekerja pada frekuensi 30 kHz dan memiliki ketelitian sampai $0,05^\circ$ maka rangkaian detektor fasa dengan menggunakan *operational amplifier* ini bisa digunakan. *Operational amplifier* yang digunakan harus mempunyai nilai *slew rate* minimal sebesar 200 V/us, sehingga pada frekuensi 30 kHz mempunyai ketelitian dibawah $0,05^\circ$. Hal ini berdasarkan kurva 3.7 dari data perhitungan perbandingan antara *slew rate* dengan FPBW (*Full Power Bandwidth*) pada ketelitian $0,0446^\circ$ pada lembar

lampiran. Pada kurva 3.7 terlihat bahwa untuk frekuensi kerja (FPBW) sebesar 30 kHz diperlukan operational amplifier yang mempunyai *slew rate* minimal sebesar 200 V/us.



Gambar 4.8 Kurva perbandingan *slew rate* dan FPBW

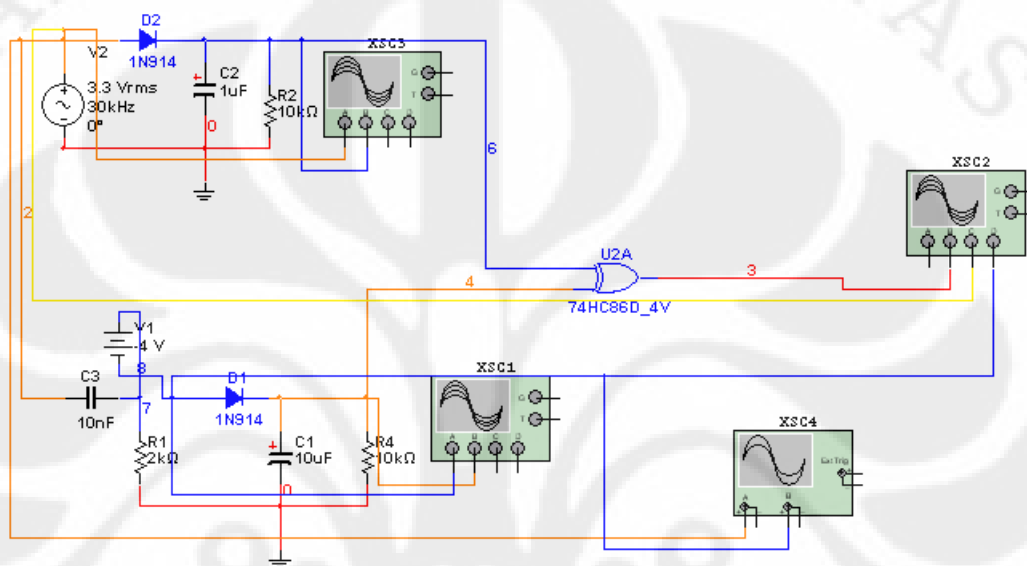
Secara sederhana, apabila lebar pulsa ini dibandingkan dengan lebar pulsa saat maksimum (beda fasa 90°) dikalikan dengan 90° akan didapatkan nilai beda fasa antara keluaran dan masukan sensor konduktivitas yang digunakan.

Sehingga kita dapat menuliskan sebuah persamaan sederhana untuk menentukan beda fasa antara sinyal tegangan masukan dan keluaran sensor sebagai berikut,

$$\frac{\text{lebar pulsa detektor fasa}}{\text{lebar pulsa } 90^\circ} \times 90^\circ = \text{beda fasa antara output dan input sensor} \quad (4.4)$$

4.3 Rangkaian Detektor Fasa Tanpa Operational Amplifier

Desain rangkaian berikutnya adalah rangkaian detektor fasa tanpa operational amplifier sebagai komparator. Komparator yang sebelumnya sebagai pembanding antara sinyal masukan dan keluaran sensor dengan detektor puncak dihilangkan. Hal ini dimaksudkan untuk menyederhanakan rangkaian dan meminimisir delay yang diakibatkan oleh komparator.



Gambar 4.9. Rangkaian Phase Detektor tanpa Operational Amplifier

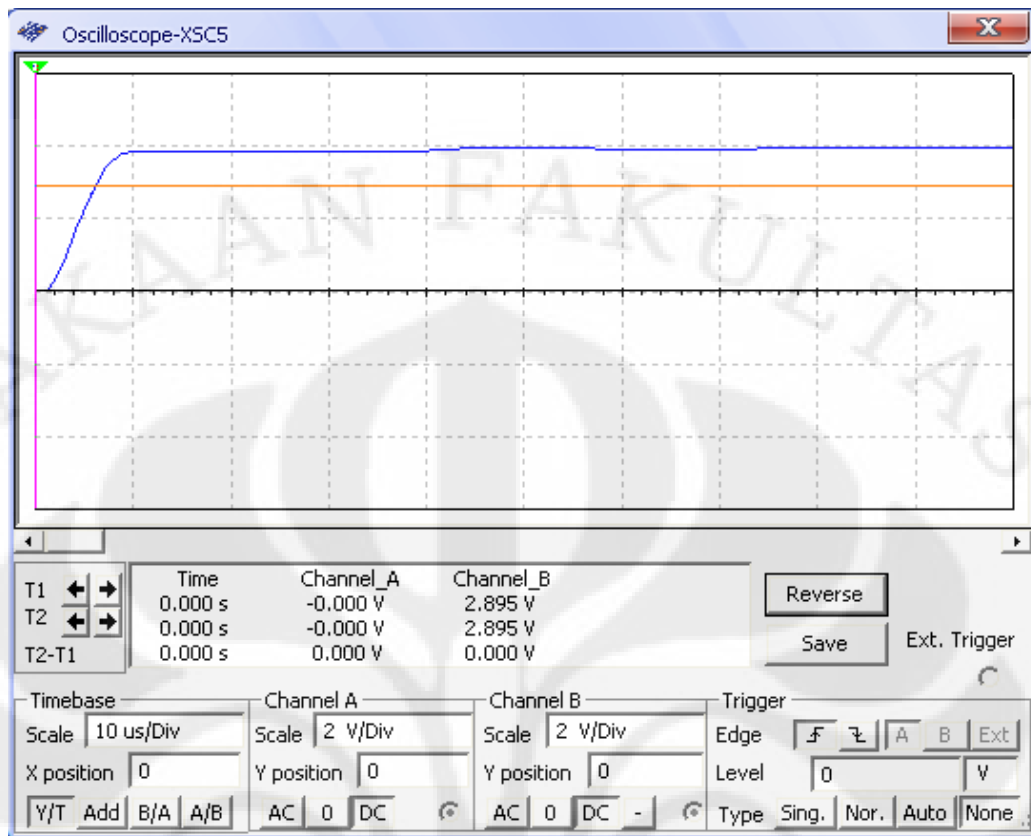
Pada simulasi rangkaian detektor fasa ini juga digunakan dua buah masukan tegangan yang merupakan tegangan masukan dan tegangan keluaran pada sensor konduktivitas yang ada.

$$v_o = V_m \cos(\omega t + \varphi) \quad (4.5)$$

$$v_i = V_m \cos(\omega t) \quad (4.6)$$

dimana, φ = fasa antara tegangan output, v_o = besar tegangan output (Volt), v_i = besar tegangan input (Volt).

Detektor puncak bagian atas mendeteksi dan menahan nilai puncak dari sinyal masukan, sedangkan detektor puncak bagian bawah mendeteksi dan menahan puncak dari keluaran sensor yang digantikan dengan komponen kapasitor dan resistor.



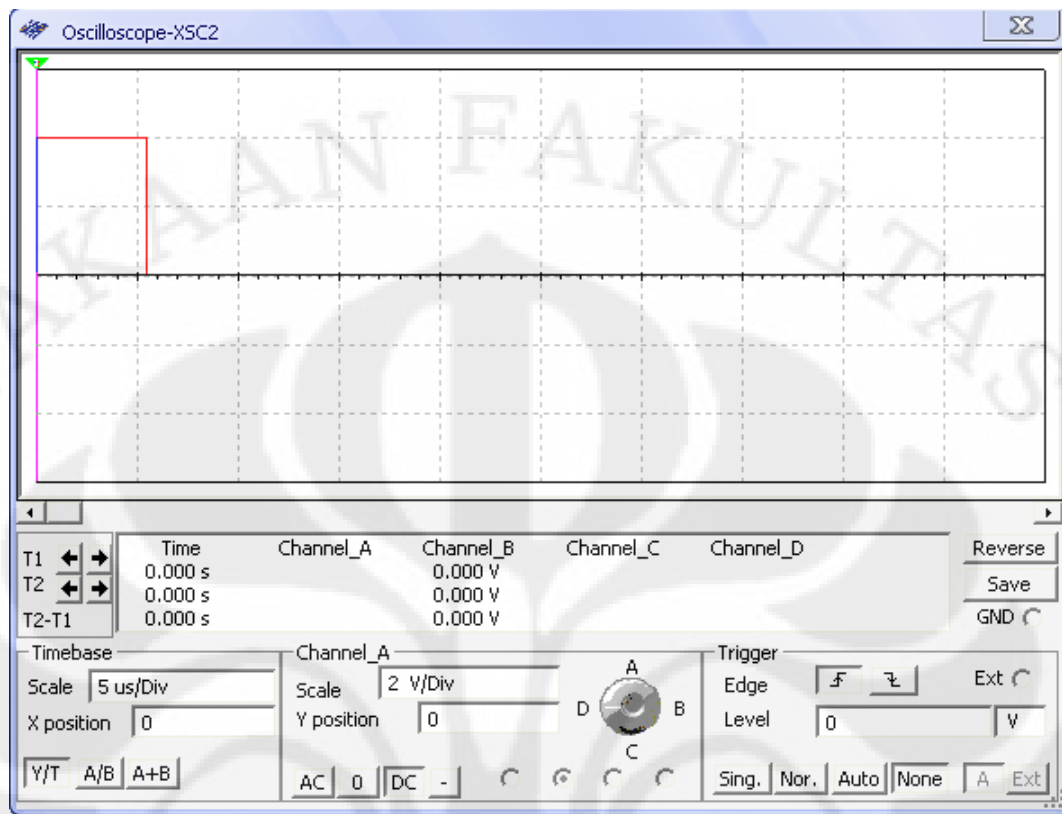
Gambar 4.10. Keluaran dari detektor puncak

Kedua sinyal pada gambar diatas langsung dicuplik dengan komponen XOR. Secara logika, XOR mempunyai karakteristik sebagai berikut.

Tabel 4.2 karakteristik logika XOR

input	output	XOR
0	0	0
0	1	1
1	0	1
1	1	0

Sesuai dengan tabel 4.2 diatas, ketika nilai input sama dengan nilai output maka hasil dari XOR nya adalah 0. Sedangkan apabila nilai input berbeda dengan nilai output maka hasil dari XOR nya adalah 1. Oleh karena itu dengan ditambahkan gerbang XOR pada rangkaian fasa detektor pada gambar maka selisih antara fasa tegangan output dengan tegangan input bisa dicuplik. Hasil dari pencuplikan selisih fasa tersebut dapat dilihat pada gambar 4.12

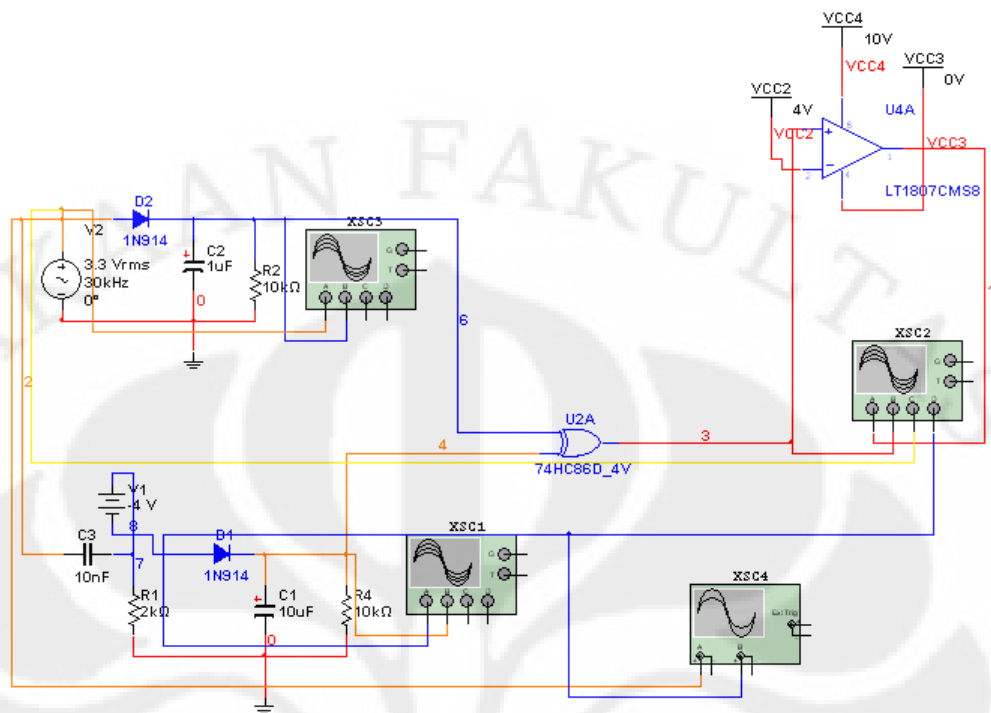


Gambar 4.12. Sinyal keluaran Phase Detektor

Rangkaian detektor fasa ini memiliki kelebihan daripada rangkaian pada bagian sebelumnya. Pertama, seperti disebutkan sebelumnya rangkaian ini memiliki delay yang lebih sedikit karena tidak menggunakan komparator. Kedua, rangkaian ini mampu menghitung beda fasa sampai dengan 180° , lebih baik dari rangkaian sebelumnya yang hanya mampu menghitung beda fasa sampai 90° . Oleh karena itu rangkaian inilah yang akan digunakan untuk simulasi dan pengolahan data selanjutnya.

4.4 Operational Amplifier sebagai Penghasil Sinyal Segitiga

Untuk dapat dibaca oleh ADC sinyal keluaran dari rangkaian beda fasa harus diubah dari satuan waktu ke level tegangan. Untuk melakukan ini diperlukan sebuah komparator, yang dalam penelitian ini menggunakan LT1807CMS8.



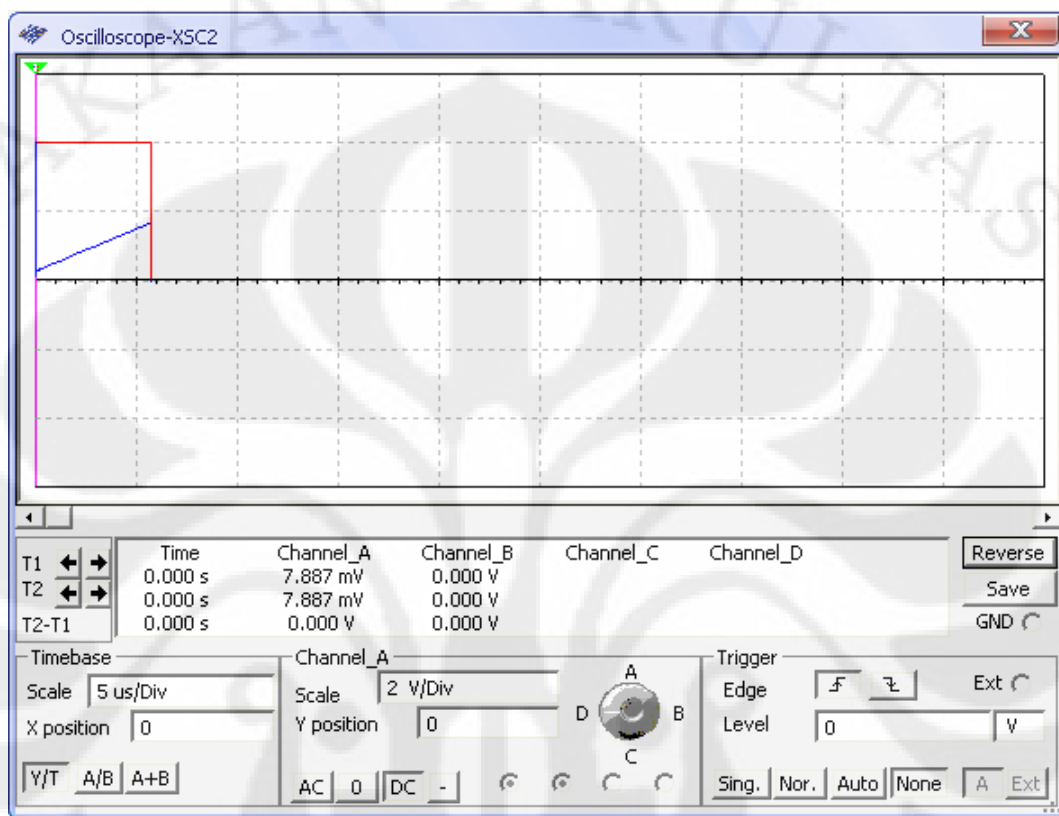
Gambar 4.13. Tambah operational amplifier sebagai penghasil sinyal segitiga

Sinyal keluaran rangkaian beda fasa yang telah dicuplik oleh XOR diteruskan ke komparator. Di komparator sinyal ini dibandingkan dengan tegangan referensi dengan level tegangan yang sama dengan sinyal keluaran rangkaian beda fasa. Hasil keluaran dari komparator membentuk sinyal segitiga yang tingginya dapat dibaca oleh ADC untuk menentukan nilai beda fasa.

$$\frac{\text{nilai maksimum dari keluaran komparator}}{\text{nilai maksimum dari sinyal masukan}} \times 180^\circ = \text{nilai beda fasa} \quad (4.7)$$

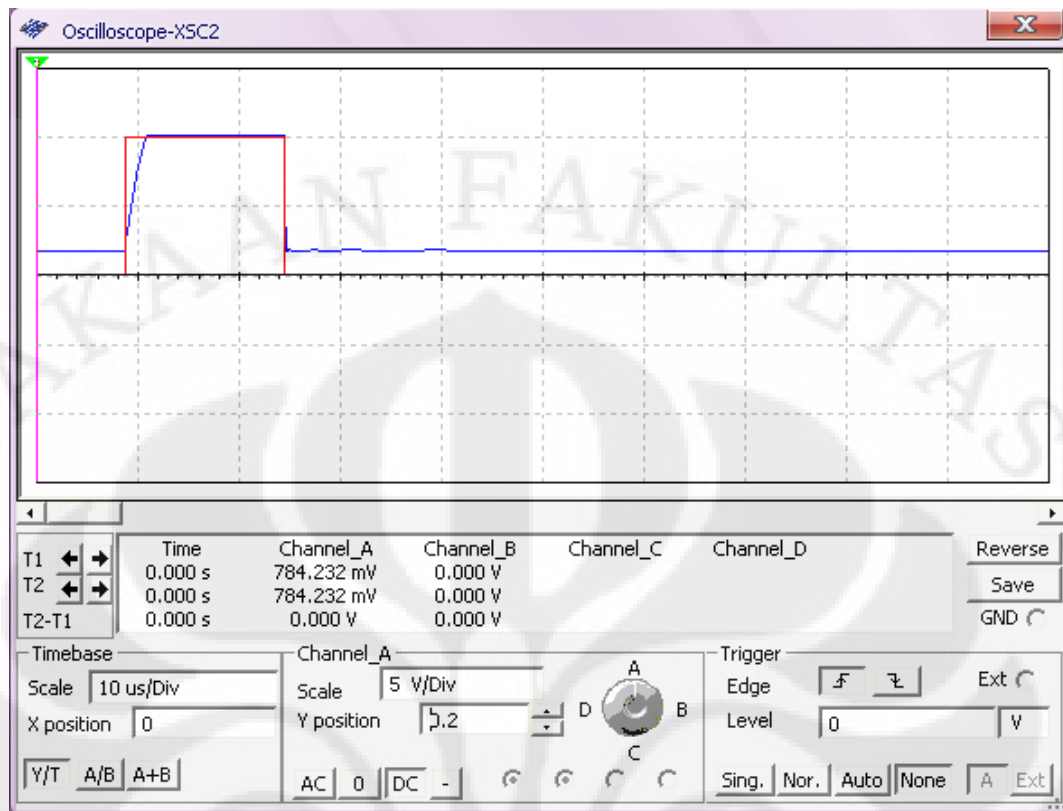
Tinggi dari sinyal segitiga ini sangat dipengaruhi oleh slew rate dari komparator. Slew rate yang terlalu tinggi akan menyebabkan sinyal segitiga mencapai nilai maksimum lebih cepat dari yang seharusnya sehingga menyebabkan kesalahan pembacaan nilai beda fasa. Slew rate yang terlalu lambat juga menyebabkan kesalahan pembacaan karena tinggi sinyal segitiga lebih rendah dari nilai yang seharusnya.

Tinggi dari sinyal segitiga ini harus dapat merepresentasikan nilai beda fasa sesuai dengan persamaan diatas. Oleh karena itu harus digunakan slew rate yang tepat pada komparator.



Gambar 4.14. Sinyal keluaran Operational Amplifier

Dari gambar 4.14 terlihat 2 jenis pulsa. Yang pertama adalah pulsa merah, yaitu pulsa beda fasa. Sedangkan pulsa biru adalah pulsa *ramp*. Tinggi level tegangan pada pulsa ramp ditentukan oleh lebar pulsa dari beda fasa dan slew rate dari komparator. Semakin lebar pulsa beda fasa semakin tinggi pulsa *ramp*. Hal yang sama juga berlaku untuk slew rate. Sinyal ideal didapat jika tinggi maksimum dari sinyal segitiga berada pada lebar maksimum dari sinyal beda fasa.



Gambar 4.15 sinyal segitiga untuk slew rate yang terlalu tinggi

Gambar 4.15 adalah contoh untuk sinyal segitiga dengan komparator yang slew ratenya terlalu tinggi. Sinyal segitiga akan terlalu cepat untuk mencapai nilai maksimum sehingga menyebabkan kesalahan pembacaan dimana nilai pada LCD akan selalu menunjukkan nilai maksimumnya yaitu 90 derajat. Untuk slew rate yang terlalu rendah pulsa segitiga cenderung tidak muncul sama sekali sehingga pembacaan pada LCD akan selalu menunjukkan nilai 0 derajat.

4.5 Rangkaian pembaca beda fasa

Rangkaian pembaca beda fasa ditunjukkan pada gambar bagian bawah. Rangkaian ini terdiri dari 3 komponen utama, yaitu ADC, MCU dan layar.

a. ADC (*Analog to Digital Circuit*)

Komponen ADC berfungsi untuk mengubah keluaran dari *komparator* 2 yang merupakan tegangan analog menjadi digital. Tegangan analog keluaran dari

komparator 2 adalah representasi dari besarnya beda fasa antara sinyal output dan sinyal input sensor kelembaban dan konduktivitas tanah.

ADC ini sangat berhubungan dengan ketelitian pembacaan beda fasa dari rangkaian detektor fasa sensor kelembaba dan konduktivitas listrik yang dirancang. Sesuai dengan karakteristik perancangan yang diinginkan, ketelitian pembacaan detektor fasa ini adalah $0,01^\circ$ dengan rentang $0 < \varphi < 180^\circ$. Tipe ADC yang digunakan adalah ADC 8 bit, $2^8 = 256$.

b. MCU (*Microcontroller Unit*)[13]

Microcontroller unit digunakan untuk menyimpan dan menampilkan data yang didapatkan dari konversi yang dilakukan oleh ADC. Data akan disimpan dalam *akumulator* dan ditampilkan dalam layar (LCD). Antara ADC dengan MCU digunakan interface serial. Pada penelitian ini penulis menggunakan MCU 8051 dikarenakan ketersediaannya di pasar dan kemudahan untuk menghubungkannya dengan berbagai macam jenis ADC.

Intel 8051 adalah sebuah *mikrokontroler* yang dikembangkan oleh Intel pada 1980 untuk digunakan dalam produk benam dan masih (pada 2005) salah satu mikrokontroler paling populer. Inti 8051/ digunakan lebih dari 100 alat dari 20 produsen independen seperti Atmel, Dallas Semiconductor, Philips, dan Winbond.

Mikrokontroler ini berdasarkan arsitektur Harvard dan meskipun awalnya dirancang untuk aplikasi mikrokontroler chip tunggal, sebuah mode perluasan telah mengizinkan sebuah ROM luar 64KB dan RAM luar 64KB diberikan alamat dengan cara jalur pemilihan chip yang terpisah untuk akses program dan memori data.

Salah satu kemampuan dari *mikrokontroler 8051* adalah pemasangan sebuah mesin pemroses boolean yang mengizinkan operasi logika boolean tingkatan-bit dapat dilakukan secara langsung dan secara efisien dalam register internal dan RAM. Hal ini menyebabkan 8051 populer dalam industri aplikasi kontrol dan digunakan dalam awal rancangan *programmable logic controller* (PLC).

Kemampuan lain yang berharga adalah dia memiliki empat set register yang terpisah. Ini kadangkala digunakan untuk mempercepat *latency interrupt*.

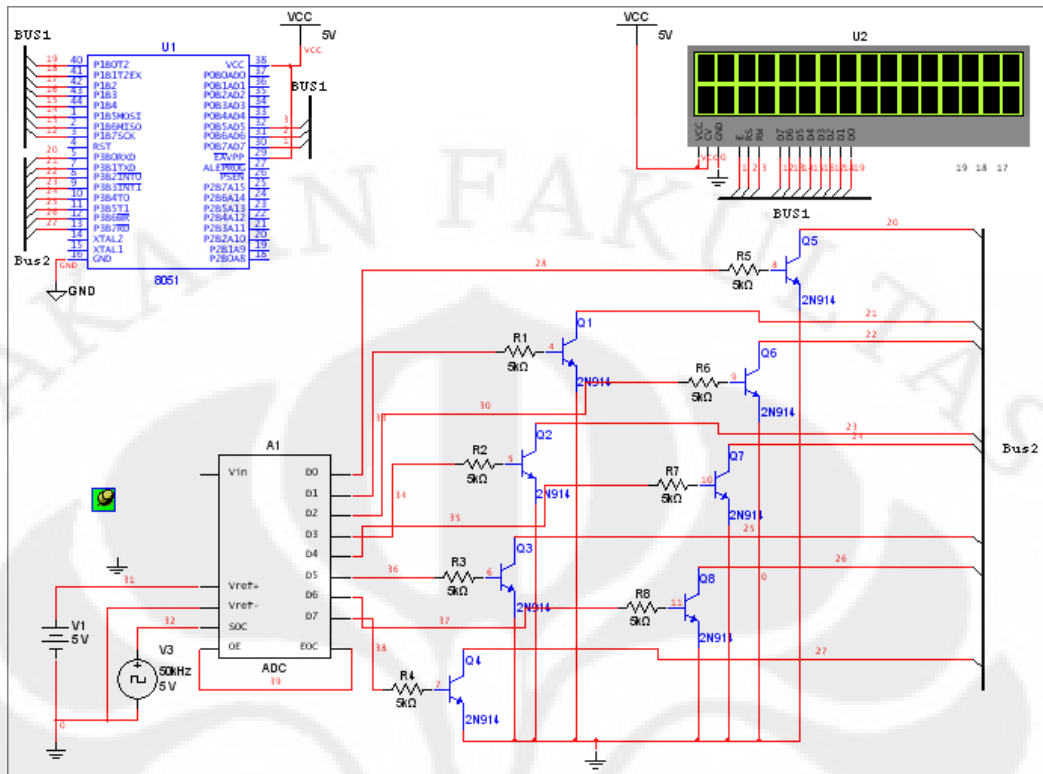
Kebanyakan 8051 termasuk satu atau dua UART, dua atau tiga "timer", 128-256 byte RAM dalam, 128 bit memori bit-addressable, sampai 128 byte I/O, 2k-54k memori program dalam, dan sebuah set instruksi sederhana. Umumnya dia beroperasi pada 12 clock per instruksi, dan seringkali clock tersebut mendekati 12 MGz jadi mereka beroperasi pada 1 MIPS. Sistem tidak mahal kadangkala menggunakan resonator keramik dan bukan *oscillator quartz*. Bila sebuah sistem membutuhkan untuk mengingat data melalui beberapa reset, dia dapat menggunakan EEPROM serial.

Kompilator C untuk 8051 tersedia, tetapi sangat aneh untuk bekerja sama dengan enam tipe memori, banyak set register, dan RAM (256 byte) dan ruang stack (128 byte) yang sangat kecil. Bahasa tingkat tinggi lainnya tidak digunakan secara luas dengan prosesor ini.

Pendahulu 8051, Intel 8048, digunakan dalam keyboard pertama PC IBM, di mana dia mengubah tekanan kunci menjadi sebuah aliran data serial yang dikirimkan ke unit utama komputer. 9048 dan turunannya masih digunakan pada 2005 untuk keyboard modal dasar.

8052 adalah versi 8051 yang lebih modern yang memiliki kemampuan:

- 256 byte RAM internal, dan bukan 128 byte
- 8 kB ROM mask-programmable, bukan 4 kB
- Timer ketiga 16-bit
- Register Fungsi Khusus tambahan untuk mendukung timer ketiga.



Gambar 4.16. Rangkaian pembaca beda fasa

ADC, MCU 8051 dan LCD disusun dan dihubungkan seperti gambar diatas, kemudian disusun pemrograman bahasa assembly agar *microcontroller* mampu menerjemahkan hasil pembacaan dari ADC, menghitung nilai beda fasa dan menampilkan nilai beda fasa tersebut pada layar LCD.

Listing program bahasa assembly pada microcontroller 8051 terdiri dari perintah untuk:

- Membaca keluaran dari ADC
- Menghitung nilai maksimal dari pulsa segitiga (ramp)
- Menghitung nilai beda fasa dengan persamaan $\frac{\text{Tinggi maksimal segitiga (ramp)}}{\text{Tegangan referensi}} \times 90^\circ = \text{nilai beda fasa}$
- Menampilkan nilai beda fasa pada LCD.

BAB 5

ANALISA PEMILIHAN KOMPONEN UNTUK PERANCANGAN DAN OPTIMASI RANGKAIAN DETEKTOR FASA

Dalam penyusunan rangkaian pembaca keluaran dari sensor kelembaban dan konduktivitas listrik, diperlukan beberapa komponen elektronika. Komponen utama yang digunakan, sesuai dengan simulasi pada bab sebelumnya, terdiri dari *operational amplifier* dan IC XOR. Pada bab 4 ini akan dijabarkan mengenai beberapa analisa untuk memilih jenis *operational amplifier* dan IC XOR yang akan digunakan dalam menyusun rangkaian pembaca keluaran sensor, sehingga didapatkan rangkaian yang optimal.

Jenis *operational amplifier* yang dianalisa terdiri dari 6 komponen yang diambil secara acak, yakni OPA2277PA, LT1806, LT1886CS8, LTC1051CJ8, OPA2652U dan LM675. Pemilihan diatas disamakan dengan penelitian saudara Taufiq Alif untuk menyepadankan penelitian. Analisa terhadap 6 jenis *operational amplifier* ini meliputi analisa ketersediaan komponen di Indonesia, analisa *data sheet* komponen.

5.1 Analisa Ketersediaan Komponen di Indonesia

Dari keenam jenis *operational amplifier* yang dianalisa, OPA2652U, LT1806 dan LT1887CS8 yang diproduksi oleh *Linear Technology* yang tidak tersedia di Indonesia. Hal ini diketahui setelah dilakukan pengecekan yang dilakukan saudara taufiq alif di beberapa *website* dan survei di beberapa toko yang menjual komponen-komponen elektronika di Indonesia.

5.2 Analisa Data Sheet Komponen Operational Amplifier

Berdasarkan pada simulasi rangkaian yang telah dibahas pada bab 4 sebelumnya, *operational amplifier* digunakan sebagai komponen pembanding tegangan referensi. Oleh karena itu, rangkaian dengan menggunakan *operational amplifier* sebagai penghasil sinyal segitiga (*ramp*) sebagai masukan dari ADC. Penggunaan *operational amplifier* sebagai komponen pembanding (komparator) harus memperhatikan tiga hal, yaitu

a. Kecepatan Operasi

Keluaran dari sebuah komparator harus mampu berubah dengan cepat antara kedua level saturasi dan dapat merespon dengan cepat untuk setiap perubahan kondisi masukannya. Hal ini mengindikasikan bahwa *bandwidth* dari *operational amplifier* yang digunakan sebagai komparator harus cukup lebar. *Bandwidth* yang lebar membuat kecepatan operasi yang lebih cepat.

b. Akurasi

Akurasi dari sebuah komparator bergantung pada nilai *voltage penguatan*, *common mode rejection ratio (CMRR)*, *input offset* dan *thermal drifts*. *Voltage penguatan* yang tinggi mengakibatkan beda tegangan (*tegangan hysteresis*) yang kecil yang akan menyebabkan tegangan keluaran komparator dapat berubah dengan cepat diantara level saturasinya. Di sisi lain, *CMRR* yang tinggi akan membantu untuk menghilangkan tegangan masukan *common mode*, seperti *noise*, di terminal input. Untuk meminimalisasikan masalah *offset*, nilai arus *input offset* dan tegangan *input offset* harus sekecil mungkin. Demikian juga dengan perubahan *offset* tersebut karena variasi temperatur, seharusnya sangat kecil.

c. Kesesuaian Keluaran

Nilai keluaran hasil komparasi yang dilakukan oleh *operational amplifier* harus sesuai dengan komparasi yang dilakukan, baik itu ketepatan komparasinya maupun nilai keluaran yang dihasilkan.

Berdasarkan ketiga hal diatas, maka ada beberapa parameter dalam *data sheet* yang perlu dianalisa agar didapatkan rangkaian pembaca keluaran sensor kelembaban dan konduktivitas listrik yang optimal. Parameter-parameter tersebut dianalisa untuk memenuhi kebutuhan rangkaian yang mampu mendeteksi sinyal masukan sebesar 30 KHz, dan mampu menghasilkan sinyal keluaran dengan tingkat ketelitian yang sangat tinggi. Parameter yang perlu dianalisa untuk mendapatkan jenis *operational amplifier* terbaik adalah nilai *CMRR*, *Gain Bandwidth Product*, *Slew Rate*, tegangan dan arus *offset*, dan besarnya penguatan tegangan.

Tabel 5.1 Perbandingan *datasheet operational amplifier* uji

No	Op-Amp	Parameter Pemanding					
		CMRR	GBP	Slew Rate	Masukan Offset		Tegangan Penguatan
					Tegangan	Arus	
1	OPA2277PA	115 dB	1 MHz	0.8 V/ μ s	$\pm 20 \mu$ V	± 0.5 nA	140 dB
2	LTC1051/1053	112 dB	2.5 MHz	4 V/ μ s	$\pm 0.5 \mu$ V	± 0.5 pA	160 dB
3	OPA2652U	95 dB	200 MHz	335 V/ μ s	± 1.5 mV	$\pm 0.3 \mu$ A	63 dB
4	LM675T	90 dB	5.5 MHz	8 V/ μ s	± 1 mV	± 50 nA	90 dB
5	LT1807CS8	100 dB	325 MHz	125 V/ μ s	$\pm 200 \mu$ V	$\pm 0.03 \mu$ A	53 dB
6	LT1886CMS8	98 dB	700 MHz	200 V/ μ s	± 1 mV	± 150 nA	40 dB

Tabel 5.1 menunjukkan beberapa nilai parameter yang dimiliki oleh masing-masing komponen *operational amplifier* yang diuji pada kondisi ideal yang dikeluarkan oleh pabriknya. Parameter-parameter yang terdapat pada *datasheet* yang dibandingkan meliputi nilai CMRR (*Common Mode Rejection Ratio*), *Penguatan Bandwidth Product*, *Input Offset* (tegangan dan arus) dan *Voltage Penguatan*. Pemilihan parameter pembanding ini didasarkan pada karakteristik yang diinginkan oleh alat. Data diatas diambil dari penelitian saudara taufiq alif. Namun untuk komparator sebagai penghasil sinyal segitiga parameter yang paling penting adalah slew rate. Jadi parameter lain bisa dikesampingkan.

5.2.1 Slew Rate

Parameter ketiga yang digunakan sebagai pembanding enam *operational amplifier* uji sebagai dasar pemilihan komponen yang paling tepat untuk digunakan dalam perancangan detektor fasa frekuensi rendah adalah besarnya nilai *slew rate*. Parameter ini sangat penting dalam menentukan ketepatan pembacaan pada LCD. Sebagaimana dijelaskan pada bab 2, nilai *slew rate* terkait erat dengan respon tegangan keluaran *operational amplifier* setiap detik.

Dalam pembentukan sinyal segitiga (*ramp*) diperlukan slew rate yang benar – benar tepat agar perubahan nilai tinggi dari sinyal segitiga bisa proporsional dengan perubahan beda fasa antara $0 - 90^\circ$. Nilai slew rate yang terlalu tinggi akan menyebabkan tinggi sinyal segitiga terlalu cepat mencapai maksimum sehingga nilai beda fasa yang terbaca pada LCD selalu jauh lebih besar dari 90. Hal ini terjadi pada OPA2652U pada frekuensi input 10 – 60 khz.

Nilai slew rate yang terlalu lambat menyebabkan sinyal segitiga tidak muncul sehingga nilai beda fasa yang terbaca pada LCD selalu 0° . Hal ini terjadi pada OPA2277PA, LTC1051CJ8, dan LM675 pada frekuensi input 10 – 60 KHz. Nilai slew rate yang bisa dipakai adalah pada LT1806CS dan LT1886CS8. Dan untuk frekuensi 30 khz yang paling cocok dipakai adalah LT1807CS8. Berikut ini adalah simulasi untuk keduanya. Persamaan perhitungan beda fasa pada LCD dapat dilihat disubbab terakhir di bab 4 mengenai rangkaian pembaca beda fasa.

Tabel 5.2 Simulasi LT1807 pada 30Khz

Beda Fasa (o)	Beda Fasa osc (o)	Nilai Tinggi Δ (volt)	Beda Fasa hit LCD (o)	% Kesalahan osc (%)	% Kesalahan Hit LCD (%)
10	6.00	0.50	11.25	4.44	1.39
20	23.00	0.90	20.25	3.33	0.28
30	23.00	0.90	20.25	7.78	10.83
40	44.00	1.40	31.50	4.44	9.44
50	42.00	1.40	31.50	8.89	20.56
60	47.00	1.50	33.75	14.44	29.17
70	64.00	2.00	45.00	6.67	27.78
80	76.00	2.30	51.75	4.44	31.39

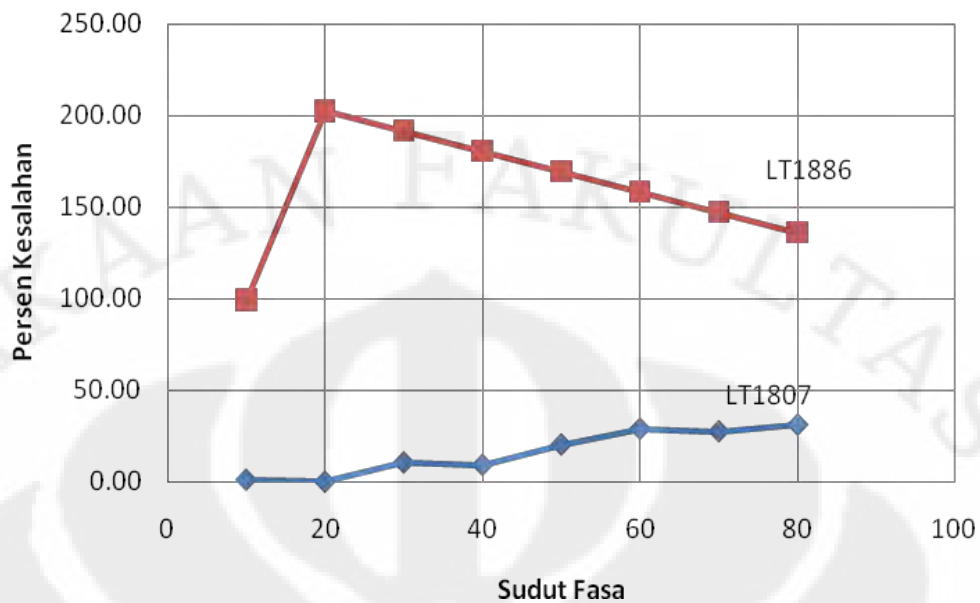
Tabel 5.3 Simulasi LT1886 pada 30khz

Beda Fasa (o)	Beda Fasa osc (o)	Nilai Tinggi Δ (volt)	Beda Fasa hit LCD (o)	% Kesalahan osc (%)	% Kesalahan Hit LCD (%)
10	7.00	4.40	99.00	3.33	98.89
20	22.00	9.00	202.50	2.22	202.78
30	22.00	9.00	202.50	8.89	191.67
40	31.00	9.00	202.50	10.00	180.56
50	34.00	9.00	202.50	17.78	169.44
60	46.00	9.00	202.50	15.56	158.33
70	50.00	9.00	202.50	22.22	147.22
80	56.00	9.00	202.50	26.67	136.11

Persamaan yang digunakan pada tabel diatas adalah:

$$\frac{\text{Lebar pulsa pada oscilloscope}}{\text{Lebar pulsa } 90^\circ \text{ pada oscilloscope}} \times 90 = \text{nilai beda fasa pada oscilloscope}$$

$$\frac{\text{Nilai tinggi dari pulsa segitiga (ramp)}}{\text{Nilai maksimum dari pulsa segitiga (ramp)}} \times 90 = \text{nilai beda fasa perhitungan (LCD)}$$



Gambar 5.1 Persentase kesalahan pembacaan LCD pada 30khz

Berdasarkan tabel dan grafik 5.1, hanya LT1807CS8 memiliki persentase kesalahan yang lebih kecil dari LT1886CS8. Jadi terbukti bahwa LT1807CS8 merupakan komparator yang paling cocok untuk frekuensi 30 khz.

5.3 Optimisasi Pada Rangkaian Detektor Fasa

Optimisasi yang dilakukan pada rangkaian detektor fasa adalah :

- Meminimalisir penggunaan komparator pada rangkaian detektor fasa
- Mencari nilai kapasitansi yang tepat pada peak detector
- Menggunakan komparator dengan slew rate yang tepat pada operational amplifier pembentuk sinyal segitiga (*ramp*).

Optimisasi yang pertama adalah mengurangi penggunaan komparator pada rangkaian detektor fasa. Seperti diketahui, penggunaan komparator akan menyebabkan terjadinya delay dan pergeseran fasa pada sinyal keluaran. Hal ini dikarenakan pada operational amplifier terdapat komponen kapasitor yang dapat menghasilkan pergeseran fasa tegangan sesuai persamaan.

$$\varphi = \tan^{-1} \frac{X_c}{R} \dots\dots\dots(5.1)$$

$$X_c = \frac{1}{j\omega C} \dots\dots\dots(5.2)$$

Rangkaian peak detektor yang sebelumnya menggunakan komponen komparator, dioda dan kapasitor didesain ulang dengan hanya menggunakan kapasitor dan dioda saja dengan harapan mengurangi pergeseran fasa yang merusak akurasi detektor fasa. Optimisasi selanjutnya adalah mencari nilai kapasitansi yang tepat pada peak detector. Dalam melakukan hal ini dilakukan simulasi percobaan variasi nilai kapasitansi pada peak detector dengan frekuensi 30khz.

Tabel 5.4 Keluaran peak detector pada frekuensi 30khz untuk kapasitansi 0.75uf

Beda Fasa (o)	Lebar Pulsa (detik)	Lebar Pulsa 90o (detik)	Beda Fasa osc (o)	% Kesalahan osc (%)
10	6.00E-07	9.00E-06	6.00	4.44
20	2.30E-06	9.00E-06	23.00	3.33
30	2.30E-06	9.00E-06	23.00	7.78
40	4.40E-06	9.00E-06	44.00	4.44
50	4.20E-06	9.00E-06	42.00	8.89
60	4.70E-06	9.00E-06	47.00	14.44
70	6.40E-06	9.00E-06	64.00	6.67
80	7.60E-06	9.00E-06	76.00	4.44

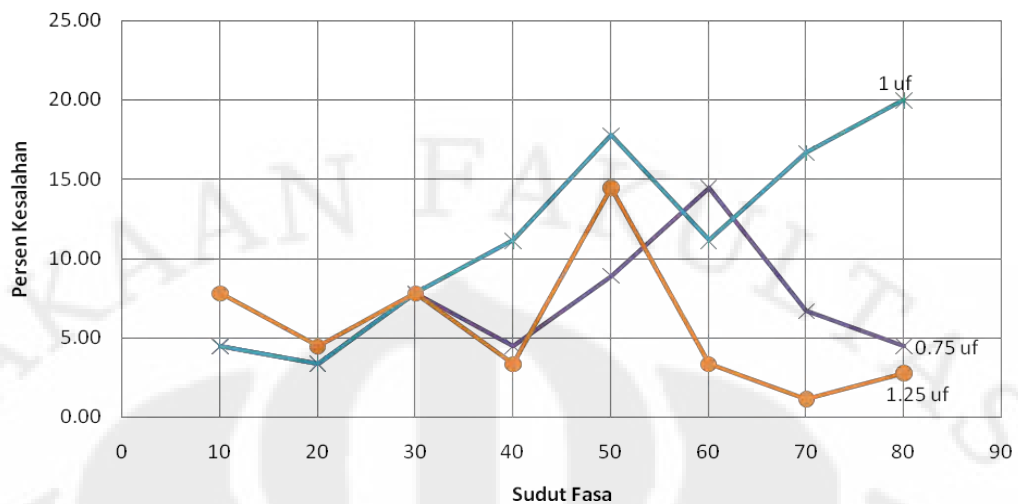
Tabel 5.5 Keluaran *peak detector* pada frekuensi 30khz untuk kapasitansi 1uf

Beda Fasa (o)	Lebar Pulsa (detik)	Lebar Pulsa 90o (detik)	Beda Fasa osc (o)	% Kesalahan osc (%)
10	6.00E-07	9.00E-06	6.00	4.44
20	2.30E-06	9.00E-06	23.00	3.33
30	2.30E-06	9.00E-06	23.00	7.78
40	3.00E-06	9.00E-06	30.00	11.11
50	3.40E-06	9.00E-06	34.00	17.78
60	5.00E-06	9.00E-06	50.00	11.11
70	5.50E-06	9.00E-06	55.00	16.67
80	6.20E-06	9.00E-06	62.00	20.00

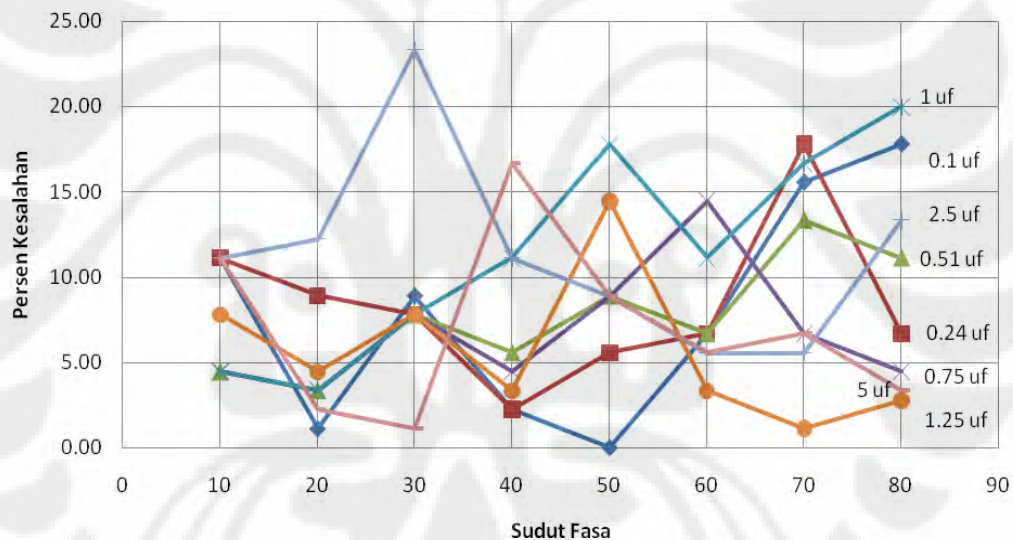
Tabel 5.6 Keluaran *peak detector* pada frekuensi 30khz untuk kapasitansi 1.25 uf

Beda Fasa (o)	Lebar Pulsa (detik)	Lebar Pulsa 90o (detik)	Beda Fasa osc (o)	% Kesalahan osc (%)
10	6.00E-07	9.00E-06	6.00	4.44
20	2.30E-06	9.00E-06	23.00	3.33
30	2.30E-06	9.00E-06	23.00	7.78
40	3.00E-06	9.00E-06	30.00	11.11
50	3.40E-06	9.00E-06	34.00	17.78
60	5.00E-06	9.00E-06	50.00	11.11
70	5.50E-06	9.00E-06	55.00	16.67
80	6.20E-06	9.00E-06	62.00	20.00

Untuk tabel nilai kapasitansi yang lain disertakan pada lampiran.



Gambar 5.2 Perbandingan persentase kesalahan *peak detector* untuk 3 kapasitansi yang berbeda



Gambar 5.3 Perbandingan persentase kesalahan *peak detector* untuk 8 kapasitansi yang berbeda

Dari beberapa nilai kapasitansi yang diujikan nilai 0.75 uf memiliki akurasi pembacaan pada oscilloscope lebih baik dan persentase kesalahan yang relatif stabil dibanding dengan kapasitansi yang lainnya sehingga bisa dijadikan pilihan utama pada nilai kapasitansi *peak detector*.

Optimasi yang ketiga adalah menentukan slew rate yang tepat agar didapatkan perubahan nilai tinggi segitiga yang proporsional dengan perubahan

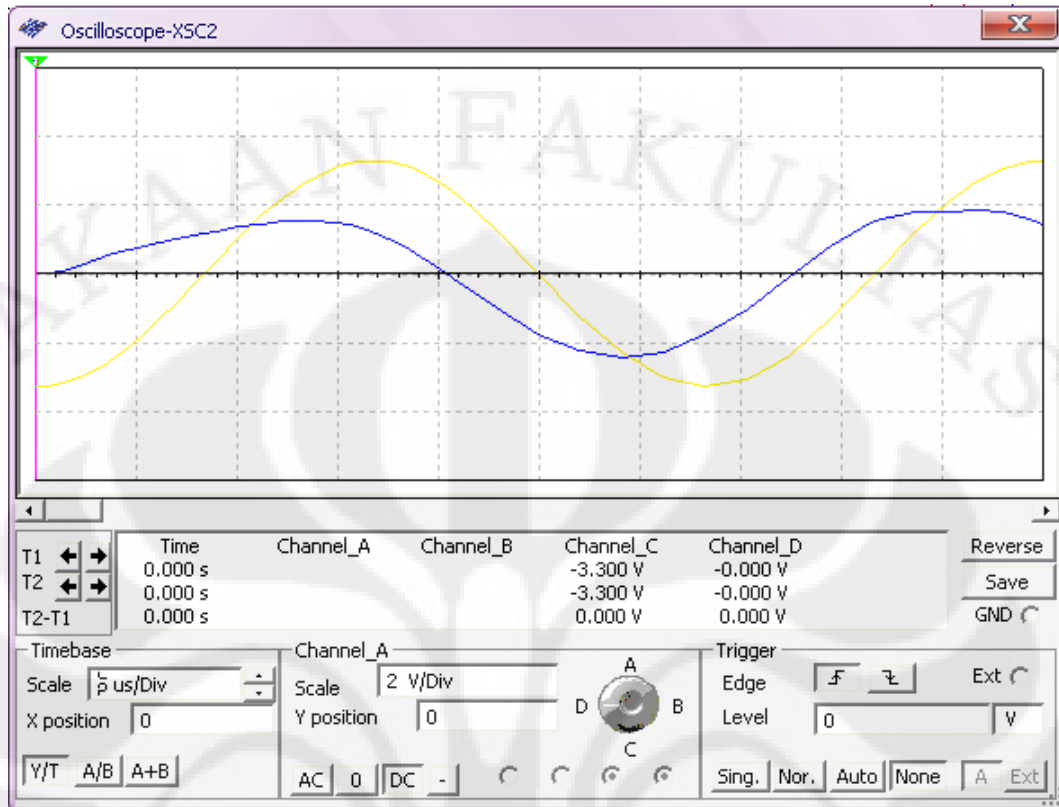
beda fasa. Hal ini telah disebutkan dalam pembahasan slew rate dan didapatkan LT1807CS8 yang paling baik digunakan untuk frekuensi 30khz.

5.4 Pengujian Sinyal Keluaran Hasil Optimisasi Detektor Fasa

Tabel 5.7 Simulasi hasil keluaran detektor fasa dengan *peak detector*

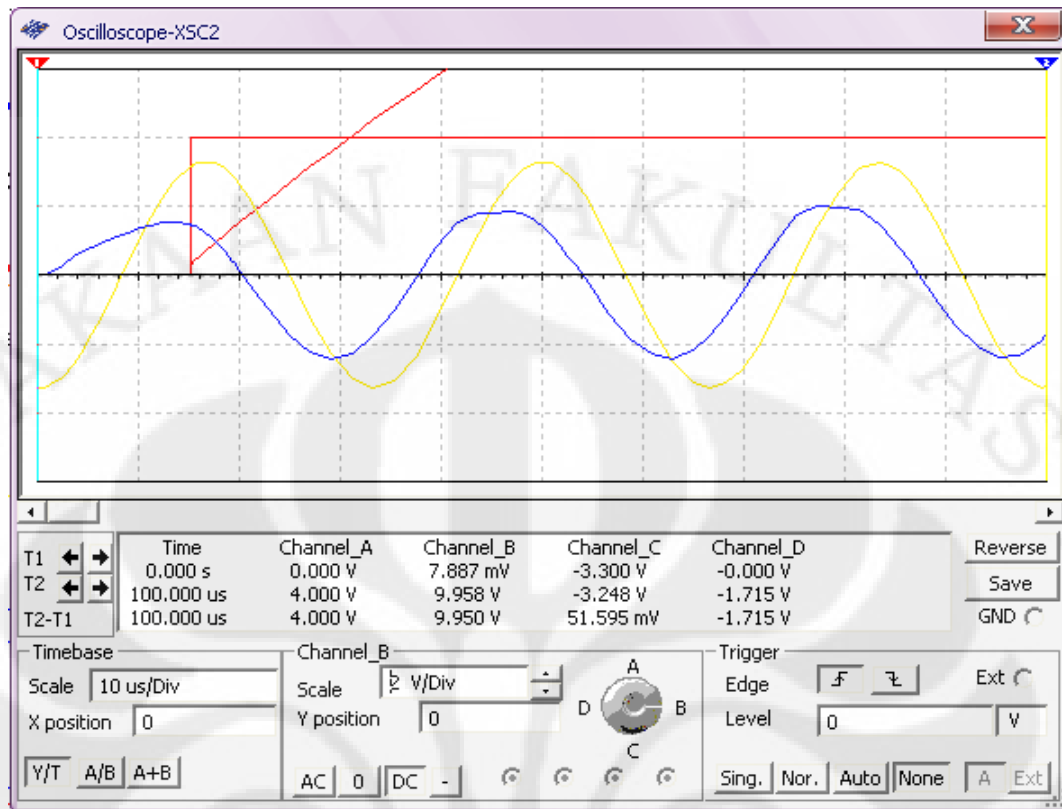
Beda Fasa (o)	C (nf)	R (k Ω)	Beda Fasa perhitunga n(o)	Nilai Tinggi Δ (volt)	Beda Fasa hitung LCD (o)	Persen Kesalahan 1 (%)	Persen Kesalahan 2 (%)
10	5	6.02	70.00	2.00	45.00	66.67	38.89
10	10	3.01	70.00	2.00	45.00	66.67	38.89
10	15	2.01	70.00	2.00	45.00	66.67	38.89
10	21	1.43	70.00	2.00	45.00	66.67	38.89
30	5	1.84	65.00	1.90	42.75	38.89	14.17
30	10	0.919	65.00	1.90	42.75	38.89	14.17
30	15	0.613	65.00	1.90	42.75	38.89	14.17
30	21	0.483	65.00	1.90	42.75	38.89	14.17
60	5	0.613	60.00	1.80	40.50	0.00	21.67
60	10	0.306	60.00	1.80	40.50	0.00	21.67
60	15	0.204	60.00	1.80	40.50	0.00	21.67
60	21	0.146	60.00	1.80	40.50	0.00	21.67
80	5	0.187	70.00	2.00	45.00	11.11	38.89
80	10	0.0936	70.00	2.00	45.00	11.11	38.89
80	15	0.0624	70.00	2.00	45.00	11.11	38.89
80	21	0.0445	70.00	2.00	45.00	11.11	38.89

Dari hasil simulasi terlihat bahwa ketika keluaran sensor yang sebelumnya berupa tegangan diganti dengan komponen RC. Hasil pembacaan rangkaian detektor fasa baik pada oscilloscope maupun pada pembacaan LCD bergeser jauh dari nilai sebenarnya. Hasil pengujian juga berbeda dengan ketika output sensor berupa tegangan. Penyebab utama hal ini adalah bentuk sinyal dari keluaran RC yang tidak seperti bentuk sinyal sinus ideal. Nilai Peak yang pada sinyal sinus ideal didapatkan pada $1/4T$, pada sinyal keluaran RC didapatkan pada waktu yang lebih cepat atau lebih lambat dari itu. Hal ini tentu sangat mempengaruhi pembacaan pada *peak detector* yang dipengaruhi oleh letak puncak dari suatu sinyal.



Gambar 5.4 Contoh keluaran RC yang puncaknya lebih lambat dari $\frac{1}{4} T$

Kesalahan pembacaan yang lain disebabkan karena penurunan tegangan pada keluaran RC yang terlalu rendah untuk beberapa sinyal. Hal ini menyebabkan *peak detector* tidak mampu mendeteksi peak sehingga menyebabkan kesalahan pembacaan.



Gambar 5.5 kesalahan pembacaan akibad tegangan keluran RC rendah

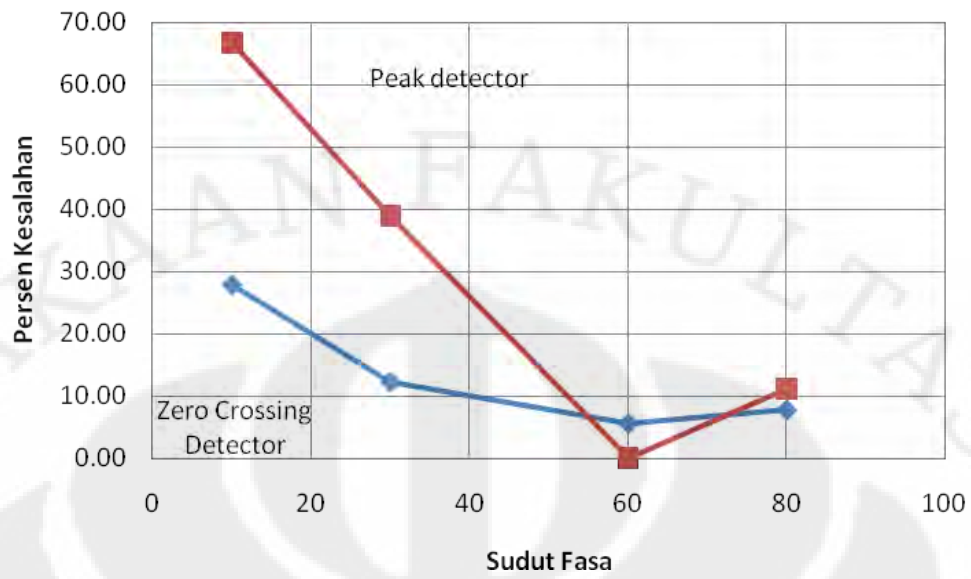
Dari gambar 5.5, *peak* yang terdeteksi hanyalah dari sinyal masukan. Hal ini menyebabkan XOR tidak mampu mencuplik perbedaan fasa antara sinyal masukan dan keluaran sehingga yang tampak hanyalah sinyal *peak* dari masukan dan sinyal segitiga yang terus naik.

Sesuai dengan yang disebutkan pada bab 1, penelitian ini adalah penelitian lanjutan dari saudara Taufiq alif Kurniawan. Oleh karena itu hasil optimisasi diatas akan dibandingkan dengan detekftor fasa rancangan saudara Taufiq yang menggunakan *zero crossing detector*.

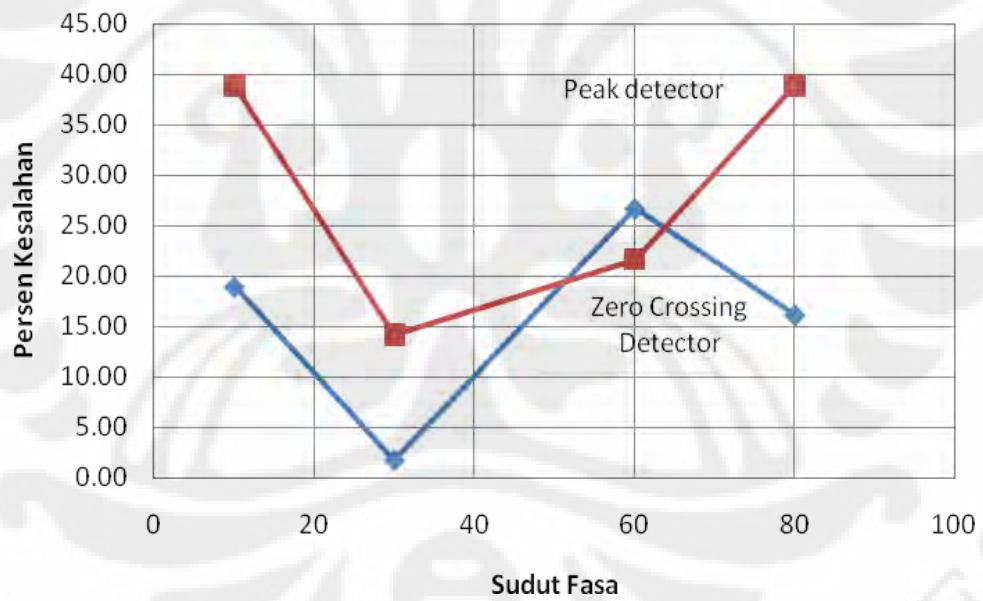
Tabel 5.8 Detektor fasa dengan *zero crossing detector*

Beda Fasa (o)	C (nf)	R (k Ω)	Beda Fasa perhitungan (o)	Nilai Tinggi Δ (volt)	Beda Fasa hitung LCD (o)	Persen Kesalahan 1 (%)	Persen Kesalahan 2 (%)
10	5	6.02	35.00	1.20	27.00	27.78	18.89
10	10	3.01	35.00	1.20	27.00	27.78	18.89
10	15	2.01	35.00	1.20	27.00	27.78	18.89
10	21	1.43	35.00	1.20	27.00	27.78	18.89
30	5	1.84	41.00	1.40	31.50	12.22	1.67
30	10	0.919	41.00	1.40	31.50	12.22	1.67
30	15	0.613	41.00	1.40	31.50	12.22	1.67
30	21	0.483	41.00	1.40	31.50	12.22	1.67
60	5	0.613	55.00	1.60	36.00	5.56	26.67
60	10	0.306	55.00	1.60	36.00	5.56	26.67
60	15	0.204	55.00	1.60	36.00	5.56	26.67
60	21	0.146	55.00	1.60	36.00	5.56	26.67
80	5	0.187	73.00	4.20	94.50	7.78	16.11
80	10	0.0936	73.00	4.20	94.50	7.78	16.11
80	15	0.0624	73.00	4.20	94.50	7.78	16.11
80	21	0.0445	73.00	4.20	94.50	7.78	16.11

Dari tabel 5.8 terlihat bahwa pembacaan deteksi fasa dengan *zero crossing detector* memiliki akurasi yang lebih baik dari *peak detector*. Hal ini terjadi karena pada *zero crossing detector* pendeteksian fasa dilakukan pada perpotongan sinyal dengan sumbu $y=0$ sehingga tidak dipengaruhi oleh bentuk dari sinyal maupun pergeseran dari puncak sinyal. Berbeda dengan *peak detection* yang sangat dipengaruhi oleh puncak sinyal.



Gambar 5.6 Perbandingan persentase kesalahan pada *Oscilloscope*



Gambar 5.7 Perbandingan persentase kesalahan pada LCD (perhitungan)

Dari grafik 5.7 dan 5.8 dapat dilihat bahwa metode *zero crossing detector* memiliki persentase kesalahan yang lebih kecil baik dibanding *peak detector* untuk pembacaan oscilloscope maupaun pada perhitungan keluaran pada LCD. Sehingga dapat disimpulkan bahwa detektor fasa dengan menggunakan metode *zero crossing detector* memiliki akurasi lebih baik dari metode *peak detector* untuk pembacaan sensor kelembaban dan konduktivitas listrik.

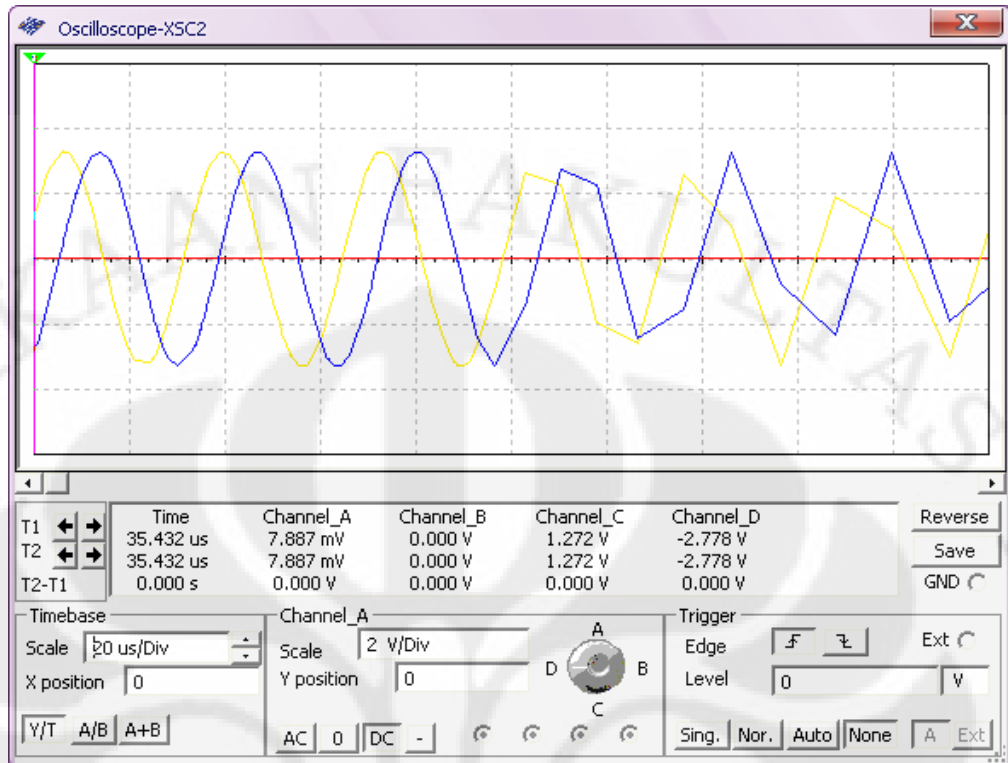
5.5 Perbandingan Hasil keluaran Rangkaian Detektor Fasa dan Rangkaian Pembaca Beda Fasa

Selanjutnya adalah kita ingin melihat pergeseran beda fasa yang terjadi antara oscilloscope dan nilai beda fasa yang ditampilkan LCD. Hal ini kita bisa lihat dari hasil simulasi pada tabel dibawah ini.

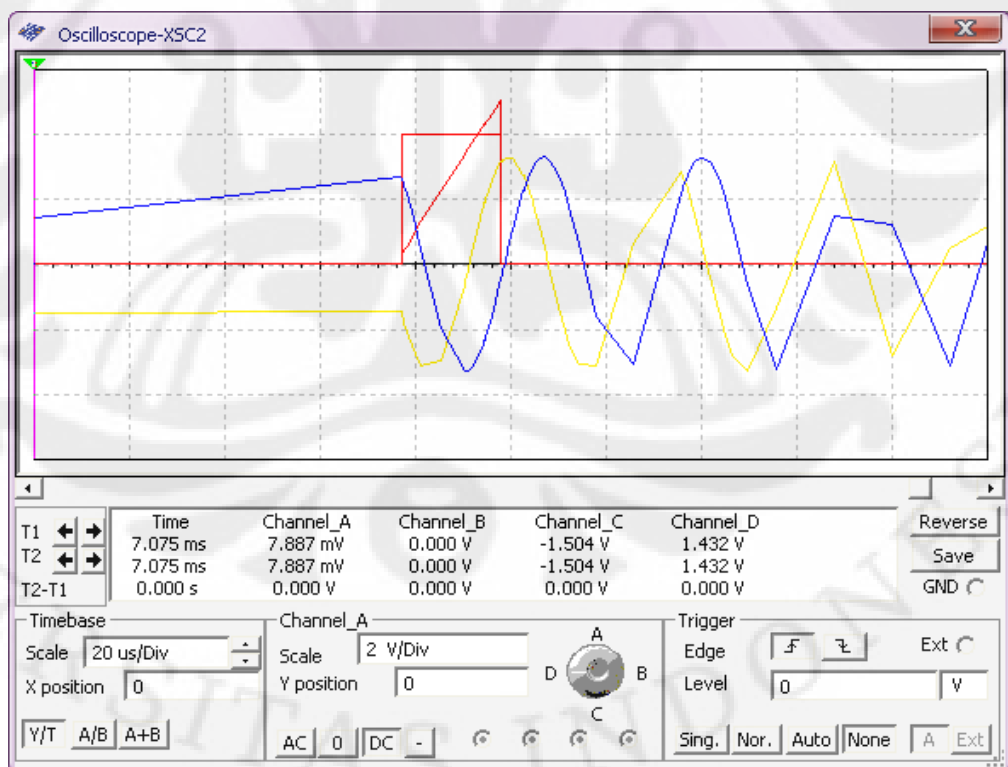
Tabel 5.9 perbandingan hasil keluaran LCD dan *Oscilloscope*

Sudut Fasa	Sudut Fasa Oscilloscope (o)	Sudut Fasa hit LCD (o)	Sudut Fasa (LCD)	Margin Kesalahan Oscilloscope	Margin Kesalahan LCD	Δ LCD
10	12	13.5	28.23	2	18.23	14.73
30	25	22.5	67.76	-5	37.76	45.26
60	50	36	56.47	-10	-3.53	20.47
80	60	45	90	-20	10	45

Dari tabel 5.9 terjadi perbedaan nilai antara hasil keluaran *oscilloscope* dengan hasil beda fasa yang tertera pada LCD. Hal ini terjadi karena ketika rangkaian detektor fasa digabungkan dengan rangkaian Pembaca beda fasa, sinyal sinusoidal yang seharusnya normal sampai waktu yang tak terbatas terdistorsi setelah sampai pada periode tertentu. Distorsi sinyal ini menyebabkan timbulnya pulsa – pulsa baru pada *oscilloscope* yang mengganggu pembacaan fasa (idealnya pulsa yang ada pada rangkaian *peak detector* hanya terjadi sekali ketika siklus pertama dari sinyal).



Gambar 5.8 pulsa normal mulai terdistorsi



Gambar 5.9 Pulsa baru yang muncul akibat distorsi sinyal

BAB 6

KESIMPULAN DAN SARAN

6.1 KESIMPULAN

Berdasarkan pembahasan yang telah diuraikan pada bab-bab sebelumnya, maka dapat disimpulkan beberapa hal sebagai berikut:

1. Perancangan simulasi rangkaian detektor fasa frekuensi rendah sebagai rangkaian pembaca keluaran sensor kelembaban dan konduktivitas elektrik telah berhasil dilakukan dengan menggunakan multisim 10.0.1 dengan hasil sebagai berikut:
 - a. Ketelitian pembacaan sebesar $0,01^\circ$
 - b. Rentang pembacaan beda fasa $0 < \theta < 90^\circ$
2. Berdasarkan analisa *slew rate* terhadap *operational amplifier* OPA2277PA, LTC1051/1053, OPA2652U, LM675T, LT1807CMS8, dan LT1886CS8 didapatkan LT1807CMS8 sebagai komponen yang paling tepat dalam perancangan detektor fasa pada frekuensi 30 khz.
3. Detektor fasa dengan menggunakan metode *zero crossing detector* memiliki akurasi lebih baik dari metode *peak detector* untuk pembacaan sensor kelembaban dan konduktivitas listrik.
4. Hasil implementasi perancangan detektor fasa berdasarkan hasil simulasi tidak mampu membaca keluaran beda fasa antara masukan dan keluaran sensor dengan baik, hal ini disebabkan karena beberapa masalah. sebagai berikut :
 - a. Kesulitan menentukan kapasitansi yang tepat pada *peak detector*
 - b. Sinyal dari keluaran dari RC yang bentuknya tidak ideal yang menyebabkan terjadinya pergeseran pembacaan fasa, dan penurunan level tegangan keluaran RC yang membuat *peak detector* tidak mampu mendeteksi peak pada nilai nilai tertentu.
 - c. Kesulitan menentukan *slew rate* yang benar benar tepat pada komparator.

6.2 SARAN

Berdasarkan kesimpulan diatas, maka penulis memberikan beberapa saran untuk meningkatkan kinerja rangkaian detektor fasa hasil optimisasi sebagai berikut,

1. Menentukan kapasitansi yang tepat pada peak detector untuk setiap frekuensi yang diinginkan.
2. Melakukan kompensasi pada rangkaian RC untuk memperbaiki posisi puncak dari sinyal dan menaikkan level tegangannya agar dapat selalu dibaca oleh *peak detector*
3. Menambah rangkaian pengontrol *slew rate* pada rangkaian detektor fasa agar didapatkan *slew rate* yang benar benar ideal

DAFTAR ACUAN

- [1] Nuganics.Precision Agriculture Testing Manual For PH & Electrical Conductivity (EC) in Soil – Fertiliser – water.
www.nuganics.com.au/faq/precision-agriculture-testing-manual-for-ph-electrical-conductivityec-in-soil—fertiliser—water/
- [3] Boylestad, Robert.L.(2006).*Electronics Devices and Circuit Theory*.New Jersey:Pearson Education International.
- [4] Millman, Jacod and Grabel,Arvin.(1987).*Microelectronics second edition*.New York:McGRAW-HILL BOOK COMPANY.
- [5] Hayt, William.H & Buck, John.A.(2006).*Engineering Electromagnetics, Seventh Edition*.New York:McGraw-Hill.
- [6] Linear Technology.(2000).*LT806/LT807 325 MHz, Single/Dual, Rail-to-Rail Input and Output, Low Distortion, Low Noise Precision Op Amps*.USA:Linear Technology Corporation .
- [7] Gayawad,Ramakant.A.(2000).*Op-Amps and Linear Integrated Circuits, fourth edition*.London:Prentice Hall International, Inc.
- [8] Jung, Walt.(2005).*Op Amp Applications Handbook*.Oxford:Analog Devices.
- [9] Philips.(1990).*74HC/HCT86 Quad 2-Input Exclusive-OR Gate*.USA:Philips Semiconductor.
- [10] Elliot, Rod.,Connel,Brian.(2007).*LX-800 Power Control Section*.Elliott Sound Products:Poject 62-C.
- [11] Clayton, George Winder, Steve.(2005). *Operational Amplifiers*. Jakarta:Erlangga.
- [12] Rangkaian Dioda : Detektor Puncak (*Peak Detektor*).
yosmedia.blogspot.com/2009/03/rangkaian-dioda
- [13] Intel 8051.
www.wikipedia.org/Intel_8051

DAFTAR PUSTAKA

- Clayton, George Winder, Steve.(2005). *Operational Amplifiers*. Jakarta:Erlangga.
- Faulkenberry, Luces.M.(1996). *Electric Power Distribution and Transmission*. Ohio:Prentice Hall.
- Fong.K.,Lavery.M.,Fang.S.(1998).*Sawtooth Wave Generation for Pre-Buncher Cavity in Isac*.Journal of IEEE.
- Frame, James W.(2005).*Comparator Circuit for Semiconductor Test System*.United State Patent:Advantest Corp..
- G. Fink, Donald (ed).(1975).*Electronic Engineers Handbook*. New York: McGraw Hill.
- Hughes,Frederick.W.(1981).*Op Amp Handbook*.London:Prentice-Hall.
- Jordan, Edward.C.(1985).*Electromagnetic Waves & Radiating Systems, Second Editon*.New Delhi:Prentice-Hall of India Private Limited
- Linear Technology.*LTC1051/LTC1053Dual/Quad Precision Chopper Stabilized Operational Amplifiers With Internal Capacitors*. USA:Linear Technology Corporation.
- Linear Technology.(2000). *LT1886 Dual 700MHz, 200mA Operational Amplifier*. USA:Linear Technology Corporation.
- Millman, Jacod and Grabel,Arvin.(1987).*Microelectronics second edition*.New York:McGRAW-HILL BOOK COMPANY.
- National Semiconductor.(1999).*LM675 Power Operational Amplifier*.National Semiconductor Corporation.
- R.F.Coughlin and F.F.Driscoll.(1977).*Operational Amplifiers and Linear Integrated Circuits*.New York:Prentics-Hall.

Lampiran 1: Perbandingan kapasitansi pada
frekuensi 30 kHz

Tabel 1 kapasitansi 0.1 uf

Beda Fasa (o)	Lebar Pulsa	Lebar Pulsa 90o	Beda Fasa osc (o)	% Kesalahan osc (%)
10	0	9.00E-06	0.00	11.11
20	2.10E-06	9.00E-06	21.00	1.11
30	3.80E-06	9.00E-06	38.00	8.89
40	4.20E-06	9.00E-06	42.00	2.22
50	5.00E-06	9.00E-06	50.00	0.00
60	5.40E-06	9.00E-06	54.00	6.67
70	5.60E-06	9.00E-06	56.00	15.56
80	6.40E-06	9.00E-06	64.00	17.78

Tabel 2 kapasitansi 0.24 uf

Beda Fasa (o)	Lebar Pulsa	Lebar Pulsa 90o	Beda Fasa osc (o)	% Kesalahan osc (%)
10	0	9.00E-06	0.00	11.11
20	1.20E-06	9.00E-06	12.00	8.89
30	3.70E-06	9.00E-06	37.00	7.78
40	3.80E-06	9.00E-06	38.00	2.22
50	4.50E-06	9.00E-06	45.00	5.56
60	5.40E-06	9.00E-06	54.00	6.67
70	5.40E-06	9.00E-06	54.00	17.78
80	7.40E-06	9.00E-06	74.00	6.67

Tabel 3 kapasitansi 0.51 uf

Beda Fasa (o)	Lebar Pulsa	Lebar Pulsa 90o	Beda Fasa osc (o)	% Kesalahan osc (%)
10	6.00E-07	9.00E-06	6.00	4.44
20	2.30E-06	9.00E-06	23.00	3.33
30	2.30E-06	9.00E-06	23.00	7.78
40	3.50E-06	9.00E-06	35.00	5.56
50	4.20E-06	9.00E-06	42.00	8.89
60	5.40E-06	9.00E-06	54.00	6.67
70	5.80E-06	9.00E-06	58.00	13.33
80	7.00E-06	9.00E-06	70.00	11.11

Tabel 4 kapasitansi 2.5 uf

Beda Fasa (o)	Lebar Pulsa	Lebar Pulsa 90o	Beda Fasa osc (o)	% Kesalahan osc (%)
10	0	9.00E-06	0.00	11.11
20	9.00E-07	9.00E-06	9.00	12.22
30	9.00E-07	9.00E-06	9.00	23.33
40	3.00E-06	9.00E-06	30.00	11.11
50	5.80E-06	9.00E-06	58.00	8.89
60	5.50E-06	9.00E-06	55.00	5.56
70	7.50E-06	9.00E-06	75.00	5.56
80	6.80E-06	9.00E-06	68.00	13.33

Tabel 5 kapasitansi 5uf

Beda Fasa (o)	Lebar Pulsa	Lebar Pulsa 90o	Beda Fasa osc (o)	% Kesalahan osc (%)
10	0	9.00E-06	0.00	11.11
20	2.20E-06	9.00E-06	22.00	2.22
30	3.10E-06	9.00E-06	31.00	1.11
40	2.50E-06	9.00E-06	25.00	16.67
50	4.20E-06	9.00E-06	42.00	8.89
60	6.50E-06	9.00E-06	65.00	5.56
70	6.40E-06	9.00E-06	64.00	6.67
80	7.70E-06	9.00E-06	77.00	3.33

Lampiran 2: Variasi R terhadap sudut fasa

Variasi R pada kapasitansi dengan satuan pf

Sudut Fasa	C (pf)	R	ΔR	ΔR partial	
10	0.1	3.01E+08	3.00E+08	2.95E+08	
	2.5	1.20E+07			
	5	6.02E+06			
	7.5	4.01E+06			3.01E+06
	10	3.01E+06			1.00E+06
	15	2.01E+06			5.73E+05
	21	1.43E+06			
20	0.1	1.46E+08	1.45E+08	1.43E+08	
	2.5	5.83E+06			
	5	2.92E+06			
	7.5	1.94E+06			1.46E+06
	10	1.46E+06			4.86E+05
	15	9.72E+05			2.78E+05
	21	6.94E+05			
30	0.1	9.19E+07	9.15E+07	9.01E+07	
	2.5	3.68E+06			
	5	1.84E+06			
	7.5	1.23E+06			9.19E+05
	10	9.19E+05			3.06E+05
	15	6.13E+05			1.75E+05
	21	4.38E+05			
40	0.1	6.33E+07	6.30E+07	6.20E+07	
	2.5	2.53E+06			
	5	1.27E+06			
	7.5	8.43E+05			6.33E+05
	10	6.33E+05			2.11E+05
	15	4.22E+05			1.20E+05
	21	3.01E+05			
50	0.1	4.45E+07	4.43E+07	4.36E+07	
	2.5	1.78E+06			
	5	8.91E+05			
	7.5	5.94E+05			4.45E+05
	10	4.45E+05			1.48E+05
	15	2.97E+05			

	21	2.12E+05		8.48E+04
60	0.1	3.06E+07	3.05E+07	3.00E+07
	2.5	1.23E+06		
	5	6.13E+05		
	7.5	4.09E+05		3.06E+05
	10	3.06E+05		
	15	2.04E+05		
	21	1.46E+05		
70	0.1	1.93E+07	1.92E+07	1.89E+07
	2.5	7.73E+05		
	5	3.86E+05		
	7.5	2.58E+05		1.93E+05
	10	1.93E+05		
	15	1.29E+05		
	21	9.20E+04		
80	0.1	9.36E+06	9.31E+06	9.17E+06
	2.5	3.74E+05		
	5	1.87E+05		
	7.5	1.25E+05		9.36E+04
	10	9.36E+04		
	15	6.24E+04		
	21	4.46E+04		

Tabel variasi R pada kapasitansi dengan satuan nf

Sudut Fasa	C (nf)	R	ΔR	ΔR partial
10	0.1	3.01E+05	3.00E+05	2.95E+05
	2.5	1.20E+04		
	5	6.02E+03		
	7.5	4.01E+03		3.01E+03
	10	3.01E+03		
	15	2.01E+03		
	21	1.43E+03		
20	0.1	1.46E+05	1.45E+05	1.43E+05
	2.5	5.83E+03		
	5	2.92E+03		
	7.5	1.94E+03		

	10	1.46E+03		1.46E+03
	15	9.72E+02		4.86E+02
	21	6.94E+02		2.78E+02
30	0.1	9.19E+04	9.15E+04	9.01E+04
	2.5	3.68E+03		
	5	1.84E+03		
	7.5	1.23E+03		9.19E+02
	10	9.19E+02		3.06E+02
	15	6.13E+02		1.75E+02
	21	4.38E+02		
40	0.1	6.33E+04	6.30E+04	6.20E+04
	2.5	2.53E+03		
	5	1.27E+03		
	7.5	8.43E+02		6.33E+02
	10	6.33E+02		2.11E+02
	15	4.22E+02		1.20E+02
	21	3.01E+02		
50	0.1	4.45E+04	4.43E+04	4.36E+04
	2.5	1.78E+03		
	5	8.91E+02		
	7.5	5.94E+02		4.45E+02
	10	4.45E+02		1.48E+02
	15	2.97E+02		8.48E+01
	21	2.12E+02		
60	0.1	3.06E+04	3.05E+04	3.00E+04
	2.5	1.23E+03		
	5	6.13E+02		
	7.5	4.09E+02		3.06E+02
	10	3.06E+02		1.02E+02
	15	2.04E+02		5.84E+01
	21	1.46E+02		
70	0.1	1.93E+04	1.92E+04	1.89E+04
	2.5	7.73E+02		
	5	3.86E+02		
	7.5	2.58E+02		1.93E+02
	10	1.93E+02		

	15	1.29E+02		6.44E+01
	21	9.20E+01		3.68E+01
80	0.1	9.36E+03	9.31E+03	9.17E+03
	2.5	3.74E+02		
	5	1.87E+02		
	7.5	1.25E+02		
	10	9.36E+01		9.36E+01
	15	6.24E+01		3.12E+01
	21	4.46E+01		1.78E+01

Tabel Variasi R dengan kapasitansi pada satuan uf

Sudut Fasa	C (uf)	R	ΔR	ΔR partial
10	0.1	3.01E+02	3.00E+02	2.95E+02
	2.5	1.20E+01		
	5	6.02E+00		
	7.5	4.01E+00		
	10	3.01E+00		3.01E+00
	15	2.01E+00		1.00E+00
	21	1.43E+00		5.73E-01
20	0.1	1.46E+02	1.45E+02	1.43E+02
	2.5	5.83E+00		
	5	2.92E+00		
	7.5	1.94E+00		
	10	1.46E+00		1.46E+00
	15	9.72E-01		4.86E-01
	21	6.94E-01		2.78E-01
30	0.1	9.19E+01	9.15E+01	9.01E+01
	2.5	3.68E+00		
	5	1.84E+00		
	7.5	1.23E+00		
	10	9.19E-01		9.19E-01
	15	6.13E-01		3.06E-01
	21	4.38E-01		1.75E-01
40	0.1	6.33E+01	6.30E+01	6.20E+01
	2.5	2.53E+00		
	5	1.27E+00		

	7.5	8.43E-01		
	10	6.33E-01		6.33E-01
	15	4.22E-01		2.11E-01
	21	3.01E-01		1.20E-01
50	0.1	4.45E+01	4.43E+01	4.36E+01
	2.5	1.78E+00		
	5	8.91E-01		
	7.5	5.94E-01		4.45E-01
	10	4.45E-01		1.48E-01
	15	2.97E-01		8.48E-02
	21	2.12E-01		
60	0.1	3.06E+01	3.05E+01	3.00E+01
	2.5	1.23E+00		
	5	6.13E-01		
	7.5	4.09E-01		3.06E-01
	10	3.06E-01		1.02E-01
	15	2.04E-01		5.84E-02
	21	1.46E-01		
70	0.1	1.93E+01	1.92E+01	1.89E+01
	2.5	7.73E-01		
	5	3.86E-01		
	7.5	2.58E-01		1.93E-01
	10	1.93E-01		6.44E-02
	15	1.29E-01		3.68E-02
	21	9.20E-02		
80	0.1	9.36E+00	9.31E+00	9.17E+00
	2.5	3.74E-01		
	5	1.87E-01		
	7.5	1.25E-01		9.36E-02
	10	9.36E-02		3.12E-02
	15	6.24E-02		1.78E-02
	21	4.46E-02		

Lampiran 3: Datasheet LT1807CS8



LT1806/LT1807

325MHz, Single/Dual,
Rail-to-Rail Input and Output, Low Distortion,
Low Noise Precision Op Amps

FEATURES

- Gain Bandwidth Product: 325MHz
- Slew Rate: 140V/ μ s
- Wide Supply Range: 2.5V to 12.6V
- Large Output Current: 85mA
- Low Distortion, 5MHz: -80dBc
- Low Voltage Noise: 3.5nV/ $\sqrt{\text{Hz}}$
- Input Common Mode Range Includes Both Rails
- Output Swings Rail-to-Rail
- Input Offset Voltage (Rail-to-Rail): 550 μ V Max
- Common Mode Rejection: 106dB Typ
- Power Supply Rejection: 105dB Typ
- Unity-Gain Stable
- Power Down Pin (LT1806)
- Operating Temperature Range: -40°C to 85°C
- Single in SO-8 and 6-Pin SOT-23 Packages
- Dual in SO-8 and 8-Pin MSOP Packages

APPLICATIONS

- Low Voltage, High Frequency Signal Processing
- Driving A/D Converters
- Rail-to-Rail Buffer Amplifiers
- Active Filters
- Video Line Driver

LT, LT, LTC and LTM are registered trademarks of Linear Technology Corporation.
All other trademarks are the property of their respective owners.

DESCRIPTION

The LT[®]1806/LT1807 are single/dual low noise rail-to-rail input and output unity-gain stable op amps that feature a 325MHz gain-bandwidth product, a 140V/ μ s slew rate and a 85mA output current. They are optimized for low voltage, high performance signal conditioning systems.

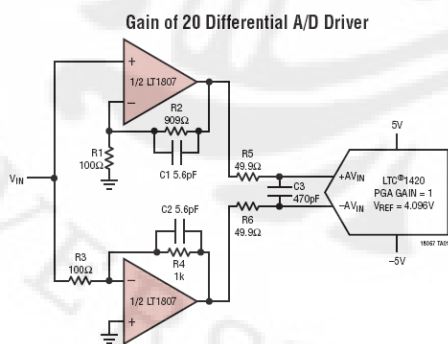
The LT1806/LT1807 have a very low distortion of -80dBc at 5MHz, a low input referred noise voltage of 3.5nV/ $\sqrt{\text{Hz}}$ and a maximum offset voltage of 550 μ V that allows them to be used in high performance data acquisition systems.

The LT1806/LT1807 have an input range that includes both supply rails and an output that swings within 20mV of either supply rail to maximize the signal dynamic range in low supply applications.

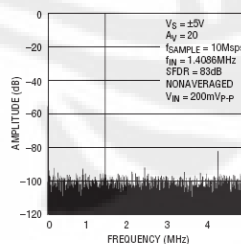
The LT1806/LT1807 maintain their performance for supplies from 2.5V to 12.6V and are specified at 3V, 5V and \pm 5V supplies. The inputs can be driven beyond the supplies without damage or phase reversal of the output.

The LT1806 is available in an 8-pin SO package with the standard op amp pinout and a 6-pin SOT-23 package. The LT1807 features the standard dual op amp pinout and is available in 8-pin SO and MSOP packages. These devices can be used as plug-in replacements for many op amps to improve input/output range and performance.

TYPICAL APPLICATION



4096 Point FFT Response



18067fb



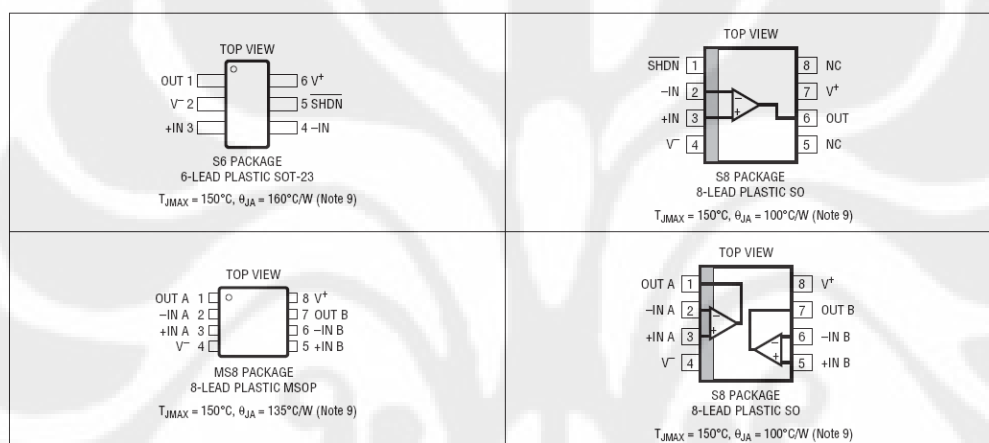
1

LT1806/LT1807

ABSOLUTE MAXIMUM RATINGS (Note 1)

Total Supply Voltage (V^+ to V^-).....	12.6V	Specified Temperature Range (Note 5)	-40°C to 85°C
Input Voltage (Note 2).....	$\pm V_S$	Junction Temperature	150°C
Input Current (Note 2).....	$\pm 10\text{mA}$	Storage Temperature Range.....	-65°C to 150°C
Output Short-Circuit Duration (Note 3)	Indefinite	Lead Temperature (Soldering, 10 sec)	300°C
Operating Temperature Range (Note 4).....	-40°C to 85°C		

PIN CONFIGURATION



ORDER INFORMATION

LEAD FREE FINISH	TAPE AND REEL	PART MARKING	PACKAGE DESCRIPTION	SPECIFIED TEMPERATURE RANGE
LT1806CS6#PBF	LT1806CS6#TRPBF	LTNK	6-Lead Plastic SOT-23	-40°C to 85°C
LT1806IS6#PBF	LT1806IS6#TRPBF	LTNL	6-Lead Plastic SOT-23	-40°C to 85°C
LT1806CS8#PBF	LT1806CS8#TRPBF	1806	8-Lead Plastic SO	-40°C to 85°C
LT1806IS8#PBF	LT1806IS8#TRPBF	1806I	8-Lead Plastic SO	-40°C to 85°C
LT1807CMS8#PBF	LT1807CMS8#TRPBF	LTTT	8-Lead Plastic MSOP	-40°C to 85°C
LT1807IMS8#PBF	LT1807IMS8#TRPBF	LTTV	8-Lead Plastic MSOP	-40°C to 85°C
LT1807CS8#PBF	LT1807CS8#TRPBF	1807	8-Lead Plastic SO	-40°C to 85°C
LT1807IS8#PBF	LT1807IS8#TRPBF	1807I	8-Lead Plastic SO	-40°C to 85°C

Consult LTC Marketing for parts specified with wider operating temperature ranges.

Consult LTC Marketing for information on non-standard lead based finish parts.

For more information on lead free part marking, go to: <http://www.linear.com/leadfree/>

For more information on tape and reel specifications, go to: <http://www.linear.com/tapeandreeel/>

LT1806/LT1807

ELECTRICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 0V ; $V_S = 3\text{V}$, 0V ; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$		100	550	μV	
		$V_{\text{CM}} = V^-$		100	550	μV	
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)		100	700	μV	
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)		100	700	μV	
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$		50	550	μV	
		$V_{\text{CM}} = V^- \text{ to } V^+$ (LT1806 SOT-23)		100	700	μV	
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^- \text{ to } V^+$		200	1000	μV	
I_{B}	Input Bias Current	$V_{\text{CM}} = V^+$		1	4	μA	
		$V_{\text{CM}} = V^- + 0.2\text{V}$	-13	-5		μA	
ΔI_{B}	Input Bias Current Shift	$V_{\text{CM}} = V^- \text{ to } V^+$		6	17	μA	
		Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+$ $V_{\text{CM}} = V^- + 0.2\text{V}$	0.03 0.05	1.2 3.0	μA μA	
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+$		0.03	0.6	μA	
		$V_{\text{CM}} = V^- + 0.2\text{V}$		0.05	1.5	μA	
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V} \text{ to } V^+$		0.08	2.1	μA	
	Input Noise Voltage	0.1Hz to 10Hz		800		nV-p-p	
e_{n}	Input Noise Voltage Density	$f = 10\text{kHz}$		3.5		nV/ $\sqrt{\text{Hz}}$	
i_{n}	Input Noise Current Density	$f = 10\text{kHz}$		1.5		pA/ $\sqrt{\text{Hz}}$	
C_{IN}	Input Capacitance			2		pF	
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_0 = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$	75	220		V/mV	
		$V_S = 5\text{V}$, $V_0 = 1\text{V}$ to 4V , $R_L = 100$ to $V_S/2$	9	22		V/mV	
		$V_S = 3\text{V}$, $V_0 = 0.5\text{V}$ to 2.5V , $R_L = 1\text{k}$ to $V_S/2$	60	150		V/mV	
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$	79	100		dB	
		$V_S = 3\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$	74	95		dB	
		CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$ $V_S = 3\text{V}$, $V_{\text{CM}} = V^- \text{ to } V^+$	73 68	100 95		dB dB
	Input Common Mode Range		V^-	V^+		V	
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to 10V , $V_{\text{CM}} = 0\text{V}$	90	105		dB	
		PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V}$ to 10V , $V_{\text{CM}} = 0\text{V}$	84	105		dB
		Minimum Supply Voltage (Note 6)		2.3	2.5		V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load		8	50	mV	
		$I_{\text{SINK}} = 5\text{mA}$		50	130	mV	
		$I_{\text{SINK}} = 25\text{mA}$		170	375	mV	
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load		15	65	mV	
		$I_{\text{SOURCE}} = 5\text{mA}$		85	180	mV	
		$I_{\text{SOURCE}} = 25\text{mA}$		350	650	mV	

180671b

LT1806/LT1807

ELECTRICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$, $V_S = 5\text{V}$, 0V ; $V_S = 3\text{V}$, 0V ; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$	± 35	± 85		mA
		$V_S = 3\text{V}$	± 30	± 65		mA
I_S	Supply Current per Amplifier			9	13	mA
	Disable Supply Current	$V_S = 5\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$		0.40 0.22	0.9 0.7	mA mA
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$		150	350	μA
		$V_S = 3\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$		100	300	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$		0.1	75	μA
V_L	SHDN Pin Input Voltage LOW				0.3	V
V_H	SHDN Pin Input Voltage HIGH		$V^+ - 0.5$			V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$		80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$		50		ns
GBW	Gain Bandwidth Product	Frequency = 6MHz		325		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$, $V_O = 4\text{V}$		125		$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_S = 5\text{V}$, $V_{\text{OUT}} = 4V_{\text{P-P}}$		10		MHz
HD	Harmonic Distortion	$V_S = 5\text{V}$, $A_V = 1$, $R_L = 1\text{k}$, $V_O = 2V_{\text{P-P}}$, $f_C = 5\text{MHz}$		-78		dBc
t_S	Settling Time	0.01% , $V_S = 5\text{V}$, $V_{\text{STEP}} = 2\text{V}$, $A_V = 1$, $R_L = 1\text{k}$		60		ns
ΔG	Differential Gain (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150$		0.015		$\%$
$\Delta\theta$	Differential Phase (NTSC)	$V_S = 5\text{V}$, $A_V = 2$, $R_L = 150$		0.05		Deg

The \bullet denotes the specifications which apply over the $0^\circ\text{C} < T_A < 70^\circ\text{C}$ temperature range. $V_S = 5\text{V}$, 0V ; $V_S = 3\text{V}$, 0V ; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$	\bullet	200	700	μV
		$V_{\text{CM}} = V^-$	\bullet	200	700	μV
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)	\bullet	200	850	μV
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)	\bullet	200	850	μV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$	\bullet	1.5	5	$\mu\text{V}/^\circ\text{C}$
		$V_{\text{CM}} = V^-$	\bullet	1.5	5	$\mu\text{V}/^\circ\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^-$ to V^+	\bullet	100	700	μV
		$V_{\text{CM}} = V^-$ to V^+ (LT1806 SOT-23)	\bullet	100	850	μV
		Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$	\bullet	300	1200
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$	\bullet	1	5	μA
		$V_{\text{CM}} = V^- + 0.4\text{V}$	\bullet	-15	-5	μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	\bullet	6	20	μA

18067b



LT1806/LT1807

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the $0^{\circ}\text{C} < T_A < 70^{\circ}\text{C}$ temperature range. $V_S = 5\text{V}$, $V_O = 0\text{V}$; $V_S = 3\text{V}$, $V_O = 0\text{V}$; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.03 0.05	1.5 3.5	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.03 0.05	0.75 1.80	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	●	0.08	2.55	μA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}$, $V_O = 0.5\text{V}$ to 4.5V , $R_L = 1\text{k}$ to $V_S/2$ $V_S = 5\text{V}$, $V_O = 1\text{V}$ to 4V , $R_L = 100\Omega$ to $V_S/2$ $V_S = 3\text{V}$, $V_O = 0.5\text{V}$ to 2.5V , $R_L = 1\text{k}$ to $V_S/2$	● ● ●	60 7.5 45	175 20 140	V/mV V/mV V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}$, $V_{\text{CM}} = V^-$ to V^+ $V_S = 3\text{V}$, $V_{\text{CM}} = V^-$ to V^+	● ●	77 72	94 89	dB dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V}$, $V_{\text{CM}} = V^-$ to V^+ $V_S = 3\text{V}$, $V_{\text{CM}} = V^-$ to V^+	● ●	71 66	94 89	dB dB
	Input Common Mode Range		●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to 10V , $V_{\text{CM}} = 0\text{V}$	●	88	105	dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V}$ to 10V , $V_{\text{CM}} = 0\text{V}$	●	82	105	dB
	Minimum Supply Voltage (Note 6)	$V_{\text{CM}} = V_O = 0.5\text{V}$	●	2.3	2.5	V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load	●	12	60	mV
		$I_{\text{SINK}} = 5\text{mA}$	●	60	140	mV
		$I_{\text{SINK}} = 25\text{mA}$	●	180	425	mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load	●	30	120	mV
		$I_{\text{SOURCE}} = 5\text{mA}$	●	110	220	mV
		$I_{\text{SOURCE}} = 25\text{mA}$	●	360	700	mV
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$	●	± 30	± 65	mA
		$V_S = 3\text{V}$	●	± 25	± 55	mA
I_S	Supply Current per Amplifier		●	10	14	mA
		Disable Supply Current	$V_S = 5\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$ $V_S = 3\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$	● ●	0.40 0.22	1.1 0.9
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$	●	160	400	μA
		$V_S = 3\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$	●	110	350	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$	●	1		μA
V_L	SHDN Pin Input Voltage LOW		●		0.3	V
V_H	SHDN Pin Input Voltage HIGH		●	$V^+ - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$	●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$	●	50		ns
GBW	Gain Bandwidth Product	Frequency = 6MHz	●	300		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$, $V_O = 4\text{V}$	●	100		V/ μs
FPBW	Full Power Bandwidth	$V_S = 5\text{V}$, $V_O = 4V_{\text{P-P}}$	●	8		MHz

18067b



5

LT1806/LT1807

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ temperature range. $V_S = 5\text{V}, 0\text{V}$; $V_S = 3\text{V}, 0\text{V}$; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted. (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$	●	200	800	μV
		$V_{\text{CM}} = V^-$	●	200	800	μV
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)	●	200	950	μV
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)	●	200	950	μV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$	●	1.5	5	$\mu\text{V}/^{\circ}\text{C}$
		$V_{\text{CM}} = V^-$	●	1.5	5	$\mu\text{V}/^{\circ}\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$	●	100	800	μV
		$V_{\text{CM}} = V^- \text{ to } V^+$ (LT1806 SOT-23)	●	100	950	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-, V_{\text{CM}} = V^+$	●	200	1400	μV
I_{B}	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	1	6	μA
		$V_{\text{CM}} = V^+ + 0.4\text{V}$	●	-16	-5	μA
ΔI_{B}	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V} \text{ to } V^+ - 0.2\text{V}$	●	6	22	μA
		Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	0.02	1.8
			$V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.05	4
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	0.02	0.9	μA
		$V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.05	2.1	μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V} \text{ to } V^+ - 0.2\text{V}$	●	0.07	3	μA
A_{VOL}	Large-Signal Voltage Gain	$V_S = 5\text{V}, V_0 = 0.5\text{V} \text{ to } 4.5\text{V}, R_L = 1\text{k} \text{ to } V_S/2$	●	50	140	V/mV
		$V_S = 5\text{V}, V_0 = 1\text{V} \text{ to } 4\text{V}, R_L = 100\Omega \text{ to } V_S/2$	●	6	16	V/mV
		$V_S = 3\text{V}, V_0 = 0.5\text{V} \text{ to } 2.5\text{V}, R_L = 1\text{k} \text{ to } V_S/2$	●	35	100	V/mV
CMRR	Common Mode Rejection Ratio	$V_S = 5\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	●	75	94	dB
		$V_S = 3\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	●	71	89	dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_S = 5\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	●	69	94	dB
		$V_S = 3\text{V}, V_{\text{CM}} = V^- \text{ to } V^+$	●	65	89	dB
	Input Common Mode Range		●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5\text{V} \text{ to } 10\text{V}, V_{\text{CM}} = 0\text{V}$	●	86	105	dB
		PSRR Match (Channel-to-Channel) (Note 10)	$V_S = 2.5\text{V} \text{ to } 10\text{V}, V_{\text{CM}} = 0\text{V}$	●	80	105
	Minimum Supply Voltage (Note 6)	$V_{\text{CM}} = V_0 = 0.5\text{V}$	●	2.3	2.5	V
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load	●	15	70	mV
		$I_{\text{SINK}} = 5\text{mA}$	●	65	150	mV
		$I_{\text{SINK}} = 20\text{mA}$	●	170	400	mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load	●	30	130	mV
		$I_{\text{SOURCE}} = 5\text{mA}$	●	110	240	mV
		$I_{\text{SOURCE}} = 20\text{mA}$	●	350	700	mV
I_{SC}	Short-Circuit Current	$V_S = 5\text{V}$	●	± 22	± 45	mA
		$V_S = 3\text{V}$	●	± 20	± 40	mA
I_{S}	Supply Current per Amplifier		●	11	16	mA
		Disable Supply Current	$V_S = 5\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	●	0.4	1.2
		$V_S = 3\text{V}, V_{\text{SHDN}} = 0.3\text{V}$	●	0.3	1	mA

18067fb

LT1806/LT1807

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ temperature range. $V_S = 5\text{V}$, 0V ; $V_S = 3\text{V}$, 0V ; $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = V_{\text{OUT}} = \text{half supply}$, unless otherwise noted. (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{SHDN}	SHDN Pin Current	$V_S = 5\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$	●	170	450	μA
		$V_S = 3\text{V}$, $V_{\text{SHDN}} = 0.3\text{V}$	●	120	400	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$	●	1.2		μA
V_L	SHDN Pin Input Voltage LOW		●		0.3	V
V_H	SHDN Pin Input Voltage HIGH		●	$V^+ - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$	●	80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$	●	50		ns
GBW	Gain Bandwidth Product	Frequency = 6MHz	●	250		MHz
SR	Slew Rate	$V_S = 5\text{V}$, $A_V = -1$, $R_L = 1\text{k}$, $V_O = 4\text{V}$	●	80		V/ μs
FPBW	Full Power Bandwidth	$V_S = 5\text{V}$, $V_O = 4\text{V}_{\text{p-p}}$	●	6		MHz

$T_A = 25^{\circ}\text{C}$. $V_S = \pm 5\text{V}$, $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$		100	700	μV
		$V_{\text{CM}} = V^-$		100	700	μV
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)		100	750	μV
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)		100	750	μV
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^-$ to V^+		50	700	μV
		$V_{\text{CM}} = V^-$ to V^+ (LT1806 SOT-23)		50	750	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$		200	1200	μV
I_{B}	Input Bias Current	$V_{\text{CM}} = V^+$		1	5	μA
		$V_{\text{CM}} = V^- + 0.2\text{V}$	-14	-5		μA
ΔI_{B}	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V}$ to V^+		6	19	μA
		Input Bias Current Match (Channel-to-Channel) (Note 10)		0.03	1.4	μA
		$V_{\text{CM}} = V^- + 0.2\text{V}$		0.05	3.2	μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+$		0.03	0.7	μA
		$V_{\text{CM}} = V^- + 0.2\text{V}$		0.04	1.6	μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.2\text{V}$ to V^+		0.07	2.3	μA
		Input Noise Voltage	0.1Hz to 10Hz		800	nVp-p
e_n	Input Noise Voltage Density	$f = 10\text{kHz}$		3.5		nV/ $\sqrt{\text{Hz}}$
i_n	Input Noise Current Density	$f = 10\text{kHz}$		1.5		pA/ $\sqrt{\text{Hz}}$
C_{IN}	Input Capacitance	$f = 10\text{kHz}$		2		pF
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}$	100	300		V/mV
		$V_O = -2.5\text{V}$ to 2.5V , $R_L = 100\Omega$	10	27		V/mV

18067fb

LT1806/LT1807

ELECTRICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$, $V_S = \pm 5\text{V}$, $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = V^- \text{ to } V^+$	83	106		dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^- \text{ to } V^+$	77	106		dB
	Input Common Mode Range		V^-		V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V to } 10\text{V}$, $V^- = 0\text{V}$	90	105		dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V^+ = 2.5\text{V to } 10\text{V}$, $V^- = 0\text{V}$	84	105		dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load		14	60	mV
		$I_{\text{SINK}} = 5\text{mA}$		55	140	mV
		$I_{\text{SINK}} = 25\text{mA}$		180	450	mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load		20	70	mV
		$I_{\text{SOURCE}} = 5\text{mA}$		90	200	mV
		$I_{\text{SOURCE}} = 25\text{mA}$		360	700	mV
I_{SC}	Short-Circuit Current		± 40	± 85		mA
I_{S}	Supply Current per Amplifier			11	16	mA
	Disable Supply Current	$V_{\text{SHDN}} = 0.3\text{V}$		0.4	1.2	mA
I_{SHDN}	SHDN Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$		150	350	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$		0.3	75	μA
V_{L}	SHDN Pin Input Voltage LOW				0.3	V
V_{H}	SHDN Pin Input Voltage HIGH		$V^+ - 0.5$			V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V to } 4.5\text{V}$, $R_{\text{L}} = 100\Omega$		80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V to } 0.3\text{V}$, $R_{\text{L}} = 100\Omega$		50		ns
GBW	Gain Bandwidth Product	Frequency = 6MHz	170	325		MHz
SR	Slew Rate	$A_{\text{V}} = -1$, $R_{\text{L}} = 1\text{k}$, $V_{\text{O}} = \pm 4\text{V}$, Measured at $V_{\text{O}} = \pm 3\text{V}$	70	140		V/ μs
FPBW	Full Power Bandwidth	$V_{\text{O}} = 8\text{V}_{\text{P-P}}$		5.5		MHz
HD	Harmonic Distortion	$A_{\text{V}} = 1$, $R_{\text{L}} = 1\text{k}$, $V_{\text{O}} = 2\text{V}_{\text{P-P}}$, $f_{\text{C}} = 5\text{MHz}$		-80		dBc
t_{S}	Settling Time	0.01%, $V_{\text{STEP}} = 8\text{V}$, $A_{\text{V}} = 1$, $R_{\text{L}} = 1\text{k}$		120		ns
ΔG	Differential Gain (NTSC)	$A_{\text{V}} = 2$, $R_{\text{L}} = 150$		0.01		%
$\Delta\theta$	Differential Phase (NTSC)	$A_{\text{V}} = 2$, $R_{\text{L}} = 150$		0.01		Deg

The ● denotes the specifications which apply over the $0^\circ\text{C} < T_A < 70^\circ\text{C}$ temperature range. $V_S = \pm 5\text{V}$, $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$	●	200	800	μV
		$V_{\text{CM}} = V^-$	●	200	800	μV
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)	●	200	900	μV
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)	●	200	900	μV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$	●	1.5	5	$\mu\text{V}/^\circ\text{C}$
		$V_{\text{CM}} = V^-$	●	1.5	5	$\mu\text{V}/^\circ\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^- \text{ to } V^+$	●	100	800	μV
		$V_{\text{CM}} = V^- \text{ to } V^+$ (LT1806 SOT-23)	●	100	900	μV

18067fb

LT1806/LT1807

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the $0^{\circ}\text{C} < T_A < 70^{\circ}\text{C}$ temperature range. $V_S = \pm 5\text{V}$, $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, unless otherwise noted.

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$	●		300	1400	μV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●	-15	1 -6	6	μA μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	●		7	21	μA
	Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●		0.03 0.04	1.8 3.8	μA μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$ $V_{\text{CM}} = V^- + 0.4\text{V}$	● ●		0.03 0.04	0.9 1.9	μA μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	●		0.07	2.8	μA
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}\Omega$ $V_O = -2.5\text{V}$ to 2.5V , $R_L = 100\Omega$	● ●	80 8	250 25		V/mV V/mV
	Common Mode Rejection Ratio	$V_{\text{CM}} = V^-$ to V^+	●	81	100		dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$ to V^+	●	75	100		dB
	Input Common Mode Range		●	V^-		V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$	●	88	105		dB
	PSRR Match (Channel-to-Channel) (Note 10)	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$	●	82	106		dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load $I_{\text{SINK}} = 5\text{mA}$ $I_{\text{SINK}} = 25\text{mA}$	● ● ●		18 60 185	80 160 500	mV mV mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load $I_{\text{SOURCE}} = 5\text{mA}$ $I_{\text{SOURCE}} = 25\text{mA}$	● ● ●		40 110 360	140 240 750	mV mV mV
I_{SC}	Short-Circuit Current		●	± 35	± 75		mA
I_S	Supply Current per Amplifier		●		14	20	mA
	Disable Supply Current	$V_{\text{SHDN}} = 0.3\text{V}$	●		0.4	1.4	mA
I_{SHDN}	$\overline{\text{SHDN}}$ Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$	●		160	400	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$	●		1		μA
V_L	$\overline{\text{SHDN}}$ Pin Input Voltage LOW		●			0.3	V
V_H	$\overline{\text{SHDN}}$ Pin Input Voltage HIGH		●	$V^+ - 0.5$			V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$	●		80		ns
t_{OFF}	Turn-Off Time	$V_{\text{SHDN}} = 4.5\text{V}$ to 0.3V , $R_L = 100\Omega$	●		50		ns
GBW	Gain Bandwidth Product	Frequency = 6MHz	●	150	300		MHz
SR	Slew Rate	$A_V = -1$, $R_L = 1\text{k}\Omega$, $V_O = \pm 4\text{V}$, Measure at $V_O = \pm 3\text{V}$	●	60	120		$\text{V}/\mu\text{s}$
FPBW	Full Power Bandwidth	$V_O = 8\text{V}_{\text{p-p}}$	●		4.5		MHz

18067/b

LT1806/LT1807

ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over the $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ temperature range. $V_S = \pm 5\text{V}$, $V_{\text{SHDN}} = \text{open}$; $V_{\text{CM}} = 0\text{V}$, $V_{\text{OUT}} = 0\text{V}$, unless otherwise noted. (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	$V_{\text{CM}} = V^+$	●	200	900	μV
		$V_{\text{CM}} = V^-$	●	200	900	μV
		$V_{\text{CM}} = V^+$ (LT1806 SOT-23)	●	200	975	μV
		$V_{\text{CM}} = V^-$ (LT1806 SOT-23)	●	200	975	μV
$V_{\text{OS TC}}$	Input Offset Voltage Drift (Note 8)	$V_{\text{CM}} = V^+$	●	1.5	5	$\mu\text{V}/^{\circ}\text{C}$
		$V_{\text{CM}} = V^-$	●	1.5	5	$\mu\text{V}/^{\circ}\text{C}$
ΔV_{OS}	Input Offset Voltage Shift	$V_{\text{CM}} = V^-$ to V^+	●	100	900	μV
		$V_{\text{CM}} = V^-$ to V^+ (LT1806 SOT-23)	●	100	975	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$, $V_{\text{CM}} = V^+$	●	300	1600	μV
I_B	Input Bias Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	1.2	7	μA
		$V_{\text{CM}} = V^- + 0.4\text{V}$	●	-16	-5	μA
ΔI_B	Input Bias Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	●	6	23	μA
		Input Bias Current Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	0.03	2
		$V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.04	4.5	μA
I_{OS}	Input Offset Current	$V_{\text{CM}} = V^+ - 0.2\text{V}$	●	0.03	1.0	μA
		$V_{\text{CM}} = V^- + 0.4\text{V}$	●	0.04	2.2	μA
ΔI_{OS}	Input Offset Current Shift	$V_{\text{CM}} = V^- + 0.4\text{V}$ to $V^+ - 0.2\text{V}$	●	0.07	3.2	μA
A_{VOL}	Large-Signal Voltage Gain	$V_O = -4\text{V}$ to 4V , $R_L = 1\text{k}\Omega$	●	60	175	V/mV
		$V_O = -2\text{V}$ to 2V , $R_L = 100\Omega$	●	7	17	V/mV
CMRR	Common Mode Rejection Ratio	$V_{\text{CM}} = V^-$ to V^+	●	80	100	dB
	CMRR Match (Channel-to-Channel) (Note 10)	$V_{\text{CM}} = V^-$ to V^+	●	74	100	dB
	Input Common Mode Range		●	V^-	V^+	V
PSRR	Power Supply Rejection Ratio	$V^+ = 2.5\text{V}$ to 10V , $V^- = 0\text{V}$	●	86	105	dB
	PSRR Match (Channel-to-Channel) (Note 10)		●	80	105	dB
V_{OL}	Output Voltage Swing LOW (Note 7)	No Load	●	20	100	mV
		$I_{\text{SINK}} = 5\text{mA}$	●	65	170	mV
		$I_{\text{SINK}} = 20\text{mA}$	●	200	500	mV
V_{OH}	Output Voltage Swing HIGH (Note 7)	No Load	●	50	160	mV
		$I_{\text{SOURCE}} = 5\text{mA}$	●	115	260	mV
		$I_{\text{SOURCE}} = 20\text{mA}$	●	360	700	mV
I_{SC}	Short-Circuit Current		●	± 25	± 55	mA
I_S	Supply Current per Amplifier		●	15	22	mA
	Disable Supply Current	$V_{\text{SHDN}} = 0.3\text{V}$	●	0.45	1.5	mA
I_{SHDN}	SHDN Pin Current	$V_{\text{SHDN}} = 0.3\text{V}$	●	170	400	μA
	Shutdown Output Leakage Current	$V_{\text{SHDN}} = 0.3\text{V}$	●	1.2		μA
V_L	SHDN Pin Input Voltage LOW		●		0.3	V
V_H	SHDN Pin Input Voltage HIGH		●	$V^+ - 0.5$		V
t_{ON}	Turn-On Time	$V_{\text{SHDN}} = 0.3\text{V}$ to 4.5V , $R_L = 100\Omega$	●	80		ns

18067b

Lampiran 4: Listing Program

Assembly

```

$MOD51
DB0 EQU P1.0
DB1 EQU P1.1
DB2 EQU P1.2
DB3 EQU P1.3
DB4 EQU P1.4
DB5 EQU P1.5
DB6 EQU P1.6
DB7 EQU P1.7
EN EQU P0.7      ;Enable, 0 = enable, 1 = disable
RS EQU P0.6      ;Register Select, 0 = command, 1 = write
RW EQU P0.5      ;Read/Write, 0 = write, 1 = read
LCDDATA EQU P1

mov P0, 0          ;P0 as output, LCD_DATA
mov P1, 0          ;P1 as output, LCD_CTRL
mov P3, #0FFH     ;P3 as input, ADC_INPUT

LCALL INIT_LCD
;loop:            ;Jika ingin loop, hilangkan (;)
    CALL WRITE_STRING
    CALL CARI_MAX
    CALL HIT_BEDA
    CALL WRITE_BEDA
;    ljmp loop    ;Jika ingin loop, hilangkan (;)

WAIT_LCD:
CLR EN            ;Start LCD command
CLR RS            ;It's a command
SETB RW          ;It's a read command
MOV LCDDATA,#0FFh ;Set all pins to FF initially
SETB EN          ;Clock out command to LCD
MOV A,LCDDATA    ;Read the return value
JB ACC.7,WAIT_LCD ;If bit 7 high, LCD still busy
CLR EN          ;Finish the command
CLR RW          ;Turn off RW for future commands
RET

INIT_LCD:
CLR RS
MOV LCDDATA,#038h ;8 bit data, 2 line display
SETB EN
CLR EN
;LCALL WAIT_LCD

CLR RS
MOV LCDDATA,#0Eh ;LCD on, cursor on
SETB EN
CLR EN
;LCALL WAIT_LCD

```

```

CLR RS
MOV LCDDATA,#06h      ;configure automatic cursor position
SETB EN
CLR EN
;LCALL WAIT_LCD
RET

CLEAR_LCD:
CLR RS
MOV LCDDATA,#01h
SETB EN
CLR EN
;LCALL WAIT_LCD
RET

WRITE_TEXT:
SETB RS
MOV LCDDATA,A
SETB EN
CLR EN
;LCALL WAIT_LCD
RET

WRITE_STRING:
LCALL CLEAR_LCD
MOV A,#'B'
LCALL WRITE_TEXT
MOV A,#'E'
LCALL WRITE_TEXT
MOV A,#'D'
LCALL WRITE_TEXT
MOV A,#'A'
LCALL WRITE_TEXT
MOV A,#' '
LCALL WRITE_TEXT
MOV A,#'F'
LCALL WRITE_TEXT
MOV A,#'A'
LCALL WRITE_TEXT
MOV A,#'S'
LCALL WRITE_TEXT
MOV A,#'A'
LCALL WRITE_TEXT
MOV A,#'!'
LCALL WRITE_TEXT
RET

CARI_MAX:
ZERO:      ;Men-skip 0 di awal
MOV A,P3
CPL A
JZ ZERO
MOV B,A
ULANG:
MOV A,P3

```

```

CPL A
JZ AKHIR ;Jika konversi telah 0 kembali maka hitung beda fasa
CJNE A,B,CEK ;Cek apakah A != B
SJMP ULANG

CEK:
JC ULANG ;Jika A < B, jump ke ULANG
MOV B,A ;Jika A > B, A pindah ke B lalu jump ke
ULANG
SJMP ULANG

AKHIR:
RET

HIT_BEDA:
MOV A,B
MOV B,#17
DIV AB ;A/17 = M + N/17
MOV R6,B ;Simpan N
MOV B,#6
MUL AB ;O = M*6
MOV R7,A ;Simpan O
MOV A,R6 ;Ambil N
MOV B,#6
MUL AB ;P = N*6
MOV B,#17
DIV AB ;P/17 = Q + R/17
MOV R6,B ;Simpan R (angka di belakang koma)
MOV B,R7 ;Ambil O
ADD A,B ;S = O + Q
MOV B,#100
DIV AB ;ratusan = S/100, sisa = T
MOV R1,A ;Simpan angka ratusan (R1)
MOV A,B
MOV B,#10 ;puluhan = T/10, satuan = sisa
DIV AB
MOV R2,A ;Simpan angka puluhan (R2)
MOV R3,B ;Simpan angka satuan (R3)
MOV A,R6 ;Ambil R
MOV B,#10
MUL AB
MOV B,#17
DIV AB ;Angka pertama dibelakang koma = R*10/17, sisa = U
MOV R4,A ;Simpan angka pertama dibelakang koma (R4)
MOV A,B
MOV B,#10
MUL AB
MOV B,#17
DIV AB ;Angka kedua dibelakang koma = U*10/17
MOV R5,A ;Simpan angka kedua dibelakang koma (R5)
RET

WRITE_BEDA:
CLR RS
MOV LCDDATA,#0C3h ;Set cursor position, 80h + posisi ke-4 di bawah
SETB EN
CLR EN
;LCALL WAIT_LCD

```

```
MOV B,#030H      ;Konversi integer ke ASCII
MOV A,R1
ADD A,B
LCALL WRITE_TEXT ;Cetak angka ratusan
MOV A,R2
ADD A,B
LCALL WRITE_TEXT ;Cetak angka puluhan
MOV A,R3
ADD A,B
LCALL WRITE_TEXT ;Cetak angka satuan
MOV A,#'.'
LCALL WRITE_TEXT ;Cetak titik
MOV A,R4
ADD A,B
LCALL WRITE_TEXT ;Cetak angka pertama dibelakang koma
MOV A,R5
ADD A,B
LCALL WRITE_TEXT ;Cetak angka kedua dibelakang koma
RET
END
```