



UNIVERSITAS INDONESIA

PERANCANGAN *DIELECTRIC RESONATOR OSCILLATOR* UNTUK *MOBILE* WIMAX PADA FREKUENSI 2,3 GHz DENGAN PENAMBAHAN *COUPLING* λ/4

SKRIPSI

TEGUH FIRMANSYAH 0606074413

FAKULTAS TEKNIK PROGRAM STUDI TEKNIK ELEKTRO DEPOK JUNI 2010



UNIVERSITAS INDONESIA

PERANCANGAN *DIELECTRIC RESONATOR OSCILLATOR* UNTUK *MOBILE* WIMAX PADA FREKUENSI 2,3 GHz DENGAN PENAMBAHAN *COUPLING* λ/4

SKRIPSI

Diajukan sebagai salah satu syarat memperoleh gelar sarjana teknik

TEGUH FIRMANSYAH 0606074413

FAKULTAS TEKNIK PROGRAM STUDI TEKNIK ELEKTRO DEPOK JUNI 2010

Perancangan dielectric..., Teguh Firmansyah, FT UI, 2010

HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri, dan semua sumber baik yang dikutip maupun dirujuk telah saya nyatakan dengan benar.

Nama	: Teguh Firmansyah
NPM	: 0606074413
Tanda Tangan	:
Tanggal	: Juni 2010

HALAMAN PENGESAHAN

Skripsi ini diajukan oleh

Nama	: Teguh Firmansyah	
NPM	: 0606074413	
Program Studi	: Teknik Elektro	
Judul Skripsi	: Perancangan Dielektric Resonator Oscillators Untuk Mobi	le
	WiMAX Pada Frekuensi 2,3 GHz dengan Penambaha	an
	Coupling	

Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro, Fakultas Teknik, Universitas Indonesia

DEWAN PENGUJI

Pembimbing

: Ir. Gunawan Wibisono, M.Sc, Ph.D

Penguji

: Prof. Dr. Ir. Eko Tjipto Rahardjo, M.Sc.

Penguji : Dr. Ir. Purnomo Sidhi Priambodo, M.Sc.

Ditetapkan di : Depok

Tanggal : Juni 2010

KATA PENGANTAR

Puji syukur saya panjatkan kepada ALLAH SWT, karena atas berkat dan rahmat-Nya, saya dapat menyelesaikan skripsi ini. Penulisan skripsi ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Sarjana Teknik Jurusan Teknik Elektro pada Fakultas Teknik Universitas Indonesia. Saya menyadari bahwa, tanpa bantuan dan bimbingan dari berbagai pihak, dari masa perkuliahan sampai pada penyusunan skripsi ini, sangatlah sulit bagi saya untuk menyelesaikan skripsi ini. Oleh karena itu, saya mengucapkan terima kasih kepada :

- Ir. Gunawan Wibisono, M.Sc, Ph.D selaku pembimbing yang telah menyediakan waktu, tenaga, dan pikiran untuk mengarahkan saya dalam penyusunan skripsi ini;
- (2) Orang tua dan keluarga saya yang telah memberikan bantuan dukungan material dan moral;
- (3) Nourmayansa Vidya Anggraini yang telah memberikan semangat dalam menyelesaikan skripsi ini;
- (4) Teman-teman departemen elektro khususnya angkatan 2006 yang telah memberikan bantuannya;

Akhir kata, saya berharap Allah SWT berkenan membalas segala kebaikan semua pihak yang telah membantu. Semoga skripsi ini membawa manfaat bagi pengembangan ilmu.

Depok, Juni 2010

Penulis

iv

HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS

Sebagai sivitas akademik Universitas Indonesia, saya yang bertanda tangan dibawah ini :

Nama: Teguh FirmansyahNPM: 0606074413Program Studi: Teknik ElektroDepartemen: Teknik ElektroFakultas: TeknikJenis Karya: Skripsi

demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia **Hak Bebas Royalti Noneksklusif** (*Non-exclusive Royalty-Free Right*) atas karya ilmiah saya yang berjudul :

Perancangan Dielektric Resonator Oscillators Untuk Mobile WiMAX Pada Frekuensi 2,3 GHz dengan Penambahan Coupling

beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Nonekslusif ini Universitas Indonesia berhak menyimpan, mengalihmediakan/formatkan, mengelola dalam bentuk pangkalan data (*database*), merawat, dan memublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Jakarta Pada tanggal : 14 Juni 2010 Yang menyatakan

(Teguh Firmansyah)

ABSTRACT

Name : Teguh Firmansyah

Study Program : Electrical Engineering

Title

PERPUSTAKAAN FAKULTAS TEKNIK

UNIVERSITAS INDONESIA

: Design of Dielektric Resonator Oscillators for Mobile WiMAX

at 2.3 GHz with coupling 4

Oscillator is the source of energy for all microwave communication systems. In this research will be studied the design of oscillator using dielectric resonator oscillator (DRO). Comparing to other types of oscillators, DRO has a bigger value Q factor. DRO is design as the carrier for the mobile WiMAX 802.16e at frequency 2,3 GHz. The dielectric resonator Trans-Tech 8500 Series Temperature Stable will be used. To obtain a high power fundamental, it is propose to using an additional coupling and double-stub in its matching for reducing the harmonic power. Meanwhile, to obtain low phase noise, BFR 380T BJT low-phase noise with the bias of Vcc = 5 V, Vce = 3 V, and Ic = 40 mA is used. DRO is simulated using ADS software. The optimal result of the phase noise is -144 dBc / Hz at 10 kHz frequency carrier with a value of Q factor is 7316. Meanwhile, the value of output power at the fundamental frequency is 13 dBm and harmonic power is -40 dBm. A simulation involving inaccuracies is using to obtain good performance with all the variation of tolerance. A Monte-Carlo Yield Analysis simulation will be used. From the results of Monte-Carlo-Yield Analysis simulation, DRO with an additional coupling producing variations as same as specification with an average percentage is $8\overline{4.5\%}$. Not only result of the design but also Monte-Carlo Analysis Yield simulation obtain better results when compared DRO without additional coupling with single-stub matching.

Keywords : DRO, phase noise, Q factor, power fundamental, power harmonic, ADS.

ABSTRAK

Nama : Teguh Firmansyah

Program Studi : Teknik Elektro

Judul

: Perancangan *Dielektric Resonator Oscillators* Untuk *Mobile* WiMAX Pada Frekuensi 2,3 GHz dengan Penambahan *Coupling*.

Osilator merupakan sumber energi untuk semua sistem komunikasi microwave. Pada penelitian ini dibahas tentang perancangan osilator mengunakan teknologi dielectric resonator oscillator (DRO). Jika dibandingkan dengan tipe osilator yang lain, DRO memiliki nilai Q faktor yang lebih besar. DRO ini digunakan sebagai carrier pada mobile WiMAX 802.16e dengan frekuensi 2,3 GHz. Jenis dielektrik resonator yang digunakan adalah tipe 8500 Trans-Tech Series Temperature Stable. Untuk memperoleh power fundamental yang tinggi diusulkan menggunakan tambahan *coupling* dan untuk menurunkan power harmonik digunakan double-stub pada rangkaian matching-nya. Sementara itu, untuk mendapatkan nilai phase noise yang rendah digunakan BJT-BFR 380T low phase noise dengan bias sebesar Vcc = 5 V, Vce = 3 V, dan Ic = 40 mA. DRO tersebut disimulasikan dengan menggunakan software ADS. Hasil derau fasa yang optimum sebesar -144 dBc/Hz pada 10 kHz frekuensi carrier dengan nilai Q faktor sebesar 7316. Sementara itu, nilai power fundamental sebesar 13 dBm dan power harmonik sebesar -40 dBm. Untuk mendapatkan kinerja yang baik dengan semua variasi toleransi rangkaian, maka diperlukan sebuah simulasi yang melibatkan ketidakakuratan. Untuk menghitungnya dilakukan simulasi Monte-Carlo Yield-Analysis. Dari hasil simulasi Monte-Carlo Yield-Analysis, DRO dengan tambahan *coupling* 4 menghasilkan variasi yang sesuai spesifikasi dengan persentase rata-rata sebesar 84,5 %. Hasil perancangan maupun simulasi Monte-Carlo Yield-Analysis menujukan hasil yang lebih baik jika dibandingkan DRO tanpa tambahan *coupling* dengan *single-stub matching*.

Kata kunci : DRO, derau fasa, Q faktor, power fundamental, power harmonik, ADS.

DAFTAR ISI

PERPUSTAKAAN FAKULTAS TEKNIK **C-Skripsi** UNIVERSITAS INDONESIA

Hala	ıman
HALAMAN JUDUL	i
HALAMAN PERNYATAAN ORISINALITAS	ii
HALAMAN PENGESAHAN	iii
KATA PENGANTAR	iv
HALAMAN PERSETUJUAN PUBLIKASI KARYA ILMIAH	v
ABSTRAK	vi
ABSTRACT	vii
DAFTAR ISI	viii
DAFTAR TABEL	xi
DAFTAR GAMBAR	xii
DAFTAR LAMPIRAN	XV
BAB I PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Tujuan Penulisan	4
1.3 Batasan Masalah	4
1.5 Sistematika Penulisan	4
BAB II LANDASAN TEORI	6
2.1 Osilator	6
2.1.1 Osilator Pergeseran Fasa	7
2.1.2 Osilator Wien-Bridge	9
2.2 Osilator Resistansi-Negatif	11
2.2.1 One-Port Osilator Resistansi-Negatif	11
2.2.2 Two-Port Osilator Resistansi-Negatif dan Rangkaian	
Terminasi	14
2.2.3 Osilator Resistansi-Negatif dengan analisa large-	
signal	15
2.3 Dielektrik Resonator	17
2.3.1 Dielectric Resonator Oscillator (DRO)	18

2.4 Rangkaian DC Bias22.4.1 Titik Kerja Transistor22.4.2 DC Bias Bipolar Junction Transistor (BJT)22.5 Scattering Parameter dan Kesetabilan32.5.1 Scattering Parameter32.5.2 Kesetabilan32.6 Impedansi Matching42.7 Mikrostrip42.7 Mikrostrip Line42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.9 Analisa Statistikal Hasil Perancangan52.9 I. Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.4 Optimasi Dielektrik Resonator53.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquíz Test6		2.3.2 Konfigurasi DRO	24
2.4.1 Titik Kerja Transistor22.4.2 DC Bias Bipolar Junction Transistor (BJT)22.5 Scattering Parameter dan Kesetabilan32.5.1 Scattering Parameter32.5.2 Kesetabilan32.6 Impedansi Matching42.7 Mikrostrip42.7 Mikrostrip Line42.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan T_T pada T_{1N} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		2.4 Rangkaian DC Bias	25
2.4.2 DC Bias Bipolar Junction Transistor (BJT)22.5 Scattering Parameter dan Kesetabilan32.5.1 Scattering Parameter32.5.2 Kesetabilan32.6 Impedansi Matching42.7 Mikrostrip Line42.7 Mikrostrip Line42.7.1 Mikrostrip Line42.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Peractaan T_T pada T_{1N} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		2.4.1 Titik Kerja Transistor	26
2.5Scattering Parameter dan Kesetabilan22.5.1Scattering Parameter22.5.2Kesetabilan32.6Impedansi Matching42.7Mikrostrip42.7Mikrostrip Line42.7.1Mikrostrip Line42.7.2Cylindrical Via Hole42.8Performansi Osilator42.8Performansi Osilator42.8.1Nyquis Test42.8.2Phase Noise52.8.2Oscillator Port52.9Analisa Statistikal Hasil Perancangan52.9.1Level Kepercayaan dan Monte-Carlo Sample53.1Alur Perancangan DRO53.2Blok Diagram DRO53.3<		2.4.2 DC Bias Bipolar Junction Transistor (BJT)	27
2.5.1 Scattering Parameter 2 2.5.2 Kesetabilan 3 2.6 Impedansi Matching 4 2.7 Mikrostrip 4 2.7.1 Mikrostrip Line 4 2.7.1 Mikrostrip Line 4 2.7.2 Cylindrical Via Hole 4 2.8 Performansi Osilator 4 2.8 Performansi Osilator 4 2.8.1 Nyquis Test 4 2.8.2 Oscillator Port 5 2.8.2 Oscillator Port 5 2.9.4 Analisa Statistikal Hasil Perancangan 5 2.9.1 Level Kepercayaan dan Monte-Carlo Sample 5 3.1 Alur Perancangan DRO 5 3.2 Blok Diagram DRO 5 3.3 Spesifikasi Osilator 5 3.4 Pemilihan Dielektrik Resonator 5 3.5 Pemilihan Transistor 5 3.6.1 DC Bias Transistor 5 3.6.2 Kesetabilan Transistor 5 3.6.3 Pernetaan T_T pada T_{1N} 6		2.5 Scattering Parameter dan Kesetabilan	36
2.5.2 Kesetabilan 3 2.6 Impedansi Matching 4 2.7 Mikrostrip 4 2.7.1 Mikrostrip Line 4 2.7.2 Cylindrical Via Hole 4 2.8 Performansi Osilator 4 2.8 Performansi Osilator Port 5 2.8.2 Oscillator Port 5 2.9 Analisa Statistikal Hasil Perancangan 5 2.9.1 Level Kepercayaan dan Monte-Carlo Sample 5 3.1 Alur Perancangan DRO 5 3.2 Blok Diagram DRO 5 3.3 Spesifikasi Osilator 5 3.4 Pemilihan Diclektrik Resonator 5 3.5 Pemilihan Transistor 5 3.6 Perancangan DRO Tanpa Tambahan Coupling 5 3.6.1 DC Bias Transistor 5 3.6.2 Kesetabilan Transistor 6 3.6.3 Pemetaan Γ_T pada Γ_{1N} 6 3.6.4 Optimasi Dielektrik Resonator 6 3.6.5 Hubungan Power, Zin, dan Zload		2.5.1 Scattering Parameter	36
2.6 Impedansi Matching42.7 Mikrostrip42.7.1 Mikrostrip Line42.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9 I. Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.5.2 Kesetabilan	38
2.7 Mikrostrip42.7.1 Mikrostrip Line42.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.6 Impedansi Matching	41
2.7.1 Mikrostrip Line42.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.7 Mikrostrip	46
2.7.2 Cylindrical Via Hole42.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9 Analisa Statistikal Hasil Perancangan52.9 I Level Kepercayaan dan Monte-Carlo Sample53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.7.1 Mikrostrip <i>Line</i>	46
2.8 Performansi Osilator42.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.7.2 Cylindrical Via Hole	48
2.8.1 Nyquis Test42.8.2 Phase Noise52.8.2 Oscillator Port52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.8 Performansi Osilator	49
2.8.2 Phase Noise52.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		2.8.1 Nyquis Test	49
2.8.2 Oscillator Port52.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.8.2 Phase Noise	50
2.9 Analisa Statistikal Hasil Perancangan52.9.1 Level Kepercayaan dan Monte-Carlo Sample5 BAB III PERANCANGAN RANGKAIAN DRO 53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.8.2 Oscillator Port	52
2.9.1 Level Kepercayaan dan Monte-Carlo Sample5 BAB III PERANCANGAN RANGKAIAN DRO 53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		2.9 Analisa Statistikal Hasil Perancangan	52
BAB III PERANCANGAN RANGKAIAN DRO53.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		2.9.1 Level Kepercayaan dan Monte-Carlo Sample	52
3.1 Alur Perancangan DRO53.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6	BAB	III PERANCANGAN RANGKAIAN DRO	54
3.2 Blok Diagram DRO53.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		3.1 Alur Perancangan DRO	54
3.3 Spesifikasi Osilator53.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.2 Blok Diagram DRO	55
3.4 Pemilihan Dielektrik Resonator53.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.7 Nyquiz Test6		3.3 Spesifikasi Osilator	56
3.5 Pemilihan Transistor53.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor53.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.4 Pemilihan Dielektrik Resonator	56
3.6 Perancangan DRO Tanpa Tambahan Coupling53.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.5 Pemilihan Transistor	58
3.6.1 DC Bias Transistor53.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6 Perancangan DRO Tanpa Tambahan <i>Coupling</i>	59
3.6.2 Kesetabilan Transistor63.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6.1 DC Bias Transistor	59
3.6.3 Pemetaan Γ_T pada Γ_{IN} 63.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6.2 Kesetabilan Transistor	60
3.6.4 Optimasi Dielektrik Resonator63.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6.3 Pemetaan Γ_T pada Γ_{IN}	61
3.6.5 Hubungan Power, Zin, dan Zload63.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6.4 Optimasi Dielektrik Resonator	62
3.6.6 Macthing Impendance63.6.7 Nyquiz Test6		3.6.5 Hubungan Power, Zin, dan Zload	63
3.6.7 <i>Nyquiz Test</i>		3.6.6 Macthing Impendance	64
		3.6.7 Nyquiz Test	66

3.7 Perancangan DRO Tanpa Tambahan Coupling	68
3.7.1 DC Bias Transistor	68
3.7.2 Kesetabilan Transistor	69
3.7.3 Pemetaan Γ_T pada Γ_{IN}	70
3.7.4 Optimasi Dielektrik Resonator	71
3.7.5 Hubungan Power, Zin, dan Zload	72
3.7.6 Macthing Impendance	73
3.7.7 Nyquiz Test	76
BAB IV HASIL SIMULASI DAN ANALISA	
4.1 Rangkaian Lengkap DRO	
4.1.1 Simulasi Phase Noise DRO	78
4.1.2 Simulasi Power Fundamental dan Harmonik DRO	79
4.1.3 Q Faktor	80
4.5 Monte-Carlo Yield-Analysis	80
BAB V KESIMPULAN	85
DAFTAR REFERENSI	
LAMPIRAN	88

Perancangan dielectric..., Teguh Firmansyah, FT UI, 2010

Daftar Tabel

	На	laman
Tabel 2.1	Standar Deviasi dan Level Kepercayaan [8]	53
Tabel 3.1	Perbandingan Typical Performansi Transistor Pada Frekuensi	
	Kerja 4 Ghz [9]	58
Tabel 3.2	Nilai s-parameter dan stability factor pada frekuensi 2,3	
	GHz	61
Tabel 3.3	Hasil optimasi resonator tanpa	63
Tabel 3.4	<i>Pavailable</i> , Γ_{IN} , dan Z_{IN}	64
Tabel 3.5	Hasil <i>L-Matching</i>	64
Tabel 3.6	Perbandingan hasil <i>matching</i> perhitungan dan simulasi	65
Tabel 3.7	Nilai s-parameter dan stability factor pada frekuensi 2,3	
	GHz	70
Tabel 3.8	Hasil optimasi resonator dengan tambahan	72
Tabel 3.9	<i>Pavailable,</i> Γ_{IN} , dan Z_{IN}	73
Tabel 3.10	Hasil Phi-Matching	74
Tabel 3.11	Perbandingan hasil perhitungan dan simulasi Phi - Matcing	
	<i>mikrostrip</i>	75
Tabel 4.1	Perbandingan spesifikasi Tanpa dengan tambahan de	80
Tabel 4.2	Toleransi Kesalahan Pabrikasi [7][11][17]	81
Tabel 4.3	Perbandingan Variasi yang Sesuai Spesifikasi Tanpa	
	dengan Tambahan	84

Daftar Gambar

	Hala	man
Gambar 1.1	Blok diagram transceiver WiMAX	1
Gambar 2.1	Rangkaian dasar <i>feedback</i> [11]	6
Gambar 2.2	Rangkaian osilator pergeseran fasa [11]	7
Gambar 2.3	Osilator pegeseran fasa dengan sebuah Op-amp [11]	8
Gambar 2.4	Rangkaian osilator <i>Wien-bridge</i> [11]	9
Gambar 2.5	Model resistansi negatif [11]	11
Gambar 2.6	Oscillator response [11]	11
Gambar 2.7	Hubungan amplitudo arus dengan resistansi negatif [11]	13
Gambar 2.8	Osilator dengan model <i>two-port</i> [3]	14
Gambar 2.9	Perhitungan <i>large-signal</i> dan power yang dikirimkan ke	
	$Z_{I}[4]$	16
Gambar 2.10	Dielektrik resonator yang dikopling terhadap <i>microstrip</i>	
	line.[11]	17
Gambar 2.11	Rangkaian ekivalen dielektrik resonator.[11]	17
Gambar 2.12	Rangkaian ekivalen dielektrik resonator parallel feedback	
	[11]	18
Gambar 2.13	Bentuk 3 dimensi dielektrik resonator [20]	18
Gambar 2.14	Distribusi medan $TE_{01\delta}$ pada dielektrik resonator [11]	19
Gambar 2.15	Dielektrik resonator yang dikopling <i>microstrip line</i> [20]	19
Gambar 2.16	Pelindung untuk dielektrik resonator [11]	20
Gambar 2.17	Dielektrik resonator yang dikopling mikrostrip 50 Ω [11]	20
Gambar 2.18	Modeling kopling pada dielektrik resonator [11]	20
Gambar 2.19	Rangkaian ekivalent dengan referensi XX'[11]	21
Gambar 2.20	Grafik frekuensi terhadap S ₂₁ [11]	24
Gambar 2.21	Series feedback dielecric resonators[11]	24
Gambar 2.22	Paralel feedback dielecric resonators [11]	25
Gambar 2.23	Kurva titik kerja transistor [22]	26
Gambar 2.24	Rangkaian fixed-bias [22]	27
Gambar 2.25	Rangkaian ekivalen fixed-bias [22]	27
Gambar 2.26	Loop base-emiter pada rangkaian fixed-bias [22]	28
Gambar 2.27	Loop colector-emiter pada rangkaian fixed-bias [22]	28
Gambar 2.28	Kondisi quiescent saturasi pada fixed-bias[22]	29
Gambar 2.29	Kondisi saturasi pada <i>fixed-bias</i> [22]	30
Gambar 2.30	Rangkaian emitter-bias.[22]	30
Gambar 2.31	Loop base-emiter pada rangkaian emiter-bias [22]	31
Gambar 2.32	Loop colector-emiter pada rangkaian emiter-bias [22]	31
Gambar 2.33	Kondisi saturasi pada emiter-bias[22]	32
Gambar 2.34	Rangkaian voltage-divider bias [22]	33
Gambar 2.35	Analisa hambatan <i>thevenin voltage-divider bias</i> [22]	33
Gambar 2.36	Analisa tegangan thevenin voltage-divider bias [22]	33
Gambar 2.37	Rangkaian DC bias dengan voltage-feedback [22]	35
Gambar 2.38	Loop base-emiter pada rangkaian DC bias dengan voltage-	
	feedback [22]	35
Gambar 2.39	Loop colector-emiter pada rangkaian DC bias dengan	

	voltage-feedback [22]	36
Gambar 2.40	Blok diagram s-parameter	37
Gambar 2.41	Two-port network [11]	39
Gambar 2.42	Ilustrasi Smith chart daerah stable dan unstable pada	
	(a) $ S_{11} < 1$ dan (b) $ S_{11} > 1$ [11]	41
Gambar 2.43	Ilustrasi Smith chart daerah stable dan unstable nada	
	(a) $ S_{aa} < 1$ dan (b) $ S_{aa} > 1$ [11]	41
Gambar 2 44	Conjugate Matching [23]	42
Gambar 2.45	Load Matching [23]	42
Gambar 2.45	Pergerakan Impedansi Pada Lingkaran Resistansi [23]	43
Gambar 2.10	Pergerakan Impedansi Pada Lingkaran Konduktansi [25]	43
Gambar 2.47	Sistem Saluran Transimisi yang "Matched" [23]	43
Gambar 2.40	Penvesuai impedansi dengan stub [23]	44
Gambar 2.50	Stub Matching Paralel [23]	44
Gambar 2.50	Lokasi stuh dihitung dari behan (d_{1}) panjang stuh (l_{1}) [23]	45
Gambar 2.51	Seri dan Paralel Stub Matching [23]	т <i>3</i> Л6
Gambar 2.52	Bontuk geometri dari mikrostrin	40
Gambar 2.53	Fungsi VIA Holo [24]	40
Gambar 2.54	Cain loop test [11]	40
Gambar 2.55	Sum toop lest [11]	49
Gambar 2.50	Nyquisi lesi [4]	49
Gambar 2.57	Snalvetum dari agilatar dangan random nhasa naisa [11]	51
Gambar 2.58	Spekrium dari osnator dengan random <i>phase noise</i> [11]	51
Gambar 2.59	Nilai phase hoise [11]	51
Gambar 2.60	Harmonic-balance ADS simulation [11]	52
Gambar 3.1	Alur Perancangan DKO	54
Gambar 3.2		22
Gambar 3.3	Blok diagram DRO yang diusulkan	55
Gambar 3.4	Menentukan frekuensi kerja <i>Dielectric resonator</i>	56
Gambar 3.5	Menentukan dimensi <i>Dielectric resonator</i>	57
Gambar 3.6	Rangkaian ekivalent Dielectric resonator	57
Gambar 3.7	Modeling Dielektric resonator di ADS	58
Gambar 3.8	DC Bias Transistor BJT-BFR183	60
Gambar 3.9	Simulasi <i>s-parameter</i> bias transistor	60
Gambar 3.10	Simulasi untuk memetakan nilai T_T pada T_{IN}	61
Gambar 3.11	Hasil pemetaan nilai Γ_T pada Γ_{IN}	62
Gambar 3.12	Optimasi Dielektric resonator	62
Gambar 3.13	Nilai Z_{IN} berdasarkan ketersediaan power	63
Gambar 3.14	Rangkaian DRO dengan <i>L-Matching Microstrip</i>	66
Gambar 3.15	Nyqiust Test DRO <i>L-Matching</i>	66
Gambar 3.16	Rangkaian lengkapnya DRO <i>L-Matching-tune</i>	67
Gambar 3.17	Hasil nyquist plot rangkaian lengkap DRO <i>L-Matching</i>	67
Gambar 3.18	DC Bias Transistor BJT BFR-380T	69
Gambar 3.19	Simulasi <i>s-parameter</i> bias transistor	70
Gambar 3.20	Simulasi untuk memetakan nilai Γ_T pada Γ_{IN}	70
Gambar 3.21	Hasil pemetaan nilai Γ_T pada Γ_{IN}	71
Gambar 3.22	Optimasi Dielektric resonator	72

Gambar 3.23	Nilai <i>Z_{IN}</i> berdasarkan ketersediaan power	73
Gambar 3.24	Rangkaian lengkapnya DRO <i>Matching</i> mikrostrip	75
Gambar 3.25	Nyqiust Test DRO Matching	76
Gambar 3.26	Rangkaian lengkapnya DRO <i>Matching-tune</i>	77
Gambar 3.27	Hasil nyquist plot DRO Matching-tune	77
Gambar 4.1	Perbandingan phase noise DRO	78
Gambar 4.2	Perbandingan hasil simulasi power DRO	79
Gambar 4.3	Variasi frekuensi DRO tanpa tambahan kopling	81
Gambar 4.4	Variasi frekuensi DRO DRO dengan tambahan kopling	81
Gambar 4.5	Variasi phase noise saat frekuensi carrier 10 KHz pada	
	DRO tanpa tambahan kopling	82
Gambar 4.6	Variasi phase noise saat frekuensi carrier 10 KHz pada	
	DRO dengan tambahan kopling	82
Gambar 4. 7	Variasi power fundamental pada DRO tanpa tambahan	
	kopling	82
Gambar 4.8	Variasi power fundamental pada DRO dengan tambahan	
	kopling	83
Gambar 4.9	Variasi power harmonik pada DRO tanpa tambahan kopling	
		83
Gambar 4.10	Variasi power harmonik pada DRO dengan tambahan	
	kopling	83

Daftar Lampiran

	На	laman
Lampiran 1	Data Sheet NPN Silicon RF Tansistor BFR 830T	88
Lampiran 2	Data Sheet NPN Silicon RF Tansistor BFR 183	92
Lampiran 3	Data Sheet Dielectric Resonator	98
Lampiran 4	Rangkaian Lengkap DRO tanpa tambahan kopling	99
Lampiran 5	Rangkaian Lengkap DRO tanpa tambahan kopling	100

1.1 Latar Belakang

PERPUSTAKAAN FAKULTAS TEKNIK

Semakin meningkatnya kebutuhan jaringan telekomunikasi nirkabel menjadi alasan dikembangkannya teknologi *Worldwide Interoperability for Microwave Access* (WiMAX) yang memiliki *bit rate* tinggi dengan jangkauan yang luas. Untuk memenuhi kebutuhan pelanggan dengan tingkat mobilitas yang tinggi maka dikembangkan pula *m*-WiMAX. Pemerintah Indonesia, melalui Dirjen Pos dan Telekomunikasi, telah menetapkan frekuensi kerja WiMAX pada 3,3 GHz untuk *fixed* WiMAX serta pada 2,3 GHz untuk *m*-WiMAX[1].



Gambar 1.1 Blok diagram transceiver WiMAX

Frekuensi kerja, lebih sering disebut sebagai frekuensi *carrier*, merupakan keluaran dari lokal osilator (LO) seperti terlihat pada Gambar 1.1. Frekuensi *carrier* yang baik harus memiliki power harmonik dan *phase noise* yang rendah. Untuk mendapatkan frekuensi *carrier* maka digunakan teknologi *dielectric resonator oscillator* (DRO). Jika dibandingkan dengan tipe osilator lain seperti *Colpitts* dan *Hartley*, DRO memiliki nilai Q faktor yang lebih besar [2].

DRO merupakan sebuah rangkaian mikrostrip *line* yang dikopel dengan dielektrik resonator. Terdapat dua tipe DRO yaitu *series feedback* DRO dan *parallel feedback* DRO [3]. Selain itu, DRO juga memiliki rangkaian pengganti yang berupa resistor, induktor, dan kapasitor yang terhubung paralel [4]. Sebelum

2

melakukan penelitian, dilakukan studi pustaka perancangan DRO, beberapa penelitian sebelumnya diantaranya adalah :

- 1. Perancangan yang dilakukan oleh Muzlifah Mahyuddin [5], pemodelan DRO pada frekuensi 10 GHz menggunakan ADS. Penelitian ini menggunakan perbandingan optimum antara Q_{load} dan Q_{unload} untuk mendapatkan phase noise yang rendah dengan pHMET ATF-36077 yang memiliki bias Vds = 1,5 V dan Ids = 10 mA dengan hasil power fundamental 15 dBm, power harmonik -5 dBm dan phase noise -93 dBc/Hz pada 10 KHz frekuensi carrier, dengan frekuensi yang dihasilkan sebesar 12,38 GHz. Pergeseran frekuensi yang tinggi ini terjadi karena pada proses perancangan digunakan analisa small-signal [5].
- Perancangan yang dilakukan oleh Jina Wan yaitu desain 5,305 GHz DRO dengan simulasi dan optimasi [6]. Penelitian ini menggunakan analisa *large-signal* dengan HMET Fujitsu FHX35LG yang memiliki bias Vds = 3 V dan Ids = 10 mA dengan tambahan feedback open stub 52 pada source. Hasil power fundamental yang diperoleh 8,36 dBm, power harmonik -20 dBm dan phase noise -130 dBc/Hz pada 10 KHz frekuensi carrier, dengan frekuensi yang dihasilkan sebesar 5,303 GHz. Pergeseran frekuensi hampir tidak terjadi, karena menerapkan analisa *large-signal* [6].
- 3. Perancangan yang dilakukan oleh Vasiliadis yaitu desain 2 GHz DRO [7]. Desain ini menggunakan DRO dengan *coupling* 50 Ohm dan BJT-BFR183 dengan bias Vcc = 20 V, Vce = 8,2 V dan Ic = 15 mA, topologi yang digunakan yaitu *common-base* sehingga tidak memerlukan *feedback*. Jenis *matching impedance* yang digunakan yaitu *single-stub*. Hasil power *fundamental* yang diperoleh 12,2 dBm, power harmonik -12 dBm dan *phase noise* -137 dBc/Hz pada 10 KHz frekuensi *carrier*, dengan frekuensi keluaran yang dihasilkan sebesar 2 GHz. Pergeseran frekuensi pada desain ini hampir tidak terjadi, karena menerapkan analisa *large-signal* [7].

Terlihat bahwa DRO hasil penelitian Jina Wan [6] memiliki power *fundamental* yang kecil dan power harmonik yang kecil. Pada [7], dihasilkan DRO yang memiliki power *fundamental* yang tinggi dengan power harmonik yang tinggi. Diantara beberapa referensi yang dikemukakan, perancangan DRO

ini diajukan untuk mengoptimasi DRO yang dirancang oleh Vasiliadis [7] agar memiliki power *fundamental* yang tinggi dengan power harmonik yang rendah.

Pada DRO diusulkan digunakan topologi *common-base*, sehingga tambahan *feedback* tidak diperlukan akibatnya nilai *noise* dapat dikurangi [8]. Selain itu, penggunaan BJT juga menjadi keunggulan tersendiri, karena BJT memiliki *phase noise* yang lebih rendah jika dibandingkan dengan transistor jenis yang lain [9], walaupun BJT hanya dapat bekerja optimal dibawah 6 GHz [3][9][10], untuk aplikasi pada frekuensi diatas 6 GHz sebaiknya digunakan GaAs transistor [10].

Perancangan DRO yang diusulkan memiliki perbedaan diantaranya terletak pada tambahan kopling sebesar \square , sehingga daerah tangkapan radiasi semakin luas, yang berakibat pada penurunan *losses* radiasi. Selain itu, penggunaan nilai kopling koefisien yang semakin besar dapat meningkatkan power *fundamental* [11], untuk menurunkan power harmoniknya digunakan *double-stub* pada rangkaian *matching*-nya [12]. Sementara untuk mendapatkan nilai *phase noise* yang rendah digunakan *BJT-BFR380T low phase noise* dengan bias sebesar *Vcc* = 5 *V*, *Vce* = 3 *V* dan *Ic* = 40 mA [13].

Tujuan utama dari perancangan DRO adalah untuk mendapatkan frekuensi keluaran 2,3 GHz [1][14]. Selain itu, *phase noise* maksimal yaitu -60 dBc/Hz pada 10 kHz frekuensi *carrier* [15]. Power pada fundamental minimal 10 dBm [14], dan power harmonik maksimal -11 dBm dengan nilai Q faktor yang lebih besar dari 5000 [14].

Untuk menverifikasi performansi DRO yang di disain, hasil simulasi yang diperoleh kemudian dibandingkan dengan hasil DRO referensi yang ada dengan tetap mempertahankan dimensi dari resonator pada DRO referensi. Perancangan DRO disimulasikan dalam *Advance Design System (ADS)* dengan nilai dimensi resonator dihitung menggunakan *Dielektrik Resonator Calculator*.

Selanjutnya dilakukan perhitungan tingkat kesalahan pabrikasi secara statistikal, untuk melihat pengaruh kesalahan tersebut terhadap spesifikasi yang diinginkan. Perhitungan kesalahan tersebut dilakukan dengan *Monte-Carlo Yield-Analysis*. Keunggulan metode Monte-Carlo adalah memiliki akurasi yang tinggi dengan tidak tergantung pada jumlah variabel statistik[17].

1.2 Tujuan Penulisan

Tujuan dari penulisan skripsi ini adalah untuk merancang DRO yang diperuntukkan sebagai lokal osilator (LO) pada *mobile Wimax* 802.16e dengan frekuensi 2,3 GHz. Kinerja DRO tersebut kemudian dianalisa yang meliputi nilai frekuensi keluaran 2,3 GHz [1][14]. Selain itu, *phase noise* maksimal yaitu -60 dBc/Hz pada 10 kHz frekuensi *carrier* [15]. Power pada *fundamental* minimal 10 dBm [14], dan power harmonik maksimal -11 dBm dengan nilai Q faktor yang lebih besar dari 5000 [14].

1.3 Batasan Masalah

Permasalahan yang dibahas dalam skripsi ini berkisar tentang perancangan DRO berbasis mikrostrip pada frekuensi 2,3 GHz untuk menjadi LO pada *CPE m*-WiMAX 802.16e.

1.4 Sistematika Penulisan

Sistematika penulisan Skripsi ini disusun sebagai berikut :

BAB 1 PENDAHULUAN

Menjelaskan latar belakang, tujuan, batasan masalah sistematika penulisan.

BAB 2 DIELEKTRIK RESONATOR OSILATOR

Menjelaskan tentang teori osilator, osilator resistansi negative, dielektrik resonator, DC bias, *scattering* parameter dan kesetabilan, rangkaian *impedance matching*, mikrostrip, performansi osilator, dan evaluasi performasi secara statistikal.

BAB 3 PERANCANGAN SIMULASI

Pada bab ini memberikan penjelasan tahapan perancangan DRO, blok diagram DRO, spesifikasi osilator, pemilihan transistor, DC bias transistor, kesetabilan transistor, pemetaan nilai Γ_T pada Γ_{IN} , pemilihan dan optimasi resonator, hubungan P_{ADD} dan Z_{IN} terhadap rangkaian terminasi, rangkaian *impedance matching*, dan test Nyquis untuk melihat tingkat kestabilan osilator.

BAB 4 HASIL SIMULASI dan ANALISA

Memberikan penjelasan analisa kinerja DRO, analisa statistikal kesalahan pabrikasi.

BAB 5 KESIMPULAN

Pada bab ini berisi kesimpulan hasil perancangan DRO ini.

BAB 2

DIELEKTIK RESONATOR OSILATOR

2.1 Osilator

PERPUSTAKAAN FAKULTAS TEKNIK

AS INDONESIA

Rangkaian osilator tergolong sebagai rangkaian regeneratif atau rangkaian yang memiliki umpan balik positif. Pada sebuah rangkaian osilator, sebagian *output* akan diberikan kembali ke *input* seperti pada Gambar 2.1. Agar terjadi osilasi, maka harus memenuhi kriteria Bakhausen [18].



Gambar 2.1. Rangkaian dasar feedback [11]

Pada Gambar 2.1 merupakan umpan balik positif, dimana terjadi penjumlahan antara *input* dan nilai *feedback*. Dari Gambar 2.1 diketahui persamaan :

$$v_0 = A_v(j\omega)v_d$$
(2.1)
$$v_f = \beta(j\omega)v_0$$
(2.2)

Karena :

$$v_d = v_i + v_f \tag{2.3}$$

Maka dengan pers. (2.1) dan (2.2) maka diperoleh nilai gain tegangan sebesar :

$$A_{vf}(j\omega) = \frac{v_0}{v_i} = \frac{A_v(j\omega)}{1 - \beta(j\omega)A_0(j\omega)}$$
(2.4)

Agar terjadi kondisi osilasi maka nilai *input* harus nol. Sehingga penyebut pers (2.4) menjadi :

$$1 - \beta(j\omega)A_{\nu}(j\omega) = 0$$

$$\beta(j\omega)A_{\nu}(j\omega) = 1$$

$$\beta(j\omega) = \frac{1}{A_{\nu}(j\omega)}$$
(2.5)

Pers (2.5) juga dapat dijadikan bentuk polar, yaitu :

Universitas Indonesia

6

$$\beta(j\omega)A_{\nu}(j\omega) = |\beta(j\omega)A_{\nu}(j\omega)| \angle \beta(j\omega)A_{\nu}(j\omega)$$

= 1 (2.6)

Sehingga dari pers (2.6) magnitudonya bernilai :

$$|\beta(j\omega)A_{\nu}(j\omega)| = 1$$
(2.7)

Sudut polarnya adalah :

$$\angle \beta(j\omega)A_{\nu}(j\omega) = \pm n360^{\circ} \tag{2.8}$$

Pers (2.7) dan (2.8) dinamakan kriteria Barkhausen [11] yaitu, keadaan osilasi akan terpenuhi apabila :

- 1. Pergeseran fasa lewat penguat dan rangkaian *feedback* harus sebesar 360 atau 2π radian.
- 2. Besarnya perolehan penguat dan rangkaian *feedback* harus sama dengan satu [18].

2.1.1 Osilator Pergeseran Fasa

Osilator pergeseran fasa merupakan osilator yang bekerja berdasarkan pergesera fasa sebesar 360 seperti ditunjukan pada Gambar 2.2.



Gambar 2.2 Rangkaian osilator pergeseran fasa [11]

Pada Gambar 2.2 terjadi *inversi* dengan penguatan $-R_2/R$. Jadi, perubahan fasanya adalah -180 Sementara itu, masing-masing bagian dari rangkaian RC-nya diperoleh pergeseran fasa sebesar 60 sehingga total pergeseran fasanya adalah 0 Jadi, apabila keadaan *gain* telah sesuai dengan kondisi osilasi, maka osilator itu akan bekerja dengan pergeseran fasa 0

Bentuk lain dari osilator pergeseran fasa seperti Gambar 2.3, osilator tersebut hanya menggunakan sebuah *op-amp*.

7



Gambar 2.3 Osilator pegeseran fasa dengan sebuah op-amp [11]

Analisis *phase-shift* dari Gambar 2.3, dengan pendekatan *R1* memberikan nilai [11] :

$$\beta(j\omega) = \frac{v_f}{v_o} = \frac{1}{\left(\frac{1}{j\omega RC}\right)^3 + 5\left(\frac{1}{j\omega RC}\right)^2 + 6\left(\frac{1}{j\omega RC}\right) + 1}$$
(2.9)

Untuk mengetahui hubungan nilai R dan C saat osilasi maka dapat diperoleh dari nilai imajiner pers (2.9), yaitu [11]:

$$\left(\frac{1}{j\omega RC}\right)^3 + 6\left(\frac{1}{j\omega RC}\right) = 0$$

Atau saat :

$$\omega = \omega_o = \frac{1}{\sqrt{6}RC} \tag{2.10}$$

Jadi, pada saat osilasi, rangkaian akan berubah fasa sebesar 180 Nilai real dari pers (2.9) adalah:

$$\beta_r(\omega_o) = \frac{1}{\frac{5}{(j\omega RC)^2} + 1}$$
(2.11)

Substitusikan nilai dari pers (2.10) ke pers (2.11) diperoleh,

$$\beta_r(\omega_o) = \frac{1}{5(-6)+1} = -\frac{1}{29}$$

Dengan menggunakan pers (2.5), maka diperoleh nilai gain sebesar,

$$A_{vo} = \frac{1}{\beta_r(\omega_o)} = -29$$

Dari Gambar 2.3, diperoleh nilai inverting dengan gain sebesar,

$$A_{vo} = \frac{v_o}{v_f} = -\frac{R_2}{R_1}$$
(2.12)

Sehingga, untuk mendapatkan kondisi osilasi maka perbandingan antara R_2 dan R_1 harus sama dengan 29. Sementara itu nilai frekuensi saat osilasi dari rangkaian yang dibuat akan memenuhi pers (2.10) [11].

2.1.2 Osilator Wien-Bridge

Osilator dapat pula dibentuk dengan menggunakan rangkaian jembatan (*bridge*) sebagai rangkaian umpan balik seperti pada Gambar 2.4.



Gambar 2.4. Rangkaian osilator *Wien-Bridge* [11]

Terdapat dua jalur umpan balik, yaitu umpan balik positif melewati *Za* dan *Zb*, serta umpan balik negatif melewati *R1* dan *R2*. Komponen umpan balik positif menentukan frekuensi osilasi, sedangkan komponen umpan balik negatif menentukan amplitudo osilasi [18]. Penguatan dari rangkaian pada Gambar 2.4 sebesar,

$$A_{\nu}(j\omega) = A_{\nu o} = \frac{\nu_o}{\nu_+} = 1 + \frac{R_2}{R_1}$$
(2.13)

Dengan nilai :

$$v_{+} = v_{o} \frac{Z_{b}}{Z_{b} + Z_{a}}$$
$$= v_{o} \frac{\left(\frac{R}{1 + j\omega RC}\right)}{R + \frac{1}{j\omega C} + \left(\frac{R}{1 + j\omega RC}\right)}$$
$$= v_{o} \frac{1}{3 + j\left(\omega RC - \frac{1}{j\omega RC}\right)}$$

Sehingga nilai :

$$\beta(j\omega) = \frac{v_+}{v_o} = \frac{1}{3 + j\left(\omega RC - \frac{1}{j\omega RC}\right)}$$
(2.14)

Dengan mengalikan pers (2.13) dan pers (2.14), serta menyesuaikannya dengan keadaan osilasi, yaitu hasilnya sama dengan satu, maka [11]:

$$\beta(j\omega)A_{\nu o} = \frac{1}{3+j\left(\omega RC - \frac{1}{j\omega RC}\right)} \left(1 + \frac{R_2}{R_1}\right)$$

$$1 = \frac{1}{3+j\left(\omega RC - \frac{1}{j\omega RC}\right)} \left(1 + \frac{R_2}{R_1}\right)$$
(2.15)

Untuk mengetahui hubungan nilai R dan C saat osilasi maka dapat diperoleh dari nilai imajiner pers (2.15), yaitu

$$\omega RC - \frac{1}{\omega RC} = 0$$

Maka osilator tersebut akan bekerja pada frekuensi,

$$\omega = \omega_o = \frac{1}{RC} \to f_o = \frac{1}{2\pi RC}$$
(2.16)

Substitusikan pers (2.16) ke pers (2.14) maka diperoleh,

$$\beta_r(\omega_o) = \frac{1}{3}$$

Dari pers (2.5) diperoleh nilai penguatan,

$$A_{vo} = \frac{1}{\beta_r(\omega_o)} = 3$$

Nilai impedansi dari osilator Wien-Bridge dapat ditentukan dengan nilai [11],

$$Z_a = R_a + \frac{1}{j\omega C_a}$$
$$Z_b = \frac{R_b}{1 + i\omega C_b}$$

Sehingga diperoleh frekuensi kerjanya adalah,

$$f_o = \frac{1}{2\pi R_a C_a} = \frac{1}{2\pi R_b C_b}$$

Penguatannya sebesar [11]:

$$A_{vo} = \frac{1}{\beta_r(\omega_o)} = 1 + \frac{R_1}{R_2}$$

2.2 Osilator Resistansi-Negatif

Metode yang sering digunakan untuk mendesain sebuah osilator adalah metode resistansi negatif. Metode ini sering digunakan untuk analisa dan desain osilator *microwave*. Apabila sebuah devais aktif digunakan untuk menyuplai energi yang memiliki besar sama dengan disipasinya, maka pada rangkaian ini memungkinkan untuk dibuat osilator [11].

2.2.1 One-port Osilator Resistansi-Negatif

Divais aktif dapat direpresentasikan oleh sebuah resistansi negatif yang diserikan dengan sebuah reaktansi. Seperti yang terlihat pada Gambar 2.5.



Gambar 2.5. Model resistansi negatif [11]

Pada rangkaian Gambar 2.5 terdapat tiga keadaan yang akan terjadi yaitu, pertama terjadi osilasi yang tidak stabil dengan amplitudo semakin membesar, kedua tidak akan terjadi osilasi, ketiga akan terjadi osilasi [11] seperti pada Gambar 2.6.



Gambar 2.6 Oscillator response [11]

Impedansi dari inputan memenuhi persamaan :

$$Z_{IN}(A,\omega) = R_{IN}(A,\omega) + jX_{IN}(A,\omega)$$

A adalah amplitudo dari i(t), dan nilai :

Universitas Indonesia

(2.17)

Sedangkan impedansi *load* adalah : $Z_{L}(\omega) = R_{L}(\omega) + jX_{L}(\omega)$ (2.18) Keadaan yang akan terjadi diantaranya : a. Tidak akan terjadi osilasi apabila resistansi total tidak sama dengan nol, tetapi bernilai positif : $R_{L}(\omega) + R_{IN}(A, \omega) > 0$ (2.19) b. Akan terjadi osilasi, apabila memenuhi persamaan : $R_{L}(\omega) = R_{L}(\omega) + R_{L}(\omega) = 0$ (2.19)

$$Z_{IN}(A_o, \omega_o) + Z_L(\omega_o) = 0$$
 (2.20)

Subsitusikan pers (2.17) dan pers (2.18) ke pers (2.20), maka diperoleh,

$$R_{IN}(A_o, \omega_o) + R_L(\omega_o) = 0$$
(2.21)
Dan pers

$$X_{IN}(A_{o},\omega_{o}) + X_{L}(\omega_{o}) = 0$$
(2.22)

c. Akan terjadi osilasi yang tidak stabil dengan amplitudo yang semakin membesar, keadan tersebut terjadi apabila :

$$R_L(\omega) + R_{IN}(A,\omega) < 0 \tag{2.23}$$

Karena nilai :

 $R_{IN}(A,\omega) < 0$

 $|R_{IN}(A,\omega)| > R_L(\omega)$

Untuk mendisain sebuah osilator dengan resistansi negatif, maka keadaan awal yang harus terpenuhi adalah :

$$|R_{IN}(0,\omega)| > R_L(\omega) \tag{2.24}$$

Rangkaian tersebut akan terus berosilasi dengan amplitudo semakin membesar, sampai suatu saat mencapai *steady-state* yaitu saat $A = A_0$ dan $\omega = \omega_0$ hal in terjadi ketika reistansi *loop*-nya berjumlah nol sesuai pers (2.20). Keadaan tersebut memenuhi kriteria Barkhausen [11].

Osilasi yang terjadi saat memenuhi pers (2.20). Bisa jadi tidak stabil, karena nilai frekuensi dan amplitude saling bergantung, sehingga kita memerlukan memerlukan parameter yang lain agar osilator tersebut stabil yaitu parameter Kurokawa [11] :

$$\frac{\partial R_{IN}(A)}{\partial A}\Big|_{A=A_o} \frac{dX_L(\omega)}{d\omega}\Big|_{\omega=\omega_o} - \frac{\partial X_{IN}(A)}{\partial A}\Big|_{A=A_o} \frac{dR_L(\omega)}{d\omega}\Big|_{\omega=\omega_o} > 0$$
(2.25)

$$\frac{dR_L(\omega)}{d\omega} = 0$$

Hal yang paling mudah dilakukan adalah mengganti nilai R_L dengan nilai yang konstan, sehingga nilai R_L (ω_0) adalah menjadi konstanta pula. Untuk nilai frekuensi yang dekat dengan frekuensi osilasi, maka nilai $R_{IN}(A, \omega)$ dapat dicari dengan melakukan pendekatan :

$$R_{IN}(A,\omega) \approx R_{IN}(A) = -R_o \left(1 - \frac{A}{A_{MAX}}\right)$$
(2.26)

dimana $R_{IN}(A) = -R_0$ pada saat A=0, A_M adalah amplituto maksimum arus. Tahapan selanjutnya adalah menetukan nilai R_L agar power yang diperoleh osilator maksimum.

Dari pers (2.26) diperoleh hubungan antara nilai amplitudo arus dengan resistansi negatif, seperti pada Gambar 2.7.



Gambar 2.7. Hubungan amplitudo arus dengan resistansi nergatif [11] Daya dirumuskan [11] :

$$P = \frac{1}{2}Re(VI *) = \frac{1}{2}|I|^{2}|R_{IN}(A)| = \frac{1}{2}A^{2}R_{o}\left(1 - \frac{A}{A_{MAX}}\right)$$
(2.27)

Daya akan bernilai maksimum saat :

$$\frac{dP}{dA} = \frac{1}{2} R_o \left(2A - \frac{3A^2}{A_{MAX}} \right) = 0$$
(2.28)

Sehingga diperoleh nilai amplitudo arus saat daya bernilai maksimum adalah :

$$A_{o,max} = \frac{2}{3} A_{MAX} \tag{2.29}$$

Saat keadaan sesuai pers (2.29) terpenuhi, maka nilai :

$$R_{IN}(A_{o,max}) = -\frac{R_o}{3}$$
(2.30)

Universitas Indonesia

Perancangan dielectric..., Teguh Firmansyah, FT UI, 2010

Sesuai pers (2.30) maka diperoleh nilai R_L sebesar :

$$R_L = -\frac{R_o}{3} \tag{2.31}$$

2.2.2 Two-port Osilator Resistansi-Negatif dan Rangkaian Terminasi

Osilator dengan penguat sebuah transistor dapat dimodelkan dengan rangkaian *two-port* seperti pada Gambar 2.8. Saat *input port* berosilasi, maka *terminating port* juga akan berosilasi. *Input port* berosilasi apabila memenuhi keadaan sebagai berikut :

$$\Gamma_{IN}\Gamma_L = 1$$

Dengan nilai

$$\Gamma_{IN} = \frac{S_{11} - \Delta \Gamma_T}{1 - S_{22} \Gamma_T}$$

(2.33)



Gambar 2.8. Osilator dengan model two-port [3]

$$\Gamma_L = \frac{1}{\Gamma_{IN}} = \frac{1 - S_{22}\Gamma_T}{S_{11} - \Delta\Gamma_T}$$

Saat terjadi osilasi nilai input port nya adalah,

$$\Gamma_{OUT} = \frac{S_{22} - \Delta \Gamma_L}{1 - S_{11} \Gamma_L}$$
(2.34)

Dan memenuhi persamaan,

$$\Gamma_{OUT}\Gamma_T = 1$$

Dengan :

$$\Gamma_{OUT} = \frac{1}{\Gamma_T} = \frac{S_{22} - \Delta \Gamma_L}{1 - S_{11} \Gamma_L}$$

Terdapat beberapa langkah dasar dalam mendesain osilator dengan *twoport network*, antara lain adalah [11] ;

1. Pergunakan potential *unstable* transistor pada frekuensi yang diinginkan.

(2.35)

- 2. Desain *terminating network* untuk membuat $|\Gamma_{IN}| > 1$. Seri atau shut *feedback* dapat digunakan untuk meningkatkan $|\Gamma_{IN}|$.
- 3. Desain *load network* untuk meresonansi *Zin*, pastikan bahwa osilator bekerja pada kondisi stabil.

Pergunakan persamaan :

$$X_L(\omega_o) = -X_{IN}(\omega_o) \tag{2.36}$$

Sedangkan nilai resistansi load diberikan oleh

$$R_L = \frac{|R_{IN}(0,\omega)|}{3}$$
(2.37)

Untuk *negatif resistance* osilator, pada frekuensi *microwave*, dengan menggunakan BJT konfigurasi yang biasanya digunakan yaitu *common-base (CB)*, sedangkan untuk FET biasanya digunakan *common-gate* (CG).

Prosedur desain ini memiliki tingkat keberhasilan yang tinggi, akan tetapi analisa *small-signal* tidak dapat digunakan untuk mencari karakteristik dan performasi dari osilator. Karena terjadi pergeseran frekuensi osilasi dari desain awal, akibat power yang selalu bertambah sampai nilai resistansi negatifnya sama dengan nilai bebannya selain itu X_{IN} merupakan fungsi powernya. Akibatnya power osilator maupun harmoniknya sulit dihitung [11].

2.2.3 Osilator resistansi-negatif dengan analisa large-signal

Berbeda dengan analisa *small-signal*, analisa *large-signal* dapat digunakan untuk menentukan karakteristik dan performansi dari osilator. Diantaranya adalah power *fundamental*, power *harmonic*, maupun *phase noise*. Yang membedakan analisa *small-signal* dengan *large-signal* adalah perhitungan nilai Z_L . Pada *small-signal* nilai Z_L memenuhi pers (2.36) dan (2.37) yaitu [11] :

$$Z_L = R_L + Z_L$$

$$Z_L = -\left(\frac{R_{IN}}{3}\right) + -(X_{IN})$$

Dengan nilai :

$$\Gamma_{IN} = \frac{S_{11} - \Delta \Gamma_2}{1 - S_{22} \Gamma_2}$$

dan,

(2.38)

$$Z_{IN} = Z_O \frac{1 + \Gamma_{IN}}{1 - \Gamma_{IN}}$$

Untuk memahami analisis *large-signal* secara lebih mudah perhatikan Gambar 2.9, perhitungan *input impedansi* $Z_{IN}(A, \omega)$ diperoleh berdasarkan nilai *input* power pada saat frekuensi osilasi. P_{ADD} didefinisan sebagai power yang direfleksikan dikurangi power yang tersedia pada sumber yang dinyatakan oleh [11].

 $P_{ADD} = P_{AVS} \left(|\Gamma_{IN}|^2 - 1 \right)$



Gambar 2.9 Perhitungan *large-signal* dan power yang dikirimkan ke Z_L

Dimana :

$$P_{AVS} = \frac{V_S^2}{8R_S}$$
(2.40)

Dengan nilai :

$$\Gamma_{IN} = \frac{Z_{IN} - R_S}{Z_{IN} + R_S}$$
(2.41)

Substitusikan pers (2.40) dan (2.41) ke pers (2.39) maka dihasilkan [11]:

$$P_{ADD} = \frac{V_S^2 |R_{IN}(0,\omega)|}{2\{[R_{IN}(0,\omega) + R_S]^2 + X_{IN}^2\}} = \frac{1}{2} |I(0,\omega)|^2 |R_{IN}(0,\omega)|$$
(2.42)

Dimana $I(0, \omega)$ adalah arus pada rangkaian. Dari pers (2.42) dapat dilihat bahwa nilai P_{ADD} merupakan fungsi dari $Z_{IN}(A, \omega)$ dimana nilai $Z_L(A, \omega)$ memenuhi persamaan,

 $Z_L(A,\omega) = -Z_{IN}(A,\omega)$ (2.43)

Universitas Indonesia

(2.39)

Implementasi langkah diatas hanya dapat memastikan ketersediaan power akan tetapi belum menjamin osilator tersebut bekerja stabil. Kesetabilan osilator harus diperiksa melalui *Nyquist test*.

2.3 Dielektrik Resonator

Osilator yang didesain oleh rangkaian *lumped* hanya akan menghasilkan Q (*quality*) faktor kurang dari seribu. Padahal, nilai stabilitas dah *phase noise* dari osilator akan semakin baik apabila nilai Q faktornya tinggi. Dielektrik resonator adalah salah satu resonator yang memiliki nilai Q faktor yang tinggi [2]. Selain itu, dielektrik resonator juga memiliki kestabilan terhadap temperatur tinggi dengan bentuk yang *compact*. Karena alasan tersebut, DRO semakin banyak digunakan untuk komunikasi *microwave* [3].



Gambar 2.10. Dielektrik resonator yang di*coupling* terhadap *microstrip line*.[11] Pada umumnya dielektrik resonator terdiri atas sebuah dielektrik resonator yang di *coupling* dengan *microstrip line* seperti Gambar 2.10. Dengan rangkaian ekuivalen seperti Gambar 2.11 atau Gambar 2.12. Nilai *coupling* untuk rangkaian *ekuivalen* dari dielektrik resonator ditunjukan sebagai nilai transformatornya.



Gambar 2.11. Rangkaian ekivalen dielektrik resonator series feedback [11]



Gambar 2.12. Rangkaian ekivalen dielektrik resonator parallel feedback [11]

2.3.1 Dielektrik Resonator Osilator

DRO merupakan sebuah osilator yang memiliki nilai Q dan kesetabilan terhadap temperatur yang tinggi. DRO banyak digunakan untuk berbagai aplikasi frekuensi *microwave*. DRO memiliki nilai dielektrik konstan antara 20 sampai dengan 80, yang dapat beroperasi sampai dengan 100 GHz. Dimensi DRO akan menjadi besar apabila digunakan pada frekuensi kerja yang rendah [19]. Bentuk DRO seperti Gambar 2.13.



Gambar 2.13 Bentuk dielektrik resonator [20]

Sebagai pendekatan hubungan nilai frekuensi dengan dimensinya seperti Gambar 2.13 dinyatakan oleh[19] :

$$f_{GHz} = \frac{34}{a_{mm}\sqrt{e_r}} \left(\frac{a}{L} + 3.45\right)$$

(2.45)

Pers (2.45) berlaku dengan *margin error* 2% apabila memenuhi persyaratan [19] :

$$0.5 < a/L < 2$$
 dan $30 < < 50$

DRO dapat bekerja pada beberapa mode, mode yang sering digunakan pada resonator selinder adalah TE mode (khususnya $TE_{01\delta}$ mode). $TE_{01\delta}$ mode adalah orde mode resonansi terkecil, mode ini digunakan agar dapat menghindari perubahan frekuensi operasi dari osilator kepada orde mode yang lebih tinggi [11]. Untuk mengetahui medan listrik dan medan magnet pada *coupling* dielektrik resonator terhadap *mikrostip line* seperti pada Gambar 2.14. Medan listriknya mengelilingi sumbu *z-axis*.





Gambar 2.15 adalah sebuah dielektrik resonator yang di *coupling* dengan *microstrip line*. Dielektrik resonator ditempatkan ditengah *microstrip line* dengan jarak kedua pusatnya adalah *d*.



Gambar 2.15. Dielektrik resonator yang di*coupling microstrip line* [20]

Untuk meningkatkan Q faktor, maka dielektrik resonator harus dibuat pelindung dengan bahan logam agar nilai radiasi *losses* dapat diminimalisasi, seperti Gambar 2.16.



Gambar 2.16. Pelindung untuk dielektrik resonator [11].

 $TE_{01\delta}$ mode dapat dibangkitkan oleh medan elektromagnetik yang berasal mikrostrip *line*. Seperti pada Gambar 2.17 yang memperlihatkan dielektrik resonator yang di*coupling* dengan mikrostrip *line* dengan impedansi $Z_0 = 50 \Omega$.



Gambar 2.17. Dielektrik resonator yang dicoupling mikrostrip 50 Ohm [11]

Coupling dielektrik resonator dengan *mikrostrip line* dapat di modelkan sebagai transformator seperti pada Gambar 2.18.



Gambar 2.18. Modeling coupling pada dielektrik resonator [11].

Nilai masing-masing komponen pengganti dari DRO yang terdapat pada Gambar 2.18 bergantung kepada karakteristik dari dielektrik resonator dan jarak *coupling d.* Impedansi Z dari Gambar 2.18 memenuhi pers (2.46) [11] :
$$Z = \frac{1}{C} \frac{s}{s^2 + \frac{s}{RC} + \frac{1}{LC}} = \frac{1}{C} \frac{s}{s^2 + 2\alpha s + \omega_0^2}$$
(2.46)

Dengan nilai bandwidth (BW) dan frekuensi kerja dibentuk oleh :

$$BW = 2\alpha = \frac{1}{RC} \qquad \omega_0 = \frac{1}{\sqrt{LC}} \tag{2.47}$$

Nilai s = j maka nilai impedansi Z diberikan oleh,

$$Z = \frac{R}{1 + jQ_U \frac{(\omega^2 - \omega_0^2)}{\omega\omega_0}}$$
(2.48)

Dimana nilai Q-unload dari dielektrik resonator tersebut diberikan oleh [11],

$$Q_U = \frac{\omega_0}{2\alpha} = \omega_0 RC = \frac{R}{\omega_0 L}$$
(2.49)

Dengan menggunakan approximation nilai $\omega + \omega_0 \approx 2\omega_0$, maka nilai Z mendekati,

$$Z = \frac{R}{1 + j2Q_U\delta}$$
(2.50)

Dimana,

 $\delta = \frac{\omega - \omega_0}{\omega_0}$



Gambar 2.19 Rangkaian ekivalent dengan referensi XX'[11]

Referensi XX[°] plane seperti pada Gambar 2.19, dipakai untuk mencari input impedansi. *Inpu*t impedansi *Zxx* ' memenuhi pers (2.51) :

(2.51)

$$Z_{XX'} = Z + Z_o$$

Atau :

$$z_{XX'} = \frac{Z_{XX'}}{Z_o} = \frac{\frac{R}{Z_o}}{1 + j2Q_U\delta} + 1$$
(2.52)

Sementara itu nilai *coupling* koefisien adalah perbandingan Q *electric* dan Q *unload* dimana nilai Q *electric* diberikan oleh,

$$Q_E = \frac{2Z_o}{\omega L}$$

Sehingga nilai coupling koefisiennya :

$$\beta = \frac{Q_U}{Q_E} = \frac{R}{2Z_o} \tag{2.53}$$

Apabila rangkaiannya menjadi *short circuit*, maka nilai *coupling* koefisien akan sama dengan,

$$\beta = \frac{R}{2Z_o}$$

Implementasi *short circuit* akan lebih mudah, apabila menggunakan *transmission line* dengan panjang . Hubungan antar Q faktor diberikan oleh :

$$\frac{1}{Q_L} = \frac{1}{Q_U} + \frac{1}{Q_E}$$
(2.54)

Dengan nilai :

$$Q_L = \frac{Q_U}{\beta + 1} \tag{2.55}$$

Melalui pers (2.55) terlihat bagaimana hubungan Q *load* dengan *coupling* koefisien. Sehingga nilai $z_{XX'}$ ditentukan oleh:

$$z_{XX'} = \frac{Z_{XX'}}{Z_o} = \frac{2\beta}{1 + j2Q_U\delta} + 1$$
(2.56)

Saat frekunensi resonansi $\omega_o(\text{atau } \delta = 0)$, maka :

 $z_{XX'} = 2\beta + 1$

Nilai *coupling* koefisien saat ω_o pada plane XX' diberikan oleh :

$$\Gamma_{XX'} = \frac{z_{XX'} - 1}{z_{XX'} + 1} = \frac{\beta}{\beta + 1 + j2Q_U\delta}$$
(2.57)

Nilai koefisien refleksi pada inputnya diberikan oleh:

$$\Gamma_{YY'} = \frac{\beta}{\sqrt{(\beta+1)^2 + (2Q_U\delta)^2}} e^{-j2(\theta + \tan^{-1}\frac{2Q_U\delta}{\beta+1})}$$
(2.58)

Saat frekunensi resonansi $\omega_o(\text{atau } \delta = 0)$ maka :

$$\Gamma_{YY'}(\omega_o) = \Gamma_{XX'}(\omega_o)e^{-j2\theta} = \frac{\beta}{\beta+1}e^{-j2\theta}$$
(2.59)

Pers (2.72) memperlihatkan apabila nilai *coupling* koefisien dibuat konstan, dan panjang *transmission line* antara $\mathbf{n} = 0$ sampai dengan $\mathbf{n} = 180$ Pers (2.60) juga dapat digunakan untuk mempertimbangkan nilai *coupling* koefisien dan panjang *transmission line* untuk mendesain resonator [11]. *Coupling* koefisien dapat dihitung dengan menghitung nilai koefisen refleksi pada saat frekuensi resonansi *open circuited* [11].

$$\Gamma_{XX'} = \frac{\beta}{\beta + 1} \tag{2.60}$$

Parameter utama dielektrik resonator telah didapatkan diantaranya β , $\omega_o \ dan \ Q_o$ yang dapat menjelaskan operasi dari dielektrik resonator. Parameter tersebut dapat diperoleh melui pengukuran ataupun dari data *sheet* manufakturnya Sehingga nilai R, L, dan C dapat dihitung dengan β , $\omega_o \ dan \ Q_o \ [11]$.

$$R = \beta(2Z_0) \qquad C = \frac{Q_U}{\omega_0 R} \qquad L = \frac{1}{\omega_0^2 R}$$

Dari Gambar (2.19) saat frekuensi resonansi, S parameter dari dielektrik resonator yang di *coupling* ke mikrostrip *line* memenuhi:

$$[S(\omega_0)] = \begin{bmatrix} \frac{\beta}{\beta+1} & \frac{1}{\beta+1} \\ \frac{1}{\beta+1} & \frac{\beta}{\beta+1} \end{bmatrix}$$
(2.61)

Nilai coupling koefisisen saat frekuensi resonansi juga bisa didapatkan dari pers :

$$\beta = \frac{S_{11}(\omega_0)}{1 - S_{11}(\omega_0)} = \frac{1 - S_{21}(\omega_0)}{S_{21}(\omega_0)}$$
(2.62)

Untuk jarak resonator dan *coupling*nya yang dekat, maka nilai *coupling*nya antara 2 sampai dengan 20. Nilai Q unload dapat diperoleh juga melalui perhitungan S_{21} atau karakteristik nilai S_{21} ditunjukan Gambar 2.20.



Gambar 2.20 Grafik frekuensi terhadap S_{21} [11]

2.3.3 Konfigurasi Delektrik Resonator Osilator

Beberapa konfigurasi dari dielektrik resonator diantaranya diperlihatkan seperti Gambar 2.21.



Gambar 2.21 Series feedback dielecric resonators[11].

Perpaduan antara dielektrik resonator dan transistor menghasilkan resistansi negatif pada port beban. *Gain* yang diperoleh pada transistor dapat mengonpensasi *insertion loss* pada dielektrik resonator. Selain itu, terdapat pula jenis konfigurasi paralel *feedback*, seperti tampak pada Gambar 2.22.



Gambar 2.22. Paralel feedback dielecric resonators [11].

Keuntungan digunakan paralel *feedback* diantaranya adalah diperoleh tuning yang lebih banyak dan power yang cukup[11]. Berbeda dengan konfigurasi paralel *feedback*, Series *feedback* lebih mudah digunakan, karena *coupling*nya hanya terdiri dari satu *transmission line*.

2.4 Rangkaian DC Bias

Transistor adalah alat semikonduktor yang dapat dipakai sebagai penguat, pemotong (*switching*), stabilisasi tegangan, modulasi sinyal atau fungsi lainnya. Transistor dapat berfungsi semacam keran listrik, apabila berdasarkan arus masukannya dinamakan *Bipolar Junction Transistor* (BJT) sedangkan berdasarkan tegangan masukannya dinamakan *Field Effect Transistor* (FET), sehimgga memungkinkan pengaliran listrik yang akurat dari sumbernya [21].

Pada umumnya, transistor memiliki 3 terminal. Tegangan atau arus yang dipasang di satu terminalnya mengatur arus yang lebih besar yang melalui 2 terminal lainnya. Transistor adalah komponen yang sangat penting dalam dunia elektronik modern. Dalam rangkaian analog, transistor digunakan dalam *amplifier* (penguat). Sementara itu, pada rangkaian-rangkaian digital, transistor digunakan sebagai saklar berkecepatan tinggi. Beberapa transistor juga dapat dirangkai sedemikian rupa sehingga berfungsi sebagai *logic-gate*, memori, dan komponen-komponen lainnya [21].

Agar dapat bekerja, maka sebuah transistor harus diaktifkan dengan rangkaian bias. Pertimbangan yang dilakukan pada sebuah rangkaian bias transistor agar memiliki karakteristik penguat yang baik diantaranya :

1. Rangkaian bias harus memiliki kesetabilan terhadap perubahan parameter *device* dan temperatur.

2. Rangkaian bias harus memiliki kemampuan untuk mengisolasi frekuensi tinggi agar tidak mengalir ke rangkaian bias.

2.4.1 Titik Kerja Transistor

Titik kerja adalah titik tetap dalam sebuah kurva karakteristik dari sebuah transistor. Biasanya disebut *quiescent* point. Pada Gambar 2.23 menunjukan titik-titik kerja dari sebuah transistor yaitu titik A, B, C dan D.



Gambar 2.23 Kurva titik kerja transistor [22].

Jika rangkaian bias tidak digunakan, maka akan diperoleh nilai arus dan tegangan sebesar nol, seperti pada titik A. Titik B adalah pilihan yang terbaik, karena berada pada daerah linier dan jauh dengan batas karakteristik, pada titik kerja ini dapat dihasilkan pula amplifikasi. Sementara itu pada titik C, rangkaian transistor akan menghasilkan keluaran yang cenderung cacat karena berada pada daerah nonlinier. Pada titik D, transistor bekerja dekat dengan tegangan dan power maksimum, sehingga dapat membuat transistor cepat rusak.

Ada bebarapa daerah kerja pada kurva karekteristik BTJ seperti yang ditunjukan pada Gambar 2.23.

- 1. Keadaan linier region dengan keadaan
 - a. Base-Emiter Junction : forward
 - b. Base-Collector Junction : reverse
- 2. Keadaan cutoff region dengan keadaan
 - a. Base-Emiter Junction : reverse
 - b. Base-Collector Junction : reverse

- 3. Keadaan saturation region dengan keadaan
 - a. Base-Emiter Junction : forward
 - b. Base-Collector Junction : forward

2.4.2 DC Bias Bipolar Junction Transistor

Transistor dapat bekerja dengan baik pada sebuah titik kerja tertentu apabila diberikan rangkaian bias.

2.4.2.1 Rangkaian Fixed-Bias

Rangkaian *fixed-bias* merupakan rangkaian bias yang paling sederhana dari konfigurasi DC bias transistor seperti pada Gambar 2.24. Kapasitor digunakan sebagai *coupling* untuk mengisolasi tegangan DC yang ada pada transistor.



Gambar 2.24 Rangkaian fixed-bias [22]

Untuk analisis rangkaian DC maka kapastor dapat dianggap sebagai *opencircuit* karena nilai reaktansinya $X_C = \frac{1}{2\pi fC} = \infty \Omega$. Sehingga kapasitor dapat diabaikan seperti pada Gambar 2.25. Rangkaian DC ekivalennya [22].



Gambar 2.25. Rangkaian ekivalen fixed-bias [22]

Dengan menggunakan hukum *Kirchhoff* untuk tegangan pada *base-emitter loop* seperti pada Gambar 2.26, maka didapatkan pers:

$$+V_{CC} - I_B R_B - V_{BE} = 0$$

$$(2.63)$$

Gambar 2.26. Loop base-emiter pada rangkaian fixed-bias [22]

Sehingga nilai IB adalah :

$$I_B = \frac{V_{CC} - V_{CBE}}{R_B}$$

(2.64)

Sementara itu, dengan menggunakan hukum *Kirchhoff* untuk tegangan *collector-emiter loop* sesuai pada Gambar 2.27 maka diperoleh pers :

Gambar 2.27. Loop colector-emiter pada rangkaian fixed-bias [22]

$$I_C = \beta I_B$$

(2.65)

Dengan hukum *Kirchhoff* untuk tegangan menggunakan *loop* pada Gambar 2.27, maka diperoleh,

$$+V_{CE} + I_C R_C - V_{CC} = 0$$

$$V_{CE} = V_{CC} - I_C R_C \tag{2.66}$$

dimana,

 $V_{B} = V_{BE}$ (2.67)
Dan: $V_{C} = V_{CE}$ $V_{BC} = V_{B} - V_{C}$ (2.68)

a. Keadaan Saturasi

Keadaan saturasi terjadi apabila sebuah transistor berada pada kondisi maksimumnya. Sebuah transistor akan bersaturasi pada kondisi apabila *quiescent* poinnya seperti Gambar 2.28 :



VCE

Gambar 2.28 Kondisi quiescent saturasi pada fixed-bias [22]

Keadaan tersebut terpenuhi apabila,

$$V_{CF} = 0 V$$

Sehingga :

$$R_{CE} = \frac{V_{CE}}{Ic} = \frac{0 V}{I_{C_{sat}}} = 0 \Omega$$

Dengan kata lain akan terjadi *short-circuit* pada *base* dan *emitter*, seperti pada Gambar 2.29.

29

(2.69)

(2.70)

Gambar 2.29 Kondisi saturasi pada fixed-bias [22]

Dengan arus saturasi diberikan oleh.

$$I_{C_{sat}} = \frac{V_{CC}}{R_{CC}}$$

(2.71)

2.4.2.2 Rangkaian Emiter-Bias

Untuk meningkatkan kesetabilan pada rangkaian *fixed-bias*, maka diambahkan sebuah resistor dekat emitter seperti pada Gambar 2.30. Rangkaian DC bias ini dinamakan *emitter bias*.

Gambar 2.30 Rangkaian emitter-bias.[22]

Rangkaian *base-emiter loop* ditunjukan seperti Gambar 2.31 dibawah ini, dengan menggunakan hukum *Kirchhoff* untuk tegangan pada *base-emitter loop*, $+V_{CC} - I_B R_B - V_{BE} - I_E R_E = 0$ (2.72) Gambar 2.31. Loop base-emiter pada rangkaian emiter-bias [22]

Dengan nilai :

$$I_E = (\beta + 1) I_B$$
(2.73)

Dengan mensubstitusikan pers (2.73) ke pers (2.72) :

$$+V_{CC} - I_B R_B - V_{BE} - (\beta + 1) I_B R_E = 0$$

Sehingga diperoleh nilai IB sebesar :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)R_E}$$

Rangkaian *collector-emiter loop* ditunjukan seperti Gambar 2.32 dibawah ini, dengan menggunakan hukum *Kirchhoff* untuk tegangan pada *colector-emitter loop* yang diberikan,

$$+I_{E}R_{E}+V_{CE}+I_{C}R_{C}-V_{CC}=0$$

$$V_{CE} - V_{CC} + I_C (R_C + R_E) = 0$$

(2.74)





Sehingga:

 $V_{CE} = V_{CC} - I_C(R_C + R_E)$ $I_E \cong I_C$ $I_C = \beta I_B$

Parameter-parameter penting dari rangkaian *emitr-bias* telah diketahui, sehingga dapat memastikan transistor dapat bekeja pada *quiescent* pointnya.

a. Keadaan Saturasi

Keadaan saturasi terjadi apabila sebuah transistor berada pada kondisi maksimumnya. Keadaan saturasi seperti Gambar 2.33 untuk *emitter-bias* terjadi saat [22]:



Gambar 2.33 Kondisi saturasi pada emiter-bias[22]

 $I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E}$

(2.75)

2.4.2.3 Rangkaian Voltage Divider-Bias

Pada konfigurasi yang sebelumnya, nilai $I_{co} \, dan \, V_{CEO}$ sebuah transistor sangat ditentukan oleh gain dari dari transistor. Padahal, nilai gain dari sebuah transistor tidak stabil, karena ada pengauh dari temperatur. Untuk meminimalisasi nilai ketidakstabilan kerja transistor tersebut, maka digunakan rangkaian voltagedivider bias, seperti pada Gambar 2.34 [22].



Gambar 2.34 Rangkaian voltage-divider bias [22]

Kapasitor digunakan sebagai *coupling* untuk mengisolasi tegangan DC yang ada pada transistor. Dengan menggunakan analisia *thevenin* seperti pada Gambar 2.34 diperoleh,



Gambar 2.35 Analisa hambatan thevenin voltage-divider bias [22]

Nilai *R-th* nya adalah :

 $R_{Th} = R_1 / / R_2$



Gambar 2.36 Analisa tegangan thevenin voltage-divider bias [22]

Nilai tegangan thevenin seperti pada Gambar 2.36 adalah :

$$E_{Th} = \frac{R_2 V_{CC}}{R_1 + R_2}$$

dimana

$$I_B = \frac{E_{Th} - V_{BE}}{R_{Th} + (\beta + 1)R_E}$$

(2.76)

(2.75)

$$V_{CE} = V_{CC} - I_C(R_C + R_E)$$

$$I_C = \beta I_B$$

Parameter-parameter penting dari rangkaian *votage divider-bias* telah diketahui, sehingga dapat memastikan transistor dapat bekerja pada *quiescent* pointnya.

a. Keadaan Saturasi

Akan didapatkan keadaan saturasi apabila nilai $I_{C_{sat}}$ nya adalah [22] :

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E}$$

Pada proses perancangan *voltage-divider bias* dapat digunakan pers (2.76) - (2.79) pendekatan yaitu [22]:

$$V_E = \frac{1}{10} V_{CC}$$
(2.76)

$$R_E = \frac{V_E}{I_E} \cong \frac{V_E}{I_C} \tag{2.77}$$

$$R_{C} = \frac{V_{R_{C}}}{I_{C}} = \frac{V_{CC} - V_{CE} - V_{E}}{I_{C}}$$
(2.78)

$$V_B = V_{BE} + V_B \tag{2.79}$$

Apabila memenuhi persyaratan yaitu [22] :

$$R_2 \le \frac{1}{10} \beta R_E \tag{2.80}$$

Maka pendekatan tersebut memenuhi pers (2.81) untuk dapat mencari nilai resistansi R_1 :

$$R_1 = \frac{V_{CC}R_2 - V_BR_2}{V_B}$$
(2.81)

2.4.2.4 Rangkaian DC bias dengan voltage-feedback.

Untuk memperbaiki tingkat kesetabilan, salah satunya digunakan rangkaian *feedback* seperti pada Gambar 2.32, *feedback* menghubungkan *base* dengan *emitter*. Keadaan Q point pada rangkaian DC bias dengan *voltage-feedback* tidak sepenuhnya bebas dari pengaruh *gain*. Akan tetapi, perubahan *gain* karena temperatur akan sedikit mempengaruhi kesetabilannya, hal ini berbeda dengan rangkaian *fixed-bias* dan *emitter bias* [22].

Kapasitor digunakan sebagai *coupling* untuk mengisolasi tegangan DC yang ada pada transistor.



Gambar 2.37 Rangkaian DC bias dengan voltage-feedback [22]

Dengan analisa menggunakan hukum *Kirchhoff* untuk tegangan pada *baser-emitter loop* seperti pada Gambar 2.38, diberikan oleh,



Gambar 2.38. Loop base-emiter pada rangkaian DC bias dengan voltage-feedback [22]

dimana,

 $I_{C}^{'} = I_{C} + I_{B}^{'}$ $I_{C}^{'} \cong I_{C} \text{ dan } I_{C}^{'} \cong I_{C} = \beta I_{B}$ $I_{E} \cong I_{C}$

Persamaan loopnya adalah :

$$V_{CC} = I'_C \cdot R_C + I_B \cdot R_B + V_{BE} + I_E \cdot R_E$$
(2.81)

Sehingga parameter-parameter transistornya adalah :

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta (R_C + R_E)}$$

Dengan $I_c = \beta I_B$ maka :

$$I_C = \frac{V_{CC} - V_{BE}}{R_B + \beta (R_C + R_E)} \cdot \beta$$

Dengan analisa menggunakan hukum *Kirchhoff* untuk tegangan pada colector-emitter loop seperti pada Gambar 2.39.

Gambar 2.39. Loop colector-emiter pada rangkaian DC bias dengan

voltage-feedback [22]

Dengan pendekatan $I_C' \cong I_C$ dan $I_E \cong I_C$, maka persamaan loopnya adalah :

 $V_{CE} = V_{CC} - I_C (R_C + R_E)$

A. Keadaan Saturasi

Didapatkan keadaan Saturasi apabila nila
i $I_{\mathcal{C}_{sat}}$ nya adalah [16] :

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E}$$

2.5 Scattering Parameter dan Kesetabilan

Scattering parameter atau disebut juga S-parameter merupakan suatu relasi atau hubungan antara tegangan gelombang datang dengan tegangan gelombang pantul dalam suatu rangkaian empat kutub (*two-port network*) yang terhubung dengan saluran transmisi yang mempunyai impedansi karakteristik Z0.

2.5.1 Scattering Parameter

Untuk beberapa komponen elektronik atau suatu rangkain listrik lainnya, S-parameter dapat dihitung dengan bantuan alat ukur yang menggunakan *vector* *network analyzer.* S-parameter juga merupakan suatu nilai yang terdapat pada *datasheet* transistor, biasanya transistor RF, yang digunakan untuk memprediksi performansi dan berguna untuk perancangan suatu *amplifier.* Gambar 2.40 menunjukan blok diagram s-parameter.



Gambar 2.40 Blok diagram s-parameter.

Persamaan matematis dari blok diagram Gambar 2.40 diberikan oleh.

di mana a_n merepresentasikan normalisasi tegangan datang masuk ke rangkaian *two-port*, sedangkan b_n merupakan normalisasi tegangan pantul dari rangkaian *two-port* yang masing-masing diberikan oleh,

$$a_{1} = \frac{E_{i1}}{\sqrt{Z_{o}}}$$
(2.83)
$$a_{2} = \frac{E_{i2}}{Z_{o}}$$
(2.84)

$$b_1 = \frac{E_{r1}}{\sqrt{Z_o}}$$

 $b_2 = \frac{E_{r2}}{\sqrt{Z_o}}$

di mana :

 E_{i2} = Tegangan datang dalam volt

 E_{i2} = Tegangan pantul dalam volt

(2.85)

(2.86)

$$= \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix}$$
(2.87)

Masing-masing dari nilai parameter tersebut diberikan oleh,

$$S_{11} = \frac{b_1}{a_1} \operatorname{saat} a_2 = 0$$
$$S_{12} = \frac{b_1}{a_2} \operatorname{saat} a_1 = 0$$
$$S_{21} = \frac{b_2}{a_1} \operatorname{saat} a_2 = 0$$
$$S_{22} = \frac{b_2}{a_2} \operatorname{saat} a_1 = 0$$

di mana :

S

 S_{11} = Koefisien refleksi masukan S_{22} = Koefisien refleksi keluaran S_{12} = Gain transmisi mundur

 $S_{21} =$ Gain transmisi maju

2.5.2 Kestabilan

Gambar 2.41 memperlihatkan rangkaian *two-port* yang terhubung dengan sumber E_s yang memiliki impedansi sumber Z_s dan impedansi beban Z_L . Rangkaian *two-port* dapat dianalogikan sebuah blok yang terdiri atas s-parameter [11].



Gambar 2.41 Two-port network [11].

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} = \frac{S_{11} - \Delta\Gamma_L}{1 - S_{22}\Gamma_L}$$
(2.88)

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{11}\Gamma_L} = \frac{S_{22} - \Delta\Gamma_S}{1 - S_{11}\Gamma_S}$$
(2.89)

Dimana $\Delta = S_{11}S_{22} - S_{12}S_{21}$ dimana :

$$\Gamma_{S} = \frac{Z_{S} - Z_{o}}{Z_{S} + Z_{o}}$$
$$\Gamma_{L} = \frac{Z_{L} - Z_{o}}{Z_{L} + Z_{o}}$$

Apabila Z_s dan Z_L memiliki nilai real yang positif, maka akibatnya $|\Gamma_s| < l$ dan $|\Gamma_L| < l$. Sebuah osilasi akan terjadi apabila salah satu nilai *output* impedansi ataupun *input* impedansi bernilai negative. Hal tersebut terjadi apabila $|\Gamma_{lN}| > l$ dan $|\Gamma_{OUT}| > l$. Sebuah rangkaian dikatakan *potentially unstable* saat nilai $|\Gamma_{IN}| > l$ dan $|\Gamma_{OUT}| > l$ [11].

Sehingga langkah paling tepat adalah memilih nilai Γ_L dan Γ_S sedemikian rupa sehingga dapat membuat kondisi *potentially unstable*. Apabila salah satu $|S_{11}| > 1$ atau $|S_{22}| > 1$ maka akan menghasilkan $|\Gamma_{IN}| > 1$ atau $|\Gamma_{OUT}| > 1$. Terdapat dua kondisi dari rangkaian two-port yaitu :

a. Unconditional Stable [11].

Rangkaian Two-port dinyatakan tidak dalam kondisi *unconditional stable* apabila memenuhi pers :

 $K > 1 \text{ dan } |\Delta| < 1 \text{ dengan nilai}$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|}$$
(2.90)

Atau memenuhi pers :

$$\mu > \frac{1 - |S_{22}|^2}{|S_{11} - \Delta S_{22}^*| + |S_{12}S_{21}|}$$
(2.91)

Potentially unstable

b.

Dipenuhi saat nilai 0 < K < 1, namu apalia K < 0, maka tetap *potentially unstable*. Selain itu, apabila nilai Z_s dan Z_L memiliki nilai real yang negatif, maka dapat digunakan untuk mendesain osilator. Saat $|\Gamma_{IN}| = 1$ dan $|\Gamma_{OUT}| = 1$ maka akan berbentuk lingkaran, lingkaran tersebut bernama *stability circle* seperti Gambar 2.42 dan Gambar 2.43.

Dengan nilai pada *output stability circle* yaitu [11] dan terlihat seperti Gambar 2.42:

$$r_L = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \text{ (jari - jari)}$$
(2.92)

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)}{|S_{22}|^2 - |\Delta|^2}$$
(pusat) (2.93)

Dengan nilai input stability circle seperti Gambar 2.43.

$$r_{L} = \left| \frac{S_{12} S_{21}}{|S_{11}|^{2} - |\Delta|^{2}} \right| \text{ (jari - jari)}$$
(2.92)

$$C_L = \frac{(S_{11} - \Delta S_{22}^*)}{|S_{11}|^2 - |\Delta|^2}$$
(pusat) (2.93)







Gambar 2.43 Ilustrasi Smith chart daerah *stable* dan *unstable* pada (a) $|S_{22}| < 1$ dan (b) $|S_{22}| > 1$ [11].

2.6 Impedansi Matching

Impedansi *matching* pada saluran transmisi mempunyai pengertian yang berbeda dalam teori rangkaian. Dalam teori rangkaian, transfer daya maksimum memerlukan impedansi beban sama dengan *konjugasi* kompleks sumber, seperti yang terlihat pada Gambar 2.44 dan 2.45. *Matching* seperti ini disebut dengan

matching konjugasi. Matching ini dapat memaksimalkan daya yang dikirim ke beban, namun tidak meminimalkan pantulan (kecuali jika Z_s bernilai real). Sehingga nilai impedansi beban sama dengan impedansi saluran, seperti pada Gambar 2.44.



Gambar 2.44 Conjugate matching [23]

Sedangkan dalam saluran transmisi, *matching* memiliki pengertian memberikan beban yang sama dengan *impedansi* karakteristik saluran. Pada umumya *matching* ini digunakan di bagian beban. *Matching* ini mampu meminimalkan pantulan namun tidak memaksimalkan daya yang dikirim, kecuali jika Z₀ bernilai real.



Gambar 2.45 Load matching [23]

Perancangan rangkaian selain penyesuaian impedansi selain menggunakan pendekatan matematis juga menggunakan pendekatan grafis dengan *Smith Chart*. Pada *Smith Chart* akan diplot titik – titik impedansi atau admitansi.

Rangkaian penyesuaian impedansi umumnya menggunakan komponen reaktif, yaitu kapasitor dan induktor untuk menghindari rugi – rugi. Perubahan dalam impedansi akibat penambahan elemen R, L, atau C pada beban akan mengakibatkan pergeseran pada *Smith Chart* :

- (a) Gambar 2.46a memperlihatkan penempatan induktor seri : reaktansi positif, bergerak searah jarum jam dalam resistansi konstan.
- (b) Gambar 2.46b memperlihatkan penempatan kapasitor seri : reaktansi bernilai negatif, bergerak berlawanan arah jarum jam dalam resistansi konstan
- (c) Gambar 2.47a memperlihatkan penempatan induktor paralel : suseptansi negatif, bergerak berlawanan arah jarum jam dalam lingkaran konduktansi konstan.

(d) Gambar 2.47b memperlihatkan penempatan kapasitor paralel : suseptansi positif, bergerak searah jarum jam dalam lingakaran konduktansi konstan.



Gambar 2.46 Pergerakan Impedansi Pada Lingkaran Resistansi [23]



Gambar 2.47 Pergerakan Impedansi Pada Lingkaran Konduktansi [23] . Sistem saluran transimisi yang *matching* terlihat pada Gambar 2.48



Gambar 2.48 Sistem saluran transimisi yang "matched" [23]

Penyesuaian impedansi bisa dilakukan dengan menyisipkan suatu admitansi imajiner paralel dalam saluran transmisi. Admitansi ini bisa diperoleh dari potongan suatu saluran transmisi seperti ditunjukan pada Gambar 2.49. Teknik penyesuai impedansi seperti ini disebut dengan *stub matching*. Ujung dari *stub* bisa terbuka atau tertutup, tergantung dari admitansi imajiner yang

diinginkan. Dua atau tiga stub juga bisa disisipkan pada lokasi tertentu untuk

mendapatkan hasil yang lebih baik.



Gambar 2.49 Penyesuai impedansi dengan stub [23]

a. Stub Matching Seri

Jika suatu impedansi di plot dalam smith chart, kemudian digerakkan dalam lingkaran koefisien pantul konstan (radius konstan) ke arah sumber, maka pada suatu lokasi akan memotong lingkaran r = 1. Transformasi ini menyatakan pergerakan disepanjang saluran transmisi dari beban menuju sumber. Satu putaran penuh dalam smith chart menyatakan pergerakan sejauh $\frac{1}{2} \lambda$. Pada perpotongan tersebut, impedansi ternormalisasi r + jx berubah menjadi 1 + jx'. Setidaknya, dalam putaran tersebut, bagian real dari impedansi sama dengan impedansi karakteristik Z_o (perhatikan perbedaan jx dengan jx'). Jika di titik ini saluran dipotong dan disisipkan suatu reaktansi murni -jx', maka impedansi total dilihat pada perpotongan ini (dari arah sumber) adalah penjumlahan 1 + jx' - jx' = 1. Dengan demikian saluran transmisi menjadi matched (sesuai) [23].

b. Stub Matching Paralel

Matching juga bisa dilakukan dengan suatu elemen paralel (*shunt*) seperti ditunjukan Gambar 2.50. Karena melibatkan rangkaian paralel, adalah lebih mudah kalau perhitungan dilakukan dalam admitansi.



Gambar 2.50 Stub Matching Paralel [23]

Elemen disisipkan pada jarak d_s dimana bagian real dari admitansi sama dengan admitansi karakteristik Y_o .

 $Y' = Y_o + j\beta$

Matching diperoleh menggunakan elemen suseptansi $-j\beta$, sehingga nila admitansinya menjadi :

 $Y_1 = Y_o - j\beta = Y_o$

Elemen paralel bisa digantikan dengan suatu potongan saluran transmisi (stub) dengan panjang tertentu seperti ditunjukan Gambar 2.51. Untuk memperoleh suseptansi murni, elemen stub bisa berupa saluran transmisi dengan *open circuit* atau *short circuit*.



Gambar 2.51 Lokasi *stub* dihitung dari beban (d_s) , panjang *stub* (l_s) [23].

Dalam disain penyesuai impedansi dengan *stub parallel*, perlu dicari dua hal yaitu lokasi stub dihitung dari beban (d_S) , panjang stub (l_S) seperti ditunjukan Gambar 2.52.

$$Y_A = Y_{stub} + Y_d = Y_o + \frac{1}{Z_o}$$

Dimana :

*Y*_{stub} adalah admitansi *input* stub.

Y_d adalah admitansi saluran pada lokasi stub sebelum stub dipasang.



Gambar 2.52 Seri dan Paralel Stub Matching.[23]

Admitansi pada persimpangannya adalah :

 $Y_A = Y_{stub} + Y_d = Y_o$

2.7 Mikrostrip

Mikrostrip adalah suatu saluran transmisi yang terdiri dari *strip* konduktor dan *ground plane* yang antara keduanya dipisahkan oleh dielektrik. Mikrostrip pada umumnya digunakan untuk membuat rangkaian yang bekerja pada frekuensi RF karena lebih mudah dalam pabrikasinya dan *losses* yeng ditimbulkan relatif lebih kecil jika dibandingkan dari rangkaian lumped [4].

2.7.1 Mikrostrip line

Bentuk geometri mikrostrip tampak seperti Gambar dibawah ini.



Gambar 2.53 Bentuk geometri dari mikrostrip

Hubungan antara lebar dan tebal *(W/h)* dengan nilai Z_o dan dielektrik konstannya ε_r dapat diperoleh melalui pers (2.94) di bawah ini [4]:

$$\frac{W}{h} = \begin{cases} \frac{8e^{A}}{e^{2A} - 2} & untuk (W/h < 2) \\ \frac{2}{\pi} \left[B - 1 - \ln(2B - 1) + \frac{\varepsilon_{r} - 1}{2\varepsilon_{r}} \left\{ \ln(B - 1) + 0,39 - \frac{0.61}{\varepsilon_{r}} \right\} \right] (W/h > 2) \end{cases}$$
(2.94)

dimana :

$$A = \frac{Z_0}{60} \sqrt{\frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{\varepsilon_r + 1}} \{0, 23 + \frac{0, 11}{\varepsilon_r}\}$$

$$B = \frac{377\pi}{2Z_0 \sqrt{\varepsilon_r}}$$

$$(2.95)$$

Sedangkan untuk mengetahui nilai Z_o apabila diketahui perbandingan lebar dan tebal (*W/h*) dapat diperoleh melalui pers sebagai berikut [4].

$$Z_{0} = \begin{cases} \frac{60}{\sqrt{\epsilon_{e}}} \ln(\frac{8h}{W} + \frac{W}{4h}) & \text{untuk } (W/h \le 1) \\ \frac{120\pi}{\sqrt{\epsilon_{e}} \left[\frac{W}{h} + 1,393 + 0,667 \ln(\frac{W}{h} + 1,444)\right]} & \text{untuk } (W/h \ge 1) \end{cases}$$
(2.97)

dimana :

$$\varepsilon_e = \frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{2} \frac{1}{\sqrt{1 + 12h/W}}$$
(2.98)

Sementara itu, untuk mengetahui panjang mikrostrip (L) apabila telah diketahui nilai (W/h) dan panjang elektrik (, maka panjang mikrostrip memenuhi pers [4]:

$$L = \frac{(\beta l)(\frac{\pi}{180^{\circ}})}{\sqrt{\varepsilon_e}k_o}$$

dimana :

$$k_o = \frac{2\pi f}{c}$$

(2.99)

(2.100)

48

Nilai maksimum *error* pada pers diatas kurang dari 1%. Sehingga sangat bermanfaat untuk proses pabrikasi [4].

2.7.2 Cylindrical Via Hole

Pada rangkaian RF dan microwave kebutuhan akan ground yang *low-loss* dan *low inductance* sangatlah penting [24]. Ada dua macam fungsi *via hole* seperti pada Gambar 2.54. Fungsi pertama digunakan untuk menghubungkan layer atas dengan layer bawah pada teknologi multilayer dan fungsi kedua digunakan untuk mendapatkan *short circuit* atau menghubungkan ke *ground* (*via hole ground*).





Berdasarkan Gambar 2.54 terdapat hubungan antara diameter dengan panjang yang dapat dinyatakan secara matematis berikut [19] :

$$L = \frac{\mu_0}{4\pi} \left[2h \cdot \ln\left(\frac{2h + \sqrt{r^2 + (2h)^2}}{r}\right) + \left(r - \sqrt{r^2 + (2h)^2}\right) \right] (pH) \quad (2.101)$$

Dimana r dan h merupakan radius dan tinggi dari via hole.

Selain pengaruh induktansi, *Via* juga mempunyai pengaruh resistansi yang merupakan perbandingan antara ketebalan metal dengan kedalaman dari substrat. Berikut pers dari resistansinya [24] :

$$R_{via} = R \sqrt{1 + \frac{f}{f_{\delta}}}$$

dimana :

$$f_{\delta} = \frac{1}{\pi \mu_o \sigma t^2}$$

Dengan f merupakan frekuensi kerja, μ_o free-space permeability, σ kondutivity dari metal, dan *t* merupakan ketebalan.

(2.102)

2.8 Performansi Osilator

Setelah mendesain osilator, maka hal yang perlu dilakukan adalah mengevaluasi performansi dari osilator tersebut, diantaranya adalah kesetabilan osilator dengan *phase noise* yang dihasilkan. Pada sub-bab berikut ini akan memberikan penjelasan tentang kestabilan osilator, *phase noise*, .

2.8.1 Nyquist Test

Hampir semua rangkaian *microwave* dapat berpotensi untuk berosilasi apabila ditest menggunakan *loop-gain test* seperti Gambar 2.55. Namun, tes ini tidak cukup untuk menentukan apakah rangkaian osilator akan berosilasi tersebut akan berosilasi secara stabil [25].



Gambar 2.55 Gain loop test [25]

Untuk memeriksa kesetabilan dari sebuah osilator, maka diperlukan nyquist test. Nyiquist test merupakan plot S(1,1) ada grafik polar seperti ditunjukkan pada Gambar 2.56.



Gambar 2.56 Nyquist test [11]

49

Nyquist plot dapat dihasilkan oleh *OscTest* yang terdapat pada ADS. Suatu osilator akan bekerja stabil apabila grafik *Nyiquist test* melawati titik yang lebih besar dari 1+0j [11].

2.8.2 Phase Noise

Sebuah osilator yang ideal akan menghasilkan tegangan output yang sesuai pers :

$$v_{o}(t) = A\cos(\omega_{o}t) \tag{2.103}$$

dimana $\omega_o = 2\pi f_o$ dengan f_o adalah frekuensi osilasi. Sedangkan osilator yang tidak ideal akan menghasilkan tegangan output sesuai pers dibawah ini :

$$v_o(t) = A(t) \cos[\omega_o t + \varphi(t)]$$
(2.104)

dimana A(t) mencerminkan fluktuasi amplitudo atau lebih dikenal dengan AM noise, dan $\varphi(t)$ merepresentasikan variasi dari *phase* atau lebih dikenal dengan *phase noise*. Frekuensi sesaat ditunjukan oleh pers (2.106) [11].

$$\omega(t) = \frac{d}{dt} [\omega_0 t + \varphi(t)] = \omega_0 + \frac{d\varphi(t)}{dt}$$
(2.105)

atau memenuhi :

$$f(t) = f_o + \frac{1}{2\pi} \frac{d\phi(t)}{dt}$$
 (2.106)

Dari pers (2.106) terlihat bahwa akan terjadi perubahan frekuensi apabila terjadi variasi dari fasenya. Sehingga keduanya berhubungan, dan dapat digunakan untuk menjelaskan *phase noise* seperti Gambar 2.57 [11]





Pada osilator, *phase noise* merupakan tantangan tersendiri karena dapat merubah frekuensi osilasi. Hal ini berbeda dengan *amplitude noise*, karena amplitude noise dapat diminimalisasi dengan menggunakan *Analog gain control* (AGC). Sebuah *phase noi*se, dihasilkan oleh *thermal noise, shot noise,* dan *flicker noise*. *Thermal noise* merupakan fungsi dari suhu, bandwidth dan *noise resistance*. *Shot noise* merupakan fungsi dari arus de bias. Sedangkan *flicker noise* merupakan fungsi dari karakteristik devais aktifnya [11].

Flukstuasi fase lebih mudah dilihat dalam frekuensi domain. Sebagai contoh dari spektrum osilator dapat dilihat seperti Gambar 2.58. *Phase noise* biasanya dihitung dengan menggunakan perbandingan power, yaitu antara *single-side band power* P_{SSB} pada bandwidth 1 Hz sejauh f_m dari frekuensi center f_o yang memiliki power P_S . Hasilnya terlihat eperti Gambar 2.59.



Gambar 2.58 Spekrtum dari osilator dengan random phase noise [11].



Gambar 2.59 Nilai phase noise [11].

Besar *phase noise* dapat dihitung melalui pers (2.107) yang memiliki satuan *decibel* yang relative terhadap *power carrier* (dBc/Hz).

$$\pounds(f_m) = 10 \log \left[\frac{P_{SSB}}{Ps}\right] \frac{dBc}{Hz}$$
(2.107)

2.8.3 Oscillator Port

Untuk mencari performansi dari osilator diantaranya power *fundamental*, power *harmonic*, maupun *phase noise*. Maka digunakan *osc-port* yang ada pada *harmonic-balance ADS simulation* yang dapat melakukan perhitungan pada *large-signal* yang sudah dalam kondisi *steady-state*. Seperti terlihat pada Gambar 2.60.



Gambar 2.60 Harmonic-balance ADS simulation [11].

2.9 Analisa Statistikal Hasil Perancangan

Untuk mendapatkan kinerja yang baik dengan semua variasi toleransi rangkaian, maka diperlukan sebuah simulasi yang melibatkan ketidakakuratan. Jenis simulasi ini sering disebut sebagai *Yield Analysis*. Sehingga *behavior* dari rangkaian tersebut dapat diketahui, apabila akan dilakukan proses pabrikasi [8]. *Yield Analysis* adalah proses yang memvariasikan nilai/parameter dari komponen rangkaian dengan menggunakan probabilitas tertentu, sehingga diperoleh beragam variasi ukuran yang selajutnya disimulasikan untuk mendapatkan *behavior* hasil dari rangkaian tersebut.

2.9.1 Level kepercayaan dan Monte-Carlo Sample

Metode *Monte-Carlo Yield-Analysis* telah banyak digunakan dan dapat diterima sebagai alat untuk memperkirakan hasil. Metode ini hanya terdiri dari melakukan serangkaian percobaan acak. Setiap hasil uji coba dari hasil variabel acak akan menghasilkan suatu nilai untuk dibandingkan dengan nilai yang lain [17]. Dasar dari simulasi Monte Carlo adalah percobaan berbagai elemen kemungkinan dengan menggunakan sampel random [26].

Keunggulan metode Monte-Carlo adalah memiliki akurasi yang tinggi dengan tidak tergantung pada jumlah variabel statistik. Sementara itu, kelemahan metode ini adalah banyaknya *(sample/trials)* simulasi diperlukan untuk setiap percobaan agar memiliki level kepercayaan yang tinggi dengan perkiraan hasil yang akurat dari [8].

Untuk menghitung jumlah percobaan/*sample/iterasi* yang diperlukan pada *Monte-Carlo Yield-Analysis* maka dapat digunakan pers (2.108) [8].

$$N = \left(\frac{C_{\sigma}}{E}\right)^2 Y(1 - Y)$$

(2.108)

Dimana

 $E = |Y - \tilde{Y}|$ adalah persen error yang terjadi karena perbedaan hasil estimasi dengan hasil yang terjadi.

 C_{σ} adalah level kepercayaan yang berdasarkan tabel standar deviasi. $C_{\sigma}=1,2,3...n$.

Level kepercayaan adalah daerah di bawah kurva normal (Gaussian) dengan beberapa nilai standar deviasi tertentu. Tabel standar deviasi yang sering digunakan terlihat seperti tabel 2.1[8].

Tabel 2.1 Standar Deviasi dan Level Kepercayaan [8]

Standard Deviations	Confidence Level
1	68.3%
2	95.4%
3	99.7%



BAB 3

PERANCANGAN RANGKAIAN DRO

3.1 Alur Perancangan DRO

Alur perancangan DRO adalah sebagai berikut :



Gambar 3.1 Alur perancangan DRO

Perancangan DRO yang dilakukan untuk penelitian ini akan dijelaskan pada sub bab berikut.

3.2 Blok Diagram DRO

Rangkaian DRO terdiri dari 3 bagian utama diantaranya, rangkaian DC bias dengan transistor sebagai penguat, rangkaian resonator dan rangkaian *matching*. Blok diagram DRO dapat diihat pada Gambar 3.1.



Gambar 3.2 Blok diagram DRO [7]

Perancangan DRO yang diusulkan memiliki perbedaan dengan [7] dimana adanya tambahan kopling sebesar \square , untuk membuat daerah tangkapan radiasi semakin luas yang menjadikan penurunan *losses* radiasi. Selain itu, penggunaan nilai kopling koefisien yang semakin besar dapat meningkatkan power *fundamental* [11]. Untuk menurunkan power *harmoniknya* digunakan *double-stub* pada *rangkaian matchingya* [12]. Sementara untuk memdapatkan nilai *phase noise* yang rendah digunakan *BJT-BFR380T low phase noise* dengan bias sebesar Vcc = 5V, Vce = 3V dan Ic = 40 mA [13]. Dalam penelitian ini digunakan blok diagram DRO yang dapat dilihat pada Gambar 3.3



Gambar 3.3 Blok diagram DRO yang diusulkan

Pada penelitian ini, untuk mencari dimensi resonatornya digunakan perangkat lunak *dielectric resonator calculator*, sedangkan untuk menyimulasikan

seluruh rangkaian DRO digunakan perangkat lunak Advanced Design System (ADS).

3.3 Spesifikasi DRO

Rancangan DRO yang diusulkan memiliki spesifikasi kerja sebagai berikut:

- 1. Frekuensi kerja 2.3 GHz [2].
- 2. Phase noise maksimal -60 dBc/Hz pada 10 kHz.[15]
- 3. Power pada fundamental minimal 10 dBm. [14]
- 4. Power pada harmonik maksimal -11 dBm. [14]
- 5. Q faktor > 5000 [14]

3.4 Pemilihan Dielektrik Resonator

Dielektrik resonator yang digunakan adalah tipe 8500 *Trans-Tech Series Temperature Stable* [27]. Dimensi dari resonator tersebut dihitung menggunakan *dielectric resonator oscillator calculator* yang dikeluarkan oleh *Trans-tech*. Model yang digunakan untuk perancangan ini *series feedback resonator* karena lebih mudah diaplikasikan [11].



Gambar 3.4 Menentukan frekuensi kerja dielectric resonator

Pada Gambar 3.4 menjelaskan pemilihan jenis dielektrik resonator, resonator yang dipilih bertipe 8500 Series berbentuk cakram padat. Pemilihan tipe tersebut karena memiliki Q yang lebih besar dibandingkan tipe 8600, 8700 atau


Gambar 3.5 Menentukan dimensi dielectric resonator



Gambar 3.6 Rangkaian ekivalent dielectric resonator

Parameter resonator telah diperoleh pada Gambar 3.5, dengan rangaian ekivalen seperti Gambar 3.6. Selajutnya dimenjadi ukuran resonator pada perangkat lunak *ADS* seperti Gambar 3.7.





Gambar 3.7 Modeling dielektric resonator di ADS

Gambar 3.7 memperlihatkan pemodelan dimensi dari dielektrik resonator pada ADS.

3.5 Pemilihan Transistor

Untuk aplikasi osilator pada frekuensi microwave, pada umumnya digunakan transistor tipe *silicon bipolar* (BJT) atau GaAs *field effect transistor* (FET). Untuk desain osilator, penggunaan BJT menjadi keunggulan tersendiri, karena BJT memiliki *phase noise* yang lebih rendah dibandingkan dengan transistor jenis yang lain seperti pada Tabel 3.1, walaupun BJT hanya dapat bekerja optimal dibawah 6 GHz [3][9][10], untuk aplikasi pada frekuensi diatas 6 GHz sebaiknya digunakan GaAs transistor [10].

Tabel 3.1 Perbandingan Typical Kinerja Transistor Pada Frekuensi Kerja 4 Ghz [9]

Davias	Eman	Power	Power	Phase Noise	
Device	r max	Fundamental	Harmonik	@ 10 KHz	
FET (GaAs)	40 GHz	16 dBm	-1 dBm	-95 dBc	
НВТ	20 GHz	10 dBm	-6 dBm	-95 dBc	
BJT (Silicon)	6 GHz	14,9 dBm	-8 dBm	-108 dBc	

Selain karena *phase noise* yang lebih rendah, kematangan teknologi *silicon* bipolar juga menjadi alasan dipilih jenis transistor BJT untuk mampu bekerja optimal pada frekuensi 2,3 GHz.

Pada [7], transistor yang digunakan yaitu transistor BJT BFR-183 *low* noise dan high gain broadband amplifier seperti pada Gambar 3.8. Memiliki DC bias sebesar $V_{CC} = 20 V$, $V_{CE} = 8,2 V$ dan $I_C = 15 mA$ [7].

58

Sementara itu, untuk perancangan yang diusulkan memakai transistor tipe BJT-BFR380T, *Low voltage operation* dan *ideal for low phase noise* seperti Gambar 3.9. DC bias yang digunakan $V_{CC} = 5 V$, $V_{CE} = 3 V$ dan $I_C = 40 mA$ [13]. Penggunaan transistor BJT-BFR380T diharapkan membuat rancangan DRO dapat bekerja stabil dengan *phase noise* yang rendah.

3.6 Perancangan DRO Tanpa Tambahan Coupling

Desain DRO tanpa tambahan *coupling* menggunakan BJT-BFR183 dengan bias Vcc = 20 V, Vce = 8,2 V dan Ic = 15 mA [7], topologi yang digunakan *common-base* dengan tidak memerlukan *feedback*[3] [7].

3.6.1 DC Bias Transistor

Seperti telah dijelaskan pada sub-bab 2.3, perancangan bias transistor ini menggunakan voltage-divider bias transistor berdasarkan Gambar 2.34 dan pers (2.76) – (2.81). DC bias tersebut memiliki spesifikasi sebesar $V_{CC} = 20 V$, $V_{CE} = 8.2 V$ dan $I_C = 15 mA$ [7], maka didapat :

 $V_E = \frac{1}{10} V_{CC} = \frac{1}{10} (20 V) = 2 V$ $V_B = V_{BE} + V_E = 0.7 V + 2 V = 2.7 V$

$$R_E = \frac{V_E}{I_E} \simeq \frac{V_E}{I_C} = \frac{2 V}{15 mA} = 133 \Omega$$

$$R_{c} = \frac{V_{cc} - V_{cE} - V_{E}}{I_{c}} = \frac{20 V - 8.2 V - 2 V}{15 mA} = 653 \Omega$$

$$R_2 = \frac{1}{10} \beta R_E = \frac{1}{10} (130)(133 \ \Omega) = 1729 \ \Omega$$

$$R_1 = \frac{V_{CC}R_2 - V_BR_2}{V_B} = \frac{(20V)(1729\Omega) - (2.7V)(1729\Omega)}{2.7V} = 11078\ \Omega$$

Kapasitor *blocking* pada perancangan rangkaian bias transistor bernilai 1 μ F untuk memblok DC, sedangkan induktansi dari RFC sebesar 1 mH untuk memblok RF [11]. Rangkaian lengkap DC bias dapat dilihat pada Gambar 3.8.



Gambar 3.8 DC Bias Transistor BJT-BFR183

3.6.2 Kestabilan Transistor

Setelah membuat DC bias transistor, maka kesetabilan transistor haruslah diperhatikan. Untuk aplikasi osilator, kondisi yang dipilih yaitu *common-base* seperti pada Gambar 3.9. Dimana nilai *stability factor* (K) < 1, atau *potentially unstable* [11]. Selain itu, dengan *topologi common-base* dapat meningkatkan nilai S_{11} dan S_{22} menjadi lebih besar dari satu [11].



Gambar 3.9 Simulasi s-parameter bias BJT-BFR183

Disarankan untuk mendapatkan nilai $S_{11} > 1.2 \text{ dan } S_{22} > 1.2$ untuk lebih memastikan kondisi transistor dapat berosilasi [6]. Tabel 3.2 Menunjukan nilai kesetabilan transistor pada frekuensi 2.3 GHz.

Tabel 3.2 Nilai s-Parameter dan Stability Factor Pada Frekuensi 2,3 GHz

1	freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)	StabFact
	2.300 GHz	1.319/-45.349	2.075/-79.349	0.347/127.568	1.471 / 111.417	-0.890
	and the second se					

Dari Tabel 3.2. terlihat bahwa nilai dengan *stability factor* (K) = -0.898 dengan $S_{11} = 1.319 \angle -45.349 \text{ dan } S_{22} = 1.471 \angle 111.417$, sehingga persyaratan untuk dapat berosilasi terpenuhi [6].

3.6.3 Pemetaan Γ_T pada Γ_{IN}

Petakan nilai Γ_T pada Γ_{IN} dengan cara meng-*iterasi* nilai Γ_T sehingga diperoleh variasi Γ_{IN} . Terminasi port berada antara emiter dan ground seperti pada Gambar 3.10.



Gambar 3.10 Simulasi untuk memetakan nilai Γ_T pada Γ_{IN} .

Setelah memetakan nilai Γ_T pada Γ_{IN} , lalu plot hasilya dalam *smith chart* sehingga didapatkan nilai Γ_T dan nilai Γ_{IN} -nya.



Gambar 3.11 Hasil pemetaan nilai Γ_T pada Γ_{IN}

Sesuai dengan alur perancangan DRO, nilai Γ_T yang dipilih harus menjadikan resistansi negatif. Seperti yang terlihat pada Gambar 3.11, akan dihasilkan resistansi negatif dengan nilai $\Gamma_{IN} = 13.876 \angle -31.359$ dan nilai $\Gamma_T = 0.658 \angle -110.240$. Pada Gambar 3.11 juga terlihat nilai $Z_{IN} = Z_o(-1.127 - 0.086j)$. Untuk mencari dimensi dari dielektrik resonator yang akan ditempatkan pada rangkaian terminasi, dielektrik resonator tersebut diatur sedemikian rupa sehingga nilai $S_{11} = \Gamma_T$.

3.6.4 Optimasi Dielektrik Resonator

Gambar 3.12 menujukkan optimasi *dielektric resonator* ketika $S_{11} = \Gamma_T$, dimana digunakan optimasi nilai kopling koefisien (dan HU untuk memperoleh nilai magnitude dari Γ_T . Sementara nilai sudut Γ_T (atau sudut S_{11}) dapat dioptimasi dari panjang kopling (atau apabila sudah menjadi sebuah mikosrip maka yang dioptimasi panjang mikrostrip (L).



Gambar 3.12 Optimasi dielektric resonator di ADS



freq	S(1,1)	
2.300 GHz	0.658/-110.242	

Tabel 3.3 menujukan hasil optimasi rangkaian resonator. Hasil yang optimum diperoleh saat nilai K = \square = 2.99, HU = 7.8021 mm, W = 3.0689 mm, dan L = 13,5757 mm. Dimana nilai S_{11} resonator memiliki nilai yang sama dengan Γ_T pada perancangan. Sehingga resonator tersebut dapat digunakan.

3.6.5 Hubungan Power, Zin, dan Zload

Pada analisa *small signal*, maka cukup mengambil nilai $Z_{IN} = Z_o(-1,127 - 0,086j) = -56,35 - 4,3j$ dengan nilai Z_L sesuai dengan pers (2.38). Akan tetapi analisa *small signal* tidak dapat digunakan untuk mencari karakteristik dan performasi dari osilator. Disebabkan antara lain akan terjadi pergeseran frekuensi osilasi dari desain awal [11]. Ini terjadi karena power yang selalu bertambah sampai nilai resistansi negatifnya sama dengan nilai bebannya selain itu X_{IN} merupakan fungsi powernya. Akibatnya power dari osilator maupun harmoniknya sulit dihitung[11]. Untuk mencari performansi osilator, maka harus digunakan analisa *large signal* yaitu dengan menentukan nilai Z_{IN} -nya berdasarkan ketersediaan power seperti Gambar 3.13.



Gambar 3.13 Nilai Z_{IN} berdasarkan ketersediaan power

Tabel 3.4 *Pavailable*, Γ_{IN} , dan Z_{IN}

Pavs	Zin	Gamma_IN	Padd_dbm
3.000	-102.178 - j34.922	2.487 / -20.869	10.147

Hasil simulasi hubungan power dan nilai Zin terlihat seperti Tabel 3.4. Untuk menjamin ketersediaan ketersediaan power diambilan nilai *Pavs* sebesar 3 dBm [11]. Untuk memastikan osilator bekerja stabil maka tetap harus dilakukan *Nyquist test*. Pada analisa *large signal* nilai Z_L dapat dihitung dengan pers (2.43) dengan Z_{IN} diberikan pada Tabel 3.4 maka nilai Z_L sebesar :

$$Z_L = -Z_{IN} = -(-102.178 - 34.922j) = 102.178 + 34.922j$$

3.6.6 Macthing Impendance

Nilai Z_L yang akan dimatching sebesar $Z_L = 102.178 + 34.922j$, hasillya tampak seperti tabel 3.5.

Tabel 3.5 Hasil L-Matching

Nama Kampapan Matahing	Matching		
Nama Komponen Matching	Panjang TL (
TL-2	67.073		
TL-3 (Short Circuit)	48.467		

Tabel 3.5 menujukan nilai trasmission line dari rangkaian *maching*. Apabila akan dijadikan sebuah mikrostip maka dapat dilakukan perhitungan manual. Nilai perbandingan lebar dan tebal mikrostrip $Z_0 = 50$ dari *transmission line* dapat menggunakan pers (2.94) s.d (2.96) diperoleh:

$$A = \frac{Z_0}{60} \sqrt{\frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{\varepsilon_r + 1}} \left(0.23 + \frac{0.11}{\varepsilon_r}\right)$$
$$= \frac{50}{60} \sqrt{\frac{4.4 + 1}{2} + \frac{4.4 - 1}{4.4 + 1}} \left(0.23 + \frac{0.11}{4.4}\right) = 1.52986$$
$$\frac{W}{d} = \frac{8e^A}{e^{2A} - 2} = \frac{8e^{1.5298}}{e^{2(1.5298)} - 2} = 1.912$$
dengan kata lain; $\frac{W}{d} < 2$

Jadi nilai W (TL3) = (1.912)(1.6 mm) = 3.059 mm.

Maka *transmision-line* dengan $Z_o = 50 \Omega$ itu diubah menjadi mikrostrip dengan menggunakan pers (2.98), (2.99), dan (2.100). Maka diperoleh :

$$\varepsilon_{e} = \frac{\varepsilon_{r} + 1}{2} + \frac{\varepsilon_{r} - 1}{2} \sqrt{\frac{1}{1 + 12(d/W)}}$$
$$= \frac{4.4 + 1}{2} + \frac{4.4 - 1}{2} \sqrt{\frac{1}{1 + 12(1/1.912)}} = 3.33$$
$$k_{o} = \frac{2\pi f}{c} = \frac{(2)(3.14)(2.3\times10^{9})}{3\times10^{8}} = 48.147 \text{ m}^{-1}$$

Panjang mikrostrip untuk setiap panjang transmission line mengikuti persamaan :

$$L = \frac{(\pi/180^{\circ})}{\sqrt{\varepsilon_e}k_o} \theta^{\circ} m^{-1} = \frac{(\pi/180^{\circ})}{\sqrt{3.33}(48.147)} \theta^{\circ} m = (1.9855)(10^{-4}) \theta^{\circ} m$$

Maka panjang TL-2 sebesar :

$$L(TL2) = (1.9855)(10^{-4})\theta^{\circ} m = (1.9855)(10^{-4})67.073^{\circ} m = 13.31 mm$$

Sedangkan panjang TL-3 short circuit sebesar :

$$L(TL3) = (1.9855)(10^{-4})\theta^{\circ} m = (1.9855)(10^{-4})48.467^{\circ} m = 9.623 mm.$$

Tabel 3.6 Perbandingan Hasil Matching Perhitungan dan Simulasi

Nama Komponen	Panjang	Perhitungan		Simulasi	
	TL	W (mm)	L (mm)	W (mm)	L (mm)
TL-2	67.073	3.059	13.31	3.0689	13.2947
TL-3 (Short Circuit)	48.467	3.059	9.623	3.0689	9.6067

Dari Tabel 3.6 terlihat bahwa tidak terlalu terjadi perbedaan yang signifikan antara nilai dari perhitungan dan simulasi. Gambar 3.16 menujukan rangkaian DRO dengan *L-Matching* mikrostrip yang merupakan hasil simulasi.



Gambar 3.14 Rangkaian lengkap DRO L-Matching mikrostrip

Gambar 3.14 menujukan rangkaian DRO dengan *L-Matching* mikrostrip yang merupakan hasil simulasi.

3.6.7 Nyquiz, Test

Seperti dijelaskan pada sub-bab 3.6.5 bahwa pada simulasi sesuai Gambar 3.13 hanya untuk memastikan ketersediaan power, akan tetapi untuk memastikan osilator bekerja stabil maka dilakukan *Nyquist test*. Apabila disimulasikan rangkaian lengkap DRO *L-Matching* mikrostrip seperti pada Gambar 3.14 maka akan menghasilkan nilai S_{11} yang diplot secara polar terlihat pada Gambar 3.15.



Gambar 3.15 Nyqiust test DRO L-Matching

Dari Gambar 3.15, terlihat bahwa rangkaian tersebut tidak memenuhi Nyquiz test, walaupun nilai loop gainnya lebih besar dari satu. Suatu osilator akan bekerja stabil apabila grafik Nyiquist test melingkari titik yang lebih besar dari 1+0j. Untuk itu, rangkaian *matching*, harus di-*tune* agar menghasilkan osilasi yang stabil dengan power yang cukup. Rangkaian yang telah *di-tune* tampak seperti Gambar 3.16. Hasilnya terlihat pada Gambar 3.17.



Gambar 3.16 Rangkaian lengkapnya DRO L-Matching-tune



Gambar 3.17 Hasil Nyquist plot rangkaian lengkap DRO L-Matching

Hasilnya terlihat pada Gambar 3.17 terlihat berbeda Gambar 3.15 karena mengelilingi nilai 1+0j. Hasil Nyquist test dapat dihasilkan oleh **OscTest** yang

terdapat pada ADS. Memperlihatkan bahwa grafik *Nyiquist test* melawati titik yang lebih besar dari 1+0j. Sehingga osilator tersebut dapat bekerja stabil, selain itu dapat juga dicari karakteristiknya seperti yang akan dilakukan pada bab 4.

3.7 DRO dengan Tambahan Kopling

Perbedaan utama dengan DRO yang sebelumnya teletak pada tambahan kopling sebesar sehingga nilai koefisien kopling semakin besar dan daerah tangkapan radiasi semakin luas, yang dapat menurunkan *losses* radiasi. Tambahan nilai panjang kopling tersebut diusulkan untuk dapat meningkatkan power *fundamental* [11].

Desain DRO dengan tambahan *coupling* 50 Ω sepanjang dan *BJT-BFR380T* dengan bias *Vcc* = 5 *V*, *Vce* = 3 *V* dan *Ic* = 40 *mA*, topologi yang digunakan yaitu *common-base* sehingga tidak memerlukan *feedback* [11].

3.7.1 DC Bias Transistor

Seperti penjelasan pada sub-bab 2.3, perancangan bias transistor ini menggunakan voltage bias transistor berdasarkan Gambar 2.34 dan pers (2.76) - pers (2.81). DC bias perancangan ini memiliki spesifikasi sebesar $V_{CC} = 5 V$; $V_{CE} = 3 V$; $\beta = 120 \ dan \ I_C = 40 \ mA$ sehingga didapat,

$$V_E = \frac{1}{10} V_{CC} = \frac{1}{10} (5 V) = 0.5 V$$

 $V_B = V_{BE} + V_E = 0.7 V + 0.5 V = 1.2 V$

$$R_E = \frac{V_E}{I_E} \cong \frac{V_E}{I_C} = \frac{0.5 V}{40 \ mA} = 12.5 \ \Omega$$

$$R_{C} = \frac{V_{CC} - V_{CE} - V_{E}}{I_{C}} = \frac{5 V - 3 V - 0.5 V}{40 mA} = 37.5 \Omega$$

$$R_2 = \frac{1}{10}\beta R_E = \frac{1}{10}(120)(12.5\,\Omega) = 150\,\Omega$$

$$R_1 = \frac{V_{CC}R_2 - V_BR_2}{V_B} = \frac{(5V)(150 \ \Omega) - (1.2 \ V)(150 \Omega)}{1.2V} = 475 \ \Omega$$

DC bias transistor BJT-BFR380T terlihat pada Gambar 3.18. Untuk besarnya kapasitas kapasitor *blocking* mengacu dari panduan perancangan rangkaian bias transistor pada ADS yaitu mempunyai nilai 1 μ F sedangkan induktansi dari RFC sebesar 1 mH.



Gambar 3.18 DC bias transistor BJT-BFR380T

3.7.2 Kestabilan Transistor

Setelah membuat DC bias transistor, untuk aplikasi osilator, kondisi yang dipilih yaitu *common-base* seperti pada Gambar 3.3. agar nilai *stability factor* (K) kurang dari satu, atau *potentially unstabel* [11]. Selain itu, dapat juga dilakukan dengan meningkatkan nilai $S_{11} > 1$ dan $S_{22} > 1$ menurut [6]. Untuk lebih memastikan kondisi yang dapat berosilasi digunakan nilai $S_{11} > 1,2$ dan $S_{22} > 1,2$. Gambar 3.19 Memperlihatkan simulasi *s-parameter* bias transistor dengan menggunakan topologi *common base*.



Gambar 3.19 Simulasi s-parameter bias transistor

Hasil simulasi s-parameter dapat dilihat seperti pada Tabel 3.7. Terlihat bahwa nilai *stability factor* (K) = -0.898 dengan Sehingga memenuhi persyaratan untuk $S_{11} = 1.348 \angle - 87.778 \text{ dan } S_{22} = 1.342 \angle 121.274$. agar dapat berosilasi.

Tabel 3.7 Nilai s-parameter dan stability factor pada frekuensi 2,3GHz

freq	S(1,1)	S(1,2)	S(2,1)	S(2,2)	StabFact
2.300 GHz	1.348/-87.778	1.789/-83.581	0.455/105.482	1.342/121.274	-0.963

3.7.3 Pemetaan Γ_T pada Γ_{IN}

Petakan nilai Γ_T pada Γ_{IN} dengan cara meng-*iterasi* nilai Γ_T sehingga diperoleh variasi Γ_{IN} . Terminasi port berada antara emiter dan ground seperti pada Gambar 3.20



Gambar 3.20 Simulasi untuk memetakan nilai Γ_T pada Γ_{IN} .

Pada Gambar 3.20 Simulasi untuk memetakan nilai Γ_T pada Γ_{IN} : hasilnya ditunjukan oleh Gambar 3.21.



Gambar 3.21 Hasil pemetaan nilai Γ_T pada Γ_{IN}

Sesuai dengan alur perancangan DRO, nilai Γ_T (Gamma T) yang dipilih harus menjadikan resistansi negatif pada *load*nya. Seperti yang terlihat pada Gambar 3.23. Titik yang dipilih yaitu titik **ml** dimana memiliki nilai $\Gamma_{IN} =$ 40.410 $\angle -65.789$ atau memiliki resistansi negatif sebesar $Z_{IN} = -50.95 -$ 2.3*j* dengan nilai $\Gamma_T = 0.736 \angle -120.780$.

Langkah selajutnya adalah mencari dimensi dari dielektrik resonator yang akan ditempatkan pada rangkaian terminasi, dielektrik resonator tersebut diatur sedemikian rupa sehingga nilai Γ_{τ} nya sesuai dengan nilai-nilai diatas.

3.7.4 Optimasi Dielektrik Resonator

Karena tidak ada persamaan matematis yang menyatakan hubungan antara kopling koefisien dan nilai tuning, dengan nilai Γ_{τ} , maka harus dilakukan optimasi untuk mendapatkan nilai $\Gamma_{\tau} = s_{11}$ yang diinginkan. Gambar 3.24 menunjukkan optimasi *dielektric resonator* pada ADS. Optimasi nilai kopling koefisien (**m** dan HU untuk memperoleh nilai magnitude dari Γ_{τ} . Sementara nilai sudut Γ_{τ} (atau sudut s_{11})dapat dioptimasi dari panjang koplingnya (**m** atau panjang mikosrip (L).



Gambar 3.22 Optimasi dielektric resonator pada ADS

Hasil optimasi diperoleh saat nilai K = 1239, HU = 7.8476 mm, W = 3.0689 mm, L1= 13,6729 mm, dan L2 = 17.8391. Didapat nilai S_{11} yang ditunjukan Tabel 3.8.

Tabel 3.8 Hasil Optimasi Resonator dengan Tambahan

freq	S(1,1)
2.300 GHz	0.736 / -120.780

Tabel 3.8 merupakan hasil optimasi dari resonator ketika nilai $S_{11} = \Gamma_T$, sehingga dielektrik resonator tersebut dapat digunakan.

3.7.5 Hubungan Power, Zin, dan Zload

Apabila menggunakan analisa *small signal*, maka cukup mengambil nilai $Z_{IN} = -50.95 - 2.3j$, akan tetapi analisa *small signal* tidak dapat digunakan untuk mencari karakteristik dan performasi dari osilator. Dikarenakan akan terjadi pergeseran frekuensi osilasi dari desain awal [11], karena power yang selalu bertambah sampai nilai resistansi negatifnya sama dengan nilai bebannya, selain itu X_{IN} merupakan fungsi powernya, sehingga power dari osilator maupun harmoniknya tidak dapat dihitung[11].

Untuk mencari performansi dari osilator, maka harus digunakan analisa *large signal* yaitu dengan menentukan nilai Z_{IN} -nya berdasarkan ketersediaan power seperti Gambar 3.23.





Hasil simulasi power terlihat pada tabel 3.9 dari tabel tersebut diambil saat *Pavs* sebesar 3 dBm untuk menjamin ketersediaan power [11].

Tabel 3.9 *Pavailable*, Γ_{IN} , dan Z_{IN}

Pavs	Zin	Gamma_IN	Padd_dbm
3.000	-69.786 - j30.161	3.424 / -42.602	13.305

Hal yang harus diperhatikan pada simulasi sesuai Gambar 3.23 hanya untuk memastikan ketersediaan power, akan tetapi untuk memastikan osilator bekerja stabil maka tetap harus dilakukan *Nyquiz test*. Sementara itu, digunakan analisa *large signal* maka nilai Z_L sesuai dengan pers (2.43) dengan besarnya Z_{IN} sesuai dengan tabel 3.9. $Z_{IN} = -69.786 - 30.161j$ sehingga nilai Z_L sebesar,

 $Z_L = -Z_{IN} = -(-69.786 - 30.161j) = 69.786 + 30.161j$

3.7.6 Macthing Impendance

Perancangan rangkaian selain penyesuaian impedansi atau menggunakan pendekatan matematis atau menggunakan *Smith Chart*. Nilai Z_L yang akan di*matching* sebesar $Z_L = 69.786 + 30.161j$, hasilya pada Tabel 3.10.

Tabel 3.10	Hasil L-	Matching
------------	----------	----------

Nama Kampapan Matahing	Matching	
Nama Komponen Matching	Panjang TL (
TL-1 (Short Circuit)	109	
TL-2	45	
TL-3 (Short Circuit)	62.425	

Sementara apabila melakukan perhitungan manual perbandingan lebar dan tebal mikrostrip $Z_o = 50$ dari *transmission line* adalah sebagai berikut , menggunakan persamaan (2.94) s.d (2.96) :

$$A = \frac{Z_o}{60} \sqrt{\frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{\varepsilon_r + 1}} \left(0.23 + \frac{0.11}{\varepsilon_r}\right)$$
$$= \frac{50}{60} \sqrt{\frac{4.4 + 1}{2} + \frac{4.4 - 1}{4.4 + 1}} \left(0.23 + \frac{0.11}{4.4}\right) = 1.52986$$
$$\frac{W}{d} = \frac{8e^A}{e^{2A} - 2} = \frac{8e^{1.5298}}{e^{2(1.5298)} - 2} = 1.912 \qquad \text{dengan kata lain; } \frac{W}{d} < 2$$

Jadi nilai W = (1.912)(1.6 mm) = 3.059 mm.

Transmision-line dengan $Z_o = 50 \ \Omega$ bila diubah menjadi mikrostrip dengan menggunakan pers (2.98), (2.99), dan (2.100) di dapat,

$$\varepsilon_{e} = \frac{\varepsilon_{r} + 1}{2} + \frac{\varepsilon_{r} - 1}{2} \sqrt{\frac{1}{1 + 12(d/W)}}$$
$$= \frac{4.4 + 1}{2} + \frac{4.4 - 1}{2} \sqrt{\frac{1}{1 + 12(1/1.912)}} = 3.33$$
$$k_{o} = \frac{2\pi f}{c} = \frac{(2)(3.14)(2.3\times10^{9})}{3\times10^{8}} = 48.147 \text{ m}^{-1}$$

Panjang mikrostrip untuk setiap panjang transmission line didapat,

$$L = \frac{(\pi/180^{\circ})}{\sqrt{\epsilon_e}k_o} \theta^{\circ} \text{ m}^{-1} = \frac{(\pi/180^{\circ})}{\sqrt{3.33}(48.147)} \theta^{\circ} \text{ m} = (1.9855)(10^{-4}) \theta^{\circ} \text{ m}$$

Panjang TL-1 short circuit sebesar :

$$L(TL2) = (1.9855)(10^{-4})\theta^{\circ} m = (1.9855)(10^{-4})109^{\circ} m = 21.64 mm$$

Maka panjang TL-2 sebesar :

Maka panjang TL-2 sebesar :
L(TL2) =
$$(1.9855)(10^{-4})\theta^{\circ}$$
 m = $(1.9855)(10^{-4})45^{\circ}$ m = 8.934 mm

Sedangkan panjang TL-3 short circuit sebesar :

$$L(TL2) = (1.9855)(10^{-4})\theta^{\circ} m = (1.9855)(10^{-4})62.24^{\circ} m = 12.39 mm$$

Perbandingan antara hasil matching dengan perhitungan dan simulasi dapat dilihat pada Tabel 3.11. Rangkaian lengkapnya terlihat seperti Gambar 3.24.

Tabel 3.11 Perbandingan hasil <i>matching</i> perhitungan dan simulas

Nama Komponen	Panjang	Perhitungan W (mm) L (mm)		Simu	ılasi
	IL			W (mm)	L (mm)
TL-1	109	3.059	21.64	3.0689	21.6051
TL-2 (Short Circuit)	45	3.059	8.934	3.0689	8.9195
TL-3	62.425	3.059	12.39	3.0689	12.3724



Gambar 3.24 Rangkaian lengkap DRO *Matching* mikrostrip

Universitas Indonesia

= 10.62 mm 13 27 mr

3.7.7 Nyquiz Test

Seperti penjelasan sub-bab 3.7.5 bahwa pada simulasi sesuai Gambar 3.23 hanya untuk memastikan ketersediaan power, akan tetapi untuk memastikan osilator bekerja stabil maka tetap harus dilakukan *Nyquist test*. Apabila disimulasikan rangkaian lengkap DRO *Matching* mikrostrip seperti pada Gambar 3.24 maka hasilkan S_{11} yang diplot secara polar terlihat pada Gambar 3.25.

Dari Gambar 3.25, terlihat bahwa rangkaian tersebut tidak memenuhi Nyquist test, walaupun nilai loop gain-nya lebih besar dari satu. Karena suatu osilator akan bekerja stabil apabila grafik Nyiquist test melingkari titik yang lebih besar dari 1+0j.



Gambar 3.25 Nyqiust test DRO matching

Untuk itu, rangkaian *matching*, harus di-*tune* agar menghasilkan osilasi yang stabil dengan power yang cukup. Rangkaian yang telah *di-tune* tampak seperti Gambar 3.28. Hasilnya terlihat pada Gambar 3.27.





Hasil Nyquist plot didapat dari *OscTest* pada ADS. Dari Gambar 3.27 terlihat bahwa Nyiquist test melawati titik yang lebih besar dari 1+0j, sehingga osilator tersebut dapat bekerja stabil, selain itu dapat juga dicari karakteristiknya seperti yang akan dilakukan pada bab 4.

BAB 4 HASIL SIMULASI DAN ANALISA

4.1 Rangkaian Lengkap DRO

Pada bab ini akan dibahas kinerja dari DRO yang didesain menggunakan ADS. Rangkaian lengkap DRO tanpa tambahan *coupling* tampak seperti Gambar 3.16. Sementara rangkaian lengkap DRO dengan tambahan *coupling* tampak seperti Gambar 3.26.

4.1.1 Simulasi Phase Noise DRO

Hasil simulasi phase noise rangkaian DRO terlihat pada Gambar 4.1.



Comparison Phase Noise

Gambar 4.1 Perbandingan hasil phase noise DRO

Dari Gambar 4.1 terlihat bahwa nilai *phase noise* untuk DRO dengan tanpa tambahan *coupling* sebesar -135,647 dBc/Hz pada 10 KHz frekuensi kerja, sedangkan *phase noise* untuk DRO dengan tambahan *coupling* sebesar -144,503 dBc/Hz pada 10 KHz frekuensi kerja. Hal ini memperlihatkan bahwa DRO dengan tambahan *coupling* memberikan hasil lebih baik. Namun, kedua perancangan tetap memenuhi spesifikasi dengan baik.

4.1.2 Power Fundamental dan Harmonik

Hasil simulasi power fundamental dan harmonik rangkaian DRO terlihat pada Gambar 4.2.



Power Out DRO without added coupling
Power Out DRO with added coupling

Gambar 4.2 Perbandingan hasil simulasi power DRO

Gambar 4.2 memperlihatkan nilai power pada DRO tanpa tambahan *coupling* sebesar 10,834 dBm dengan power harmonik kedua sebesar -11,211. Sedangkan nilai power pada DRO dengan tambahan *coupling* sebesar 13,012 dBm dengan power harmonik kedua sebesar -40,204.

Terlihat terdapat perbedaan nilai power fundamental. Hal ini terjadi karena *coupling* koefisien pada DRO dengan tambahan *coupling* lebih besar sehingga jarak antara resonator dengan *coupling*nya semakin dekat, selain itu tambahan *coupling* juga menyebabkan semakin luasnya daerah tangkapan radiasi, sehingga *loses* radiasi pun semakin kecil. Semetara itu penurunan power harmonik terjadi karena digunakan *double-stub* pada *rangkaian matchingya*.

4.1.3 Q Faktor

Perbandingan nilai Q faktor DRO dengan nilai spesifikasi terlihat pada tabel 4.1.

Spesifikasi	Nilai	DRO tanpa	DRO dengan
Frekuensi Fundamnetal	2,3 GHz	2,300180 GHz	2,300166 GHz
Phase Noise 10 KHz frek. <i>carrier</i>	-60 dBc/Hz	-135,647dBc/Hz	-144,503 dBc/Hz
Power Fundamental	> 10 dBm	10,834 dBm	13,012 dBm
Power Harmonik	< -10 dBm	-11,211dBm	-40,204 dBm
Q faktor	> 5000	7314	7316

Tabel 4.1 Perbandingan Spesifikasi Tanpa dengan Tambahan

Walaupun kedua perancangan DRO tersebut memenuhi spesifikasi. Tabel 4.1 memperlihatkan DRO dengan tambahan *coupling* memiliki kinerja lebih baik.

4.2 Monte-Carlo Yield-Analysis

Untuk mendapatkan kinerja yang baik dengan semua variasi toleransi rangkaian, maka diperlukan sebuah simulasi yang melibatkan ketidakakuratan. Jenis simulasi ini sering disebut sebagai *Yield Analysis*. Sehingga *behavior* dari rangkaian tersebut dapat diketahui, apabila akan dilakukan proses pabrikasi [17].

Metode *Monte-Carlo Yield-Analysis* telah banyak digunakan dan dapat diterima sebagai alat untuk memperkirakan hasil. Untuk menghitung jumlah percobaan/*sample/iterasi* yang diperlukan pada *Monte-Carlo Yield-Analysis* maka dapat digunakan persamaan (2.108) [17].

$$N = \left(\frac{C_{\sigma}}{E}\right)^2 Y(1-Y) = \left(\frac{2}{0.03}\right)^2 (0.95)(1-0.95) = 212$$

Jadi banyaknya percobaan yang dilakuan yaitu 212 kali iterasi. Dengan kepercayaan sebesar 95.4%, *error* sebesar \pm 3%, dan estimasi hasil sebesar 95 % [17]. Nilai toleransi dari perancangan DRO tersebut terlihat pada tabel 4.2.



Tabel 4.2 Toleransi Kesalahan Pabrikasi [7][11][17]



Gambar 4.3 Variasi frekuensi pada DRO tanpa tambahan coupling





Gambar 4.3 dan 4.4 menunjukan variasi frekuensi dari DRO, pada DRO tanpa tambahan *coupling* yang hasil frekuensinya 2,300180 GHz, diperoleh variasi frekuensi yang sesuai sebesar 73 %. Sedangkan pada DRO dengan tambahan *coupling* yang hasil frekuensinya 2,300166 GHz, diperoleh variasi frekuensi yang sesuai mencapai 94.3 %.



Gambar 4.5 dan 4.6 menunjukan variasi *phase noise* saat frekuensi *carrier* 10 KHz pada DRO.

Gambar 4.5 Variasi phase noise saat frekuensi carrier 10 KHz pada DRO tanpa tambahan





Dari Gambar 4.5 dan 4.6 terlihat bahwa kedua perancangan DRO memiliki variasi *phase noise* yang sesuai dengan hasil percobaan mencapai 100 %. Gambar 4.7 dan 4.8 menunjukan variasi power *fundamental* dari DRO.



Gambar 4.7 Variasi power *fundamental* pada DRO tanpa tambahan *coupling*

82



Gambar 4.8 Variasi power *fundamental* pada DRO dengan tambahan *coupling*

Gambar 4.7 dan 4.8 menunjukan variasi power fundamental dari DRO, pada DRO tanpa tambahan *coupling* yang hasil power fundamental 10,834 dBm, diperoleh variasi power fundamental yang sesuai sebesar 66 %. Sedangkan pada DRO dengan tambahan *coupling* yang hasil power fundamentalnya 13,012, diperoleh variasi power fundamental yang sesuai mencapai 80 %.

Gambar 4.9 dan 4.10 menunjukan variasi power harmonik dari DRO.



Gambar 4.9 Variasi power harmonik pada DRO tanpa tambahan coupling



Gambar 4.10 Variasi power harmonik pada DRO dengan tambahan coupling

83

Gambar 4.9 dan 4.10 menunjukan variasi power harmonik dari DRO, pada DRO tanpa tambahan *coupling* yang hasil power harmonik -11,211 dBm, diperoleh variasi power harmonik yang sesuai sebesar 61 %. Sedangkan pada DRO dengan tambahan *coupling* yang hasil power harmonik -40,204, diperoleh variasi power harmonik yang sesuai mencapai 64 %. Tabel 4.3 memperlihatkan perbandingan variasi yang sesuai spesifikasi tanpa dengan tambahan .

Tabel	4.3 Perband	ingan Varias	si yang Sesua	i Spesifikasi	Tanpa	dengan T	Fambahan

Spesifikasi	DRO tanpa	DRO dengan
Frekuensi Fundamnetal	73 %	94 %
Phase Noise 10 KHz frek. <i>carrier</i>	100 %	100 %
Power Fundamental	64 %	80 %
Power Harmonik	61 %	64 %

BAB 5 KESIMPULAN

PERPUSTAKAAN FAKULTAS TEKNIK

AS INDONES!

Berdasarkan hasil perancangan dan analisa yang telah dilakukan, maka dapat diambil kesimpulan sebagai berikut :

- Hasil perancangan dan simulasi DRO tanpa tambahan *coupling* mengasilkan frekuensi sebesar 2,300180 GHz dengan *phase noise* sebesar -135,647 dBc/Hz pada 10 kHz frekuensi *carrier*. Power fundamental sebesar 10,834 dBm, power harmoniknya -11,211 dBm, dengan nilai Q faktor 7314.
- DRO dengan tambahan *coupling* memberikan kinerja lebih baik yaitu memiliki frekuensi sebesar 2,300166 GHz dengan *phase noise* -144,503 dBc/Hz pada 10 kHz frekuensi *carrier*. Power *fundamental* sebesar 13,012 dBm, power harmonik sebesar -40,204 dBm, dengan Q faktor 7316.
- 3. Berdasarkan simulasi Monte-Carlo Yield-Analysis dengan 212 sampel percobaan, level kepercayaan sebesar 95.4%, error sebesar ± 3%, dan estimasi hasil sebesar 95 %. DRO tanpa tambahan coupling hanya menghasilkan variasi yang sesuai spesifikasi dengan persentase rata-rata sebesar 74,5 %. Sementara pada DRO dengan tambahan coupling menghasilkan variasi yang sesuai spesifikasi dengan persentase rata-rata sebesar 84,5 %.

DAFTAR REFERENSI

PERPUSTAKAAN FAKULTAS TEKNIK

RSITAS INDONESIA

- [1] Dirjen Postel. "Persyaratan Teknis Alat dan Perangkat Telekomunikasi Base Station Broadband Wireless Access (BWA) nomadic pada pita frekuensi 2,3 GHz.." 13 Mei 2010. <<u>http://www.postel.go.id/</u> <u>content/ID/regulasi/standardisasi/kepdir/kepdirjen%20base%20station%20</u> <u>bwa.doc</u>>
- [2] Lee, Jaechun. "A Phase Noise Reduction Technique in Microwave Oscillator Using High-Q Active Filter". IEEE Microwave and Wireless Components Letters Vol. 12 No.11, November 2002.
- [3] Gonzalez, Gualermo. *Microwave Transistor Amplifier : Analysis and Design*, 2nd ed. New Jersey : Prentice Hall, Inc. 1996.
- [4] Pozar, David M. *Microwave Engineering*, 2nd edition. New York : Wiley and Sons, 1998.
- [5] Mahyuddin, Muzlifah,."Modeling of a 10 GHz Dielectric Resonator Oscillator in ADS". *IEEE Explore*. 8 April 2009.
- [6] Wan, Jina. "Design of a 5.035 Ghz Dielectric Resonator Oscillator with Simulation and Optimization" *Journal of Electronic Science and Technology of China*, vol. 6, No. 3, September 2008.
- [7] Vasiliadis, J., "Design and Statistical Analysis of a DRO Using CAD Techniques," M.S. Thesis, University of Miami, August 2004.
- [8] Hoon, Chun-Young. "Design of an RF Low-Noise Bandpass Filter Using Active Capacitance Circuit" IEEE transaction On Microwave Theiry And Technique Vol.53, No.2, February 2005.
- [9] Jones, Rommel. "Low Phase Noise Dielectric Resonator Oscillator" Porty-Fourth Annual Symposium on Frequency Control. Hughes Aircraft Company.
- [10] Nadeem, Yawar. "The Design, Performance and Comparison of Four Different Ku-Band Common-Source DROs" National University of Sciences and Technology. Pakistan.
- [11] Gonzalez, Gualermo. *Foundations of Oscillator Circuit Design*. Boston : Artech House, Inc, 2007.
- [12] Kwon, Johann. " 2nd Harmonic Power Enhancement of FET DRO with Additional Dielectric Resonator" Kyunghee University College of Electronics and Information. Radio Engineering Yongin. South Korea.
- [13] "Data sheet BFR 830T" Low Phase Noise. 22 Mei 2010.
- [14] Amri, Zakky. "Perancangan Mixer Untuk Mobile Wimax Pada Frekuensi 2.3 Ghz" Depok : Universitas Indonesia 2009.
- [15] Fazri, Feri. "Perancangan Phase-locked Loop Untuk Mobile Wimax Pada Frekuensi 2,3 Ghz". Depok : Universitas Indonesia 2009.

Matching"

- [16] "Data sheet BFR 183" <<u>www.datasheetcatalog.org%2Fdatasheet%</u> <u>2Fsiemens%2FQ62702-F1316.pdf&ei=6WT8S_6IFtCHkQXXx5z_AAg&</u> <u>usg=AFQjCNFAynWeG9HlsxEdGL6hsc-egStGOw&sig2=gJW07-</u> <u>fEEYzS0EAdaNeUFA</u> > 22 Mei 2010.
- [17] Agilent Technologies. "Statistical Simulation (Monte Carlo and Yield) in ADS". *ADS RF Circuit Design Cook Book* vol. 1, ver. 1. 2008.
- [18] Sutanto, *Rangkaian Elektronika Analog dan Terpadu*. Jakarta : Universitas Indonesia Press, 1997.
- [19] Kajfez, Darko. *Dielectric Resonators 2nd edition*. Atlanta : Noble Publishing, Corp. 1986.
- [20] Silver J, P. "Oscillator Resonator Design Tutorial".< <u>www.rfic.co.uk</u> >.
 2 Oktober 2009.
- [21] "Tansistor,"Wikipedia. 23 Oktober 2009. <u>http://en.wikipedia.</u> org/wiki/transistor
- [22] Boylestad, Robert. *Electronic Devices and Circuit Theory*. New Jersey : Prentice Hall, Inc. 2002.
- [23] "Impedance <<u>http://www.nic.unud.ac.id/~wiharta/elkom/materi/</u> Matching%20Impedace.pdf>
- [24] M. E. Goldfarb and R. A. Pucel, ``Modeling Via Hole Grounds in Microstrip," IEEE Microwave and Guided Wave Letters, vol. 1, no. 6, pp. 135-137, June 1991. < <u>http://qucs.sourceforge.net/tech/node83.html</u>> diakses 22 Mei 2010.
- [25] Odyniec Michal. *RF and Microwave Oscillator Design*, Boston : Artech House, Inc. 2002.
- [26] "Model simulasi monte-carlo" <<u>http%3A%2F%2Fsutanto.staff.uns.ac.id%2Ffiles%2F2009%2F03%2Fm</u> odel-simulasi-monte carlo.pdf&rct=j&q=monte +carlo + adalah&ei=NUr8S6QK4ugkQWG_sHUAg&usg=AFQjCNG3ChixSkt26s PdWRp8DbN02DySSA&sig2=oO9bW8WOao1 d7fOgPH2Iw>
- [27] Data Sheet Dielectric Resonator 8500 *Trans-Tech Series Temperature Stable.*

1. Data Sheet Transisor Infineon BJT-BFR830T.



Preliminary data

e-Skripsi

UNIVERSITAS INDONESIA

- High current capability and low figure for wide dynamic range application
- Low voltage operation
- Ideal for low phase noise oscillators up to 3.5 GHz
- . Low noise figure: 1.1 dB at 1.8 GHz



ESU: Electrostatic discharge sensitive device, observe handling precaution	ESD:	Electrostatic	discharge	sensitive	device,	observe	handling	precaution
--	------	---------------	-----------	-----------	---------	---------	----------	------------

Туре	Marking		Pin Config	uration	Package
BFR380T	FCs	1 = B	2 = E	3=C	SC75
Maximum Ratings					
Parameter			Symbol	Value	Unit
Collector-emitter voltage			VCEO	6	V
Collector-emitter voltage			VCES	15	
Collector-base voltage			VCBO	15	
Emitter-base voltage			VEBO	2	
Collector current			1c	80	mA
Base current			1 _B	14	
Total power dissipation ¹⁾ $T_{S} \leq 66^{\circ}C$			Ptot	380	mW
Junction temperature	-		T	150	°C
Ambient temperature			TA	-65 150):
Storage temperature			Tstg	-65 150	1

Thermal Resistance

Parameter	Symbol	Value	Unit	
Junction - soldering point ²⁾	RthJS	≤ 220	K/W	

 $^{1}T_{S}$ is measured on the collector lead at the soldering point to the pcb

 $^2\mathrm{For}$ calculation of R_{thJA} please refer to Application Note Thermal Resistance



BFR380T

Parameter	Symbol		Unit		
		min.	typ.	max.	
Characteristics			5	A.	
Collector-emitter breakdown voltage $l_{\rm C} = 1 \text{ mA}, l_{\rm B} = 0$	V(BR)CEO	6	9	1×	V
Collector-emitter cutoff current $V_{CE} = 15 \text{ V}, V_{BE} = 0$	I _{CES}	-	-	10	μA
Collector-base cutoff current $V_{CB} = 5 \text{ V}, I_E = 0$	I _{СВО}	8		100	nA
Emitter-base cutoff current $V_{EB} = 1 \text{ V}, I_{C} = 0$	I _{EBO}	*	- 7	1	μA
DC current gain- <i>I</i> _C = 40 mA, <i>V</i> _{CE} = 3 V	h _{FE}	60	120	200	3

89

BFR380T

Parameter	Symbol		Values		Unit
NN 12		min.	typ.	max.	
AC Characteristics (verified by random samp	ling)	5			
Transition frequency $I_{\rm C}$ = 40 mA, $V_{\rm CE}$ = 3 V, f = 1 GHz	fT	10	14	22	GHz
Collector-base capacitance $V_{CB} = 5 \text{ V}, f = 1 \text{ MHz}, \text{ emitter grounded}$	C _{cb}	-	0.5	0.7	pF
Collector emitter capacitance $V_{CE} = 5 \text{ V}, f = 1 \text{ MHz}, \text{ base grounded}$	Cce	167	0.18		P
Emitter-base capacitance $V_{\text{EB}} = 0.5 \text{ V}, f = 1 \text{ MHz}, \text{ collector grounded}$	Ceb		1	0	
Noise figure $I_{C} = 8 \text{ mA}, V_{CE} = 3 \text{ V}, Z_{S} = Z_{Sopt},$ f = 1.8 GHz	F _{min}	-	1.1	5	dB
Power gain, maximum available ¹) $I_C = 40 \text{ mA}, V_{CE} = 3 \text{ V}, Z_S = Z_{Sopt}$, $Z_L = Z_{Lopt}$, $f = 1.8 \text{ GHz}$ $I_C = 40 \text{ mA}, V_{CE} = 3 \text{ V}, Z_S = Z_{Sopt}$, $Z_L = Z_{Lopt}$, $f = 3 \text{ GHz}$	G _{ma}	1	12.5 8.5	4. 4	
Transducer gain $I_{\rm C}$ = 40 mA, $V_{\rm CE}$ = 3 V, $Z_{\rm S}$ = $Z_{\rm L}$ = 50 Ω , f = 1.8 GHz $I_{\rm C}$ = 40 mA, $V_{\rm CE}$ = 3 V, $Z_{\rm S}$ = $Z_{\rm L}$ = 50 Ω , f = 3 GHz	S _{21e} ²		10 6		dB
Third order intercept point at output ²⁾ $V_{CE} = 3 \text{ V}, I_C = 40 \text{ mA}, f = 1.8 \text{ GHz},$ $Z_S = Z_L = 50\Omega$	IP ₃		29.5	1	dBm
1dB Compression point at output $I_{\rm C}$ = 40 mA, $V_{\rm CE}$ = 3 V, $Z_{\rm S}$ = $Z_{\rm L}$ = 50 Ω , f = 1.8 GHz	P _{-1dB}	-	16	-	10

 ${}^{1}G_{ma} = |S_{21e} | S_{12e}| (k - (k^{2} - 1)^{1/2})$

 2 IP3 value depends on termination of all intermodulation frequency components. Termination used for this measurement is 50Ω from 0.1 MHz to 6 GHz



BFR380T

fA

pA

mΑ

Ω

-

٧

fF

SPICE Parameter (Gummel-Poon Model, Berkley-SPICE 2G.6 Syntax):

Transitor Chip Data: 9.965 IS = fA 1.107 BF = 116.376 NF = 27.69 V 0.2676 VAF = IKF = 736 mΑ ISE = 1.64 1.056 NE = BR = 22.802 _ NR = 30 ٧ 6.9739 VAR = IKR = 0.011 А ISC = 1.678 0.2564 NC = RB = 9.71 IRB = Ω 1.322 0.101 RBM = RC = Ω RE = 221 mΩ 116.7 fF ٧ 0.5 CJE = VJE = 0.782 MJE = VTF = TF = 8.789 ps XTF = 0.496 0.338 1.529 840 mΑ ITF = PTF = 0 deg CJC = 6.949 V 0.202 VJC = MJC = 0.472 XCJC =

6.949 v TR = fF VJS = 0.75 ns CJS = 0 0 1.11 eV MJS = NK = 0.5 EG = XTI = 0 FC = 0.975 TNOM 300 K

All parameters are ready to use, no scalling is necessary. Extracted on behalf of Infineon Technologies AG by: Institut für Mobil- und Satellitentechnik (IMST)

Package Equivalent Circuit:



1=	0.762	nH
.2=	0.706	nH
3=	0.382	nH
21 =	62	fF
22=	.84	fF
23 =	180	fF
24 =	7	fF
25 =	40	fF
C ₆ =	48	fF
Valid	in to 6GHz	

For examples and ready to use parameters please contact your local Infineon Technologies distributor or sales office to obtain a Infineon Technologies CD-ROM or see Internet: http://www.infineon.com/silicondiscretes

2. Data Sheet Transisor Siemens BJT-BFR183.

SIEMENS

NPN Silicon RF Transistor

- For low noise, high-gain broadband amplifiers at collector current from 2 mA to 30mA
- f_T = 8 GHz
 - F = 1.2 dB at 900 MHz



ESD: Electrostatic discharge sensitive device, observe handling precaution!

Туре	Marking	Ordering Code	Pin Cor	figuration	Package	
BFR 183	RHs	Q62702-F1316	1 = B	2 = E	3 = C	SOT-23

Maximum Ratings

Parameter	Symbol	Values	Unit
Collector-emitter voltage	VCEO	12	V
Collector-emitter voltage	VCES	20	
Collector-base voltage	Vcbo	20	
Emitter-base voltage	VEBO	2	
Collector current	1c	65	mA
Base current	/ _B	5	
Total power dissipation $T_{\rm S} \le 60 ^{\circ}{\rm C}$	Ptot	450	mW
Junction temperature	Tj	150	°C
Ambient temperature	TA	- 65 + 150	
Storage temperature	T _{stg}	- 65 + 150	
Thermal Resistance			
Junction - soldering point 1)	Rthus	≤ 200	K/W

1) To is measured on the collector lead at the soldering point to the pcb.

BFR 183
SIEMENS

Parameter	Symbol	Values			Unit
		min.	typ.	max.	
DC Characteristics				s P	
Collector-emitter breakdown voltage $I_{\rm C} = 1 \text{ mA}, I_{\rm B} = 0$	V(BR)CEO	12	-	1.	V
Collector-emitter cutoff current $V_{CE} = 20 \text{ V}, V_{BE} = 0$	I _{CES}	-	-	100	μA
Collector-base cutoff current $V_{CB} = 10 \text{ V}, I_E = 0$	Исво	- /	-	100	nA
Emitter-base cutoff current $V_{\text{EB}} = 1 \text{ V}, I_{\text{C}} = 0$	/ _{EBO}	-	-	1	μA
DC current gain $I_{\rm C}$ = 15 mA, $V_{\rm CE}$ = 8 V	h _{FE}	50	100	200	-

Electrical Characteristics at T_A = 25°C, unless otherwise specified.

BFR 183

Transiste	or Chip Data	a		and the second second		and the second second		
IS =	1.0345	fA	BF =	115.98	-	NF =	0.80799	-
VAF =	14.772	V	IKF =	0.14562	A	ISE =	16.818	fA
NE =	1.2149	-	BR =	10.016	÷	NR =	0.99543	-
VAR =	3.4276	٧	IKR =	0.013483	Α	ISC =	1.3559	fA
NC =	0.85331	-	RB =	1.0112	Ω	IRB =	0.43801	mA
RBM =	2.5426	Ω	RE =	1.3435	Ω	RC =	0.20486	Ω
CJE =	23.077	fF	VJE =	1.0792	V	MJE =	0.45354	-
TF =	22.746	ps	XTF =	0.36823	-	VTF =	0.50905	V
ITF =	1.8773	mA	PTF =	0	deg	CJC =	460.11	fF
VJC =	1.1967	V	MJC =	0.3	-	XCJC =	0.053823	-
TR =	1.0553	ns	CJS =	0	fF	VJS =	0.75	V
MJS =	0	-	XTB =	0	-	EG =	1.11	eV
XTI =	3	4	FC =	0.54852	*	TNOM	300	K

All parameters are ready to use, no scalling is necessary. Extracted on behalf of SIEMENS Small Signal Semiconductors by: Institut für Mobil-und Satellitenfunktechnik (IMST) © 1996 SIEMENS AG



For examples and ready to use parameters please contact your local Siemens distributor or sales office to obtain a Siemens CD-ROM or see Internet: http://www.siemens.de/Semiconductor/products/35/35.htm

94

SIEMENS

Total power dissipation $P_{tot} = f(T_A^*, T_S)$ * Package mounted on epoxy

Permissible Pulse Load $R_{thJS} = f(t_p)$



Permissible Pulse Load $P_{totmax}/P_{totDC} = f(t_p)$



BFR 183

Collector-base capacitance $C_{cb} = f(V_{CB})$ $V_{BE} = v_{be} = 0, f = 1MHz$







Transition frequency $f_T = f(I_C)$





Power Gain G_{ma} , $G_{ms} = f(I_C)$ f = 1.8GHz $V_{CE} = Parameter$



BFR 183

Power Gain G_{ma} , $G_{ms} = f(V_{CE})$:_ $|S_{21}|^2 = f(V_{CE})$:-

f = Parameter



Power Gain G_{ma} , $G_{ms} = f(f)$





Intermodulation Intercept Point $IP_3=f(I_C)$ (3rd order, Output, $Z_S=Z_L=50\Omega$) V_{CE} = Parameter, f = 900MHz



Power Gain $|S_{21}|^2 = f(f)$

V_{CE} = Parameter



97

3. Data Sheet Dielectric Resonator

8500 Series Temperature Stable Dielectric Resonators

Description

The 8500 series is designed for frequency operation from 1.4 GHz to 13.5 GHz. This series offers a wide selection of temperature coefficients of resonant frequency for the most demanding circuit requirements. Q is greater than 10,000 at 4.5 GHz.

Material Characteristics

Dielectric Constant	36.2 to 36.9
Temperature Coefficient of Resonant Frequency (Tf) (ppm/°C)	- 3 to +9
Q (1/tan δ) Min. at 4.5 GHz	>10,000
Insulation Resistance (Volume Resistivity) (Ohm-cm) at 25 °C	>10^13
Coefficient of Thermal Expansion (ppm/°C) (20 - 200 °C)	6.5
Thermal Conductivity (cal/cm sec °C) at 25°C	0.005
Specific Heat (cal/g °C)	0.15
Density (g/cm)	5.20
Water Absorption (%)	<0.01
Vickers Hardness No. (kg/mm)	900
Flexural Strength (psi)	13,000
Composition	(ZrSn)Ti04
Color	Cream

4. Rangkaian lengkap DRO tanpa tambahan coupling



