



**UNIVERSITAS INDONESIA**

**OPTIMALISASI *FULLY DIFFERENTIAL OPERATIONAL AMPLIFIER*  
DENGAN MENGGUNAKAN VARIASI *COMMON MODE FEEDBACK***

**SKRIPSI**

**ANITA CHRISTIANA**

**0806365482**

**DEPARTEMEN TEKNIK ELEKTRO  
FAKULTAS TEKNIK UNIVERSITAS INDONESIA**

**JULI, 2010**



**UNIVERSITAS INDONESIA**

**OPTIMALISASI *FULLY DIFFERENTIAL OPERATIONAL AMPLIFIER*  
DENGAN MENGGUNAKAN VARIASI *COMMON MODE FEEDBACK***

**SKRIPSI**

**Diajukan sebagai salah satu syarat untuk memperoleh gelar sarjana**

**ANITA CHRISTIANA**

**0806365482**

**FAKULTAS TEKNIK  
PROGRAM STUDI TEKNIK ELEKTRO  
JULI, 2010**

## HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri,  
dan semua sumber baik yang dikutip maupun dirujuk  
telah saya nyatakan dengan benar.

Nama : Anita Christiana

NPM : 0806365482

Tanda Tangan :

Tanggal : 1 Juli 2010

## HALAMAN PENGESAHAN

Skripsi ini diajukan oleh :  
Nama : Anita Christiana  
NPM : 0806365482  
Program Studi : Teknik Elektro  
Judul Skripsi : Optimalisasi *Fully Differential Operational Amplifier* dengan Menggunakan Variasi Rangkaian *Common Mode Feedback*

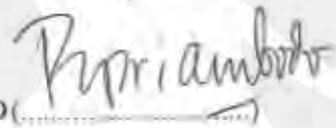
Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro Fakultas Teknik, Universitas Indonesia

### DEWAN PENGUJI

Pembimbing : DR. Ir. Agus Santoso Tamsir MT.



Penguji : Ir. Purnomo Sidi Priambodo M.Sc., Ph.D.



Penguji : Chairul Hudaya ST, M.Sc.



Ditetapkan di : Depok

Tanggal : 1 Juli 2010

## UCAPAN TERIMA KASIH

Sekalipun memiliki seribu lidah untuk mengungkapkan betapa besar penyertaan, dan kasih setiaNya, tidak akan ada yang dapat menggambarkan betapa besarnya rasa syukur yang ingin penulis sampaikan kepada Allah Bapa, Yesus Kristus dan Roh Kudus yang telah mengubah ketakutan menjadi nyayian dan mengubah gelisah menjadi tarian. Dalam namaNya selalu ada kemenangan.

Penulis menyadari bahwa skripsi ini tidak akan dapat terselesaikan tanpa bantuan dan dukungan berbagai pihak. Untuk itu dengan segala ketulusan hati menyampaikan terima kasih kepada

1. DR.Ir.Agus Santoso Tamsir MT, selaku dosen pembimbing yang telah meluangkan waktunya untuk memberikan arahan, bimbingan dan diskusi sehingga skripsi ini dapat terselesaikan dengan baik.
2. Bapak, mami, Pak Benny, Bu Ina, I'eng dan I'a atas semua dukungan dan pengertiannya.
3. Keluarga besar Markus, terutama buat Pak Dhe Ton, juga Jojo yang telah rela tergusur dari kamarnya selama pengerjaan skripsi ini.
4. Ibu Anna, terima kasih buat tumpangnya.
5. Semua sahabat, terutama Dyah Maria, yang menemani hari-hari beratku.
6. Tim CMOS, Alto, Nuryadi + Bambang, tanpa kalian semuanya tidak akan seindah ini.
7. Teman-teman program ekstensi teknik Elektro 2008.
8. Seluruh civitas akademika Departemen Elektro Universitas Indonesia yang tidak dapat disebutkan satu persatu.

Depok, 21 Juni 2010

Penulis

**HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI  
TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS**

**LEMBAR PERSETUJUAN**

Skripsi dengan judul:

Optimalisasi *Fully Differential Operational Amplifier* dengan Menggunakan  
Variasi Rangkaian *Common Mode Feedback*

dibuat untuk melengkapi sebagian persyaratan menjadi sarjana teknik pada  
program studi Teknik Elektro Departemen Teknik Elektro Fakultas Teknik  
Universitas Indonesia dan disetujui untuk diajukan dalam sidang ujian seminar

Depok, 1 Juli 2010

Dosen Pembimbing

DR..Ir.Agus Santoso Tamsir, MT

## ABSTRAK

Nama : Anita Christiana  
Program Studi : Teknik Elektro  
Judul : Optimalisasi *Fully Differential Operational Amplifier* dengan Menggunakan Variasi Rangkaian *Common Mode Feedback*

*Fully differential operational amplifier* memiliki beberapa kelebihan sehingga seringkali dijadikan pilihan utama dalam perencanaan rangkaian terpadu modern. Sayangnya, *fully differential op-amp* memiliki kelemahan utama yaitu memerlukan rangkaian umpan balik. Rangkaian umpan balik ini, atau yang biasa disebut *common mode feedback*, dipakai untuk mengatur keluaran tegangan common mode.

Variasi topologi CMFB akan mempengaruhi karakteristik rangkaian *fully differential op-amp* secara keseluruhan. Dalam skripsi ini, rangkaian CMFB asli diganti dengan beberapa topologi rangkaian CMFB lain, kemudian dianalisa karakteristik DC.

Topologi dengan dua differential pair menghasilkan karakteristik yang lebih baik dibandingkan dengan topologi lain. Rangkaian ini dipakai untuk mengoptimalkan rangkaian *fully differential op-amp* lebih lanjut. Sebagai perbandingan rangkaian op-amp dengan CMFB asli juga dioptimalisasi.

Kata kunci:

OP-AMP, CMFB, Winspice, Penguat Operasional Differensial Penuh

## ABSTRACT

Name : Anita Christiana  
Study Program : Electronic Engineering  
Title : Optimization of Fully Differential Operational Amplifier by  
Using Common Mode Feedback Variation

Fully differential operational amplifier has several advantages, making it the main option in the design of modern integrated circuits. Unfortunately, fully differential op-amp has a major disadvantage too. Fully differential op-amp requires an additional feedback circuit. This feedback circuit, or the so-called common mode feedback, is used to adjust the output common mode voltage.

CMFB topology variations will affect circuit characteristics of a fully differential op-amp overall. In this paper, the original CMFB circuit is replaced with some other CMFB circuit topology.

Better characteristics produced by topology with two differential pairs, compared with other topologies. This circuit is used to optimize the circuit fully differential operational amplifier further. As a comparison op-amp with the original CMFB is also optimized.

Key words:

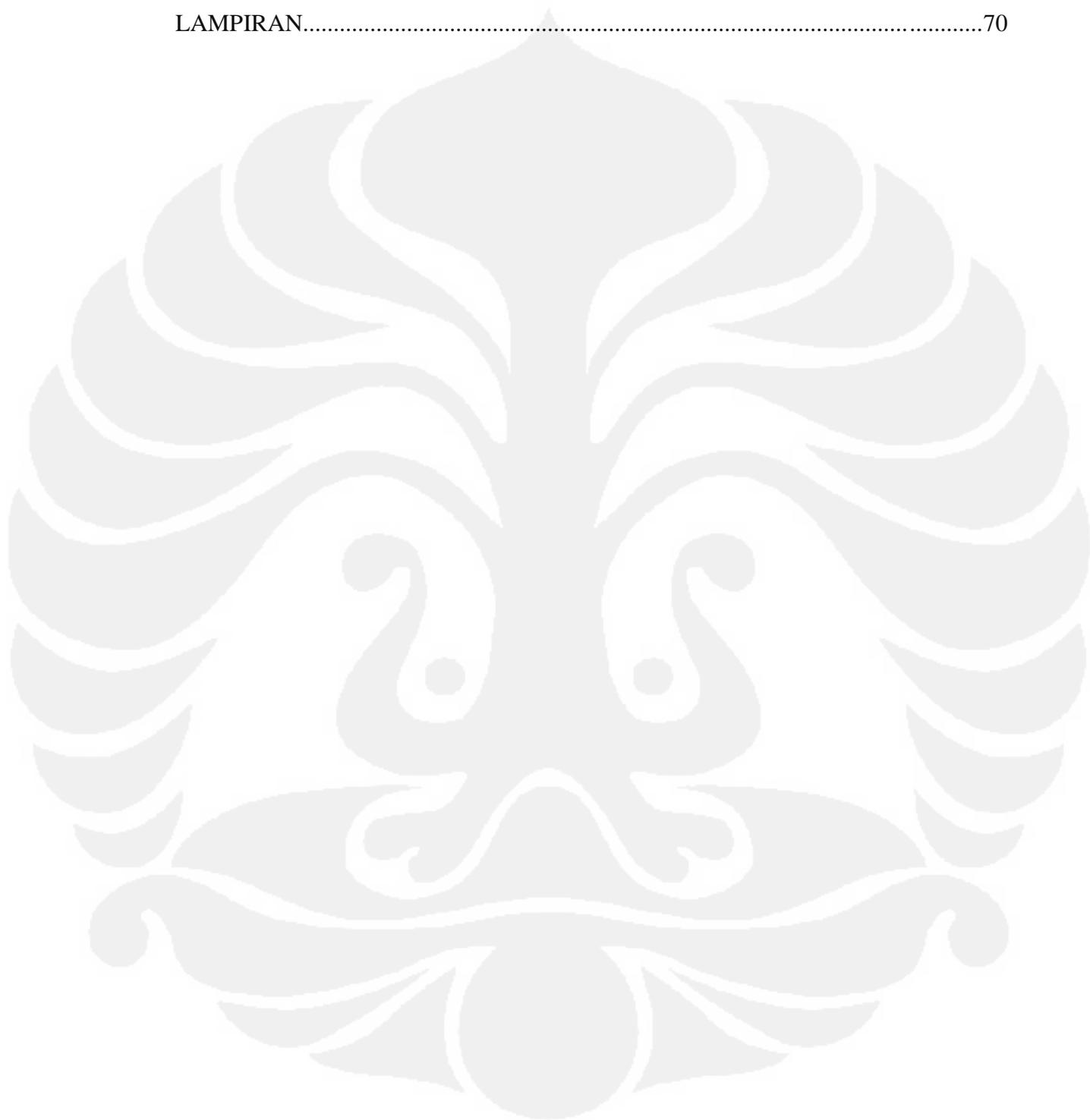
OP-AMP, CMFB, Winspice, Fully Differential Op-amp

## DAFTAR ISI

HALAMAN JUDUL.....	ii
HALAMAN PERNYATAAN ORISINALITAS.....	iii
LEMBAR PENGESAHAN .....	iv
UCAPAN TERIMA KASIH.....	v
HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS .....	vi
ABSTRAK .....	vii
ABSTRACT.....	viii
DAFTAR ISI.....	ix
DAFTAR TABEL.....	xi
DAFTAR GAMBAR .....	xiii
DAFTAR LAMPIRAN.....	xv
DAFTAR ISTILAH .....	xvi
BAB 1 PENDAHULUAN .....	1
1.1 Latar Belakang .....	1
1.2 Tujuan penelitian.....	2
1.3 Batasan Masalah.....	2
1.4 Sistematika Penulisan .....	3
BAB II DASAR TEORI .....	4
II.1. MOSFET.....	4
II.1.1 MOSFET Kanal Pendek.....	4
II.1.2 Pemodelan Desain Analog.....	6
II.2 Penguat Operasional (Op-amp).....	8
II.2.1 Penguat Operasional Dua Tingkat.....	8
II.2.2. <i>Fully Differential Op-amp</i> .....	10
II.3 <i>Common Mode Feedback (CMFB)</i> .....	13

BAB III METODOLOGI PENYIMULASIAN RANGKAIAN CMFB.....	16
III.1. Rangkaian Utama .....	16
III.2. Rangkaian CMFB .....	23
III.2.1 Rangkaian CMFB Asli dari Rangkaian Op-amp.....	23
III.2.2. Pembagi Resitif.....	24
III.2.3. Source Follower.....	25
III.2.4. Dua <i>Differential Pair</i> .....	26
III.2.5. Switched Capacitor (SC) CMFB.....	27
III.3. Metode Simulasi.....	27
 BAB IV ANALISA HASIL SIMULASI .....	 31
IV.1 Variasi Topologi CMFB .....	31
IV.2 Menentukan MOSFET Dominan.....	35
IV.2.1. MOSFET Dominan Rangkaian Penguat Operasional Asli.....	36
IV.2.2. MOSFET Dominan Rangkaian Penguat dengan Dua <i>Differential Pair</i> .....	44
IV.3 Optimalisasi Fully Differential Op-amp .....	48
IV.3.1. Mengaplikasikan Seluruh Nilai W Terbaik .....	48
IV.3.1.1. Optimalisasi dengan Nilai W Terbaik dari Rangkaian Op-amp Asli.....	48
IV.3.1.2. Optimalisasi dengan Nilai W terbaik Op-amp dengan CMFB Dua <i>Differential Pair</i> .....	49
IV.3.2. Optimalisasi Op-amp dengan Menggunakan MOSFET Dominan .....	53
IV.3.2.1. Optimalisasi dengan MOSFET Dominan Rangkaian Op-amp Asli .....	53
IV.3.2.2. Optimalisasi dengan MOSFET Dominan Op-amp dengan Dua <i>Differential Pair</i> .....	61
 BAB 5 KESIMPULAN DAN SARAN .....	 68
5.1 Kesimpulan .....	68
5.2 Saran.....	69

DAFTAR REFERENSI .....	68
DAFTAR PUSTAKA .....	69
LAMPIRAN.....	70



## DAFTAR TABEL

Tabel 2.1	Parameter untuk desain analog menggunakan proses CMOS kanal pendek.....	5
Tabel 4.1	Hasil Simulasi Perbandingan Kinerja Topologi CMFB .....	30
Tabel 4.2	Nilai W yang Menghasilkan Karakteristik DC Penguat Operasional Terbaik .....	42
Tabel 4.3	Nilai W yang Menghasilkan Karakteristik DC Penguat Operasional Terbaik dengan CMFB Dua Pasang Differensial .....	46
Tabel 4.4	Hasil Simulasi W MOSFET Dominan.....	58
Tabel 4.5	Hasil Simulasi Variasi W Penguat Operasional dengan Dua Pasang Differensial .....	65

## DAFTAR GAMBAR

Gambar 2.1	Penanda Tegangan dan Arus NMOS.....	6
Gambar 2.2.	Karakteristik NMOS.....	6
Gambar 2.3	Kapasitansi Antara Gate dan Source, Drain dan Substrate.....	7
Gambar 2.4.	Blok Diagram Penguat Operasional Dua Tingkat.....	9
Gambar 2.5.	Topologi Penguat Differensial.....	10
Gambar 2.6	Penguat Operasional Differensial Penuh.....	11
Gambar 2.7.	Penguat Operasional dalam Keadaan Setimbang.....	11
Gambar 2.8	Ayunan Tegangan.....	12
Gambar 2.9.	Arsitektur konsep CMFB.....	14
Gambar 3.1	Rangkaian Penguat Operasional Differensial Penuh yang akan Dioptimasi .....	17
Gambar 3.2	Penguat Differensial Tingkat Pertama.....	18
Gambar 3.3.	Penguat Differensial Tingkat Kedua.....	19
Gambar 3.4.	Penguat Operasional Dua Tingkat.....	19
Gambar 3.5.	Skema Penguat Operasional dengan Penambahan CMFB.....	20
Gambar 3.6	Keluaran Penyangga.....	21
Gambar 3.7	Penambahan NMOS dalam Rangkaian Buffer.....	22
Gambar 3.8.	Penambahan GE dalam Penguat Operational.....	22
Gambar 3.9.	Rangkaian CMFB Asli.....	23
Gambar 3.10	CMFB dengan Menggunakan Pembagi Resitif.....	24
Gambar 3.11	Penguat Pendeteksi CM untuk Source Follower.....	25
Gambar 3.12.	CMFB Menggunakan Dua Pasang Differensial.....	26
Gambar 3.13.	CMFB dengan Memanfaatkan Rangkaian SC.....	27
Gambar 3.14.	Rangkaian Penguji CMFB.....	28
Gambar 3.15.	Clock dalam Rangkaian <i>Sample and Hold</i> .....	28
Gambar 3.16.	Rangkaian analisa DC.....	30
Gambar 4.1	Hasil Simulasi Pengujian CMFB Dua Pasang Differensial.....	32
Gambar 4.2.	Analisa DC Penguat Operasional dengan Dua Pasang Differensial Operasional .....	33
Gambar 4.3.	Grafik Fungsi W MOSFET M2P .....	36

Gambar 4.4.	Grafik Fungsi W MOSFET M5L, M6L, M6R .....	39
Gambar 4.5.	Grafik Fungsi W MOSFET M4.....	41
Gambar 4.6	Grafik Fungsi W MOSFET M5L, M6L, M6R dengan CMFB Dua Pasang Differensial.....	45
Gambar 4.7	Karakteristik DC MOSFET dengan W yang ada dalam tabel 4.2.....	49
Gambar 4.8	Karakteristik DC MOSFET dengan W yang ada dalam tabel 4.3.....	51
Gambar 4.9	Karakteristik Penguat Operasional dengan W Terbaik M2P.....	54
Gambar 4.10	Karakteristik Penguat Operasional dengan W Terbaik MOSFET Dominan pada Sub Bagian Penguat Differensial.....	56
Gambar 4.11	Karakteristik Penguat Operasional dengan W Terbaik MOSFET Dominan pada Sub Bagian Bias.....	58
Gambar 4.12	Karakteristik Penguat Operasional dengan CMFB dua Pasang Differensial pada W Terbaik Sub Bagian Penyangga.....	61
Gambar 4.13	Karakteristik Penguat Operasional dengan CMFB dua Pasang Differensial pada W Terbaik Sub Bagian Penguat Differensial.....	63
Gambar 4.14	Karakteristik Penguat Operasional dengan CMFB Dua Pasang Differensial pada W Terbaik Sub Bagian Bias.....	65

## DAFTAR LAMPIRAN

Lampiran A.	Hasil Pengujian Variasi Rangkaian CMFB .....	71
Lampiran B.	Data Pengujian Variasi W MOSFET Rangkaian Penguat Operasional Asli .....	86
Lampiran C.	Data Pengujian Variasi W MOSFET Rangkaian Penguat Operasional dengan CMFB Dua Pasang Differensial .....	121
Lampiran D.	Parameter Model BSIM4 50 nm.....	156

## DAFTAR ISTILAH

CM	<i>Common Mode</i>
CMFB	<i>Common Mode Feedback</i>
DC	<i>Direct Current</i>
DM	<i>Differential Mode</i>
Op-amp	<i>Operational Amplifier</i>
SC	<i>Switch Capacitor</i>
VCM	Tegangan <i>Common Mode</i>
VCMFB	Tegangan <i>Common Mode Feedback</i>
VM	Tegangan Masukan Negatif
VP	Tegangan Masukan Positif
VOM	Tegangan Keluaran Negatif
VOP	Tegangan Keluaran Positif

# BAB I

## PENDAHULUAN

### I.1 Latar Belakang Masalah

Kemajuan teknologi, kebutuhan akan sistem elektronik modern dan penghematan biaya produksi menghasilkan tantangan baru dalam perencanaan rangkaian analog. Dimulai dengan adanya evolusi ukuran rangkaian terpadu (IC). Evolusi tersebut dikelompokkan dalam 4 generasi yaitu teknologi *micron*, *submicron*, *deep submicron* dan *ultra deep submicron*. Era *submicron* dimulai tahun 1990 dengan teknologi 0.8  $\mu\text{m}$ . Era *deep submicron* dimulai tahun 1995 dengan adanya litografi yang ukurannya kurang dari 0.3  $\mu\text{m}$ . Sedangkan teknologi *ultra deep submicron* memakai proses litografi di bawah 0.1  $\mu\text{m}$ . Pada tahun 2007, litografi mengalami penurunan hingga 65 nm.

Konsekuensi utamanya adalah harus mampu mengimplementasikan fungsi yang identik dalam area silikon yang lebih kecil. Pengurangan area silikon memiliki beberapa kelebihan yaitu penurunan kapasitansi parasitik sambungan dan interkoneksi. Dimensi piranti yang lebih kecil juga akan mempercepat pensaklaran.

Untuk mengurangi biaya produksi biasanya rangkaian analog yang relatif bebas *noise* dan rangkaian digital yang penuh *noise* digabungkan dalam satu *die*. Akibatnya, *noise* dari rangkaian digital akan mempengaruhi rangkaian analog.

Penurunan kapasitansi parasitik keseluruhan mengakibatkan arus aktif yang ada menjadi lebih besar. Hal ini berarti kelaikan yang sama dapat dicapai dengan tegangan catu yang rendah.

Tegangan catu daya yang rendah akan menghasilkan ayunan tegangan yang terbatas dan penurunan puncak *ratio signal to noise* (SNR). Teknik analog standar seperti *single-ended op-amp* menjadi sangat sulit dilakukan.

Beberapa teknik dan metodologi perancangan analog telah diujicobakan untuk memperbaiki performa pemrosesan sinyal analog. Pemrosesan sinyal analog differensial penuh merupakan salah satu teknik yang dipakai secara luas karena mampu mengatasi masalah yang berhubungan dengan pengurangan ayunan sinyal dan *noise*.

Selain memiliki kelebihan, *fully differential op-amp* memiliki kekurangan. Kekurangan utamanya adalah umpan balik pada penguat ini hanya menghasilkan *common mode (DM) feedback* sehingga kestabilan hanya terjadi pada sinyal DM saja. Sedangkan pada *common mode (CM)* tidak stabil.

Untuk mengatasi hal tersebut, biasanya ditambahkan sebuah rangkaian loop umpan balik. Rangkaian inilah yang disebut rangkaian *common mode feedback (CMFB)*. Rangkaian CMFB memiliki beberapa topologi yang berbeda, yang tentu saja akan memiliki pengaruh yang berbeda pula dalam rangkaian *fully differential op-amp*. Dalam skripsi ini akan dipelajari lebih lanjut mengenai pengaruh masing-masing rangkaian CMFB terhadap rangkaian *fully differential op-amp*. Kemudian melakukan optimalisasi pada op-amp secara keseluruhan.

## **I.2 Tujuan Penelitian**

Tujuan utama simulasi yang akan dilakukan adalah melakukan optimalisasi sebuah rangkaian *fully differential op-amp*. Rangkaian tersebut merupakan rangkaian penguat operasional dua tingkat lengkap dengan rangkaian CMFB, *buffer* dan bias.

Optimalisasi tersebut akan dilakukan secara bertahap. Optimalisasi pertama dilakukan dengan mengganti rangkaian CMFB yang ada dengan rangkaian CMFB lain. Rangkaian CMFB yang menghasilkan karakteristik DC yang terbaik yang akan digunakan dalam optimalisasi selanjutnya.

Optimalisasi kedua dilakukan dengan mengubah besar  $W$  dari masing-masing MOSFET untuk mengetahui MOSFET yang paling dominan dalam setiap blok. Optimalisasi terakhir adalah mengaplikasikan MOSFET dominan dalam rangkaian penguat operasional secara keseluruhan.

## **I.3 Batasan Masalah**

Agar tidak timbul kerancuan dan penyimpangan dari tujuan yang telah ditetapkan, maka dilakukan pembatasan dalam penelitian ini. Batasan-batasan tersebut antara lain :

1. Rangkaian CMFB yang dipakai hanya 5 variasi topologi.

2. Memakai proses CMOS kanal pendek dengan faktor skala 50 nm dan  $V_{DD}=1V$  (BSIM4)
3. Simulasi menggunakan winspice
4. Karakteristik op-amp dianalisa dengan menggunakan respon DC.

#### **I.4 Sistematika Penulisan**

Bab satu diawali dengan latar belakang masalah yang menjadi sumber motivasi penelitian ini, tujuan penelitian, pembatasan masalah serta sistematika penulisan.

Bab dua menjelaskan tentang dasar teori. Dimulai dengan penjelasan mengenai mosfet secara umum. Pengenalan op-amp dan rangkaian *common mode feedback* (CMFB).

Bab tiga menjelaskan tentang rangkaian *fully differential op-amp* yang akan dipakai. Beberapa topologi rangkaian CMFB yang akan ditambahkan dalam rangkaian utama. Simulasi yang dilakukan dengan menggunakan winspice.

Bab empat menampilkan hasil simulasi serta analisa grafik hasil simulasi. Grafik merupakan hasil analisa DC dari rangkaian op-amp dengan variasi rangkaian CMFB.

Bab lima berisi kesimpulan dan saran pengembangan.

## **BAB II**

### **DASAR TEORI**

Bab ini menjelaskan mengenai dasar teori penguat operasional yang meliputi pengenalan MOSFET, *fully differential op-amp* dan rangkaian *common mode feedback*. Penjelasan mengenai MOSFET dianggap perlu karena MOSFET merupakan komponen utama dalam rangkaian. Bagaimana cara memodelkan MOSFET akan dijelaskan dalam bab ini.

#### **II.1 MOSFET**

Rangkaian terpadu (IC) digital didominasi oleh pemakaian MOSFET karena memiliki kepadatan lebih tinggi dan disipasi daya yang rendah. Transistor bipolar lebih sering digunakan pada rangkaian analog karena memiliki arus bias yang lebih besar. Akibat adanya pengurangan biaya produksi dan permintaan portabilitas maka seringkali terjadi penggabungan dalam teknologi pemrosesan. Rangkaian digital dan analog dibuat dalam satu *die*. Teknologi bipolar digunakan pada bagian analog dan teknologi MOS pada bagian digitalnya. Proses ini akan lebih murah jika dibandingkan proses yang menggunakan MOS secara keseluruhan.

##### **II.1.1 MOSFET Kanal Pendek**

Reduksi dimensi vertikal dan horisontal akibat evolusi teknologi pemrosesan rangkaian terpadu memberikan banyak keuntungan. Keuntungan utamanya adalah penghematan biaya produksi karena jumlah piranti dan rangkaian yang bisa diproses dalam satu area wafer yang sama akan menjadi lebih banyak. Kemampuan frekuensi dari piranti aktif juga akan naik karena nilai  $f_t$  intrinsik naik sementara kapasitansi parasitik turun.

Panjang *gate* modern biasanya kurang dari 1  $\mu\text{m}$ , sedangkan lebarnya 0,005  $\mu\text{m}$  atau kurang. Teknik yang dipakai sebelumnya untuk membentuk karakteristik arus-tegangan tak bisa digunakan lagi. Medan elektrik di bawah oksida *gate* tidak bisa diperlakukan sebagai dimensi tunggal. Velocitas hanyutan pembawa muatan antara kanal dan drain mengalami saturasi yang disebut saturasi velocitas pembawa. Akibatnya

terjadi penurunan mobilitas elektron dan hole,  $\mu_n$  atau  $\mu_p$ , serta peningkatan resistansi efektif kanal. Efek ini sering disebut sebagai efek pembawa panas karena penurunan mobilitas elektron terjadi akibat kenaikan suhu. Besarnya mobilitas medan elektrik terendah dari hole adalah  $250 \text{ cm}^2/\text{V}_s$  ( $\mu_p$ ), sementara mobilitas elektron adalah  $600 \text{ cm}^2/\text{V}_s$  ( $\mu_n$ ).

Oleh karena itu diperlukan modifikasi model MOS lebih lanjut. Tujuan utamanya adalah memodifikasi karakteristik pindah *square-law* MOS klasik pada daerah saturasi atau daerah aktif untuk mendapatkan karakteristik pindah tegangan-arus yang lebih linier. Parameter hasil modifikasi dapat dilihat dalam tabel 2.1.

Tabel 2-1 Parameter untuk desain analog menggunakan proses CMOS kanal pendek. Parameter hanya valid untuk  $V_{DD} = 1\text{V}$  dengan faktor skala  $50\text{nm}$ .<sup>1</sup>

Parameter MOSFET kanal Pendek untuk Perancangan Analog $V_{DD} = 1\text{V}$ dan Faktor Skala $50\text{nm}$ (Skala = $50\text{e-}9$ )			
Parameter	NMOS	PMOS	Keterangan
Arus Bias, $I_D$	$10 \mu\text{A}$	$10 \mu\text{A}$	Perkiraan
W/L	50/2	100/2	Dipilih berdasarkan $I_D$ dan $V_{OV}$
W/L aktual	$2,5\mu\text{m}/100\text{nm}$	$5\mu\text{m}/100\text{nm}$	$L_{\text{min}} = 50 \text{ nm}$
$V_{DS\text{sat}}$ dan $V_{SD\text{sat}}$	$50 \text{ mV}$	$50 \text{ mV}$	
$V_{OVn}$ dan $V_{OVp}$	$70 \text{ mV}$	$70 \text{ mV}$	
$V_{GS}$ dan $V_{SG}$	$350 \text{ mV}$	$350 \text{ mV}$	Tanpa <i>Body Effect</i>
$V_{THN}$ dan $V_{THP}$	$280 \text{ mV}$	$280 \text{ mV}$	
$\partial V_{THN,P}/\partial T$	$-0,6 \text{ mV}/\text{C}^\circ$	$-0,6 \text{ mV}/\text{C}^\circ$	Berubah sesuai temperatur
$V_{\text{satn}}$ dan $V_{\text{satp}}$	$110 \times 10^3 \text{ m/s}$	$90 \times 10^3 \text{ m/s}$	Dari pemodelan BSIM
$t_{\text{ox}}$	$14 \text{ \AA}$	$14 \text{ \AA}$	Arus tembusan gate $5 \text{ \AA}/\text{cm}^2$
$C'_{\text{ox}} = \epsilon_{\text{ox}}/t_{\text{ox}}$	$25 \text{ fF}/\mu\text{m}^2$	$25 \text{ fF}/\mu\text{m}^2$	$C_{\text{ox}} = C'_{\text{ox}} \text{WL} \cdot (\text{skala})^2$
$C_{\text{oxn}}$ dan $C_{\text{oxp}}$	$6,25 \text{ fF}$	$12,5 \text{ fF}$	PMOS dua kali lebih lebar
$C_{\text{gsn}}$ dan $C_{\text{sgp}}$	$4,17 \text{ fF}$	$8,34 \text{ fF}$	$C_{\text{gs}} = \frac{2}{3} C_{\text{ox}}$
$C_{\text{gdn}}$ dan $C_{\text{dgp}}$	$1,56 \text{ fF}$	$3,7 \text{ fF}$	$C_{\text{gd}} = CGDO \cdot W \cdot \text{skala}$
$g_{\text{mn}}$ dan $g_{\text{mp}}$	$150 \mu\text{A}/\text{V}$	$150 \mu\text{A}/\text{V}$	Saat $I_D = 10 \mu\text{A}$
$r_{\text{on}}$ dan $r_{\text{op}}$	$167 \text{ k}\Omega$	$333 \text{ k}\Omega$	Perkiraan saat $I_D = 10 \mu\text{A}$
$g_{\text{mn}}r_{\text{on}}$ dan $g_{\text{mp}}r_{\text{op}}$	$25 \text{ V}/\text{V}$	$50 \text{ V}/\text{V}$	Gain rangkaian terbuka
$\lambda_n$ dan $\lambda_p$	$0,6 \text{ V}^{-1}$	$0,3 \text{ V}^{-1}$	$L=2$
$f_{Tn}$ dan $f_{Tp}$	$6000 \text{ MHz}$	$3000 \text{ MHz}$	Perkiraan saat $L=2$

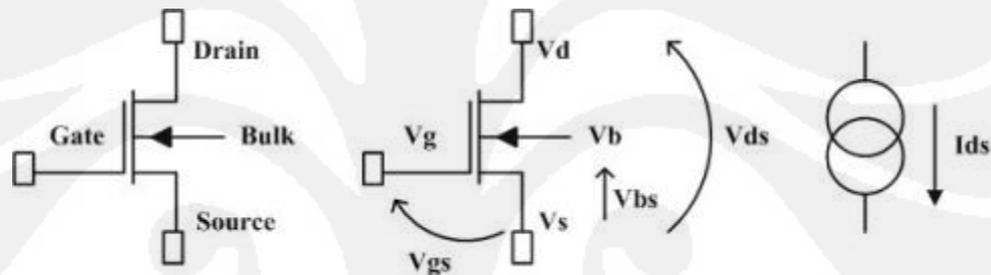
## II.1.2 Pemodelan Desain Analog

MOSFET kanal pendek ini perlu dimodelkan untuk keperluan simulasi. Pemodelan piranti MOSFET terdiri dari sekumpulan persamaan yang menghubungkan tegangan dan arus. Persamaan tersebut menggunakan pada nilai parameter yang ada dalam tabel 2-1. yang kemudian disimulasikan dan diprediksi karakteristik masing-masing piranti serta pengaruh karakteristiknya terhadap rangkaian lengkap.

Tujuan utama pemodelan piranti MOSFET adalah

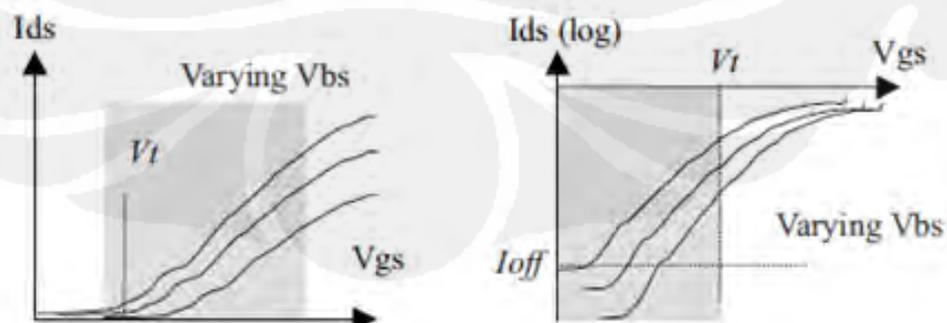
- Mengevaluasi arus yang mengalir antara *drain* dan *source*.

Gambar 2-1 menunjukkan bagaimana menentukan tegangan, arus dan penandaan terminal pada NMOS.

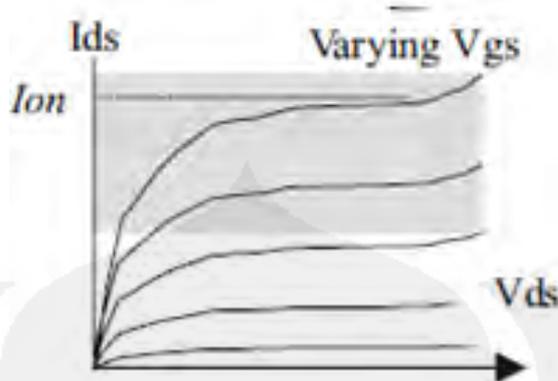


Gambar 2-1 Penandaan tegangan dan arus pada NMOS

Bila terdapat sebuah fungsi  $I_{ds} = f(V_d, V_g, V_s, V_b)$ , maka arus  $I_{ds}$  dapat ditampilkan dalam variasi grafik seperti yang diilustrasikan pada gambar 2-2. Grafik tersebut sering disebut sebagai  $I_d/V_d$ ,  $I_d/V_g$ , dan  $I_d(\log)/V_g$ . Agar sederhana, tegangan  $V_s$  dihubungkan dengan *ground*.



Gambar 2-2 Karakteristik NMOS

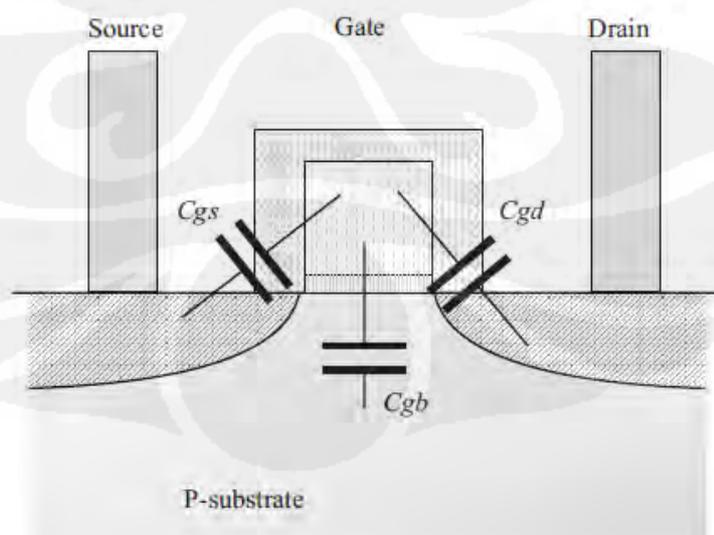


(Lanjutan) Gambar 2-2 Karakteristik NMOS

Pada kurva  $I_d/V_d$ , arus  $I_{ds}$  dipakai untuk menggambarkan variasi tegangan gate  $V_{gs}$  dari 0 hingga  $V_{dd}$ . Parameter  $I_{on}$  dipakai untuk menunjukkan arus maksimum yang tersedia, sesuai dengan tegangan  $V_{ds}$  dan  $V_{gs}$  maksimal. Dari kurva yang kedua, yaitu  $I_d/V_g$ , dapat diketahui tegangan ambangnya (*threshold*). Desain analog sangat memperhatikan prediksi tegangan ambang secara akurat.

Kurva  $I_d(\log)/V_g$  merupakan ilustrasi arus  $I_{ds}$  untuk pengontrolan gate yang kecil. Arus  $I_{off}$  merupakan parameter penting karena akan mempengaruhi secara langsung konsumsi daya saat siaga.

- Memperkirakan nilai kapasitansi parasitik terutama  $C_{gs}$ ,  $C_{gd}$  dan  $C_{gb}$ . Kapasitansi parasitik dari sebuah MOSFET diilustrasikan dalam penampang lintang pada gambar 2.3.



Gambar 2-3 Kapasitansi parasitik antara gate dan source, drain dan substrate

Kapasitansi tersebut bervariasi sesuai dengan tegangan  $V_s$ ,  $V_d$ ,  $V_g$  and  $V_b$ . Walaupun tidak dipertimbangkan dalam simulasi statis  $I_d/V_d$  dan  $I_d/V_g$ , variasi kapasitansi harus dihitung dalam setiap pengulangan simulasi analog, untuk memprediksikan tundaan pensaklaran.

Prosedur untuk membangun pemodelan MOSFET yang akurat cukup kompleks, karena harus melalui sekumpulan perhitungan dan prosedur optimasi. Banyak sekali variasi pemodelan MOSFET yang dipakai untuk simulasi analog.

Pada simulasi penelitian ini dipakai pemodelan dengan menggunakan model BSIM4. BSIM4 merupakan pemodelan MOSFET yang dikembangkan oleh University of Berkeley. Pemodelan ini dipakai untuk simulasi teknologi *submicron* dan *deep submicron*. Parameter pemodelan BSIM4 yang digunakan dalam penelitian ini dapat dilihat dalam lampiran D.

## II.2 Penguat Operasional (*Op-amp*)

Penguat operasional merupakan bagian yang tak terpisahkan dalam perencanaan rangkaian terpadu analog. Desainnya bervariasi tergantung kebutuhan. Perencanaan penguat ini biasanya terdiri dari penentuan spesifikasi, memilih ukuran piranti dan kondisi panjaran (*biasing*), kompensasi kestabilan, *common mode ratio* (CMR), *common mode rejection ratio* (CMRR), *power supply rejection ratio*, *bandwidth*, *slew rate*, ayunan keluaran serta disipasi daya.

### II.2.1. Penguat Operasional Dua Tingkat

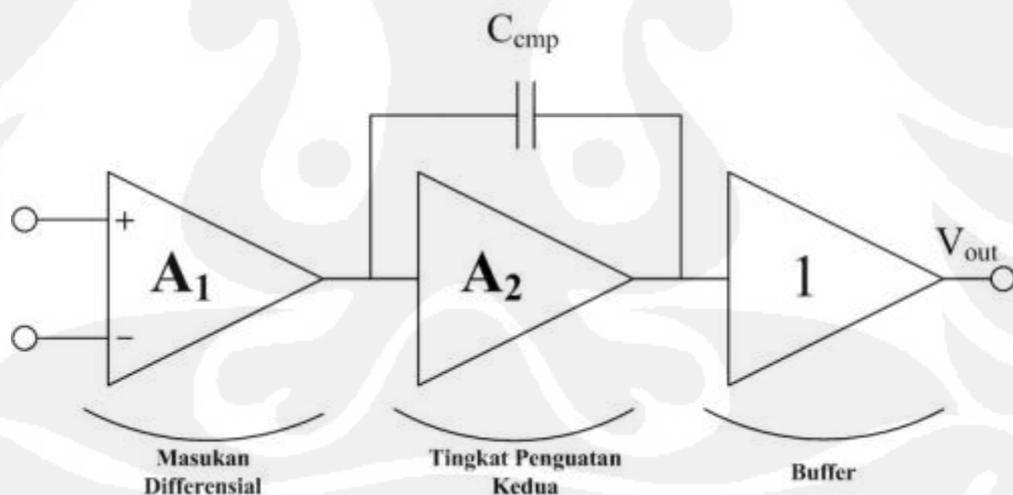
Penguat operasional biasanya bekerja dengan koneksi umpan balik negatif sehingga kompensasi frekuensi sangat diperlukan untuk kestabilan *close loop*nya. Sayangnya untuk mencapai kestabilan yang diinginkan parameter lain harus diabaikan. Perlu dicari cara lain untuk merencanakan sebuah op-amp dengan semua spesifikasi sesuai yang diinginkan. Cara yang paling sederhana adalah dengan menggunakan penguat operasional dua tingkat.

Gambar 2.4 mengilustrasikan blok diagram penguat operasional dua tingkat yang merupakan penguat operasional tradisional. Dua tingkat

merepresentasikan jumlah tingkat gainnya. Biasanya digambarkan dalam 3 tingkat, yaitu dua tingkat gain dan sebuah tingkat keluaran gain satu (*buffer*). Seringkali dianggap sebagai penguat dua tingkat dengan mengabaikan bagian *buffer*-nya. Bagian *buffer* hanya digunakan jika beban resistif perlu diatur. Bila beban hanya kapasitif saja, bagian ini jarang dipakai, kecuali jika beban kapasitifnya sangat besar.

Penguat differensial op-amp dua tingkat biasanya digunakan untuk menyeimbangkan dua karakter berbeda. Misalnya saja untuk perencanaan performansi *noise* dan konsumsi daya. Strukturnya yang sederhana menjadikan penguat ini banyak dipakai dalam berbagai perancangan.

Tingkat pertama biasanya terdiri dari penguat differensial dengan gain tinggi. Tingkat ini memiliki pole dominant dalam sistem. Sedangkan pada tingkat kedua gainnya lebih rendah tetapi memiliki ayunan tegangan keluaran yang besar. Penguat *common source* yang memiliki beban aktif biasanya digunakan pada tingkat kedua. Kapasitor dipakai untuk memastikan kestabilan saat penguat operasional digunakan dengan umpan balik.

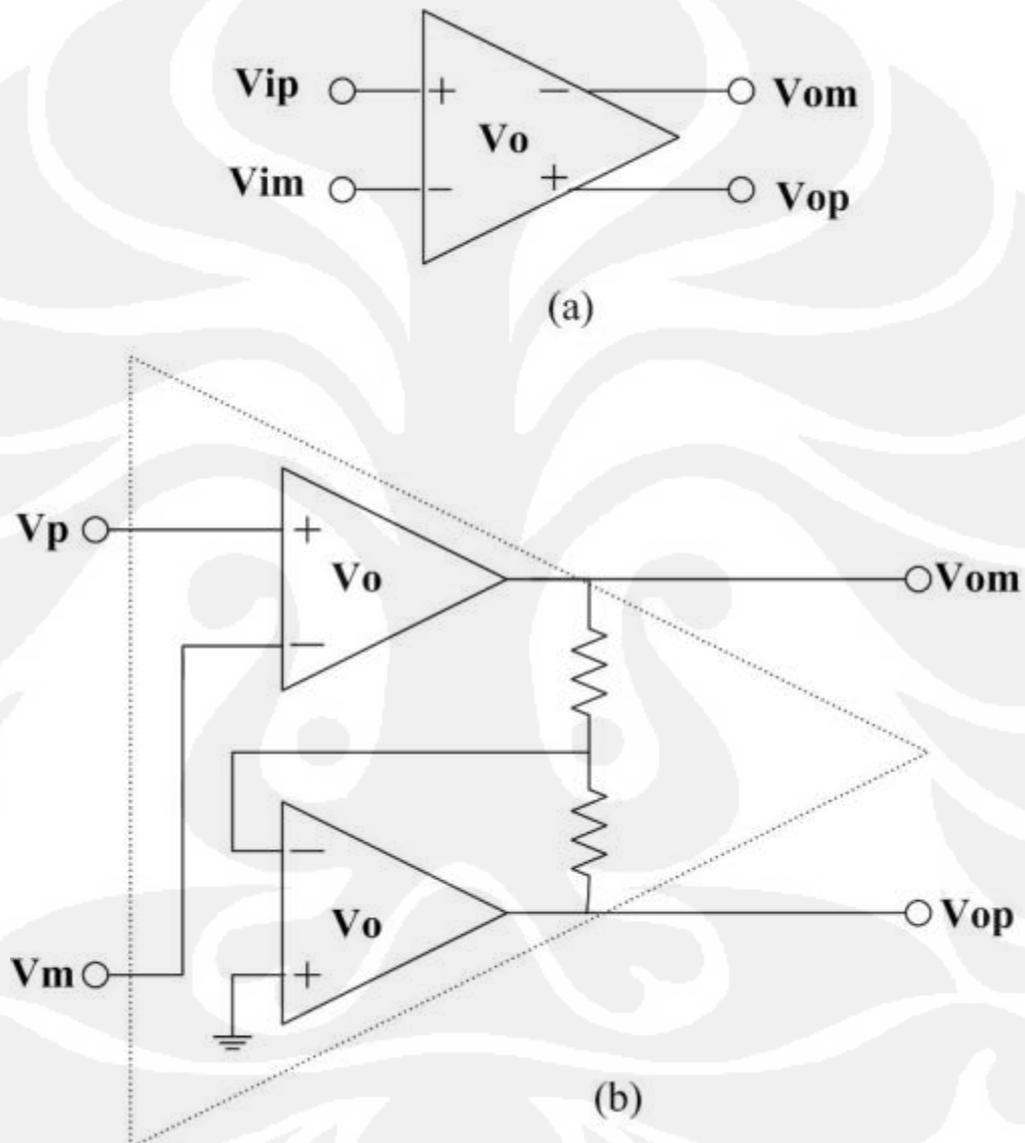


Gambar 2-4 Blok Diagram Penguat Operasional Dua Tingkat<sup>9</sup>

Keuntungan penguat operasional dua tingkat adalah gain loop terbuka dapat dilakukan dalam dua tingkat yang berbeda sehingga mengurangi kekompleksan rangkaian. Tingkat pertama juga tidak harus mengendalikan beban kapasitif yang besar.

## II.2.2. Fully differential Op-amp

Fully differential op-amp mendominasi rangkaian terpadu modern karena memiliki lebih banyak keuntungan jika dibandingkan dengan penguat operasional keluaran tunggal. Topologi penguat differensial penuh penuh ditunjukkan dalam gambar 2-5.



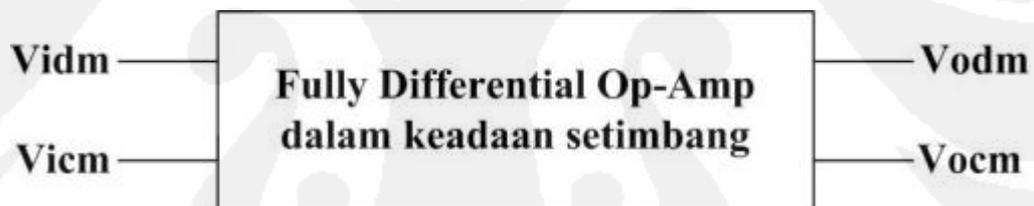
Gambar 2-5 Topologi Penguat Differensial<sup>6</sup>

Op-amp differensial memiliki dua terminal masukan ( $V_p$  dan  $V_m$ ) dan dua terminal keluaran ( $V_{op}$  dan  $V_{om}$ ), seperti yang diilustrasikan dalam gambar 2-6.



Gambar 2-6 Fully differential op-amp

Sinyal masukan merupakan selisih antara kedua terminal masukan tersebut, demikian juga dengan sinyal keluarannya. Selisih antara dua sinyal inilah yang disebut tegangan masukan differential mode ( $V_{IDM}$ ) dan tegangan keluaran differential mode ( $V_{ODM}$ ). Dalam keadaan sistem setimbang (diilustrasikan dalam gambar 2-7), dimana masukannya setimbang, maka sinyal masukan dan keluaran akan memiliki tegangan yang sama atau rata-rata yang disebut sebagai  $V_{ICM}$  dan  $V_{OCM}$ . Jika tegangan *common mode* dihubungkan dengan *ground* analog, maka akan terdapat hubungan  $V_p = -V_m$ .



Gambar 2-7 Fully Differential Op-amp dalam Keadaan Setimbang

Tegangan dalam *fully differential op-amp* dinyatakan persamaan sebagai berikut.

$$V_p = V_{icm} + \frac{1}{2}V_{idm} \quad V_m = V_{icm} - \frac{1}{2}V_{idm} \quad (2.1)$$

$$V_{op} = V_{ocm} + \frac{1}{2}V_{odm} \quad V_{om} = V_{ocm} - \frac{1}{2}V_{odm} \quad (2.2)$$

$$V_{idm} = V_{ip} - V_{im} \quad V_{icm} = \frac{1}{2}[V_{ip} - V_{im}] \quad (2.3)$$

$$V_{odm} = V_{op} - V_{om} \quad V_{ocm} = \frac{1}{2}[V_{op} - V_{om}] \quad (2.4)$$

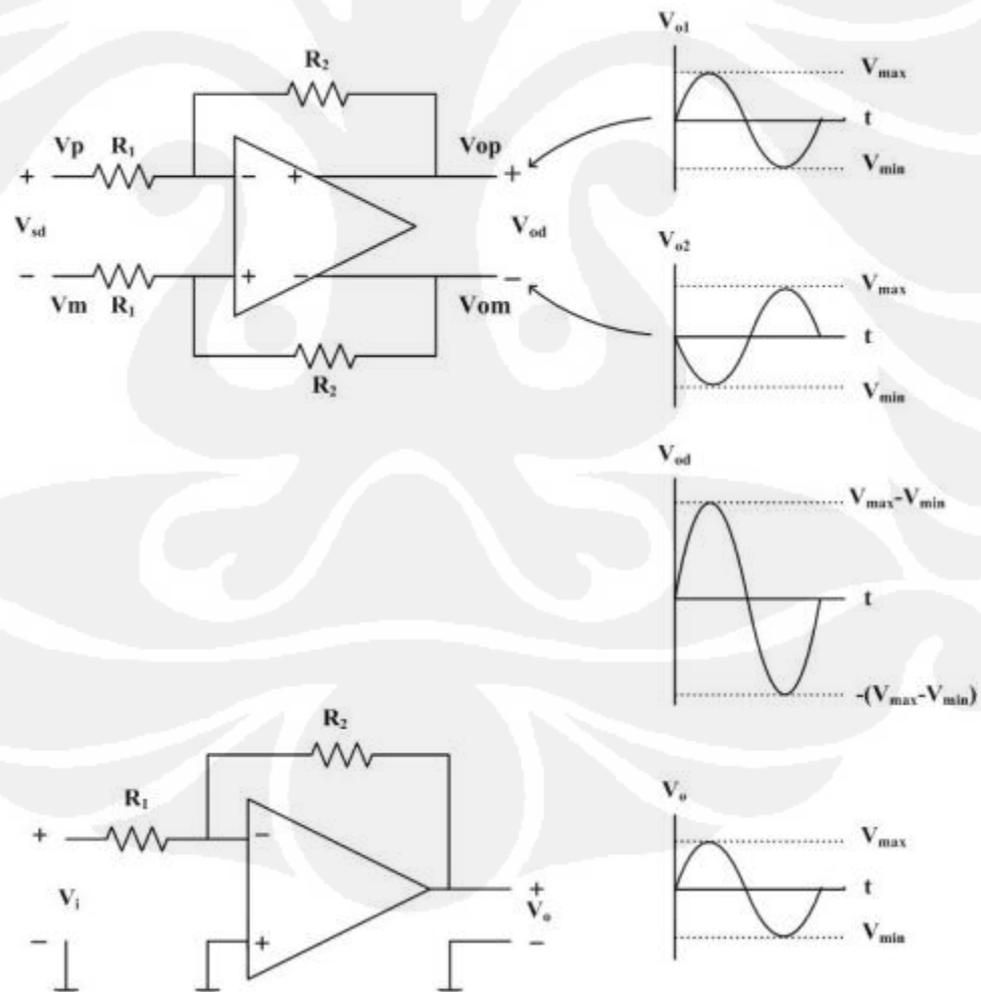
Kelebihan dari op-amp differensial penuh antara lain :

- Tidak sensitif terhadap *noise*, *error* dan sumber interferensi yang muncul sebagai sumber *common mode (CM) error*.

Biasanya *noise* terjadi akibat pengkabelan. Pada sistem *fully differential*, bila kabel dibuat sedekat mungkin maka *noise* yang terganggeng dengan konduktor akan muncul sebagai tegangan CM. *Noise* yang sama dengan catu daya juga muncul sebagai tegangan CM. Karena *differential op-amp* menolak tegangan CM, maka sistem lebih kebal terhadap *noise* eksternal.

- Ayunan tegangan keluaran lebih besar.

*Differential op-amp* memiliki ayunan tegangan keluaran 2 kali lipat dibandingkan *single-ended op-amp* (gambar 2-8), karena tegangan keluarannya merupakan selisih dari 2 sinyal keluaran.



Gambar 2-8 Ayunan Tegangan (a) Penguat Differensial (b) Penguat Keluaran Tunggal<sup>8</sup>

- Tidak memiliki ketidaklinearan orde genap, karena semua harmonisa genap ditiadakan.

Mengubah fungsi pindah rangkaian dalam bentuk deret daya merupakan cara untuk mengukur distorsi dengan asumsi penguat berada dalam keadaan setimbang.

$$V_{op} = k_1 V_{in} + k_2 V_{in}^2 + k_3 V_{in}^3 + \dots \quad (2.5)$$

$$\begin{aligned} V_{om} &= k_1(-V_{in}) + k_2(-V_{in})^2 + k_3(-V_{in})^3 + \dots \\ &= k_1(-V_{in}) + k_2(V_{in})^2 + k_3(-V_{in})^3 + \dots \end{aligned} \quad (2.6)$$

$$\begin{aligned} V_{od} &= V_{op} - V_{om} \\ &= 2k_1 V_{in} + 2k_3 V_{in}^3 + \dots \end{aligned} \quad (2.7)$$

Pada persamaan genap, hasil pemangkatan dari nilai  $(-V_{in})$  akan menghasilkan nilai positif sehingga selisih tegangan keluaran positif dan negatif akan menghasilkan 0, walaupun pada kenyataannya tidak sempurna itu.

- Memiliki batas dinamis keluaran yang lebar.

Selain kelebihan-kelebihan yang disebutkan di atas, *fully differential op-amp* memiliki kekurangan. Kekurangan utamanya adalah diperlukan penambahan rangkaian *common mode feedback* yang berfungsi untuk menetapkan tegangan CM pada nilai tertentu, sehingga tegangan keluaran *differential op-amp* akan berayun di sekitar nilai tersebut.

### II.3 Common Mode Feedback (CMFB)

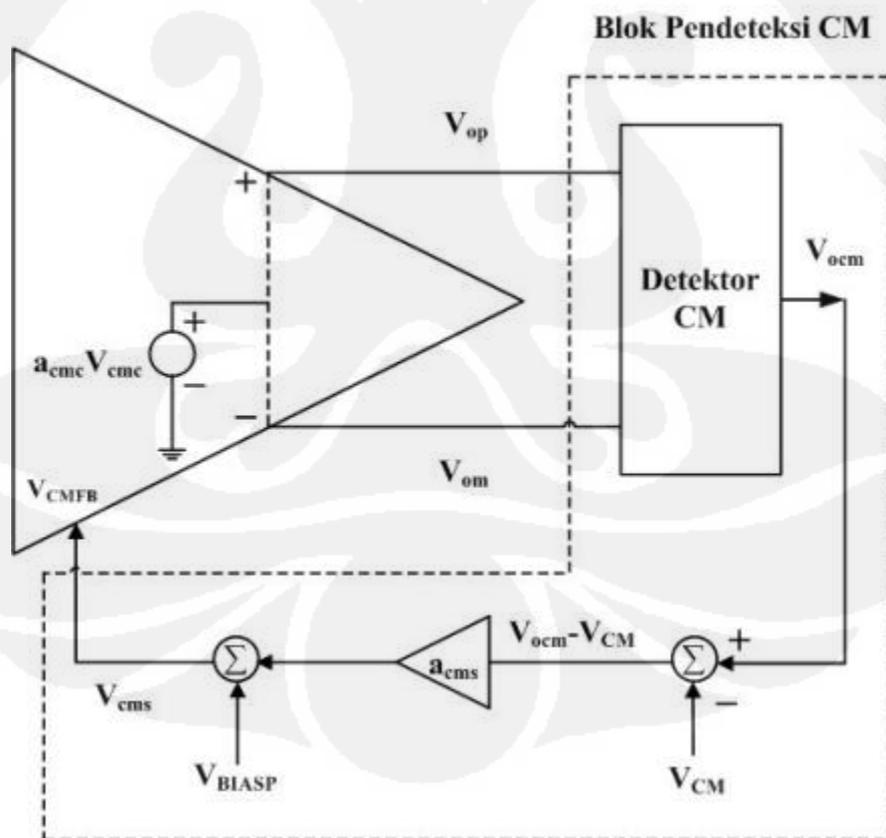
Salah satu kekurangan *fully differential op-amp* adalah perlu adanya penambahan rangkaian CMFB. Rangkaian ini akan dipakai untuk menentukan tegangan keluaran CM.

Rata-rata tegangan keluaran penguat operasional disebut tegangan CM. Tegangan keluaran akan berayun disekitar tegangan CM. Bila  $V_{OP} = V_{DD}$  dan  $V_{om} = 0$  maka tegangan CM memiliki nilai sebesar  $\frac{V_{DD}}{2}$ .

Seringkali pada penguat operasional yang memiliki gain tinggi serta umpan balik negatif, memiliki nilai tegangan masukan  $V_{im} = V_{ip}$ . Jika  $V_{op} = V_{om} = V_{DD}$  atau  $V_{op} = V_{om} = 0$  atau  $V_{op} = V_{om} = X$  (sembarang nilai) maka *fully differential op-amp* akan bersifat seperti *single-ended op-amp*. Umpan balik akan menentukan tegangan DM tetapi tidak mempengaruhi tegangan CM, sehingga nilai tegangan CM-nya tidak dapat ditentukan. Inilah yang menjadi alasan mengapa diperlukan rangkaian CMFB.

Arsitektur rangkaian *common mode feedback* diperlihatkan dalam gambar 2-9. Cara kerjanya adalah sebagai berikut :

- Mendeteksi level keluaran CM, yaitu  $V_{OCM} = \frac{V_{om} + V_{op}}{2}$
- Membandingkan dengan tegangan referensi ( $V_{CM}$ )
- Membangkitkan sinyal pengkoreksi yang merupakan selisih dari  $V_{OCM}$  dengan tegangan referensi.
- Sinyal pengkoreksi diaplikasikan kembali ke dalam rangkaian penguat operasional.



Gambar 2-9 Arsitektur Konsep CMFB<sup>8</sup>

Terdapat tiga macam teknik yang dipakai untuk mengimplementasikan rangkaian CMFB yaitu

- Switched Capacitor

Teknik ini beroperasi dalam kawasan waktu diskrit karena membutuhkan waktu untuk pengisian kapasitor hingga memiliki nilai tegangan tertentu. Rangkaian ini hanya cocok untuk keperluan rangkaian data tercuplik.

- Penguat Selisih Differensial (DDA)

Rangkaian ini menggunakan empat transistor identik untuk merata-rata dan membandingkan tegangan CM. Karena keterbatasan batas masukan dan ketidaklinieran pasangan differensial maka rangkaian ini hanya bekerja untuk ayunan tegangan yang kecil.

- Rangkaian pembagi resistor (waktu kontinyu)

Rangkaian ini menggunakan resistor untuk merata-rata keluaran differensial dan mengirimkannya ke pasangan differensial untuk dibandingkan dengan tegangan referensi. Ayunan tegangan tidak dibatasi oleh pasangan differensialnya..

Kelemahan dari rangkaian yang memanfaatkan resistor untuk mendeteksi tegangan keluaran adalah :

1. Resistor dan kapasitansi masukan penguat pendeteksi CM menghasilkan pole pada fungsi pindah rangkaian pendeteksi *common mode*. Perlu ditambahkan kapasitor yang dipasang paralel terhadap resistor untuk mengurangi efek pole pada frekuensi tinggi.
2. Resistor membebani keluaran penguat operasional pada rangkaian DM. Hal ini akan mengurangi gain tegangan differensial loop terbukanya kecuali jika nilai resistornya sangat besar. Nilai resistor yang besar tentu saja memiliki beberapa efek, antara lain membutuhkan area silikon yang lebih luas, serta membebani keluaran.

## BAB III

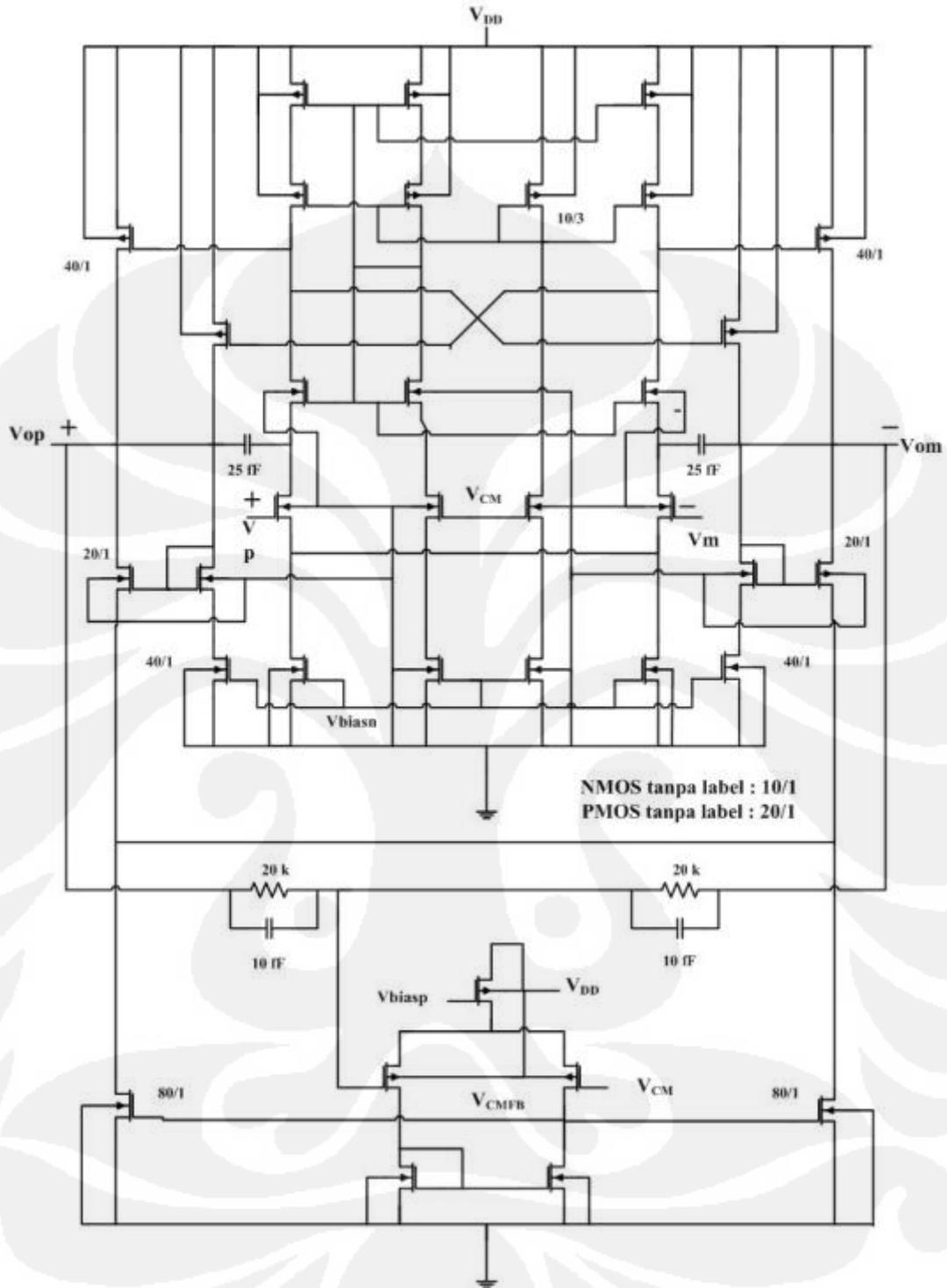
### METODOLOGI PENYIMULASIAN RANGKAIAN CMFB

Dalam bab ini akan dibahas mengenai rangkaian penguat operasional yang akan dioptimalisasi, rangkaian CMFB pengganti dan rangkaian penguji yang dipakai untuk menganalisa karakteristik rangkaian penguat operasional.

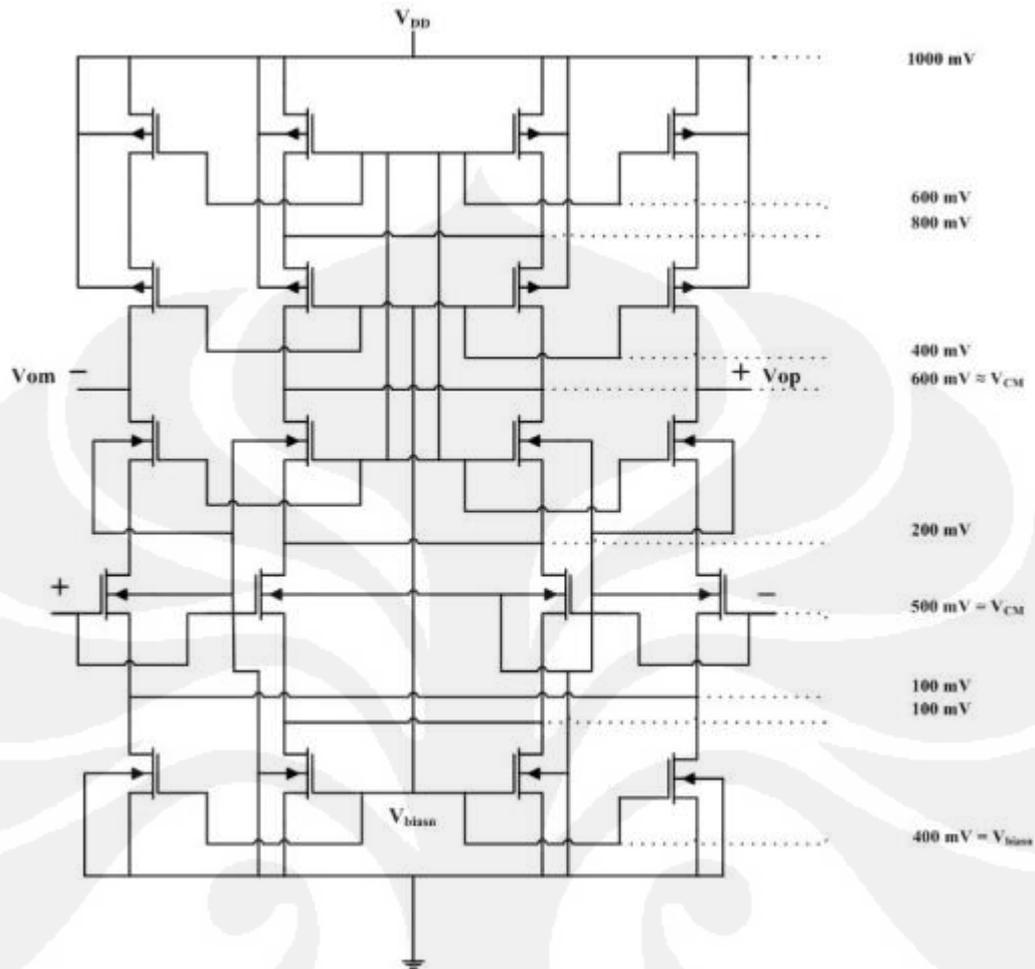
#### III. 1 Rangkaian Utama

Rangkaian utama yang dipakai dalam simulasi ini ditunjukkan dalam gambar 3-1. Rangkaian penguat operasional ini dipilih dengan pertimbangan bahwa penguat ini merupakan desain praktis yang memperhitungkan faktor daya, kecepatan, *offset* serta *gain*.

Rangkaian *differential op-amp* dasarnya ditunjukkan dalam gambar 3-2.  $V_{biasn}$  dipakai untuk membiaskan piranti PMOS pada baris kedua yang menghasilkan tegangan 200 mV melalui tegangan *source-drain* PMOS. Ini akan menghasilkan *gain* yang besar dengan ayunan keluaran yang kecil. Bagian inilah yang memegang *pole* dominan dalam sistem atau bertindak sebagai op-amp tingkat pertamanya.

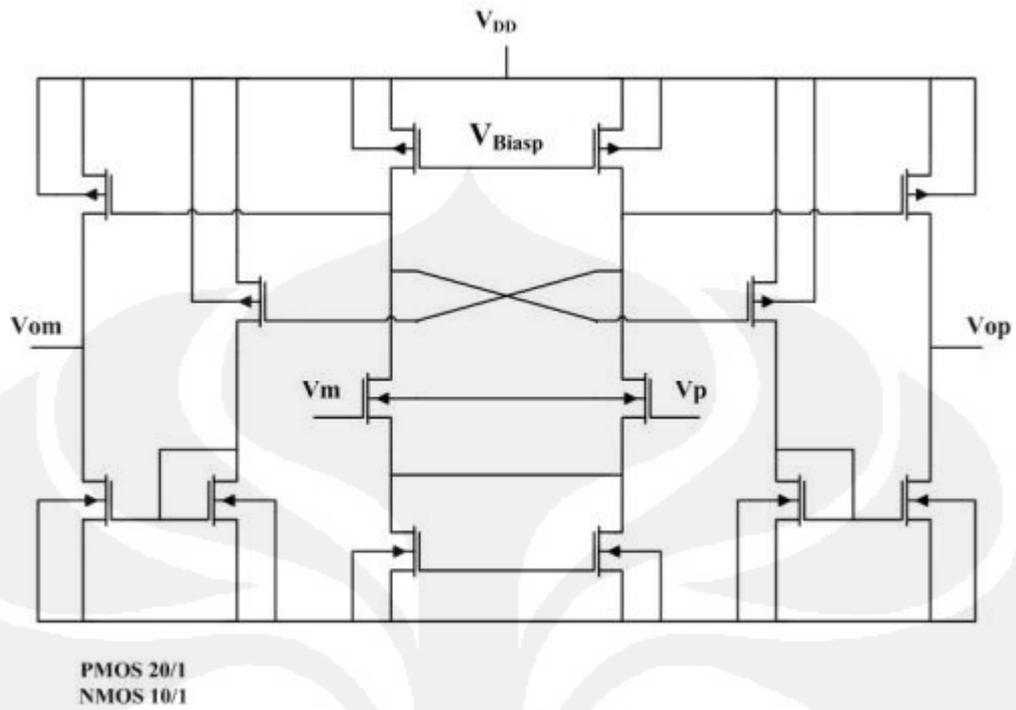


Gambar 3-1 Rangkaian *Fully differential op-amp* yang akan Dioptimalisasi<sup>1</sup>

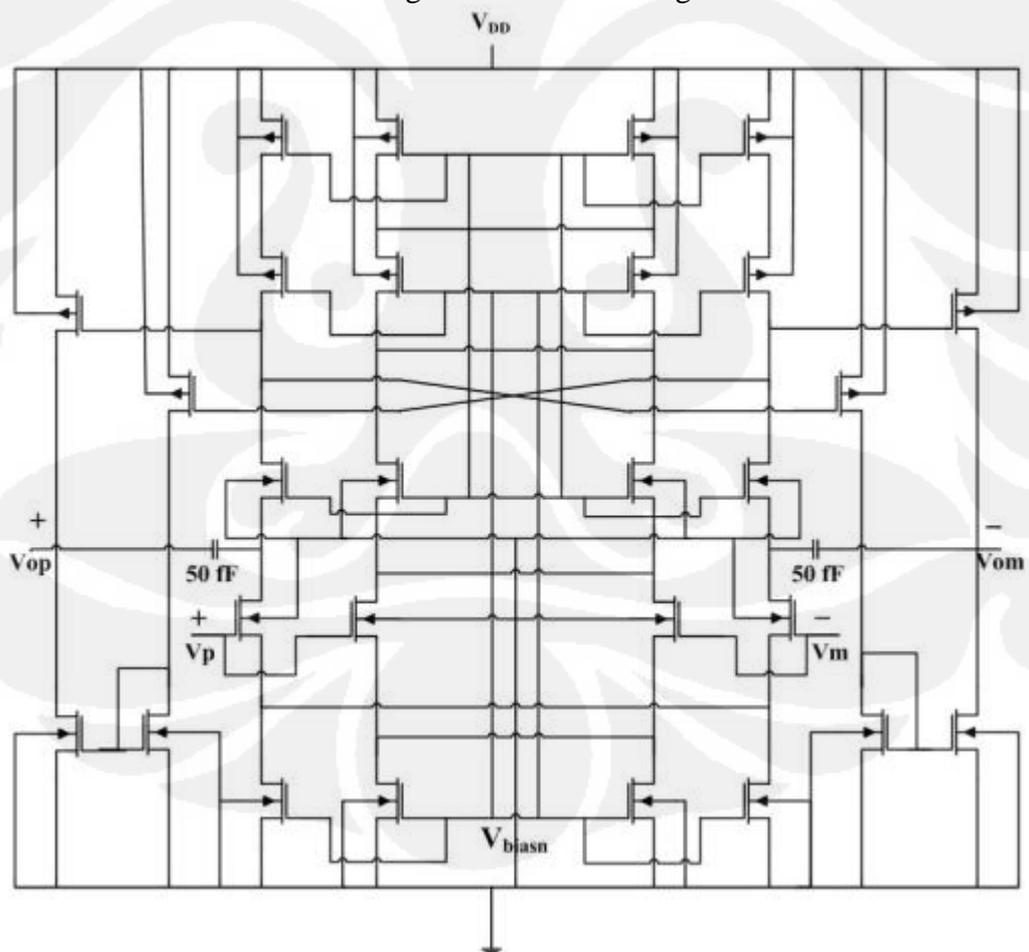


Gambar 3-2 Penguat Differensial Tingkat Pertama<sup>1</sup>

Penguat operasional tingkat dua dari rangkaian ini merupakan penguat operasional kelas AB (gambar 3-3). Penguat jenis ini *slew rate*-nya tidak dibatasi oleh adanya kapasitansi beban dari sumber arus tetap. Rangkaian lengkap penguat operasional dua tingkat diilustrasikan dalam gambar 3-4.

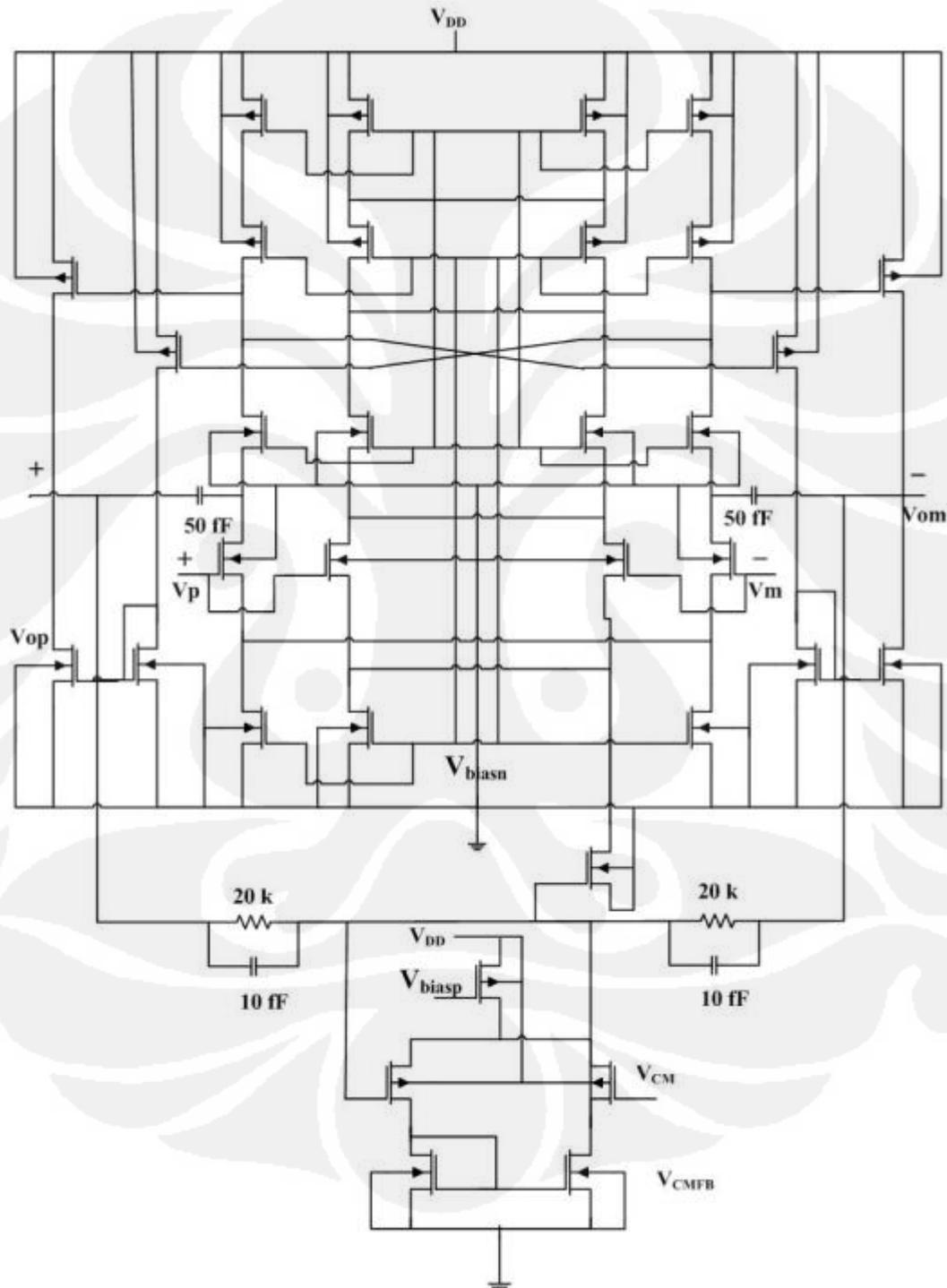


Gambar 3-3 Penguat Differensial Tingkat Kedua<sup>1</sup>



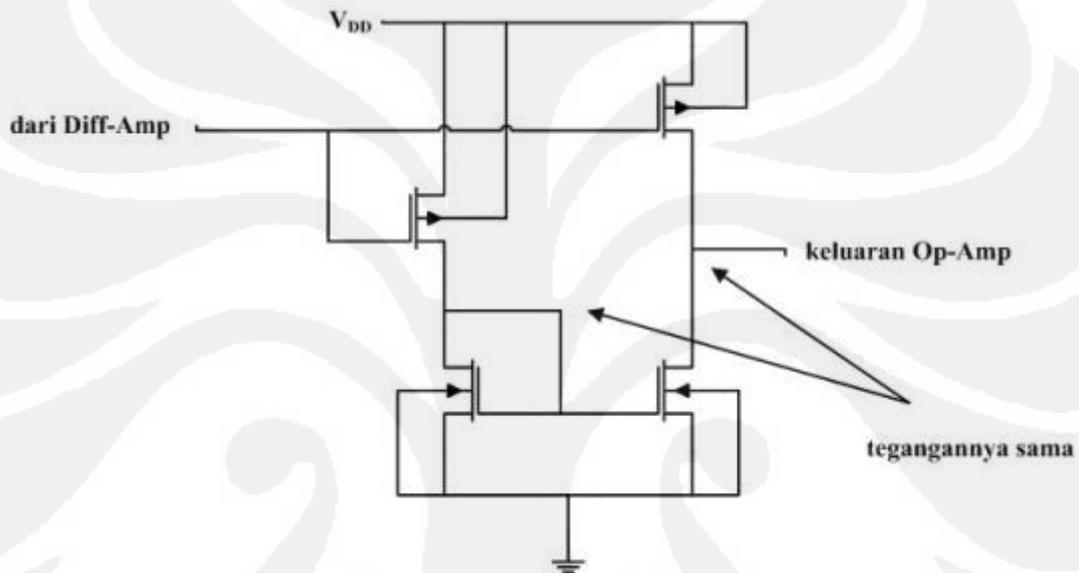
Gambar 3-4. Penguat Operasional Dua Tingkat.<sup>1</sup>

Seperti yang dijelaskan dalam bab sebelumnya, penguat differensial memerlukan rangkaian umpan balik yang mengontrol keluaran penguat. Rangkaian ini yang disebut rangkaian CMFB. Skematik rangkaian penguat operasional dengan penambahan CMFB ditunjukkan dalam gambar 3-5.



Gambar 3-5. Skema Penguat Operasional dengan Penambahan CMFB<sup>1</sup>

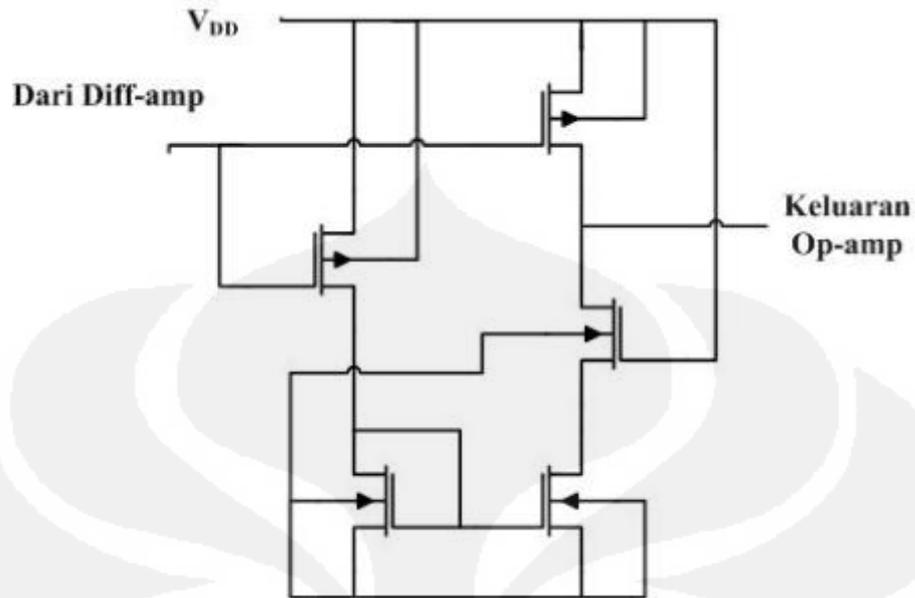
Ketika rangkaian CMFB digabungkan ke dalam rangkaian, penguat operasi menghasilkan arus yang berlebih hingga ayunan tegangan keluaran tidak mendekati batas ayunannya (-1 mV hingga 1 mV). Untuk mengetahui mengapa hal ini bisa terjadi, perhatikan rangkaian *buffer* pada gambar 3.6. Karena masalah muncul akibat penambahan CMFB maka diasumsikan bahwa dua *gate* PMOS bergerak dalam potensial yang sama sehingga masukan buffer bergerak mengikuti perubahan keluaran CM.



Gambar 3.6 Keluaran Buffer<sup>1</sup>

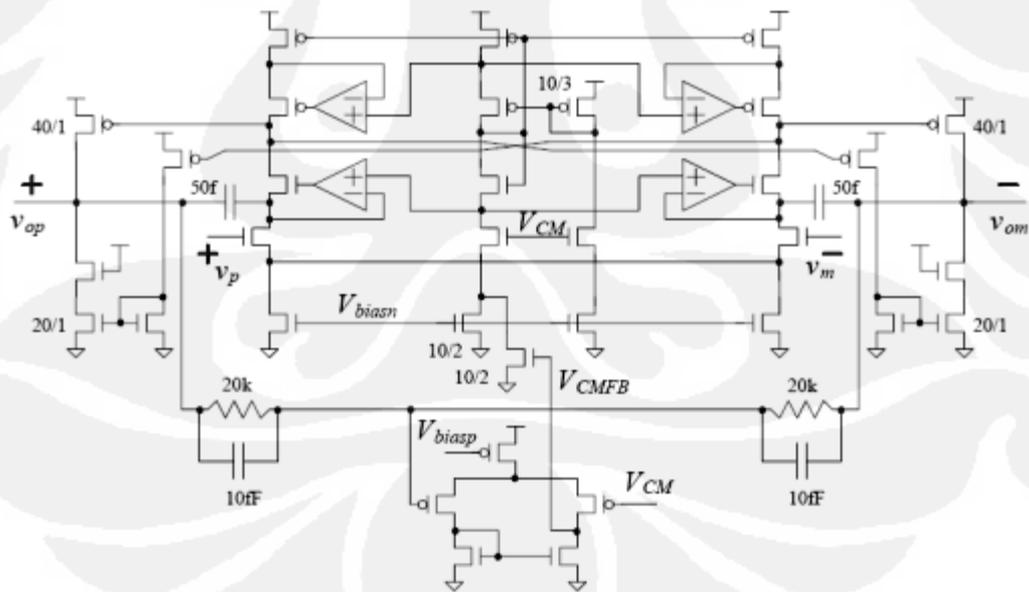
Saat keluaran penguat differensial sama dengan  $V_{biasp}$  (600mV) maka terdapat arus sebesar  $20\mu A$  mengalir ke seluruh MOSFET. Potensial gate NMOS kira-kira sebesar  $V_{biasn}$  (400mV), hal ini berarti bahwa tegangan keluaran juga sebesar 400mV (disebabkan karena rangkaian simetri). Untuk menaikkan keluaran maka potensial pada gate PMOS harus diturunkan agar NMOS yang terhubung *gate-drain* memiliki VGS sebesar 500mV. Kenaikan arus yang mengalir yang mengalir ke keluaran *buffer* mengurangi gain dan ayunan keluaran liniernya.

Untuk mengatasi hal ini, rangkaian *buffer* diganti dengan rangkaian dalam gambar 3-7. Sebuah NMOS ditambahkan dalam rangkaian sehingga keluaran dapat berayun sesuai dengan batas ayunan penguat operasional.



Gambar 3.7 Penambahan NMOS dalam Rangkaian Buffer<sup>1</sup>

Rangkaian juga mengalami beberapa perubahan lagi. Pertama karena adanya masalah *start-up*, maka perlu ada lintasan DC dari  $V_{DD}$  ke  $V_{CM}$  untuk mengaktifkan penguat operasional. Kemudian cabang vertikal dalam penguat operasional dihilangkan karena menyebabkan terjadinya pemborosan daya.



Gambar 3.8. Penambahan GE dalam Penguat Operasional<sup>1</sup>

Untuk memperbesar gain, dipakai teknik *gain enhancement* (GE). Implementasi dalam rangkaian ditunjukkan dalam gambar 3.8. Di sini muncul

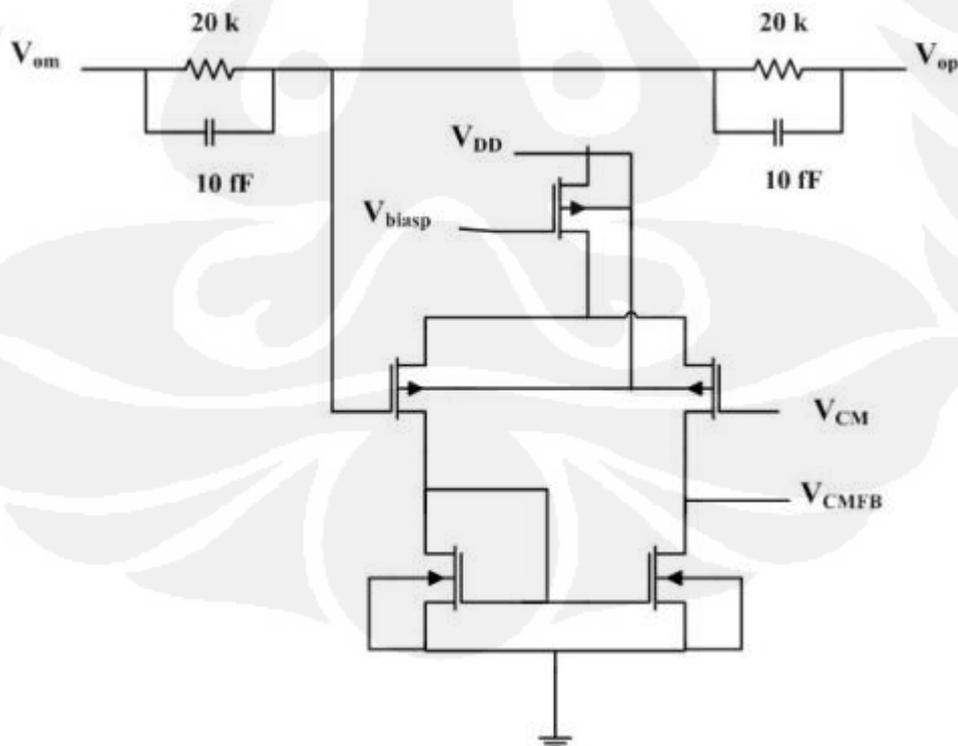
masalah baru karena dengan penambahan GE maka terdapat penambahan 4 loop umpan balik. Kestabilan dapat dilakukan dengan mengimplementasikan CMFB tanpa mengikutsertakan penguat GE dan penguat differensial. Hal ini hanya dapat dilakukan dengan mengontrol tegangan CM buffer keluaran hingga didapatkan rangkaian seperti dalam gambar 3-1.

### III. 2 Rangkaian CMFB

Langkah pertama optimalisasi rangkaian *fully differential op-amp* ini adalah menguji coba beberapa rangkaian CMFB lain ke dalam rangkaian penguat operasional. Berikut ini adalah macam-macam topologi rangkaian CMFB yang akan dipakai dalam diuji coba dalam rangkaian penguat operasional.

#### III.2.1 Rangkaian CMFB Asli dari Rangkaian Op-amp

Rangkaian dalam gambar 3-9 merupakan rangkaian CMFB asli dari rangkaian op-amp. Tegangan keluaran dideteksi menggunakan pasangan resistor identik yang dihubungkan langsung pada keluaran penguat differensial. Kapasitor yang dihubungkan paralel berfungsi untuk menstabilkan loop CMFB.



Gambar 3-9. Rangkaian CMFB Asli<sup>1</sup>

Sedangkan untuk mendeteksi tegangan CM digunakan penguat differensial dengan beban cermin arus. Gain dari CMFB ini cukup besar untuk menyeimbangkan tegangan keluaran.

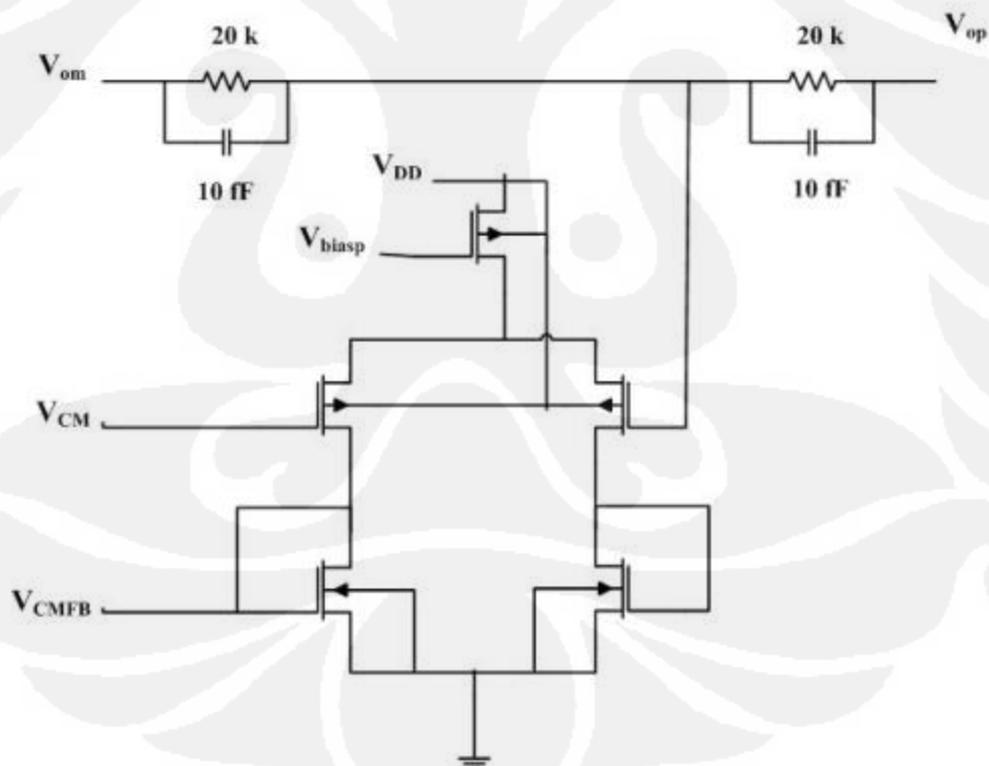
### III.2.2 Pembagi Resitif

Prinsip kerjanya hampir sama dengan rangkaian CMFB asli yang memanfaatkan dua buah resistor identik untuk mendeteksi keluaran penguat differensial, hingga didapatkan tegangan

$$V_o = \frac{V_{om} + V_{op}}{2} \quad (3.1)$$

Tegangan tersebut akan dibandingkan dengan tegangan *common mode* ( $V_{CM}$ ) yang diinginkan dalam penguat pendeteksi CM. Keluaran dari penguat tersebut

$$V_{CMFB} = a_{CMS}(V_o - V_{CM}) + V_{CSBIAS} \quad (3.2)$$



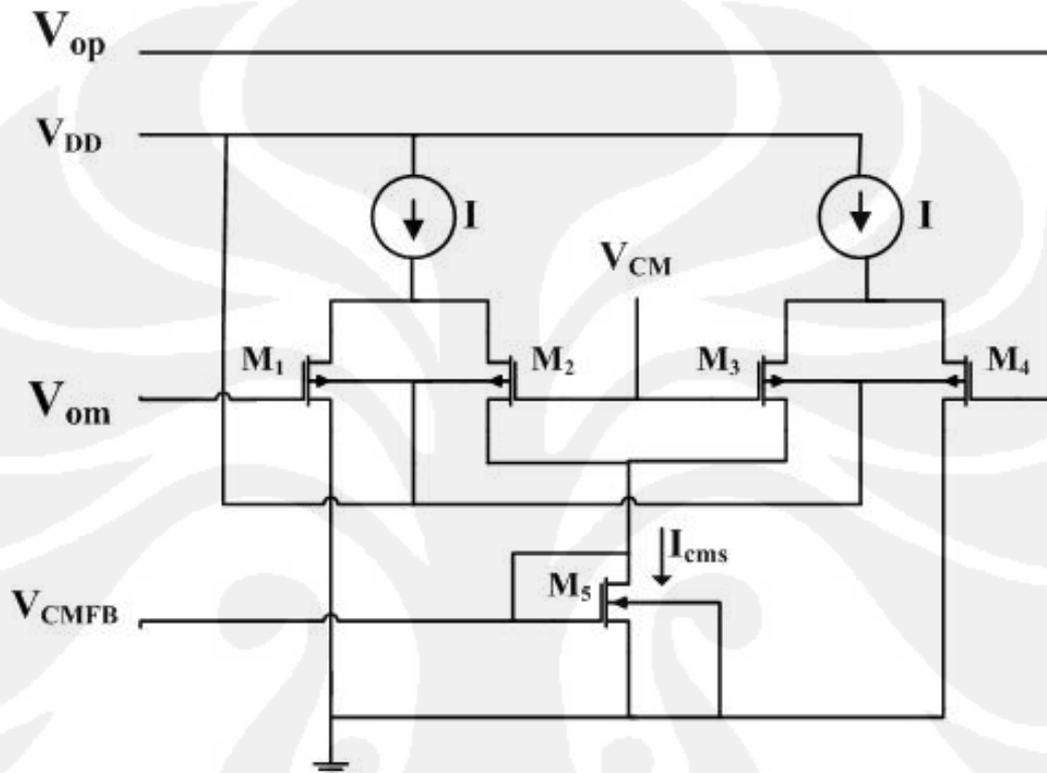
Gambar 3-10 CMFB dengan Menggunakan Pembagi Resitif<sup>8</sup>

Sedikit berbeda dengan CMFB asli, di sini dipakai beban terkoneksi gate drain.



### III.2.4 Dua *Differential pair*

Rangkaianya ditunjukkan dalam gambar 3-12 Rangkaian ini hanya menggunakan transistor.  $M_1 - M_2$  dan  $M_3 - M_4$  bersama-sama mendeteksi tegangan keluaran CM dan membangkitkan keluaran yang proporsional terhadap perbedaan antara  $V_{oc}$  dan  $V_{CM}$ .



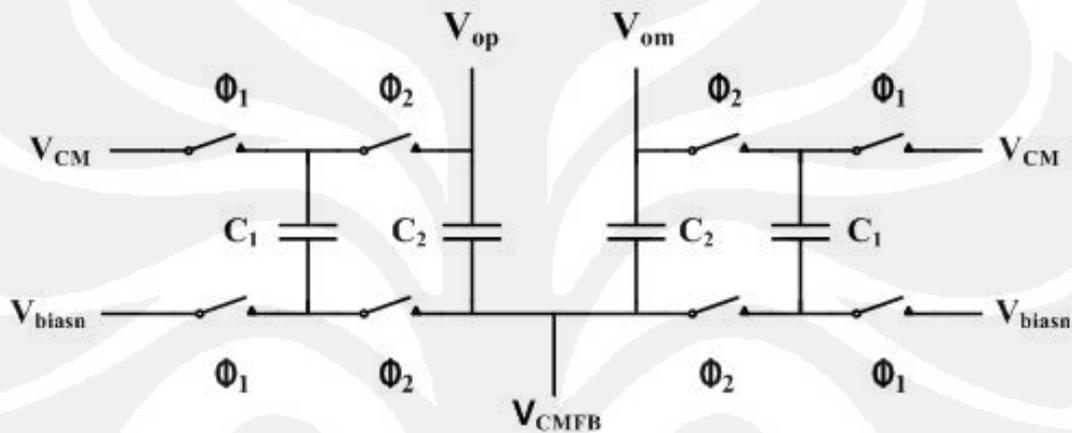
Gambar 3-12. CMFB Menggunakan Dua *Differential pair*<sup>8</sup>

Analisis rangkaian ini mengasumsikan bahwa  $M_1$ - $M_4$  selalu beroperasi dalam daerah aktif dan tegangan  $V_{o1} - V_{CM}$  dan  $V_{o2} - V_{CM}$  diperlakukan sebagai masukan sinyal kecil. Walaupun tegangan menjadi besar, loop CMFB akan tetap beroperasi selama  $M_1$ - $M_4$  tetap aktif. Jika tegangan keluaran op-amp cukup besar hingga mampu mematikan  $M_1$ - $M_4$  sebelum ayunan keluaran maka CMFB tidak akan bekerja.

Kekurangan rangkaian ini sama seperti modifikasi pembagi resistif, untuk membuat  $M_1$ - $M_4$  selalu dalam kondisi aktif, ayunan keluaran op-amp menjadi terbatas.

### III.2.5 Switched Capacitor (SC) CMFB

Rangkaian SC-CMFB merupakan CMFB dinamis yang biasa digunakan untuk rangkaian *switched capacitor* differensial penuh. Secara umum rangkaian ini sama dengan CMFB waktu kontinyu yang terdiri dari rangkaian pendeteksi dan penguat pembanding. Tegangan masukan akan dibandingkan dengan tegangan CM yang diinginkan dan tegangan bias yang digunakan untuk mengontrol sumber arus opamp akan dihasilkan. Rangkaian yang akan digunakan dalam simulasi ini diilustrasikan dalam gambar 3-13.



Gambar 3-13. CMFB dengan Memanfaatkan Rangkaian SC<sup>1</sup>

### III. 3. Metode Simulasi

Optimalisasi rangkaian penguat differensial ini dilakukan secara simulasi dengan menggunakan perangkat lunak winspice.. Berbeda dengan P-Spice yang mengandalkan visualisasi dalam merencanakan suatu desain rangkaian. Winspice menggunakan netlist untuk mendefinisikan komponen dalam rangkaian.

Masing-masing komponen, serta node yang menghubungkan komponen diberi nama sehingga tidak terjadi kerancuan dalam perencanaan. Bila rangkaian yang akan dianalisa sangat kompleks, perancangan menggunakan perangkat ini menjadi sulit dilakukan.

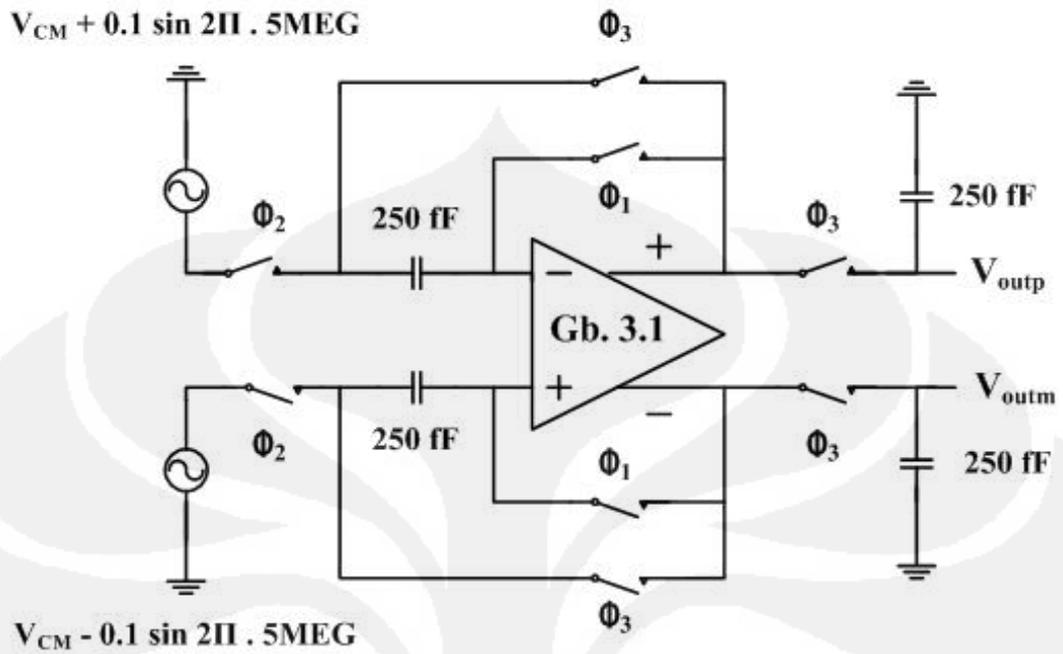
Winspice cukup teruji dalam menganalisa karakteristik DC non linier, transient non linier, dan analisa AC linier. Bahkan telah mampu merepresentasikan pemodelan BSIM4. Kemampuannya inilah yang menjadi alasan pemilihan Winspice untuk simulasi optimalisasi rangkaian penguat differensial.

Simulasi akan dilakukan untuk mengoptimalkan fungsi kerja *fully differential op-amp*. Rangkaian *fully differential op-amp* membutuhkan rangkaian umpan balik tambahan untuk menetapkan tegangan CM pada nilai tertentu. Rangkaian CMFB ini tentu saja akan mempengaruhi karakteristik dari rangkaian penguat operasional tersebut. Pemakaian CMFB berbeda pasti akan menghasilkan karakteristik yang berbeda pula.

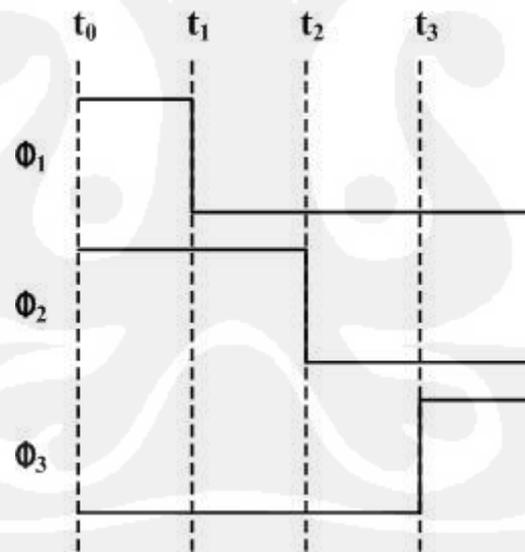
Untuk mendapatkan *fully differential op-amp* yang paling baik, beberapa rangkaian CMFB diujicobakan dalam rangkaian utama. Rangkaian uji coba kemudian disimulasikan dengan menggunakan winspice untuk dianalisa karakteristik DC-nya. Tahapan-tahapan yang dilakukan dalam simulasi adalah sebagai berikut :

1. Pengujian rangkaian CMFB
2. Pengujian karakteristik op-amp dengan variasi CMFB
3. Pengujian karakteristik op-amp dengan variasi W dari masing-masing MOSFET untuk menentukan MOSFET yang dominan dalam blok tersebut.
4. Melakukan optimalisasi pada rangkaian dengan variasi MOSFET dominan.

Pengujian CMFB menggunakan rangkaian sample and hold yang ditunjukkan dalam gambar 3-14. Rangkaian ini dipakai untuk menguji apakah rangkaian CMFB telah bekerja pada area yang diinginkan



Gambar 3-14. Rangkaian Penguji CMFB<sup>1</sup>



Gambar 3-15. Clock dalam Rangkaian *Sample and Hold*<sup>1</sup>

Dengan memperhatikan clock pada gambar 3-15, prinsip kerja rangkaian sample and hold dapat dijelaskan sebagai berikut :

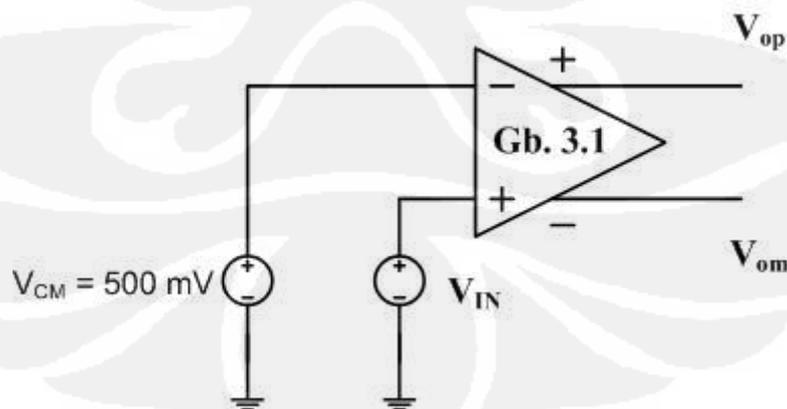
- Saat  $t_0$  sinyal masukan melakukan pengisian capacitor. Penguat operasional beroperasi dengan konfigurasi unity-follower dimana kedua masukan dipertahankan di  $V_{CM}$ .

- Saat  $t_1$ , saklar  $\Phi_1$  off, hasil pengisian akan muncul pada masukan penguat operasional sebagai sinyal CM yang akan idealnya akan ditolak. Tegangan masukan penguat =  $V_{OFF1} + V_{CM}$
- Saat  $t_2$ , saklar  $\Phi_2$  off,. Tegangan masukan pada penguat =  $V_{OFF1} + V_{OFF2} + V_{CM}$
- Saat  $t_3$ , saklar  $\Phi_3$  on, penguat operasional bersifat seperti pengikut tegangan. Tegangan masukan penguat menjadi  $V_{OFF1} + V_{OFF2} + V_{OFF3} + V_{CM}$ .
- Keluaran rangkaian ini adalah  $V_{ip}$  dan  $V_{im}$ .

Simulasi pengujian karakteristik penguat operasional dilakukan dengan mengimplementasikan rangkaian dalam gambar 3-1 ke dalam rangkaian gambar 3-16. Masukan inverting ( $V_{im}$ ) dari penguat operasional dihubungkan dengan sumber tegangan 500 mV. Masukan non inverting dihubungkan dengan sumber tegangan yang besarnya bervariasi antara 480-520 mV.

Hasil dari simulasi dengan menggunakan respon DC ini adalah karakteristik penguat yang meliputi tegangan masukan, tegangan keluaran, tegangan differensial serta derivatif tegangan. Dari analisis grafik simulasi dapat diketahui gain, ayunan tegangan dan kelinearan op-amp.

Rangkaian ini yang akan dipakai untuk simulasi tahap berikutnya.



Gambar 3.16. Rangkaian analisa DC<sup>1</sup>

## BAB IV

### ANALISA HASIL SIMULASI

Sebuah desain rangkaian *fully differential op-amp* akan dioptimalisasi melalui simulasi dengan menggunakan perangkat lunak winspice. Rangkaian penguat operasional yang akan dioptimalisasi dan rangkaian pengujian dapat dilihat pada bab sebelumnya.

#### IV.1. Variasi Topologi CMFB

Simulasi pertama dilakukan dengan tujuan membandingkan kinerja masing-masing topologi rangkaian CMFB dan pengaruhnya pada rangkaian penguat differensial penuh.

Rangkaian *sample and hold* (gambar 3.15) dipakai untuk menguji apakah rangkaian tersebut menghasilkan tegangan sesuai dengan yang diinginkan yaitu  $V_{CM} = \frac{V_{DD}}{2}$ . Karena rangkaian ini memakai  $V_{DD} = 1$  Volt maka diharapkan tegangan  $V_{CM}$  tidak beranjak jauh dari 500 mV. Dari hasil simulasi hanya rangkaian CMFB dengan menggunakan *source follower* saja yang tidak sesuai.

Sumber arus pada *source follower* dan *differential pair* memaksa tegangan keluaran berayun pada nilai yang konstan pada nilai, secara berturut-turut, 440 dan 490 mV. Perubahan nilai W dan perubahan arus tanpa disesuaikan dengan nilai W akan menghasilkan tegangan keluaran yang tidak stabil.

Setelah diuji, rangkaian CMFB digabungkan ke dalam rangkaian penguat operasional, menggantikan rangkaian CMFB yang sudah ada. Langkah berikutnya melakukan pengujian dengan menggunakan rangkaian respon DC yang dijelaskan pada bab sebelumnya. Hasilnya ditunjukkan dalam tabel 4.1.

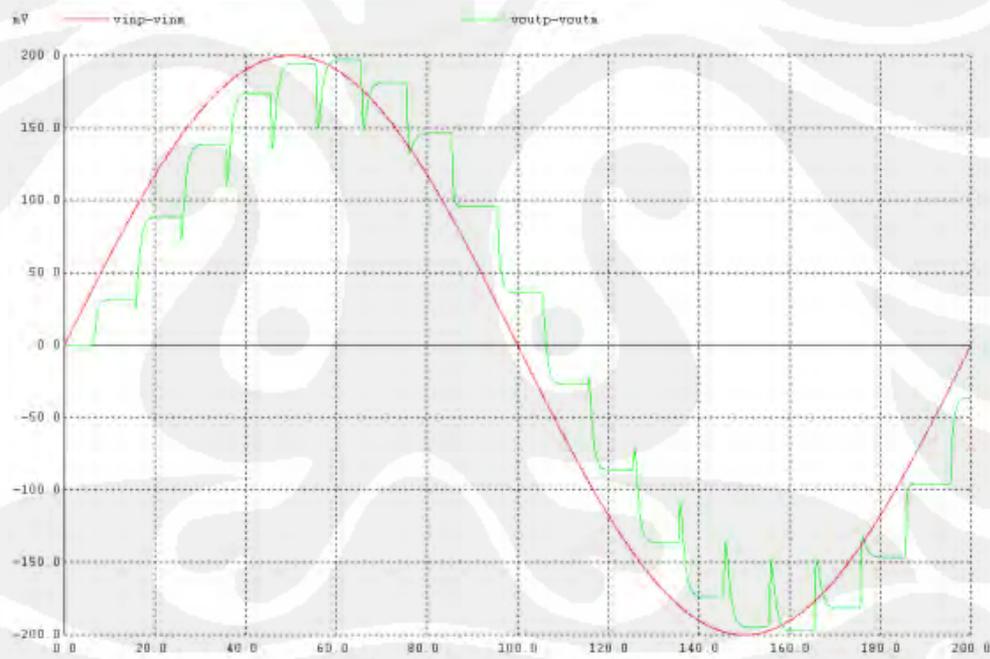
Tabel 4.1 Hasil Simulasi Perbandingan Kinerja Topologi CMFB

Rangkaian	$V_{CM}$ (mV)	Analisa DC				Gain	Simpangan (mV)
		Ayunan $V_o$		Perpotongan			
		Min (mV)	Maks (mV)	$V_{in}$ dan $V_{on}$ (mV)			
Awal	500	-960	930	500	400	7,1	
Pembagi Resitif	500	-960	930	460	400	7,1	
<i>Source Follower</i>	450	-1000	976	440	690	5,3	
Dua <i>Differential Pair</i>	500	-1000	976	490	700	5,3	
SC	500						

Di dalam tabel 4.1, tidak terdapat data hasil simulasi rangkaian SC CMFB karena rangkaian tersebut tidak bisa dianalisa menggunakan rangkaian uji analisa DC. Rangkaian ini biasa diaplikasikan untuk rangkaian pencuplikan data.

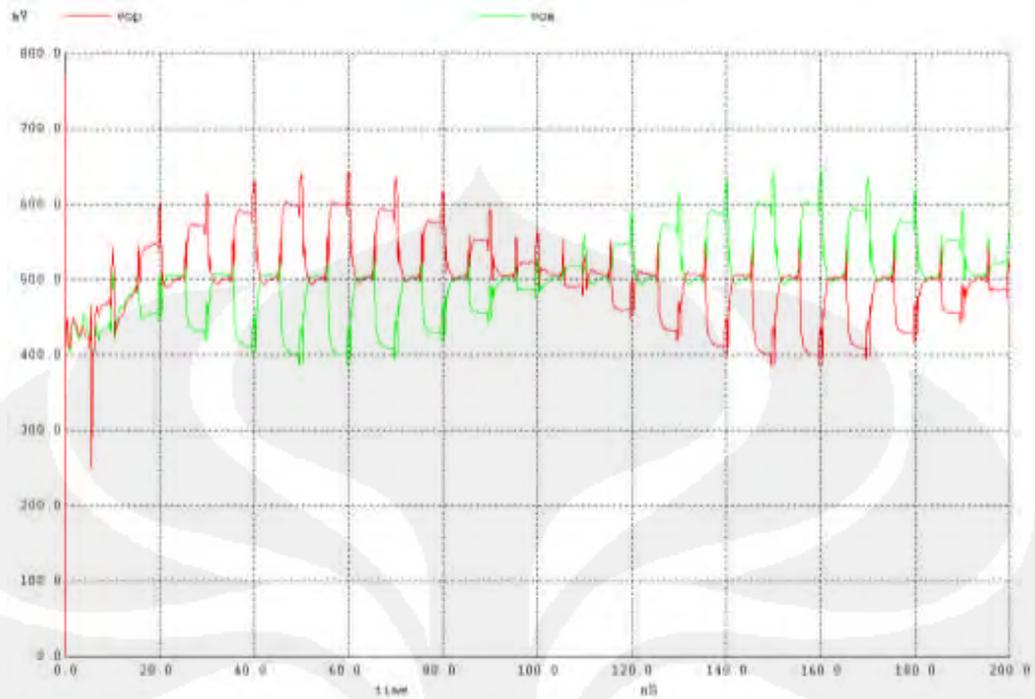
Bila rangkaian *fully differential op-amp* berada dalam kondisi setimbang, dimana masukan memiliki besaran yang sama, maka keluarannya juga akan dalam kondisi setimbang pula. Hal ini berarti ayunan tegangan, masukan maupun keluaran, juga akan sama pula yaitu dari -1V hingga 1 V, dengan titik potong pada 500 mV.

Hasil simulasi menunjukkan yang paling baik untuk waktu kontinu adalah CMFB dengan menggunakan dua *differential pair*. Hasil simulasi pengujian rangkaian CMFB dan karakteristik DC rangkaian *fully differential op-amp* yang terbaik ditunjukkan dalam gambar 4.1 dan gambar 4.2 secara berturut-turut.



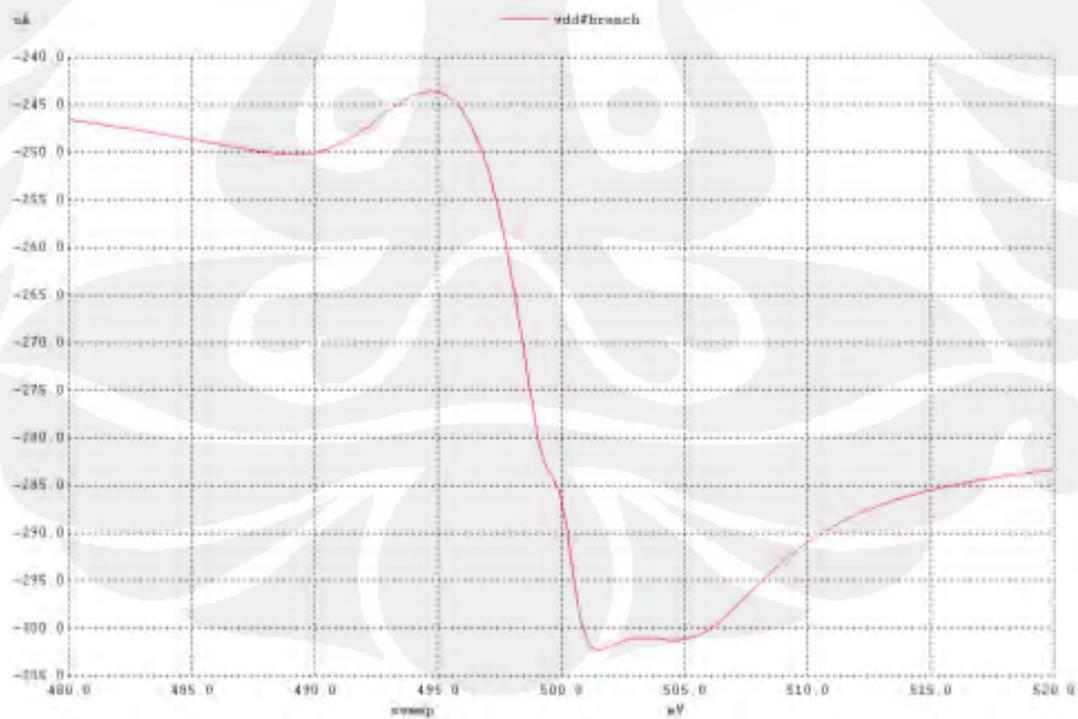
(a)

Gambar 4.1. Hasil Simulasi Pengujian CMFB Dua *Differential pair*. (a) Grafik tegangan differensial masukan dan keluaran. (b) Tegangan masukan vs tegangan keluaran



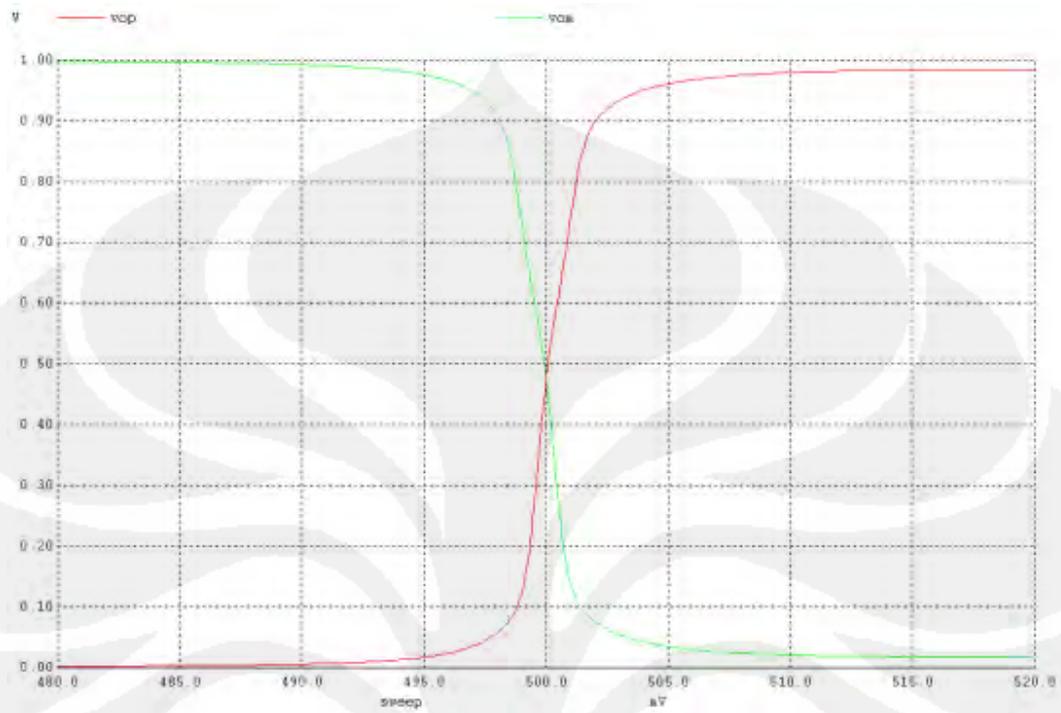
(b)

(Lanjutan) Gambar 4.1. Hasil Simulasi Pengujian CMFB Dua *Differential pair*. (a) Grafik tegangan differensial masukan dan keluaran. (b) Tegangan masukan vs tegangan keluaran

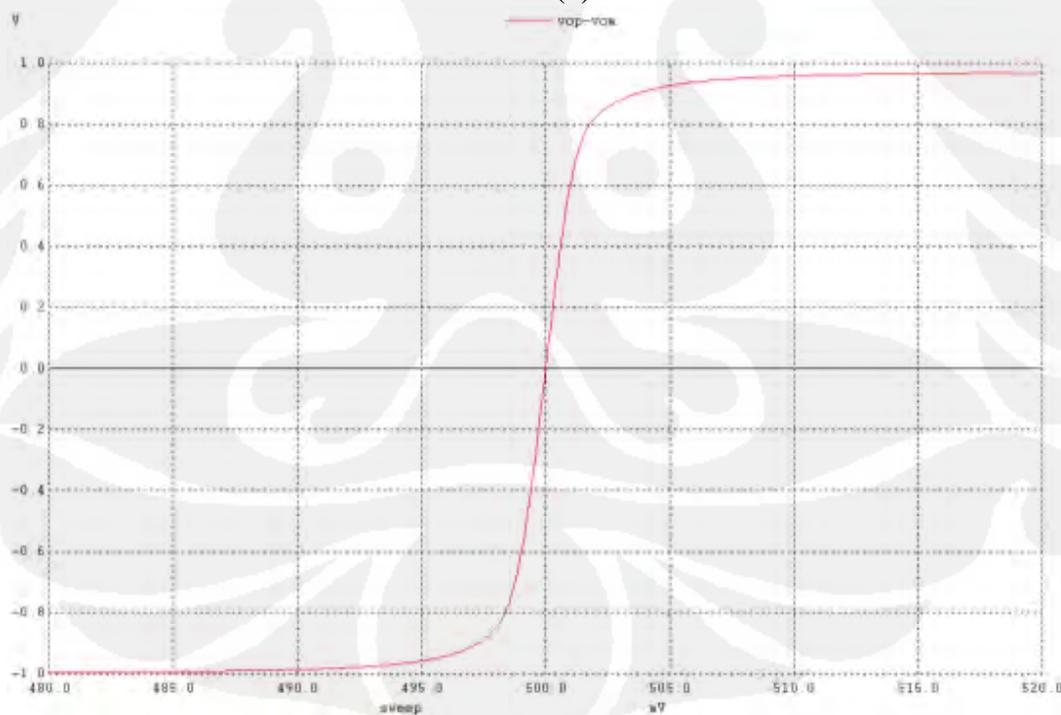


(a)

Gambar 4.2. Analisa DC Penguat Operasional dengan Dua *Differential pair* (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

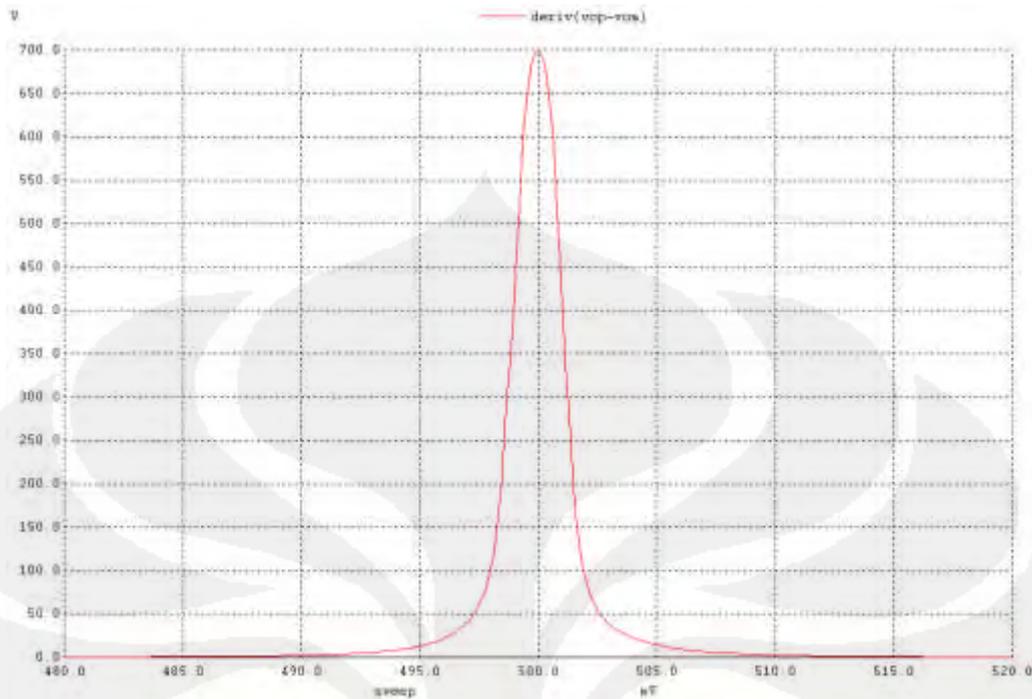


(b)



(c)

(Lanjutan) Gambar 4.2. Analisa DC dua *differential pair* (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)



(d)

(Lanjutan) Gambar 4.2. Analisa DC dua *differential pair* (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

#### IV.2. Menentukan MOSFET Dominan

Dari hasil simulasi sebelumnya, CMFB dua *differential pair* merupakan rangkaian yang memiliki hasil yang lebih baik dibandingkan dengan rangkaian CMFB lainnya. Rangkaian CMFB ini yang akan digunakan untuk memaksimalkan fungsi kerja dari rangkaian penguat differensial penuh. Sebagai perbandingan, dilakukan langkah-langkah yang sama pada rangkaian penguat operasional asli.

Langkah pertama yang akan dilakukan adalah mencari MOSFET dominan dalam rangkaian, yaitu dengan mengubah nilai W dari masing-masing MOSFET. W merepresentasikan panjang kanal pada proses fabrikasi MOSFET. Nilai W akan mempengaruhi karakteristik MOSFET yang secara tidak langsung akan berpengaruh pada keseluruhan rangkaian *fully differential op-amp*.

Nilai W pada masing-masing MOSFET diubah minimal sebanyak 10 kali, agar data yang ditampilkan lebih akurat, kecuali beberapa MOSFET yang memiliki nilai karakteristik yang konstan. Hanya MOSFET pada sub-bagian CMFB saja yang tidak diuji dengan modifikasi W. Hal ini dilakukan karena apabila nilai W pada CMFB diubah maka rangkaian CMFB tersebut tidak akan berfungsi sebagaimana mestinya.

MOSFET dominan ditentukan berdasarkan karakteristik DC idealnya. Hasil simulasi karakteristik DC dinyatakan ideal apabila

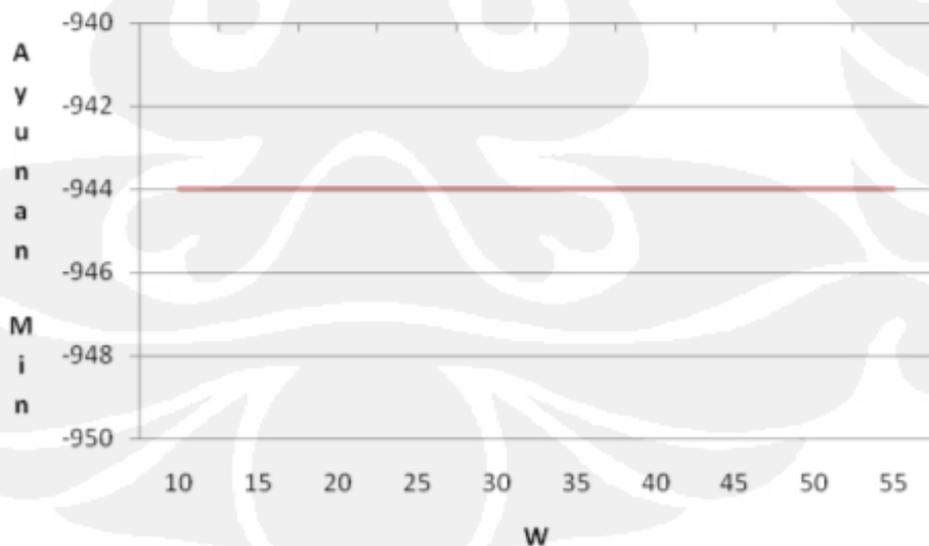
- Ayunan tegangan -1V hingga 1 V
- Titik perpotongan tegangan masukan dan keluaran berada dalam keadaan setimbang yaitu 500 mV
- Gainnya tinggi
- Simpangan kecil

Sehingga MOSFET dianggap dominan bila ayunan tegangan minimal tetap pada nilai mendekati atau sama dengan -1V, ayunan tegangan maksimal tetap pada nilai yang mendekati atau sama dengan 1V, titik potong tegangan masukan dan keluaran tetap pada titik setimbangnya yaitu 500mV, serta terjadi kenaikan gain dan penurunan simpangan yang signifikan.

#### IV.2.1. MOSFET Dominan Rangkaian Penguat Operasional Asli

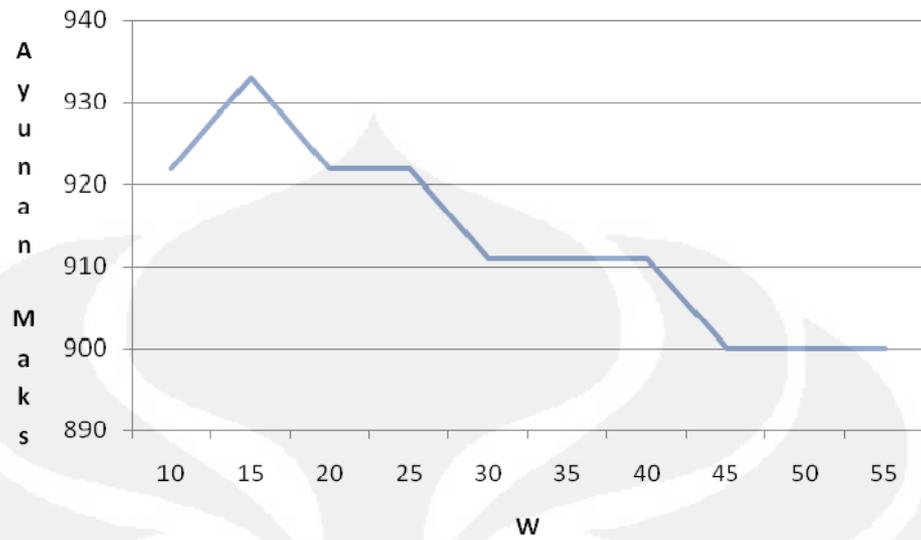
MOSFET dominan tiap sub-bagian penguat differensial, berdasarkan simulasi, dinyatakan sebagai berikut :

1. Pada buffer, MOSFET yang paling dominan adalah M2P dengan nilai W yang dianggap paling baik adalah saat  $W=55$ . Grafik hasil simulasi ditunjukkan dalam gambar 4.3

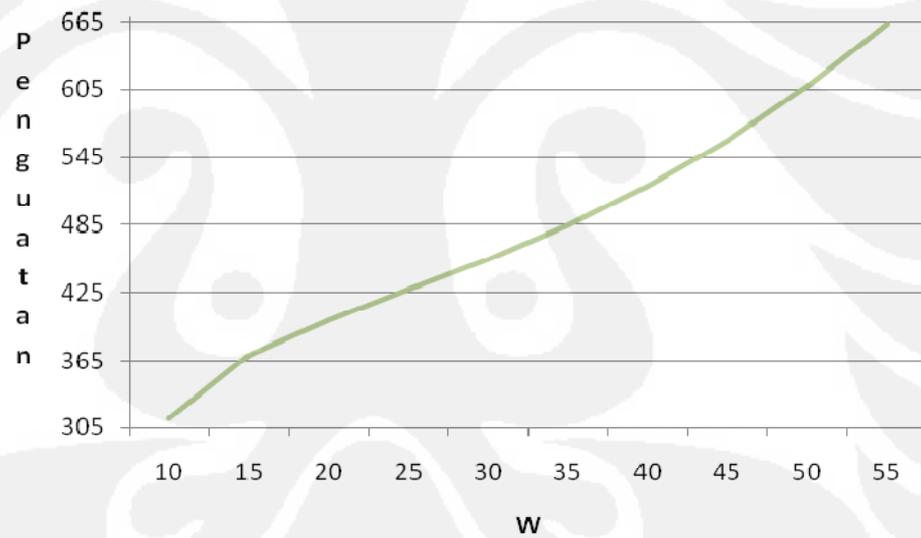


(a)

Gambar 4.3. Grafik Fungsi W MOSFET M2P (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

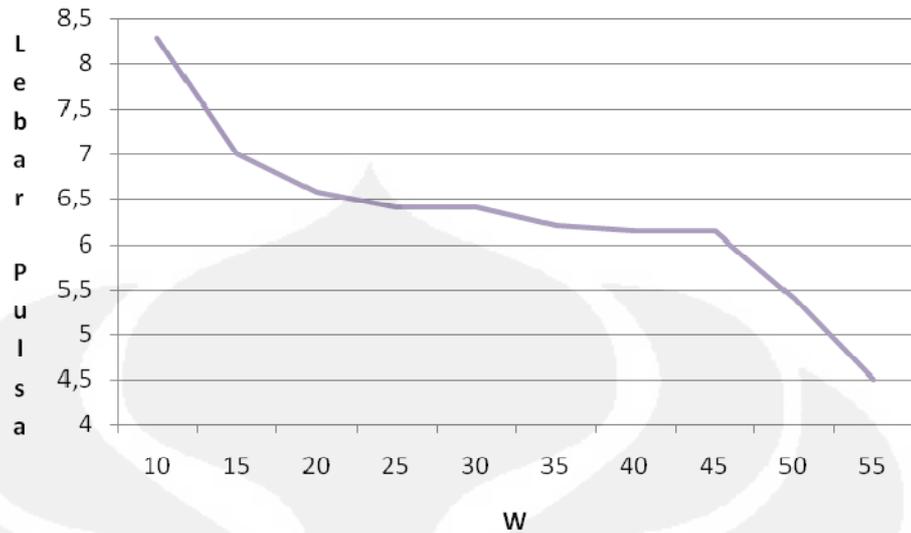


(b)

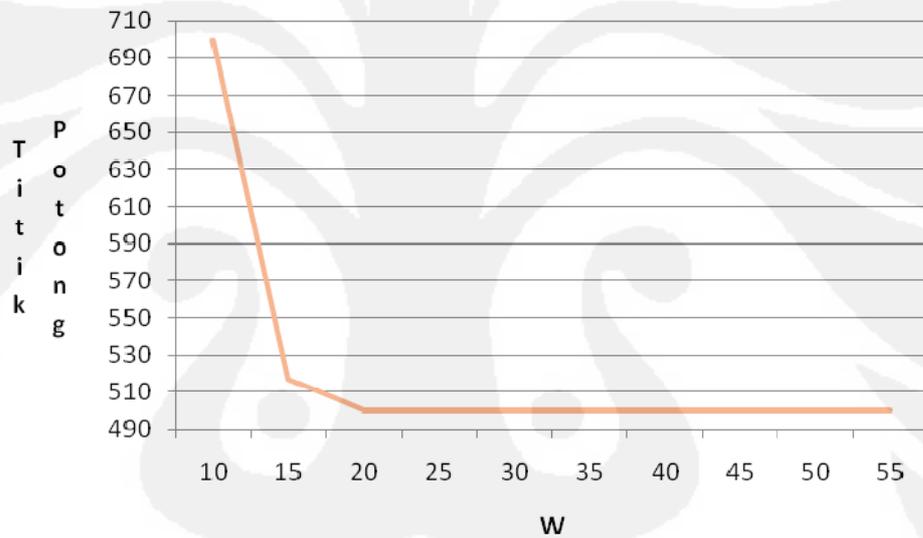


(c)

(Lanjutan) Gambar 4.3. Grafik Fungsi W MOSFET M2P (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$



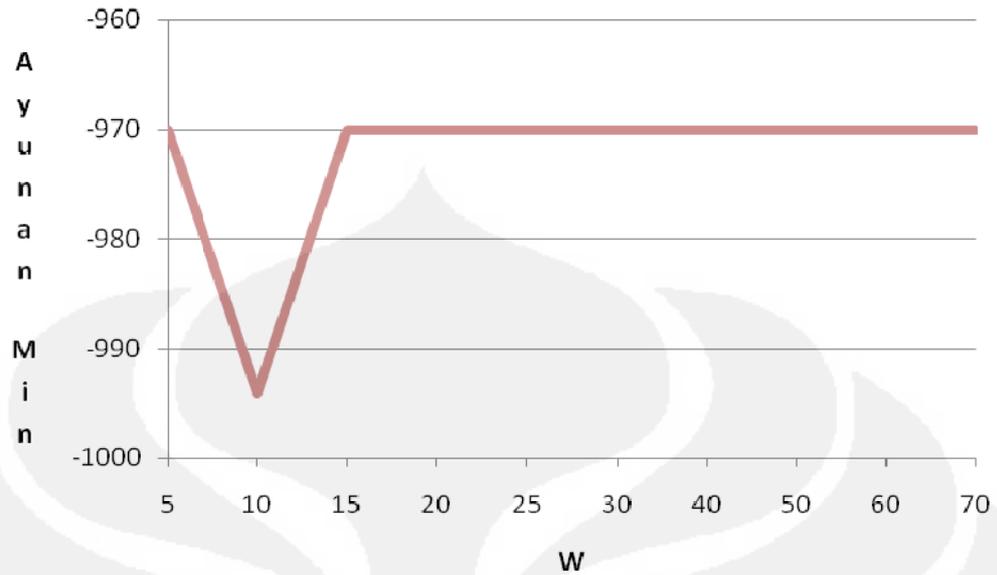
(d)



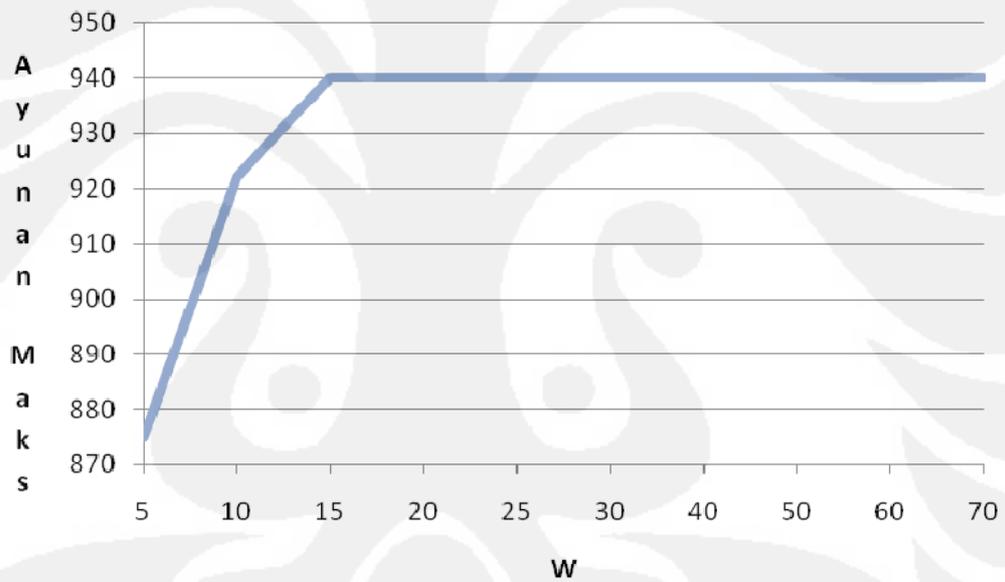
(e)

(Lanjutan) Gambar 4.3. Grafik Fungsi W MOSFET M2P (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

2. Pada sub bagian penguat differensial, didapatkan M5L, M6L, dan M6R yang memiliki pengaruh paling dominan dalam rangkaian penguat. Grafik hasil simulasi ditunjukkan dalam gambar 4.4

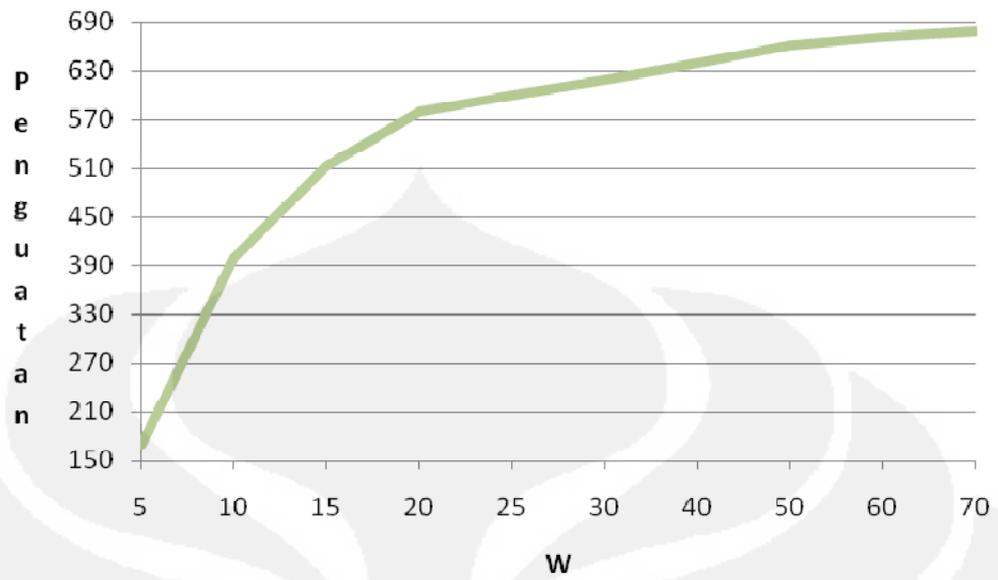


(a)

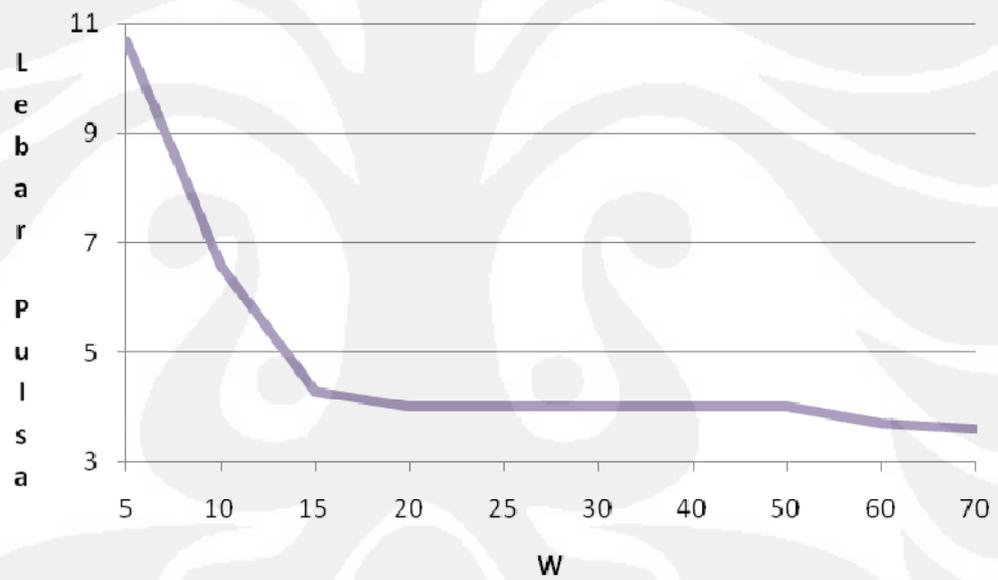


(b)

Gambar 4.4. Grafik Fungsi W MOSFET M5L, M6L, M6R (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

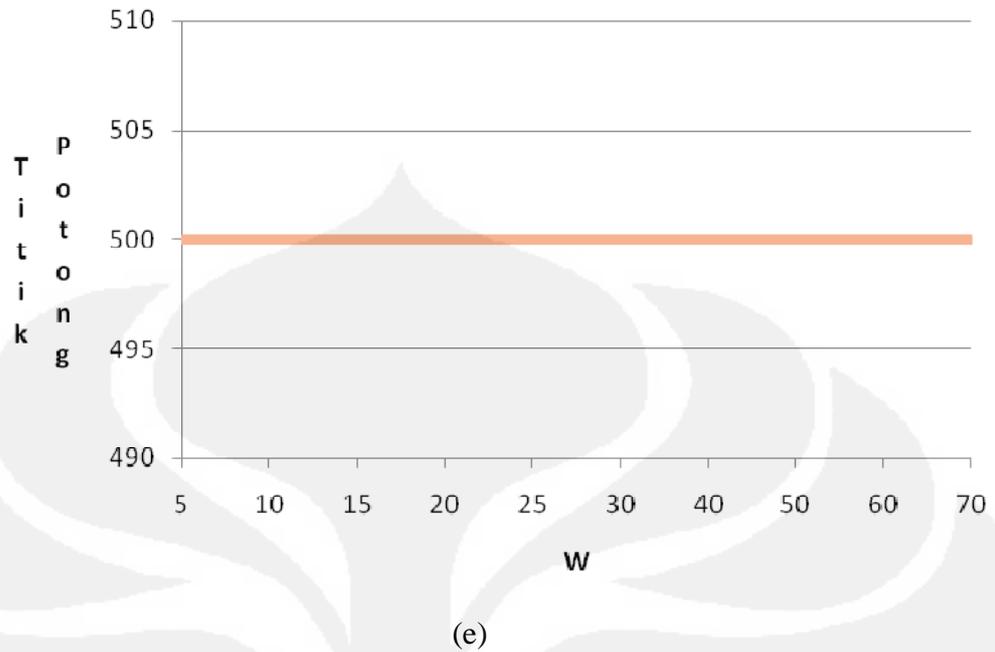


(c)



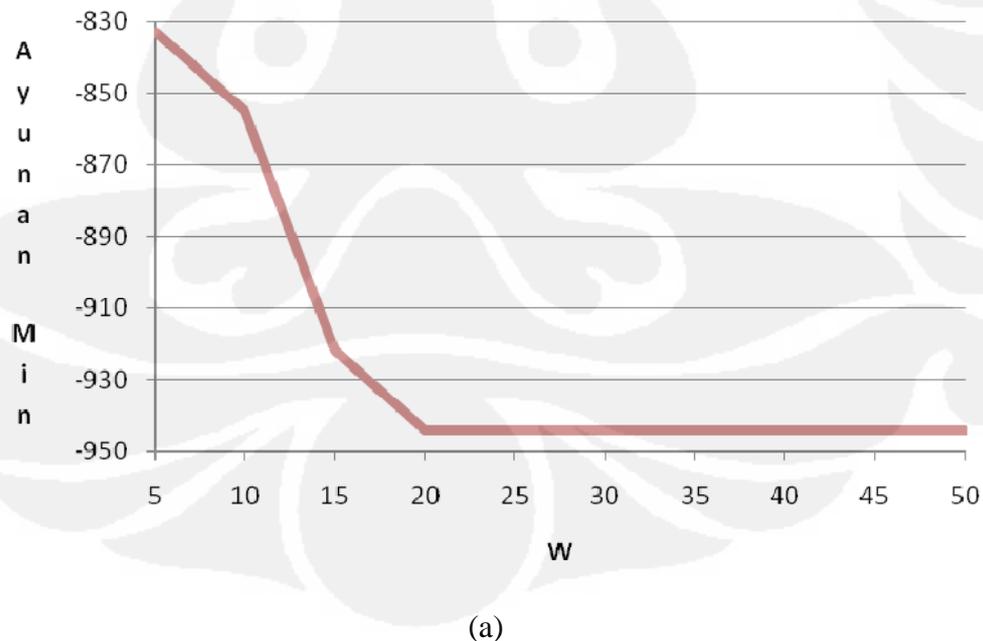
(d)

(Lanjutan) Gambar 4.4. Grafik Fungsi W MOSFET M5L, M6L, M6R (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

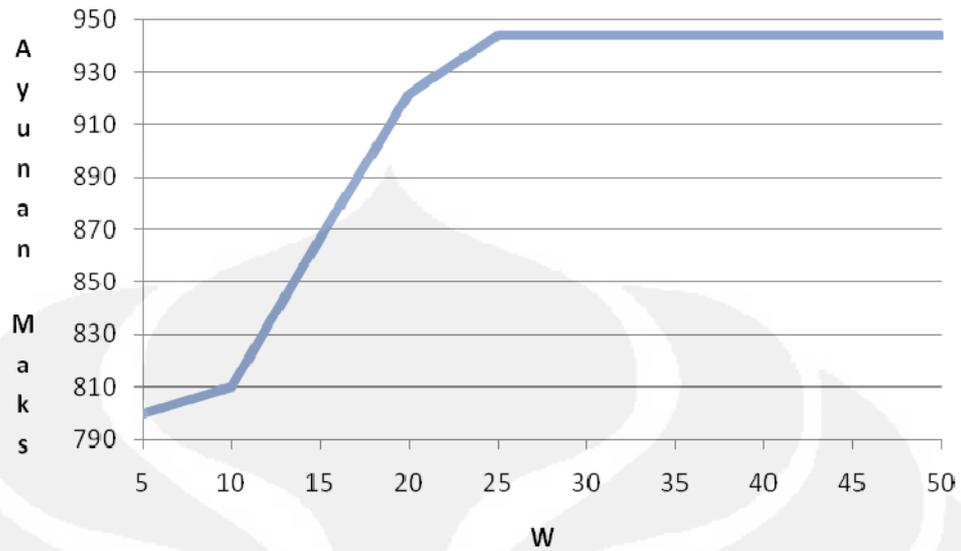


(Lanjutan) Gambar 4.4. Grafik Fungsi W MOSFET M5L, M6L, M6R (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

3. Sedangkan pada rangkaian bias, didapatkan M4 sebagai MOSFET yang dianggap paling dominan. Hasil simulasi diperlihatkan dalam gambar 4.5



Gambar 4.5. Grafik Fungsi W MOSFET M4 (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

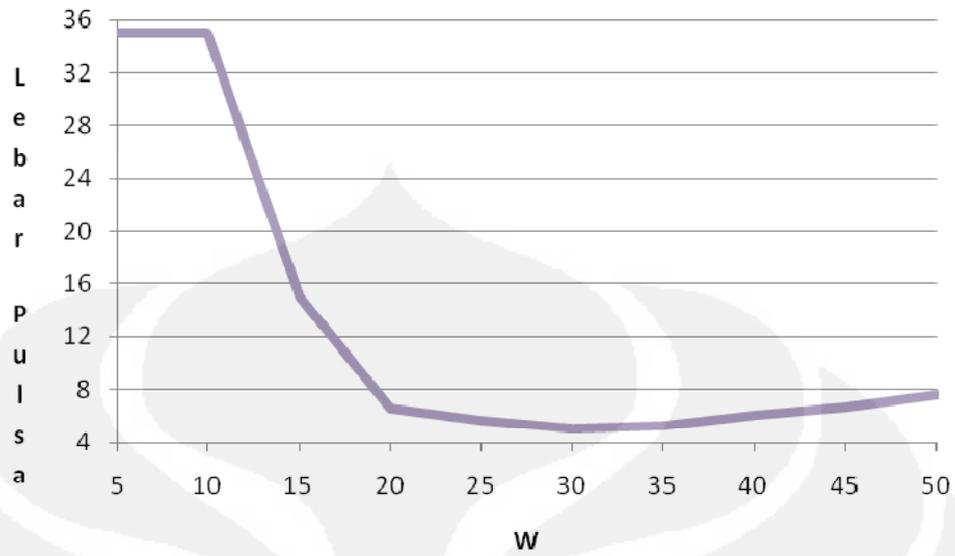


(b)



(c)

(Lanjutan) Gambar 4.5. Grafik Fungsi W MOSFET M4 (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$



(d)



(e)

(Lanjutan) Gambar 4.5. Grafik Fungsi W MOSFET M4 (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

Dari simulasi ini juga didapatkan nilai  $w$  yang menghasilkan karakteristik DC penguat operasional yang terbaik pada masing-masing MOSFET. Nilai  $W$  yang menghasilkan karakteristik terbaik dapat dilihat dalam tabel 4.2.

Pada beberapa bagian MOSFET, nilai tidak dapat diubah yaitu pada MOSFET M3R, M3L, M4L dan M4R. M3R dan M3L merupakan mosfet yang

menghasilkan tegangan referensi CM yang dipakai dalam rangkaian CMFB. Jika W mengalami perubahan maka tegangan referensi juga akan berubah sehingga grafik yang didapatkan tidak beraturan.

Grafik perubahan W pada M4L dan M4R juga tidak beraturan. Drain M4L dan M4R adalah output dari penguat differensial, yang akan membentuk tegangan differensial yang akan dibandingkan dengan tegangan referensi. Hal ini juga akan berpengaruh pada rangkaian secara keseluruhan.

Tabel 4.2 Nilai W yang menghasilkan karakteristik DC penguat operasional terbaik.

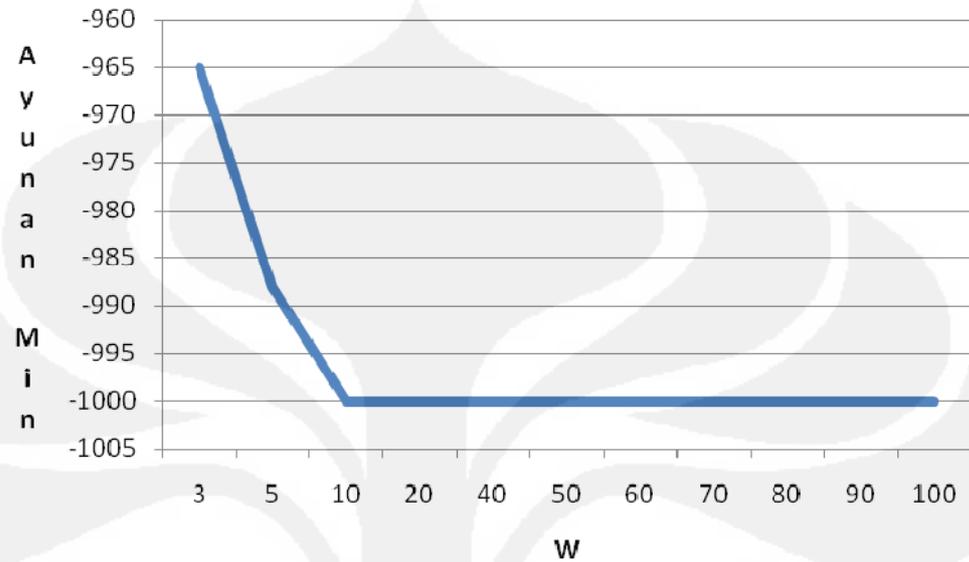
Sub Bagian	MOSFET	W
Buffer	M1P	40
	M2P	55
	M3N	3
	M4N	9
	M5N	60
	M6N	80
Penguat Differensial	M1L, M2L, M1R, M2R	6
	M3L, M3R	10
	M4L, M4R	10
	M5L, M6L, M6R	70
	M7L, M8L, M8R	55
	7R	10
Bias	9L, 10L, 10R	30
	M1	15
	M2	20
	M3	15
	M4	30

#### IV.2.2. MOSFET Dominan Rangkaian Penguat Operasional dengan Dua *Differential pair*

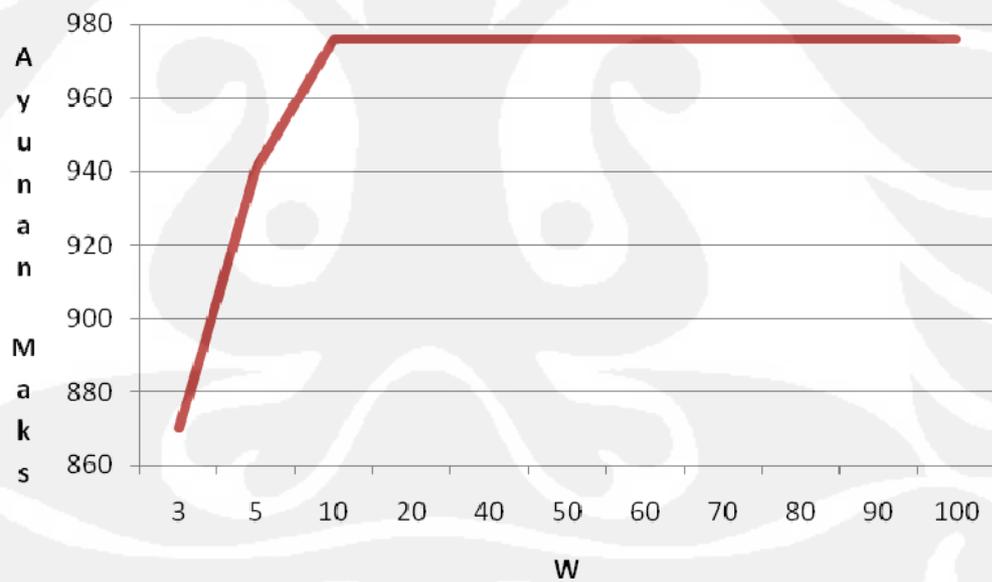
Hasil simulasi setelah rangkaian CMFBnya diganti dengan topologi dua *differential pair* adalah sebagai berikut :

1. Pada sub bagian buffer tidak dapat ditentukan MOSFET dominannya. Nilai karakteristik DC hanya stabil dalam batasan W yang sempit dan perubahan nilai karakteristiknya tidak terlalu besar. Sehingga diambil nilai W yang menghasilkan karakteristik paling maksimal dan lebih stabil dibandingkan MOSFET yang lain yaitu pada MOSFET M6N saat W=60

2. Pada sub bagian penguat differensial, diperoleh MOSFET dominannya adalah MOSFET M5L, M6L, M6R, sama seperti rangkaian aslinya. Hasil simulasi dapat dilihat pada gambar 4.6.

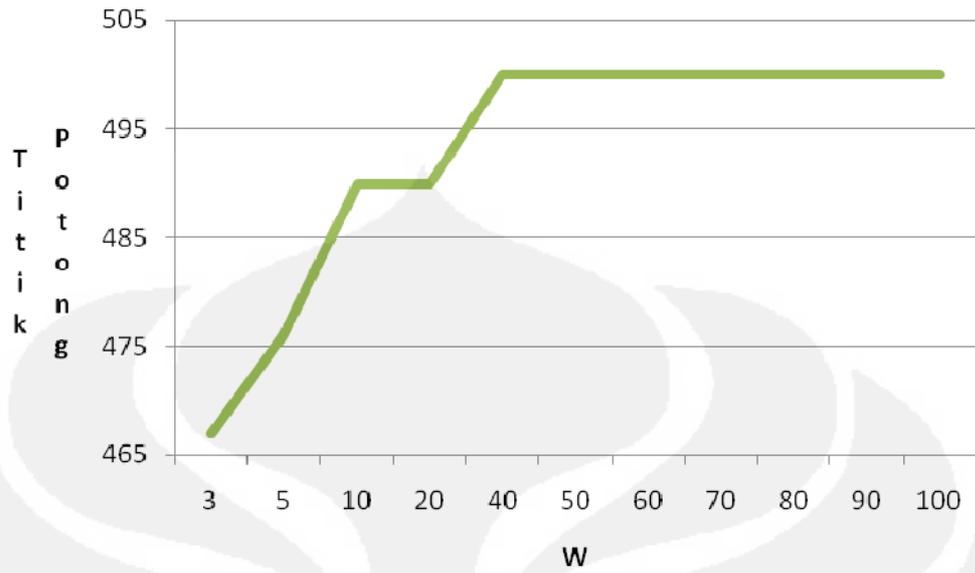


(a)

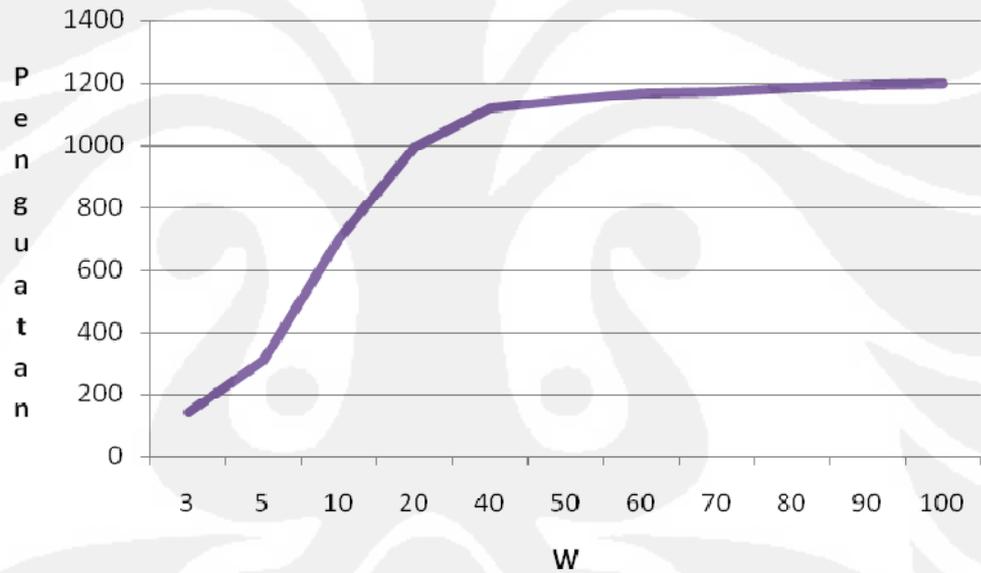


(b)

Gambar 4.6. Grafik Fungsi W MOSFET M5L, M6L, M6R dengan CMFB Dua *Differential pair* (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

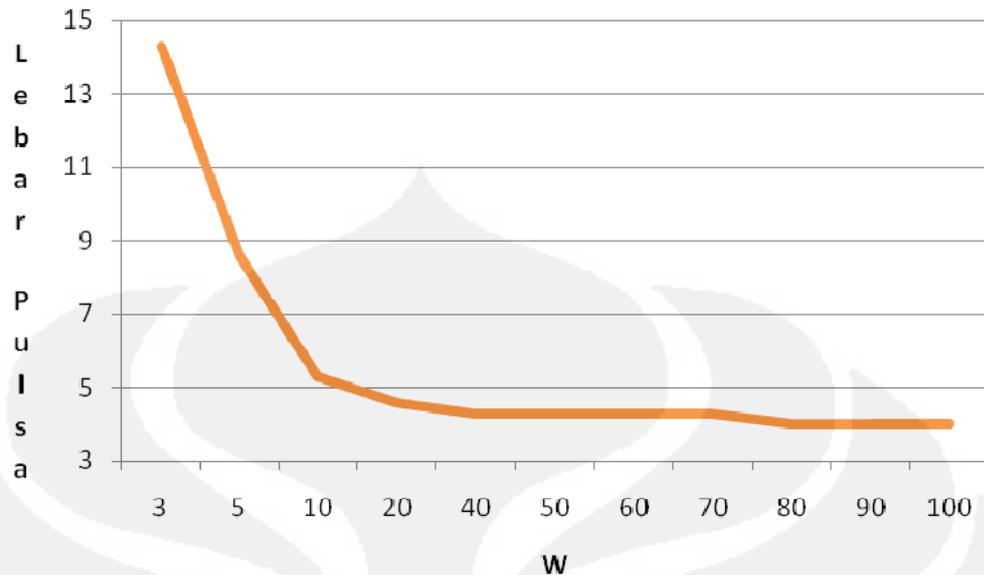


(c)



(d)

(Lanjutan) Gambar 4.6. Grafik Fungsi W MOSFET M5L, M6L, M6R dengan CMFB Dua *Differential pair* (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$



(Lanjutan) Gambar 4.6. Grafik Fungsi W MOSFET M5L, M6L, M6R dengan CMFB Dua *Differential pair* (a) Ayunan tegangan minimal (b) Ayunan tegangan Maksimal (c) Gain (d) Simpangan (e) Titik Potong  $V_{op}$  dan  $V_{om}$

3. Pada sub bagian bias, MOSFET dominan juga tidak dapat ditentukan.

Pada *fully differential op-amp* dengan rangkaian CMFB dua *differential pair*, kestabilan dan kesetimbangan menjadi masalah besar. Pada rangkaian CMFB ini terdapat penambahan arus sebesar  $30 \mu A$

. Diasumsikan bahwa penambahan sumber arus inilah yang menyebabkan terjadinya masalah tersebut. Sub bagian bias dan buffer yang terhubung langsung dengan rangkaian CMFB menjadi tidak stabil dan tidak setimbang. Akibatnya MOSFET dominan menjadi sulit ditentukan.

Nilai terbaik dari W masing-masing MOSFET dapat dilihat dalam tabel 4.3.

Tabel 4.3 Nilai W yang Menghasilkan Karakteristik DC Penguat Operasional Terbaik dengan CMFB Dua *Differential pair*.

Sub Bagian	MOSFET	W
Buffer	M1P	42
	M2P	18
	M3N	11
	M4N	40
	M5N	19
	M6N	60
Penguat Diferensial	M1L, M2L, M1R, M2R	10
	M3L, M3R	10
	M4L, M4R	10
	M5L, M6L, M6R	100
	M7L, M8L, M8R	50
	7R	10
	9L, 10L, 10R	20
Bias	M1	10
	M2	40
	M3	20
	M4	21

### IV.3. Optimalisasi *Fully differential op-amp*

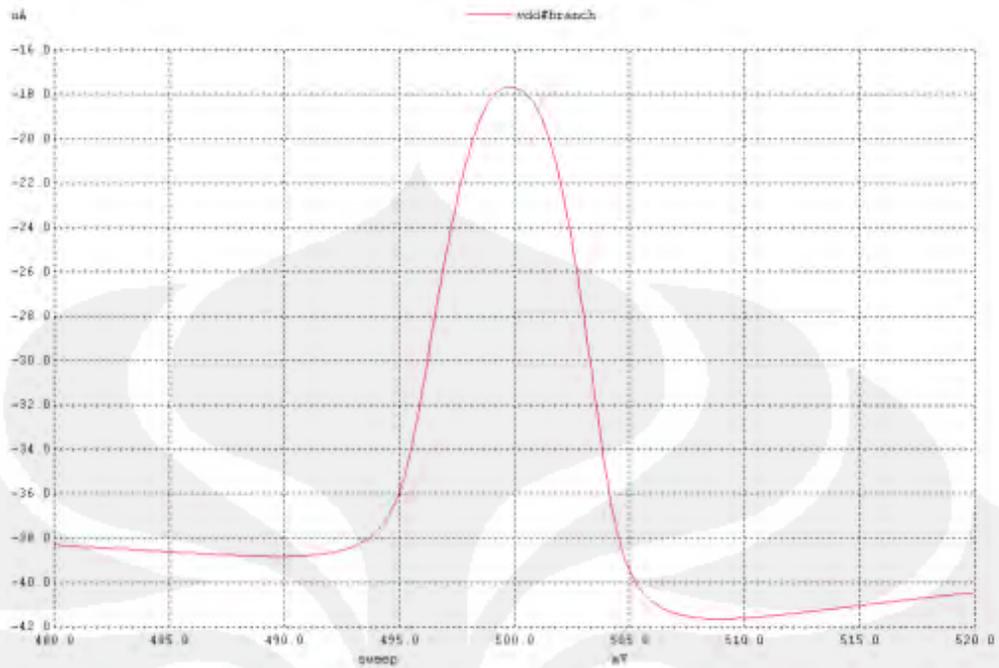
Setelah memperoleh rangkaian CMFB yang mendukung kinerja penguat operasional serta MOSFET yang dianggap dominan dalam sub setiap sub bagian penguat operasional, langkah berikutnya adalah melakukan optimalisasi. Optimalisasi rangkaian penguat operasional ini hanya dilakukan dengan cara *trial and error* saja.

#### IV.3.1. Mengaplikasikan Seluruh Nilai W Terbaik

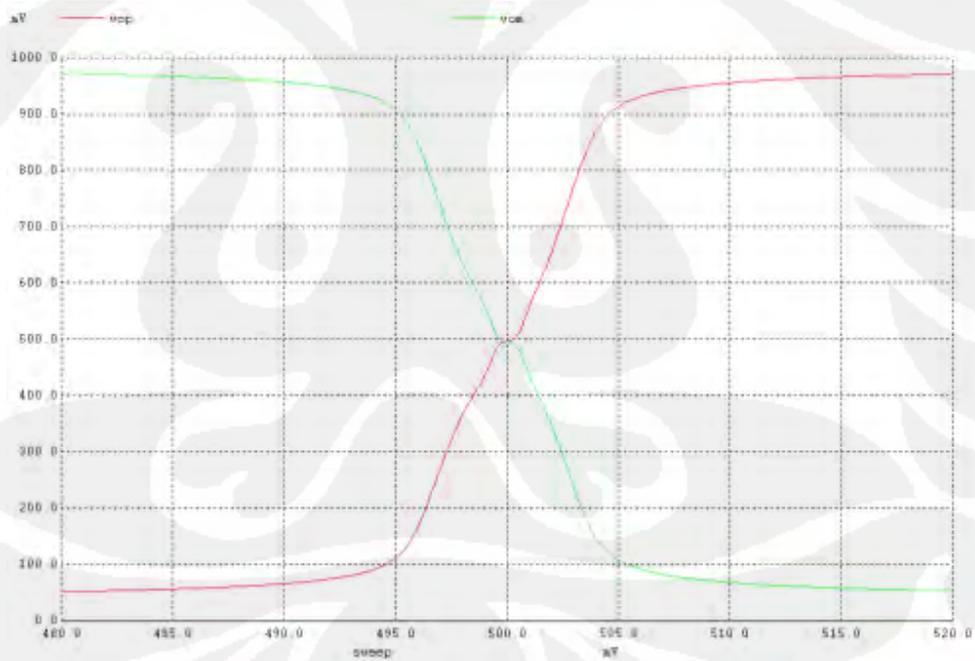
Percobaan pertama dengan mengaplikasikan seluruh nilai W. Walaupun secara teori, hal ini tak bisa dilakukan karena dalam rangkaian tersebut bukan hanya nilai W saja yang berpengaruh. Diperlukan analisis tegangan untuk menentukan nilai W yang sesuai.

##### IV.3.1.1. Optimalisasi dengan Nilai W Terbaik dari Rangkaian Op-amp Asli

Hasil simulasi dengan mengganti semua W dengan yang terbaik dari hasil simulasi sebelumnya (tabel 4.2) ditunjukkan dalam gambar 4.6

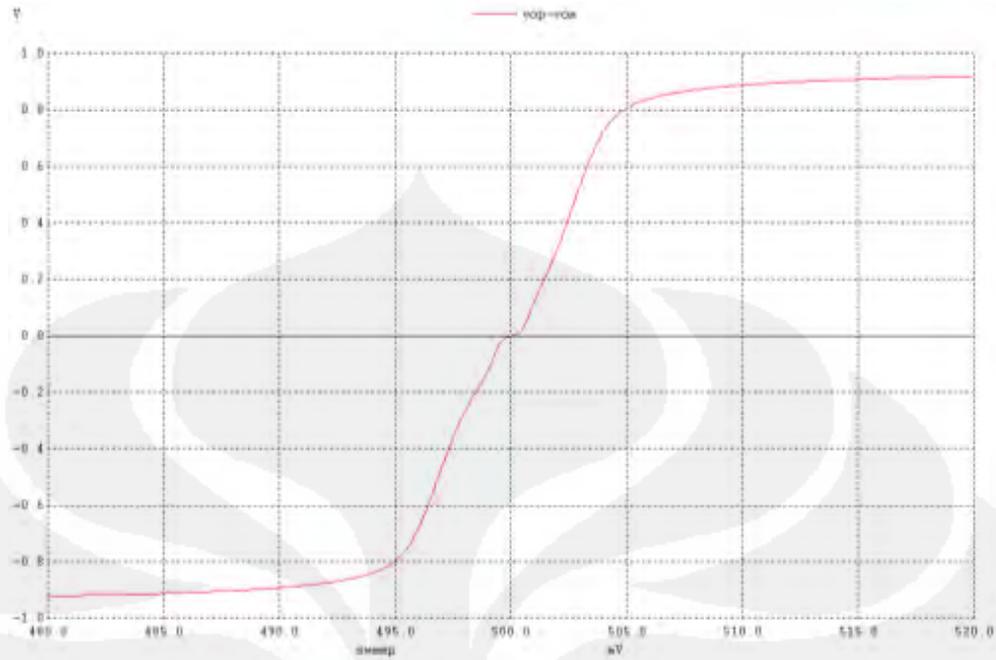


(a)

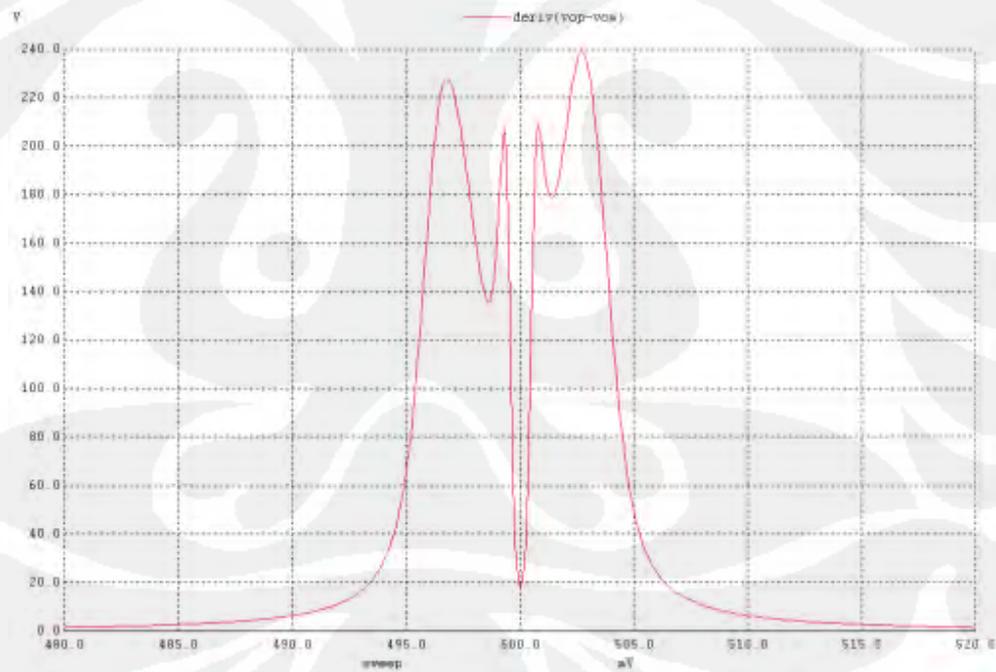


(b)

Gambar 4.7 Karakteristik DC MOSFET dengan  $W$  yang ada dalam tabel 4.2. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}$ - $V_{om}$ )



(c)



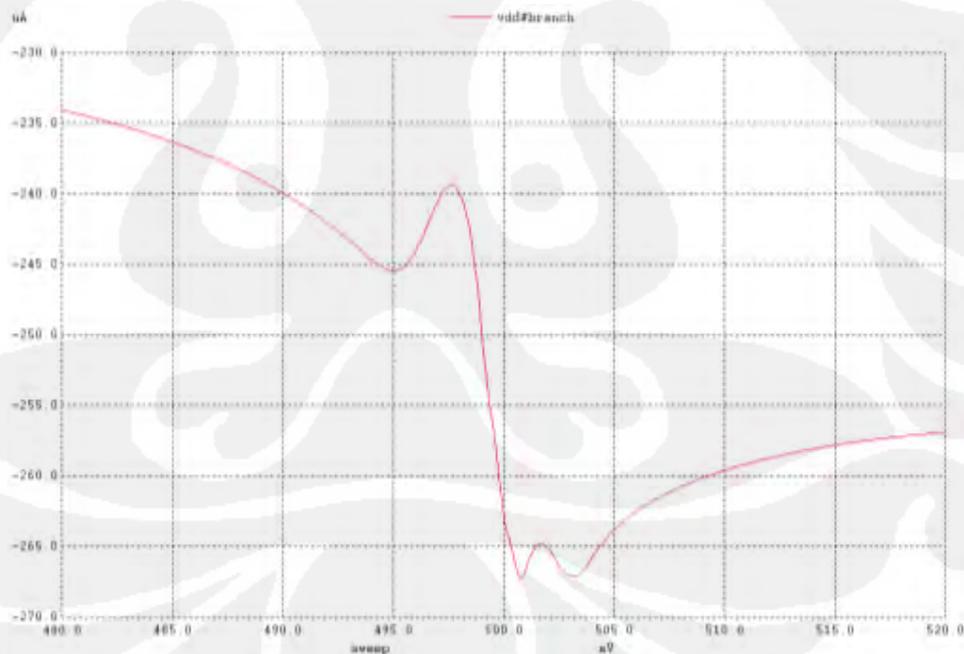
(d)

(Lanjutan) Gambar 4.7 Karakteristik DC MOSFET dengan  $W$  yang ada dalam tabel 4.2. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )

Sesuai dengan perkiraan sebelumnya, hasilnya tidak memuaskan. Walaupun penguat operasionalnya masih dalam keadaan setimbang, tetapi tidak menghasilkan gain yang tinggi serta konsumsi daya yang rendah. differential pair Resistor pada rangkaian CMFB menghasilkan pole tambahan sehingga keluarannya menjadi tidak stabil.

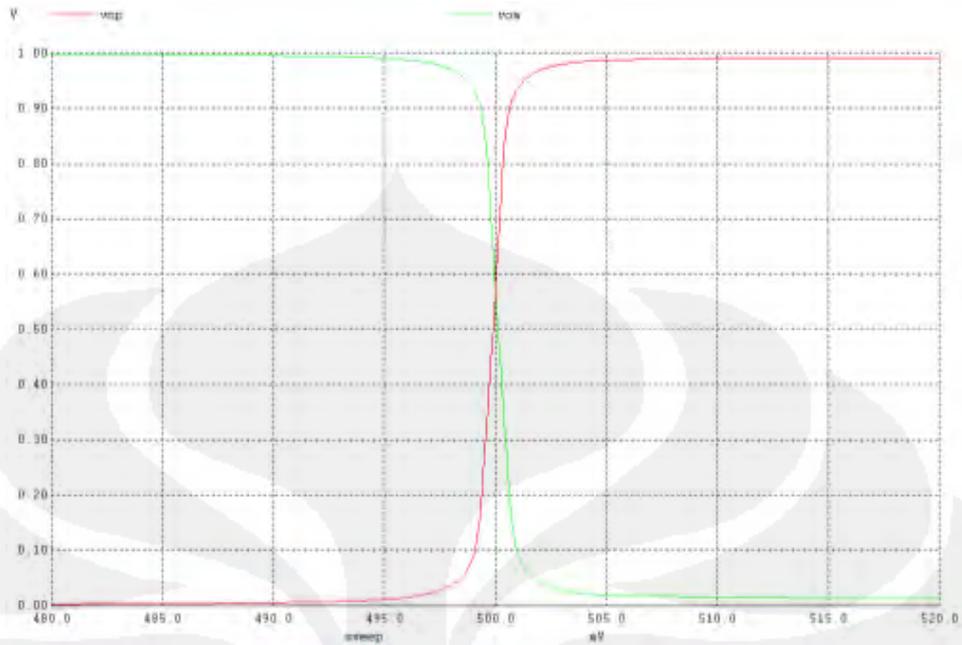
#### IV.3.1.2. Optimalisasi dengan Nilai W terbaik Op-amp dengan CMFB Dua *Differential pair*

Berbeda dengan hasil yang didapatkan pada rangkaian penguat operasional asli, rangkaian dengan CMFB dua *differential pair* menghasilkan keluaran yang lebih stabil karena tidak terdapat resistor yang akan membangkitkan pole tambahan pada rangkaian ini. Gainnya cukup tinggi yaitu sekitar 1,3 kV. Sayangnya, penguat operasional ini tidak dalam kondisi setimbang. Titik potong tegangan masukan dan keluaran terjadi pada 571 mV, jauh dari titik setimbangnya yaitu 500 mV. Hasil simulasi ditunjukkan dalam gambar 4.8.

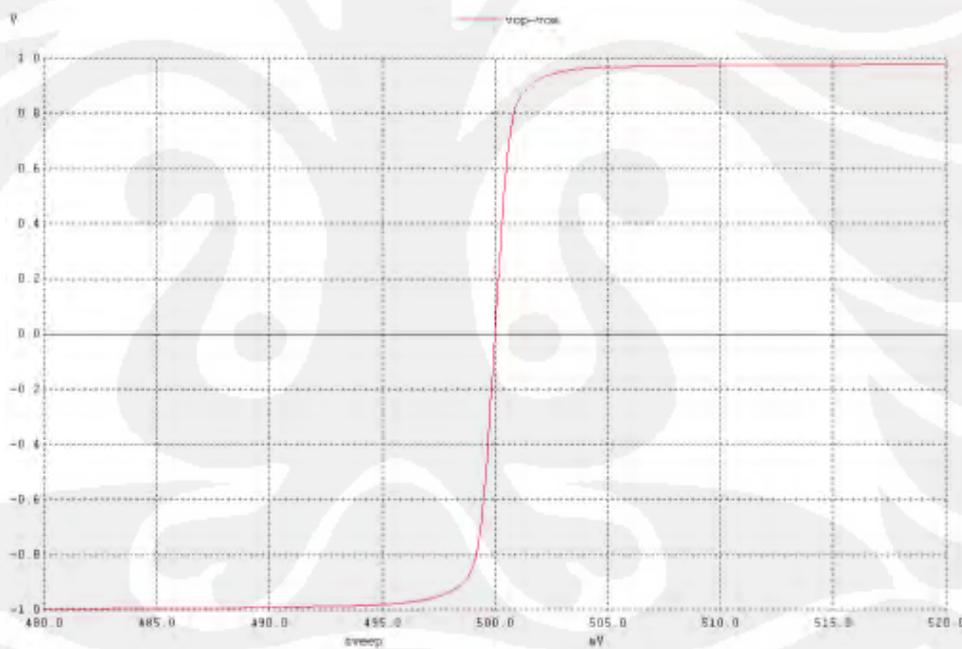


(a)

Gambar 4.8 Karakteristik DC MOSFET dengan W yang ada dalam tabel 4.3. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

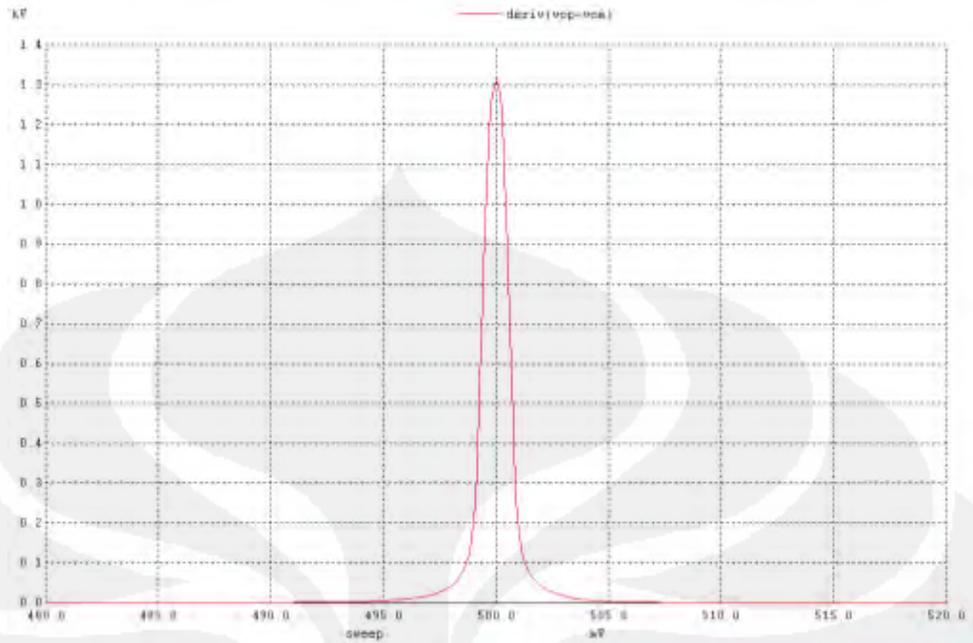


(b)



(c)

(Lanjutan) Gambar 4.8 Karakteristik DC MOSFET dengan  $W$  yang ada dalam tabel 4.3. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



(d)

(Lanjutan) Gambar 4.8 Karakteristik DC MOSFET dengan W yang ada dalam tabel 4.3. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

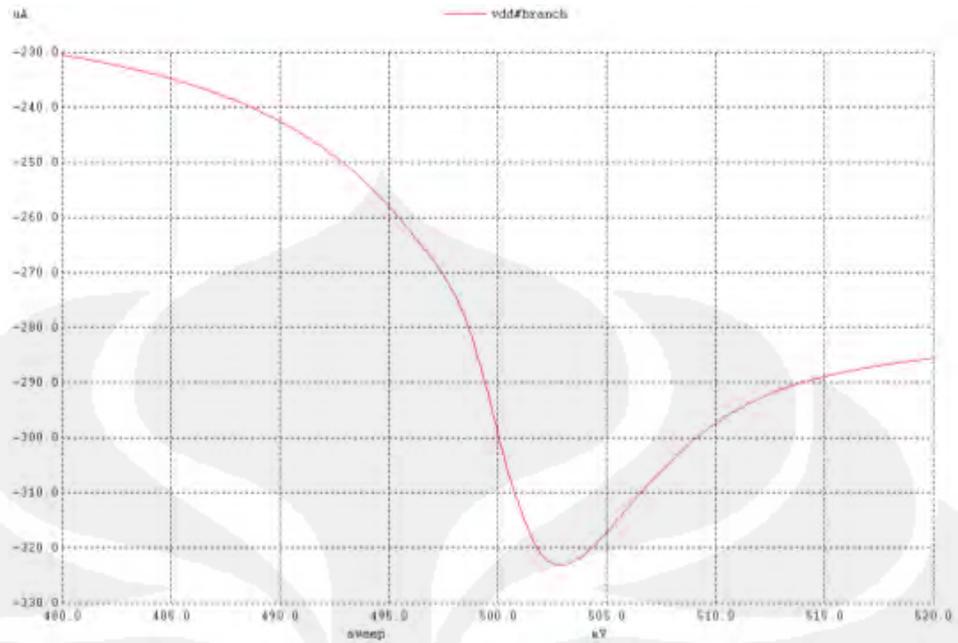
### IV.3.2. Optimalisasi Op-amp dengan Menggunakan MOSFET Dominan

Percobaan kedua adalah dengan menggunakan MOSFET dominan pada masing-masing sub bagian.

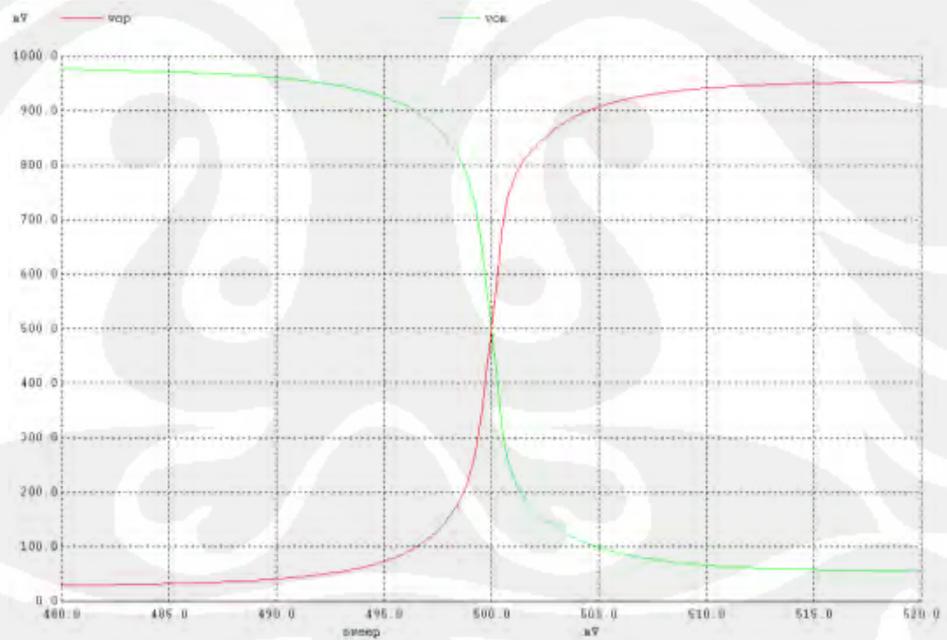
#### IV.3.2.1 Optimalisasi dengan MOSFET Dominan Rangkaian Op-amp Asli

Percobaan ini dibagi dalam beberapa tahap uji yaitu

- Modifikasi W MOSFET dominan pada sub bagian buffer yaitu M2P. Setelah melalui serangkaian simulasi maka didapatkan nilai  $W=60$  yang menghasilkan karakteristik DC terbaik. Hasilnya ditampilkan dalam gambar 4.9. Gain masih bisa diperbesar dengan W yang lebih tinggi tetapi menghasilkan kurva yang mengerucut pada bagian puncak.

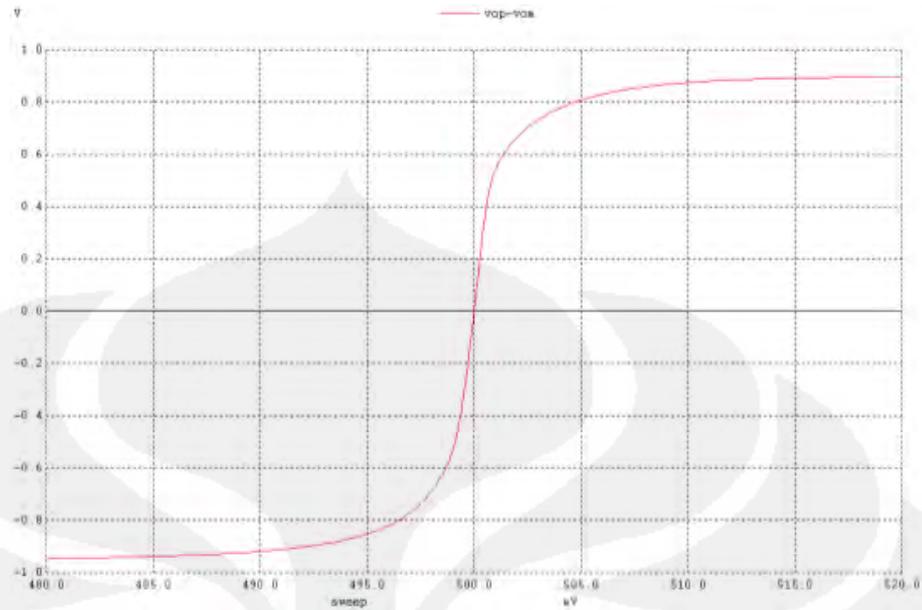


(a)

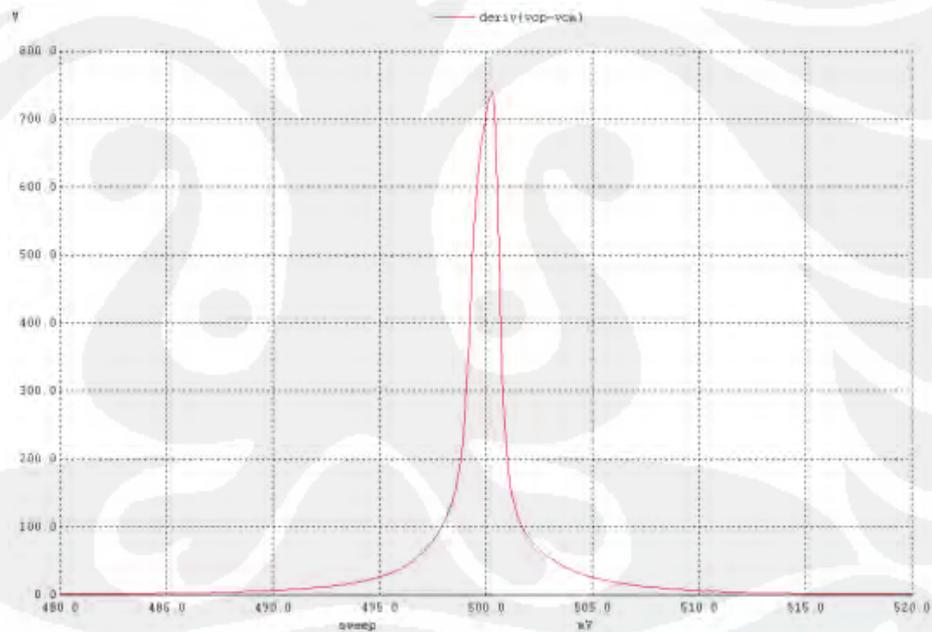


(b)

Gambar 4.9 Karakteristik Penguat Operasional dengan W Terbaik M2P  
 (a) Plot Vdd (b) Vop vs Vom (c) Ayunan Tegangan  
 (d) Derivatif (Vop-Vom)



(c)

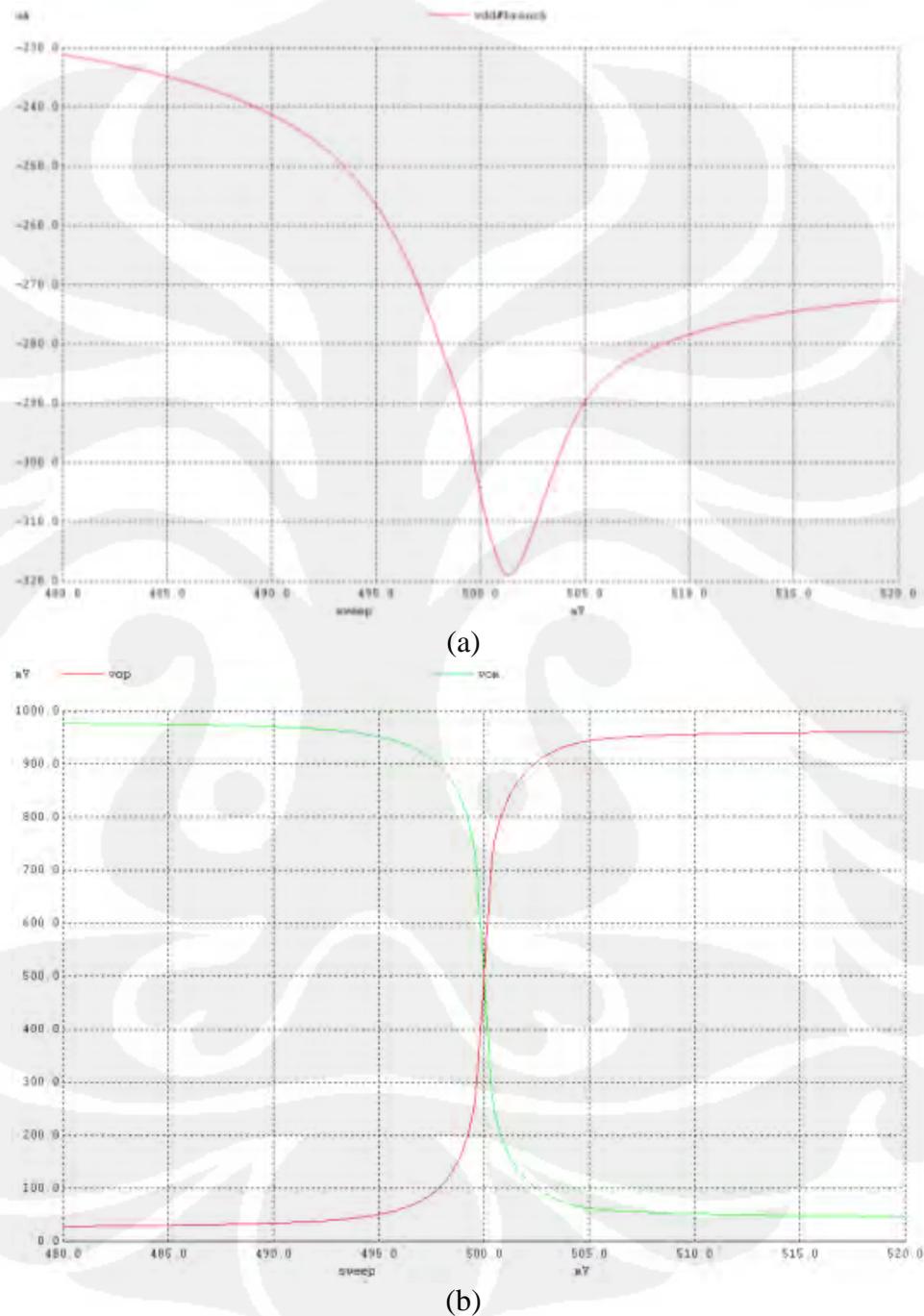


(d)

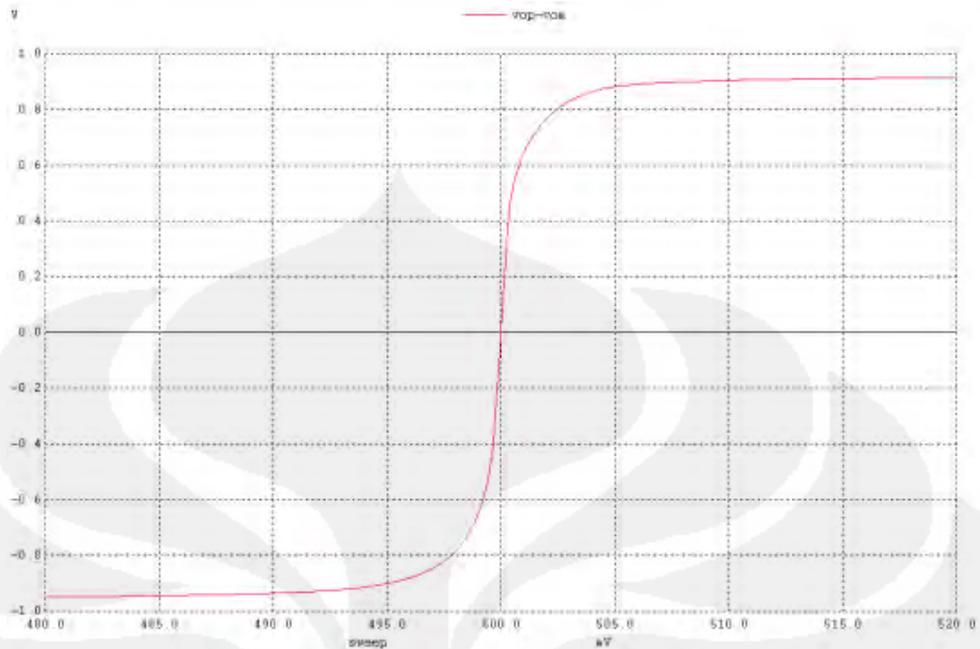
(Lanjutan) Gambar 4.9 Karakteristik Penguat Operasional dengan W Terbaik M2P (a) Plot Vdd (b) Vop vs Vom (c) Ayunan Tegangan (d) Derivatif (Vop-Vom)

- Memodifikasi nilai W MOSFET dominan dalam sub bagian penguat differensial yaitu MOSFET MOSFET M5L, M6L dan M6R. MOSFET ini identik hingga penggantian W harus dilakukan secara bersama-sama.

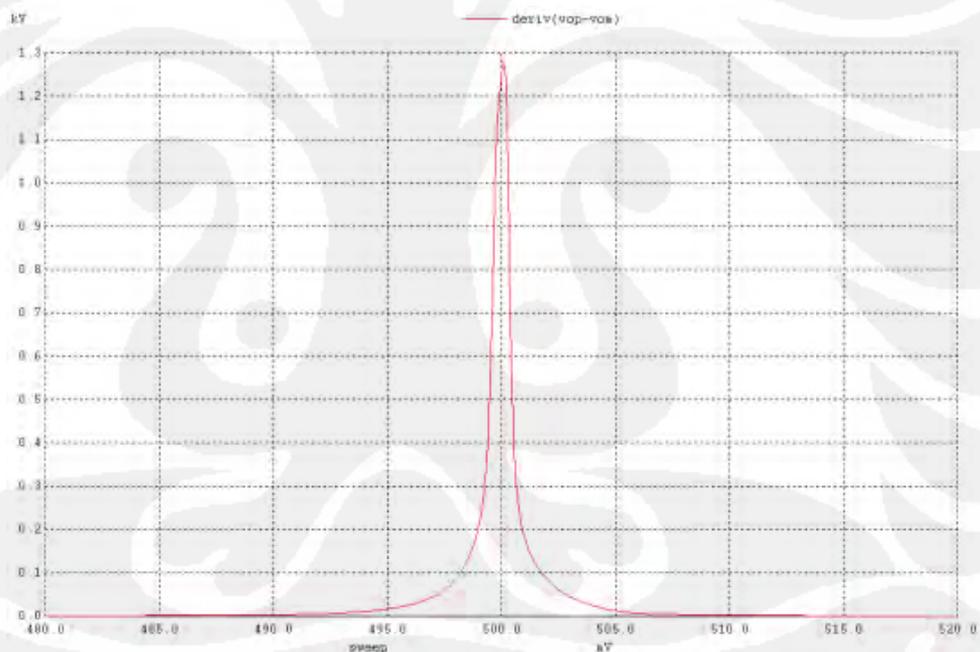
Nilai  $W$  pada M2P tetap pada 60. Simulasi diulang lagi, masih menggunakan rangkaian uji yang sama dengan simulasi sebelumnya. Karakteristik terbaik dihasilkan saat  $W=80$  hasil simulasi ditunjukkan dalam gambar 4.10.



Gambar 4.10 Karakteristik Penguat Operasional dengan  $W$  Terbaik MOSFET Dominan pada Sub Bagian Penguat Differensial. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



(c)

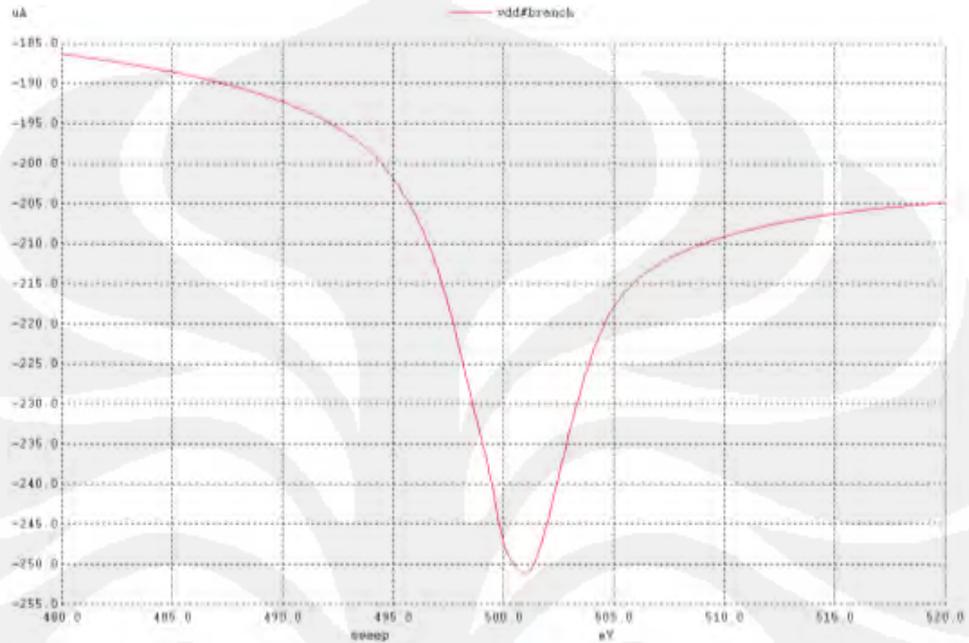


(d)

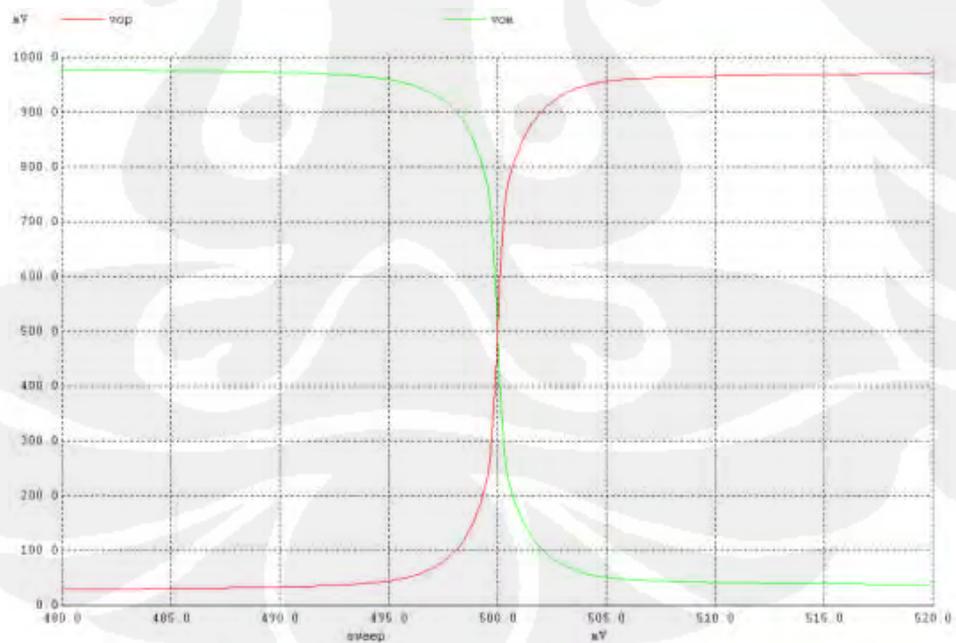
(Lanjutan) Gambar 4.10 Karakteristik Penguat Operasional dengan W Terbaik MOSFET Dominan pada Sub Bagian Penguat Differensial. (a) Plot Vdd (b) Vop vs Vom (c) Ayunan Tegangan (d) Derivatif (Vop-Vom)

- Setelah didapatkan karakteristik terbaik dari kombinasi MOSFET dominan sub bagian buffer dan penguat differensial, simulasi dengan

variasi  $W$  dilakukan untuk MOSFET dominan sub bagian bias yaitu MOSFET M4. Diperoleh karakteristik terbaik dengan  $W= 23$ , dengan hasil ditunjukkan dalam gambar 4.11. Gain masih bisa diperbesar tetapi kurva mengecil dibagian atasnya.

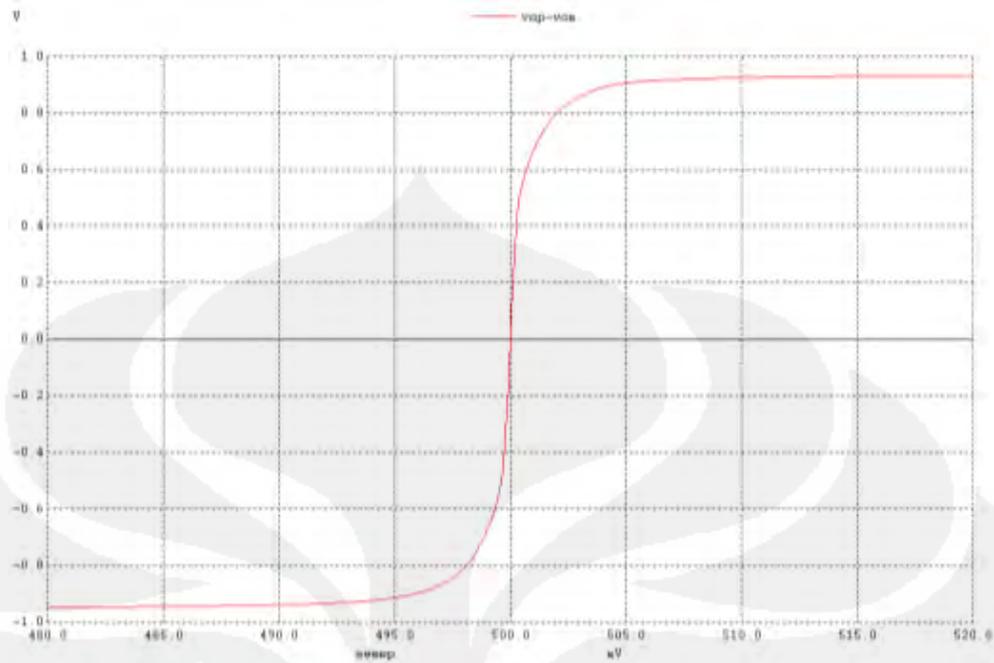


(a)

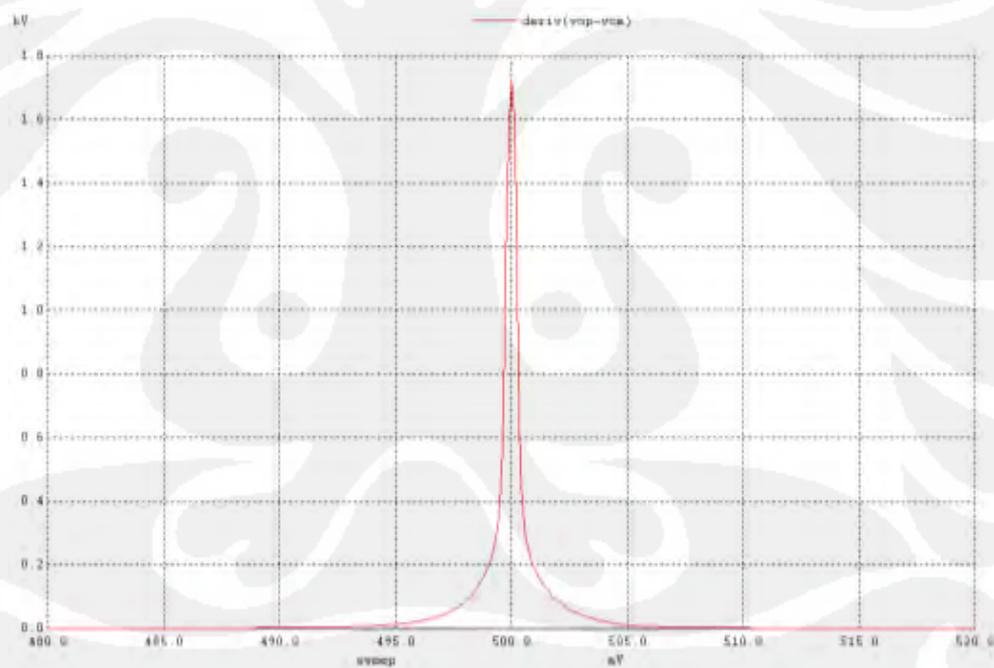


(b)

Gambar 4.11 Karakteristik Penguat Operasional dengan  $W$  Terbaik MOSFET Dominan pada Sub Bagian Bias. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



(c)



(d)

(Lanjutan) Gambar 4.11 Karakteristik penguat operasional dengan  $W$  terbaik MOSFET dominan pada sub bagian bias. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}$ - $V_{om}$ )

Penggunaan MOSFET dominan dari masing-masing sub bagian dalam penguat menghasilkan karakteristik yang lebih baik jika dibandingkan dengan

karakteristik awalnya. Hanya terjadi sedikit penurunan ayunan tegangan. Gain menjadi 4x gain awal, penguat operasional masih dalam keadaan setimbang karena titik potong tegangan keluaran positif dan tegangan keluaran negatif masih berada pada titik 500mV.

Kekurangan dari hasil optimalisasi ini adalah nilai W yang dipakai lebih besar dibandingkan dengan nilai W awal. Hal ini berarti bahwa area silikon yang diperlukan akan lebih besar.

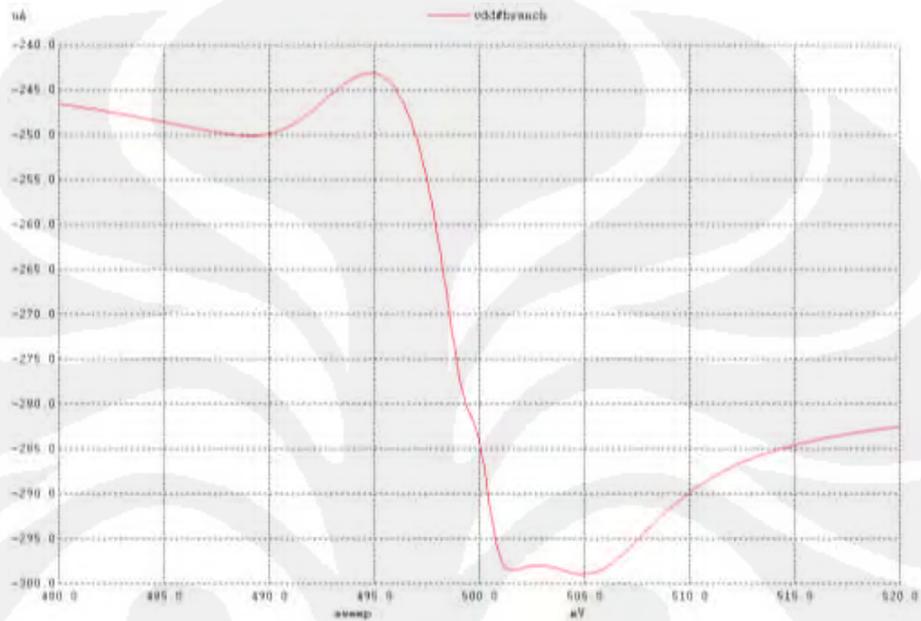
Data hasil simulasi keseluruhan dapat dilihat dalam tabel 4.4

Tabel 4.4. Hasil Simulasi Variasi W MOSFET Dominan

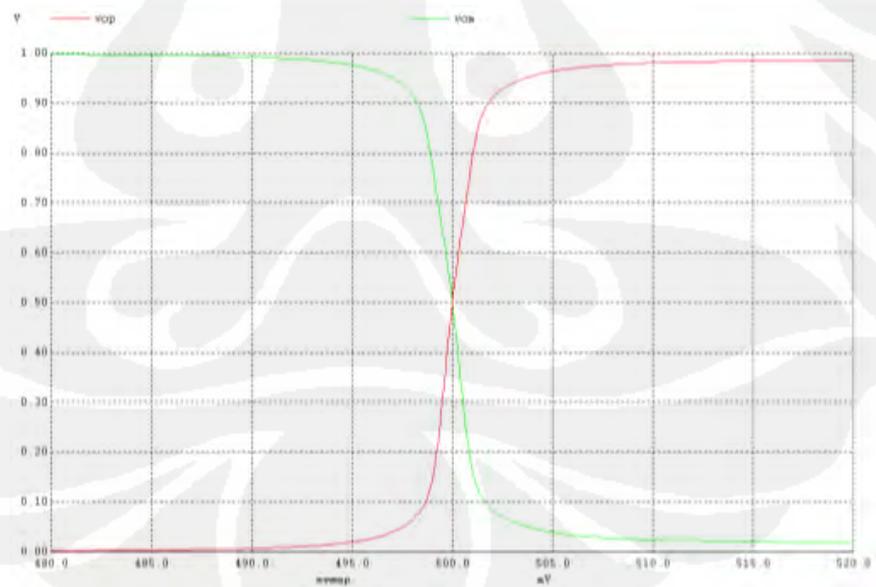
MOSFET	W	Ayunan Tegangan		Gain	Simpangan	Titik Potong
		Min	Maks			
M2P	10	-944	922	313	8,29	700
	20	-944	922	400	6,57	500
	30	-944	911	455	6,4	500
	40	-944	911	520	6,14	500
	50	-944	900	608	5,4	500
	60	-933	900	741	3,7	500
	70	-941	894	911	3,57	500
	80	-941	882	1065	1,7	500
	90	-941	882	1100	1,7	500
	100	-941	870	1000	1,7	500
M5L, M6L, M6R	10	-941	900	741	3,7	500
	20	-933	918	1056	2,1	500
	30	-953	918	1150	2	500
	40	-953	918	1200	2	500
	50	-953	918	1236	2	500
	60	-953	918	1250	2	500
	80	-953	918	1265	2	500
	90	-953	918	1300	2	500
	100	-953	770	1300	2	500
	M4	9	-920	770	340	6,4
11		-940	770	400	4,6	500
13		-940	800	520	4,3	500
15		-953	835	680	3,3	500
17		-944	866	900	2,1	500
19		-953	906	1140	2	500
20		-953	918	1265	2	500
21		-941	918	1427	1,4	500
23		-941	929	1720	1,1	500
25		-941	929	2940	1,1	500

#### IV.3.2.2 Optimalisasi dengan MOSFET Dominan Op-amp dengan Dua *Differential pair*

- Karena MOSFET dominan pada sub bagian buffer tidak dapat ditentukan maka diambil W terbaik dari keseluruhan MOSFET yaitu M6N saat W=60. Hasil simulasi ditunjukkan dalam gambar 4.12.

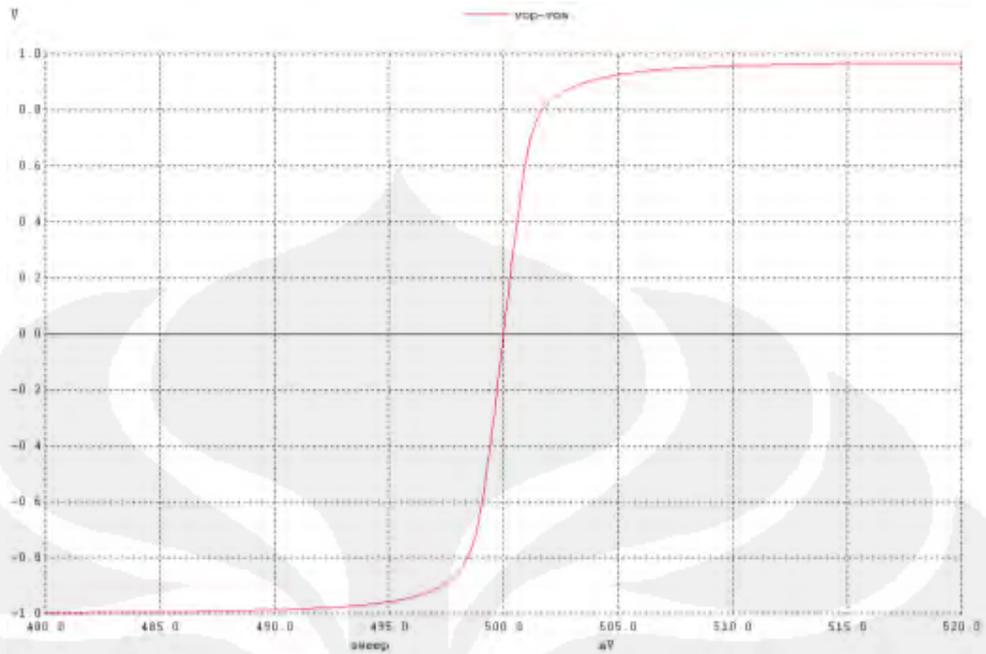


(a)

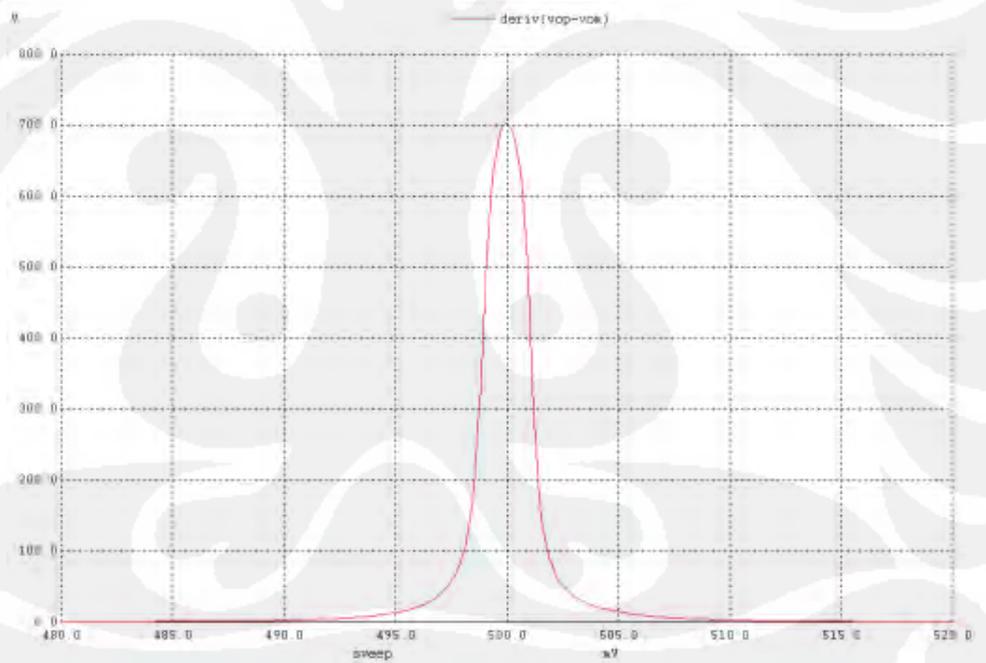


(b)

Gambar 4.12 Karakteristik Penguat Operasional dengan CMFB dua *Differential pair* pada W Terbaik Sub Bagian Buffer. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)



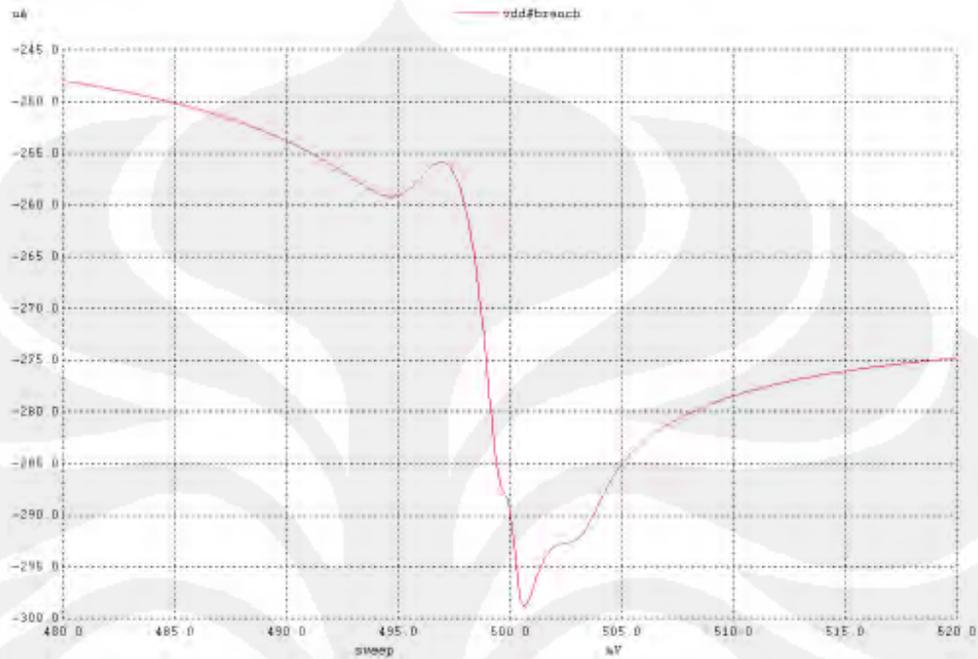
(c)



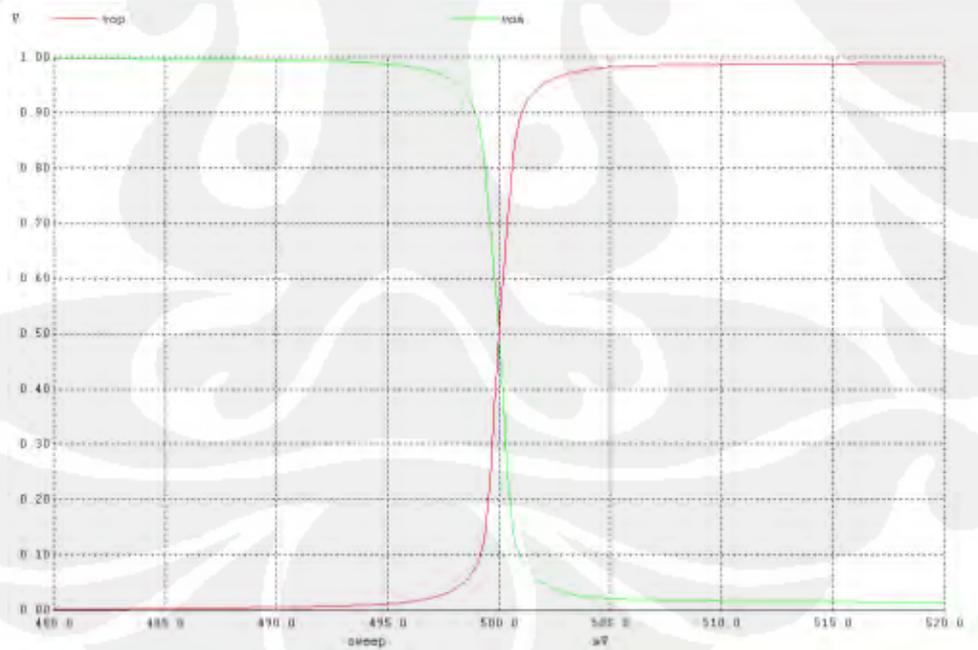
(d)

(Lanjutan) Gambar 4.12 Karakteristik Penguat Operasional dengan CMFB dua *Differential pair* pada W Terbaik Sub Bagian Buffer. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

- Karakteristik DC terbaik MOSFET dominan sub bagian penguat differensial yaitu M5L, M6L dan M6R, diperoleh saat  $W=100$ . Hasil simulasi ditunjukkan dalam gambar 4.13

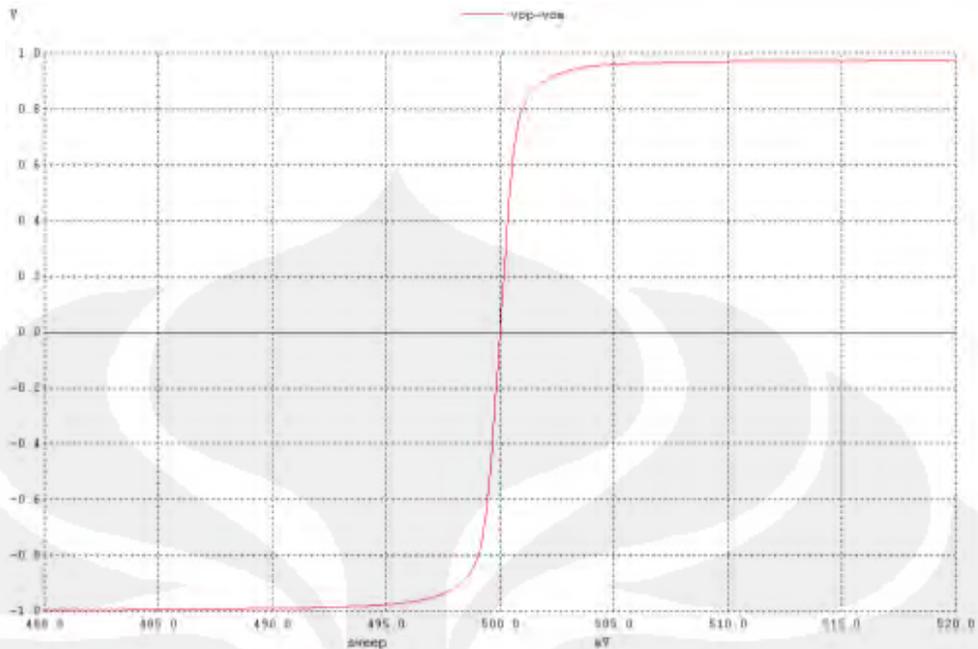


(a)

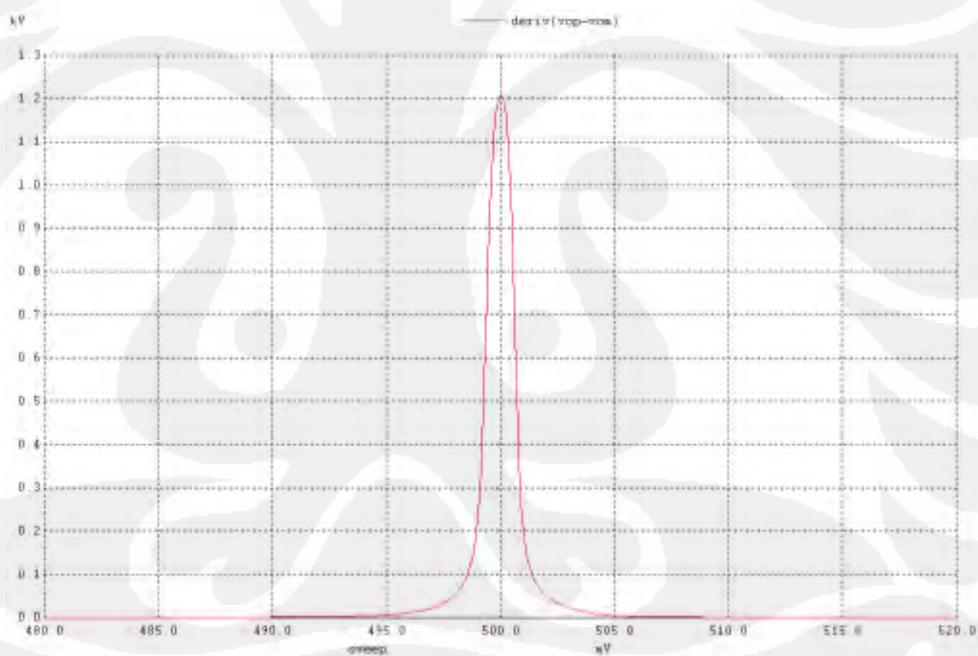


(b)

Gambar 4.13 Karakteristik Penguat Operasional dengan CMFB dua *Differential pair* pada  $W$  Terbaik Sub Bagian Penguat Differensial. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



(c)

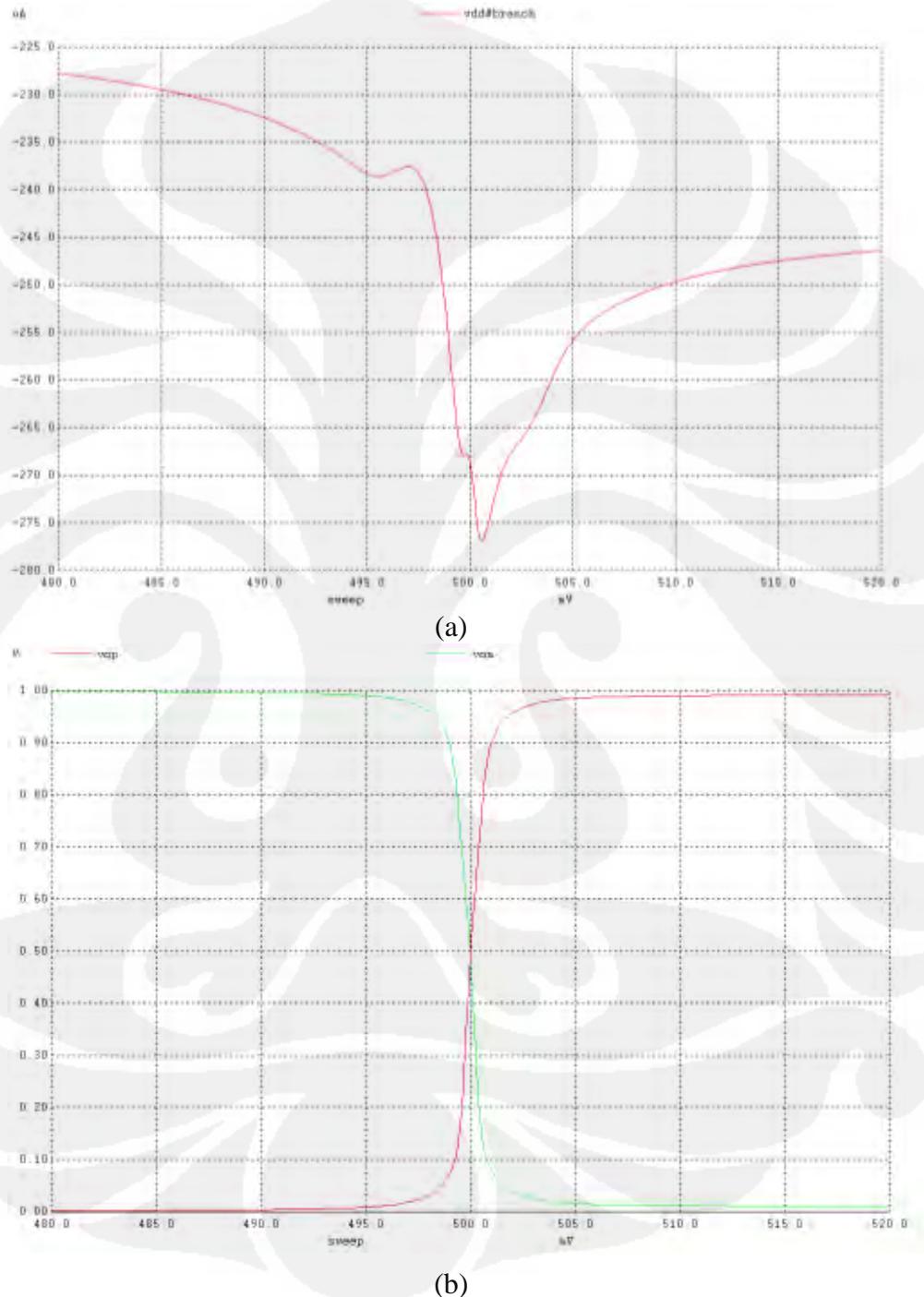


(d)

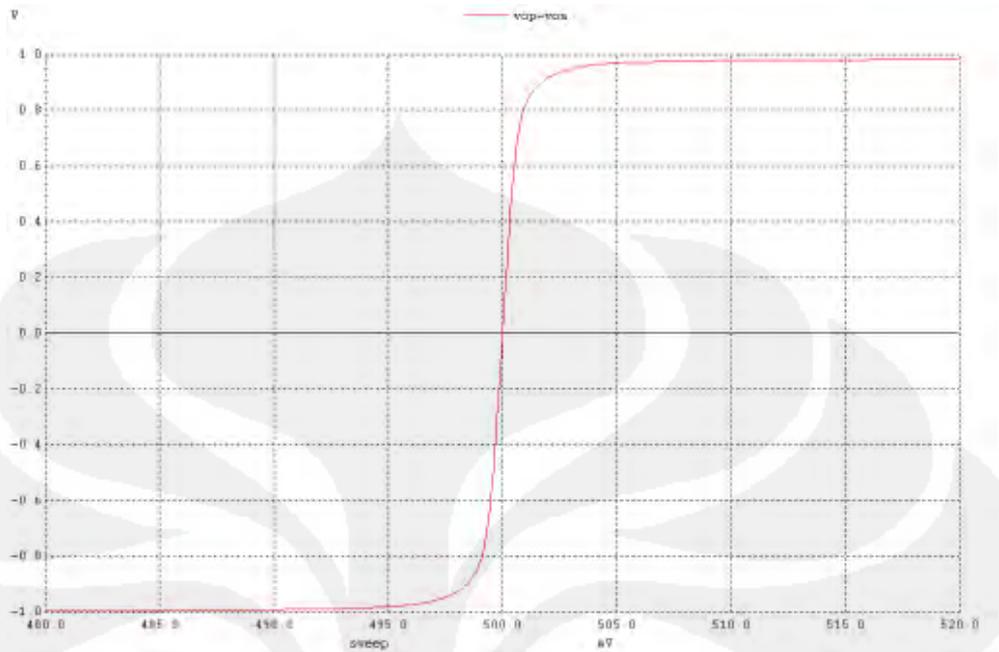
Gambar 4.13 Karakteristik Penguat Operasional dengan CMFB dua *Differential pair* pada W Terbaik Sub Bagian Penguat Differensial. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

- Pada sub bagian bias, variasi W dilakukan pada MOSFET M2. Jika dibandingkan dengan MOSFET lain, nilai variasi W pada MOSFET ini lebih setimbang dibandingkan yang lain, walaupun bukan MOSFET

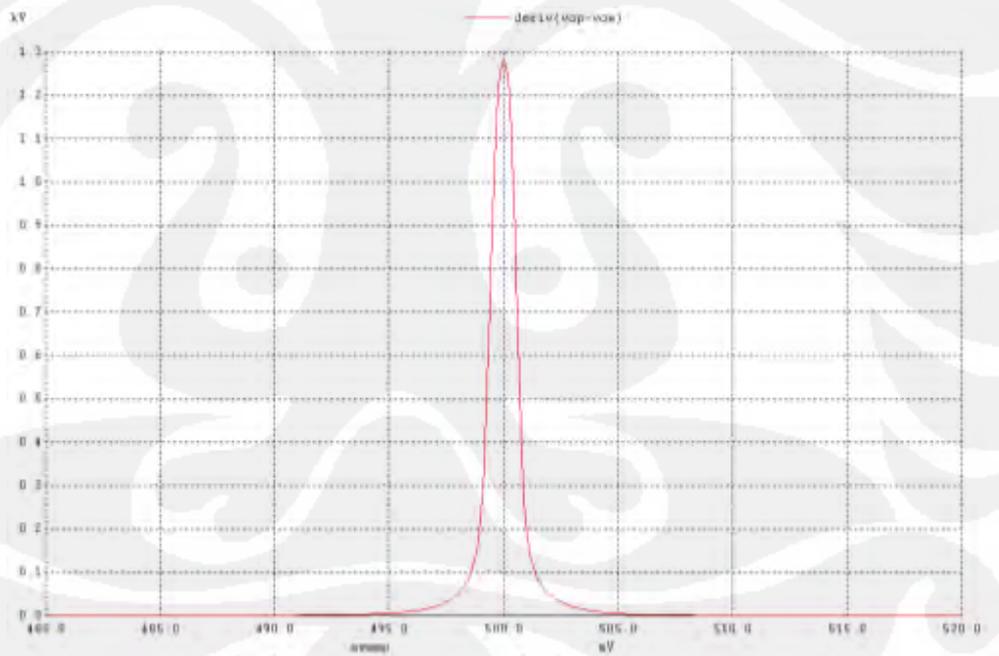
dominan. Hasil terbaik dari simulasi diperoleh saat  $W = 34$ , ditunjukkan dalam gambar 4.14. Hasil simulasi tersebut bukan merupakan nilai  $W$  yang menghasilkan gain terbesar. Gain masih bisa diperbesar namun penguat operasional menjadi tidak setimbang lagi.



Gambar 4.14 Karakteristik Penguat Operasional dengan CMFB Dua *Differential pair* pada  $W$  Terbaik Sub Bagian Bias. (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op} - V_{om}$ )



(c)



(d)

(Lanjutan) Gambar 4.14 Karakteristik Penguat Operasional dengan CMFB Dua *Differential pair* pada W Terbaik Sub Bagian Bias. (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

Hasil optimalisasi tidak lebih baik dibandingkan dengan hasil optimalisasi rangkaian penguat asli walaupun pada kondisi awal, penguat operasional ini menghasilkan karakteristik DC yang lebih baik. Ayunan tegangan memang lebih baik tetapi gain hanya sekitar 1278 lebih kecil dibandingkan dengan rangkaian asli serta simpangan yang lebih besar.

Sumber arus yang ada dalam rangkaian CMFB menginjeksi arus secara langsung pada rangkaian. Akibatnya terjadi penambahan arus pada drain beberapa MOSFET. Pengubahan nilai W sedikit saja pada beberapa MOSFET menghasilkan keluaran yang tidak stabil dan tidak setimbang.

Hasil simulasi secara keseluruhan ditunjukkan dalam tabel 4.5

Tabel 4.5. Hasil Simulasi Variasi W Penguat Operasional dengan Dua *Differential pair*

MOSFET	W	Ayunan Tegangan		Gain	Simpangan	Titik Potong
		Min	Maks			
M2P	60	-1000	976	700	5	500
	5	-1000	929	310	8	500
	10	-1000	976	700	5,1	500
	20	-1000	976	1000	1,7	500
	30	-1000	976	1088	1,7	500
	40	-1000	976	1127	1,7	500
	60	-1000	976	1157	1,7	500
	60	-1000	976	1173	1,7	500
	70	-1000	976	1187	1,7	500
	80	-1000	976	1193	1,7	500
M5L, M6L, M6R	100	-1000	976	1207	1,7	500
	30	-1000	982	1331	1,7	489
	32	-1000	982	1300	1,7	489
	34	-1000	982	1278	1,7	500
	36	-1000	982	1257	1,7	500
	38	-1000	976	1236	1,7	500
	40	-1000	976	1207	1,7	500
	42	-1000	976	1187	1,7	500
	44	-1000	976	1167	1,7	500
	46	-1000	976	1140	1,7	500
M2	48	-1000	976	1120	1,7	500
	50	-1000	976	1100	1,7	511
	52	-1000	976	1081	1,7	517

## BAB V

### KESIMPULAN DAN SARAN

#### V.1. Kesimpulan

1. Berdasarkan simulasi, diperoleh hasil optimalisasi sebagai berikut :

Optimalisasi	Rangkaian Asli	Dua <i>Differential Pair</i>
Semua W Terbaik	Setimbang	Tidak setimbang, titik potong berada pada 590 mV
	Tidak stabil	Stabil dengan gain 1300
MOSFET Dominan	Setimbang	Setimbang
	Ayunan Min -941 mV	Ayunan Min -1000 mV
	Ayunan Maks 918 mV	Ayunan Maks 982 mV
	Gain 1427	Gain 1278
	Simpangan 1,4	Simpangan 1,7

2. Rangkaian CMFB memiliki pengaruh terhadap karakteristik DC sebuah rangkaian *fully differential op-amp* terutama pada titik potong tegangan masukan dan keluaran yang menunjukkan kesetimbangan penguat operasional differensial, gain dan ayunan tegangan. Dengan memaksimalkan rangkaian ini, karakteristik suatu penguat operasional differensial dapat dioptimalisasi lebih lanjut.
3. Rangkaian CMFB dengan menggunakan dua *differential pair* menghasilkan karakteristik op-amp yang lebih baik dibandingkan dengan CMFB asli.
4. Optimalisasi dengan menggunakan semua W terbaik tidak dapat mencapai hasil yang maksimum. Hal ini disebabkan karena beberapa faktor lain seperti kapasitansi dan resistansi parasitik, perbandingan W pada masing-masing MOSFET dan besarnya arus yang mengalir dalam rangkaian diabaikan.
5. Resistor pada rangkaian CMFB asli menghasilkan pole tambahan pada op-amp. Pengubahan W yang tidak tepat akan menghasilkan keluaran yang tidak

stabil. Namun jika dibandingkan dengan dua *differential pair*,  $W$  pada MOSFET op-amp rangkaian CMFB asli lebih mudah dimodifikasi karena tidak terdapat sumber arus tambahan.

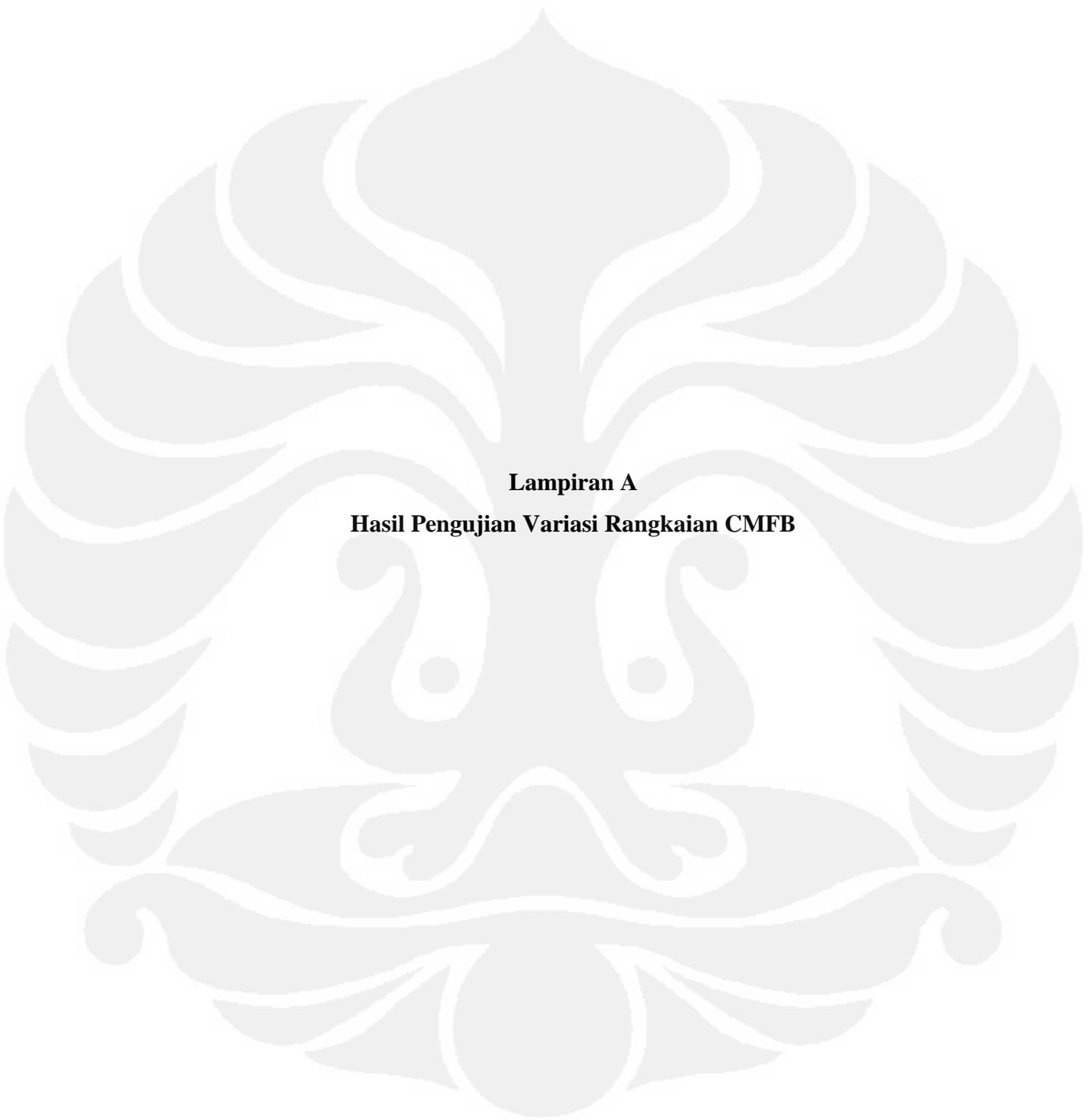
6. Optimalisasi dengan perubahan  $W$  MOSFET dominan menggunakan CMFB rangkaian asli memiliki hasil yang lebih baik dibandingkan dengan dua *differential Pair*.
7. Penambahan sumber arus pada CMFB dua *differential Pair*, memaksa keluaran op-amp berayun pada nilai yang konstan. Perubahan  $W$  pada CMFB tidak akan mengubah nilai tersebut.
8. Penambahan sumber arus menyebabkan pencarian MOSFET dominan sangat sulit dilakukan. Perubahan nilai  $W$  sedikit saja akan mempengaruhi karakteristik op-amp.

## V.2. Saran

Pada simulasi ini tidak diimbangi dengan analisa perhitungan berdasarkan rumus. Pengujian *trial and error* dilakukan untuk menguji pengaruh rangkaian CMFB, variasi  $W$  dan pengaruh MOSFET dominan terhadap karakteristik rangkaian penguat differensial penuh. Jika simulasi diimbangi dengan analisa perhitungan, akan diperoleh hasil yang lebih baik.

## DAFTAR PUSTAKA

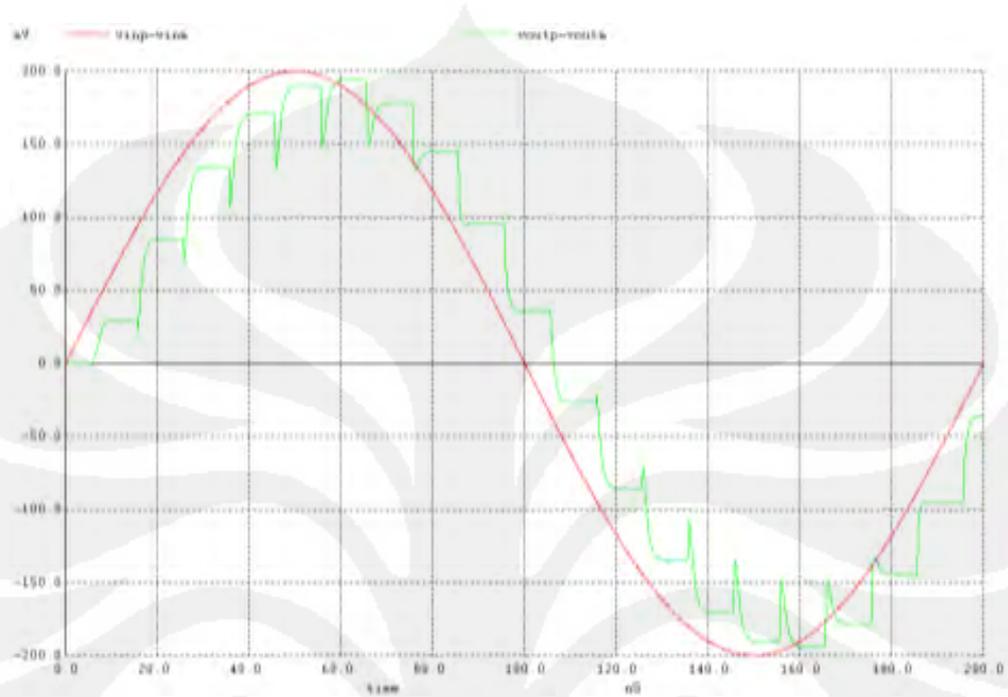
- [1.] Baker, R. Jacob. (2005). *CMOS : Circuit Design , Layout and Simulation* (2<sup>nd</sup> edition). New Jersey : John Willey & Sons, Inc.
- [2.] Clein, Dan. (2000). *CMOS IC Layout : Concepts, Methodologies, and Tools*. Woburn, M.A. : Newnes.
- [3.] FALLU, Anthony. (April-August 2000). Diplomarbeit: Design of an integrated full differential operational amplifier in a 0.35um CMOS-AMS technology.
- [4.] Graeme, Jerald. (1999). *Amplifier Applications of Op-Amps*. United State of America : McGraw-Hill.
- [5.] Gray, Paul R., et al. ( 2001). *Analysis and Design of Analog Integrated Circuits* (4<sup>th</sup> edition). Danvers : John Wiley and Sons, Inc.
- [6.] Gregorian, Roubik. (1999). *Introduction to CMOS Op-Amps and Comparators*. Canada : John Willey & Sons, Inc.
- [7.] John, David and Martin, Ken. (1997). *Analog Integrated Circuit Design*. Canada : John Wiley & Sons, Inc.
- [8.] Razavi, Behzad. (2001). *Design of Analog CMOS Integrated Circuit*. New York : McGraw-Hill.
- [9.] Sicard, Etienne, and Bendhia, Sonia Delmas. (2007). *Basic CMOS Cell Design*. New Delhi : McGraw-Hill.



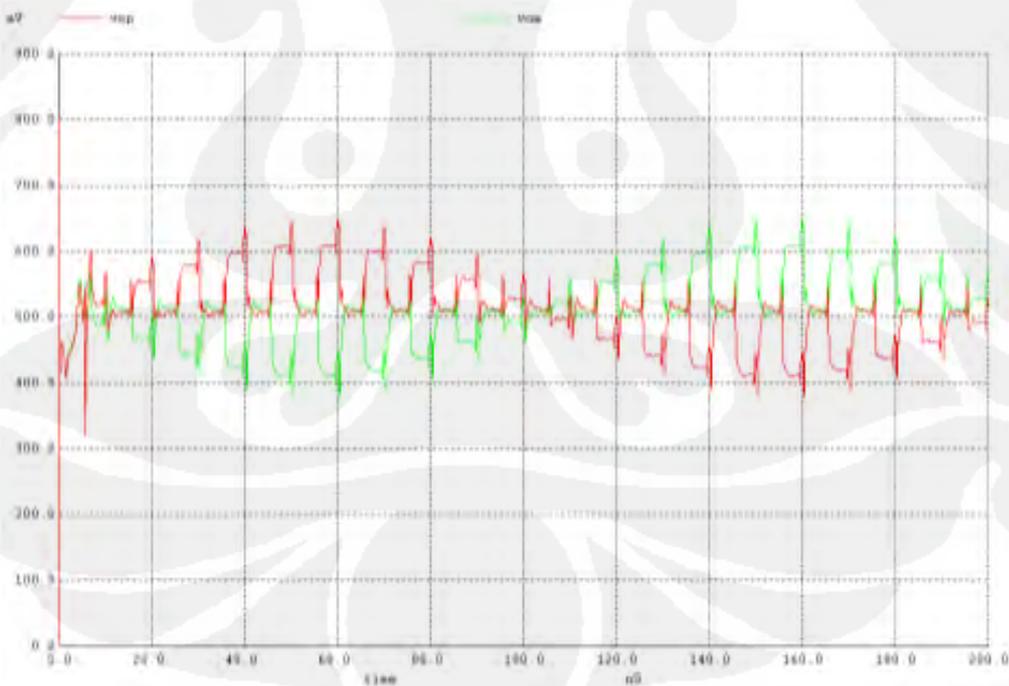
**Lampiran A**  
**Hasil Pengujian Variasi Rangkaian CMFB**

## Topologi CMFB

### A.1. Rangkaian Awal

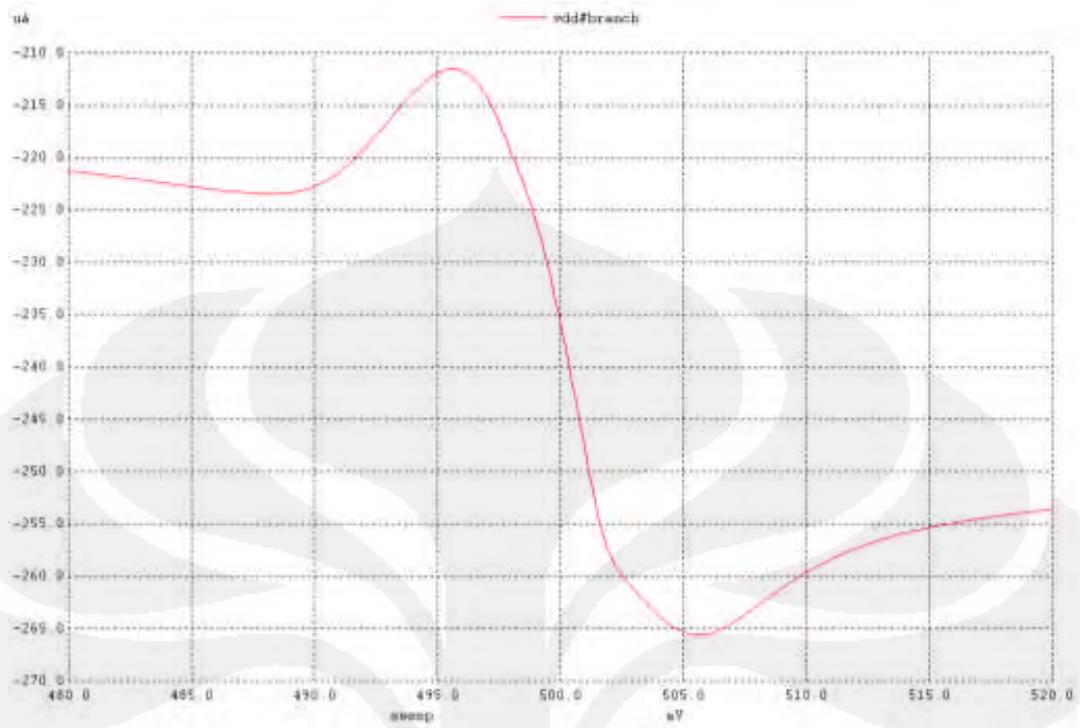


(a)

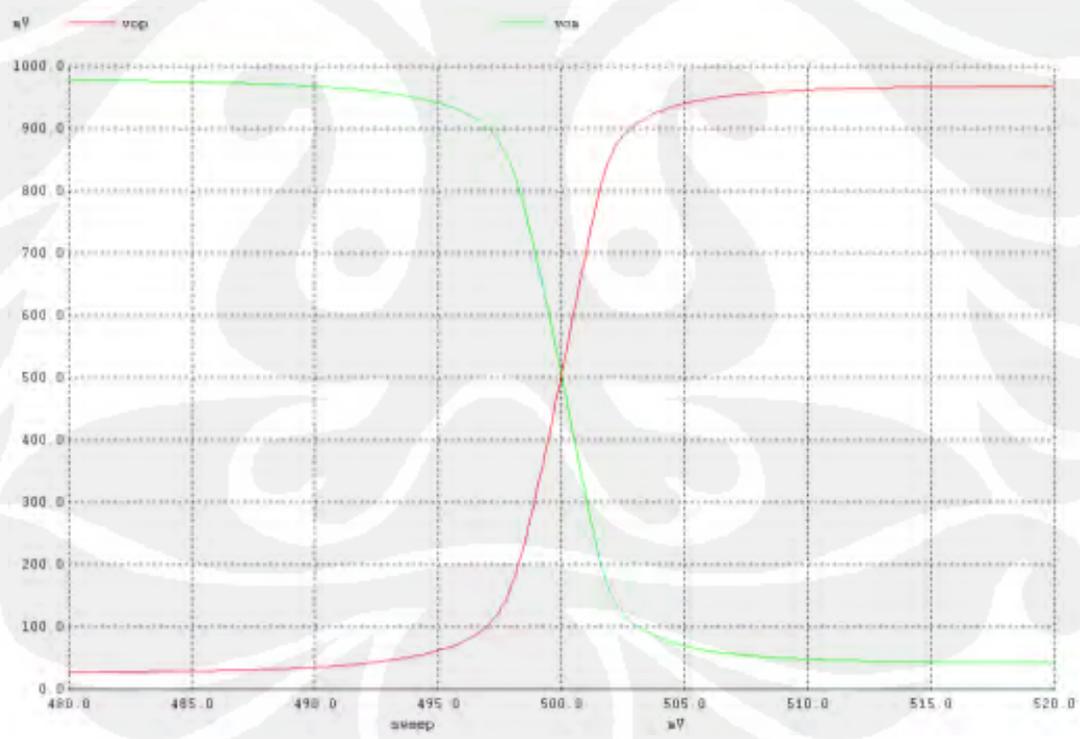


(b)

Gambar A.1 Hasil Simulasi Pengujian CMFB rangkaian awal. (a) Grafik tegangan differensial masukan dan keluaran. (b) Tegangan masukan vs tegangan keluaran

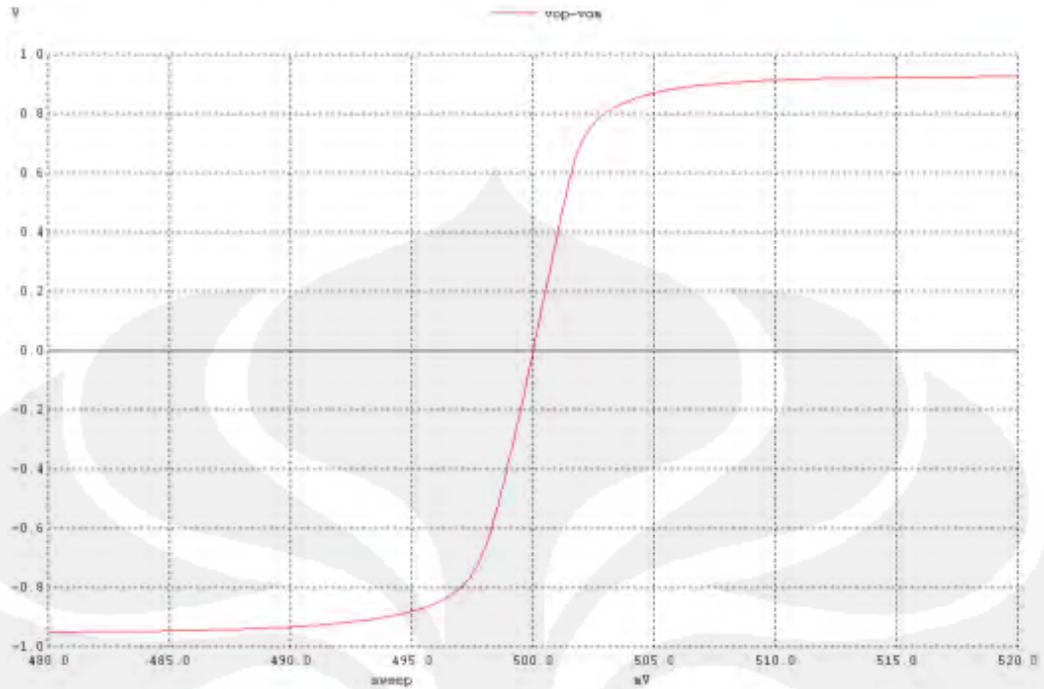


(a)

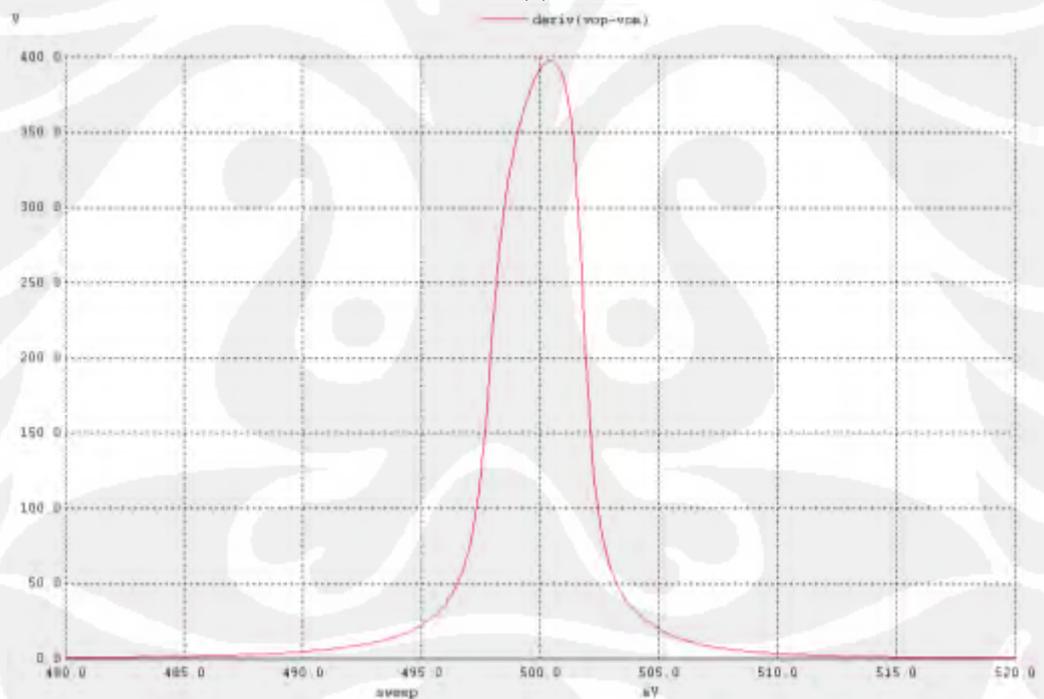


(b)

Gambar A.2. Analisa DC rangkaian awal penguat operasional (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



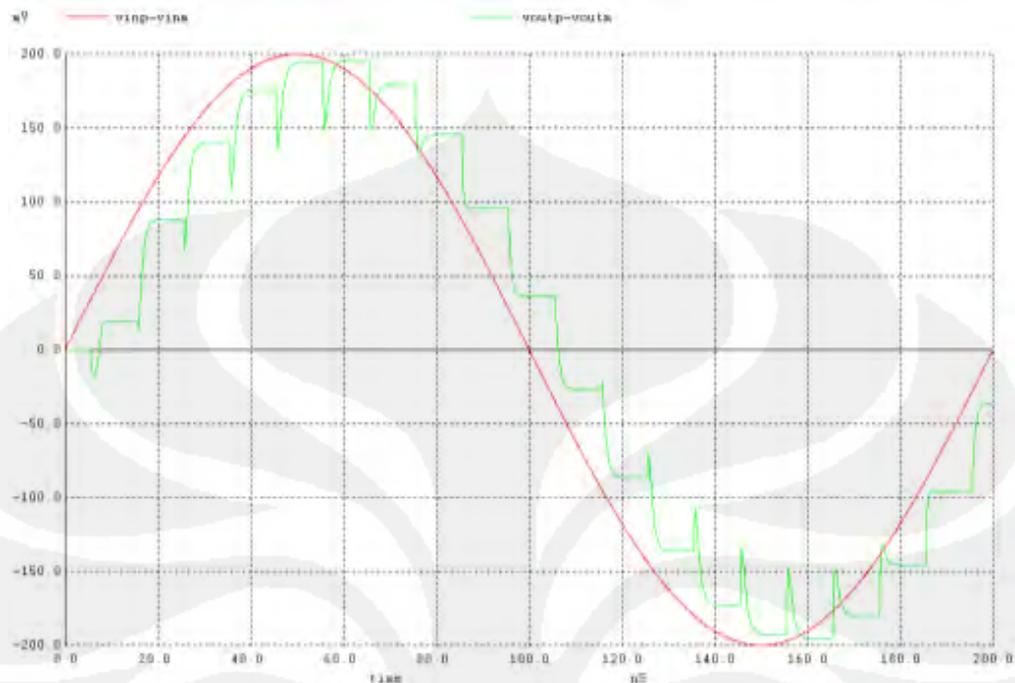
(c)



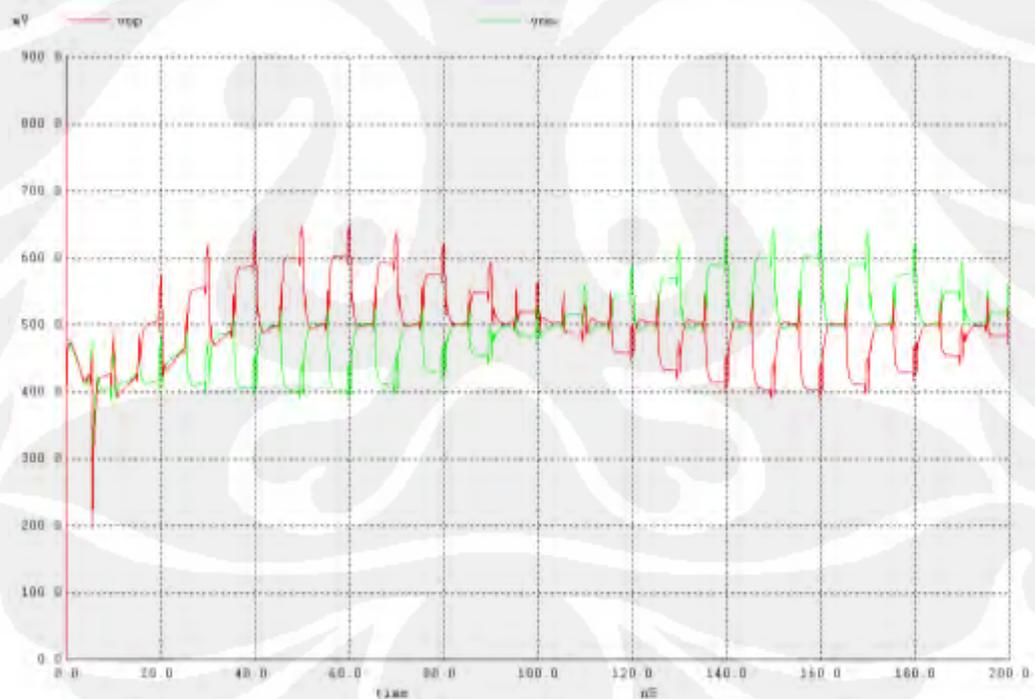
(d)

(Lanjutan) Gambar A.2. Analisa DC rangkaian awal penguat operasional (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

## A.2. Pembagi Resitif

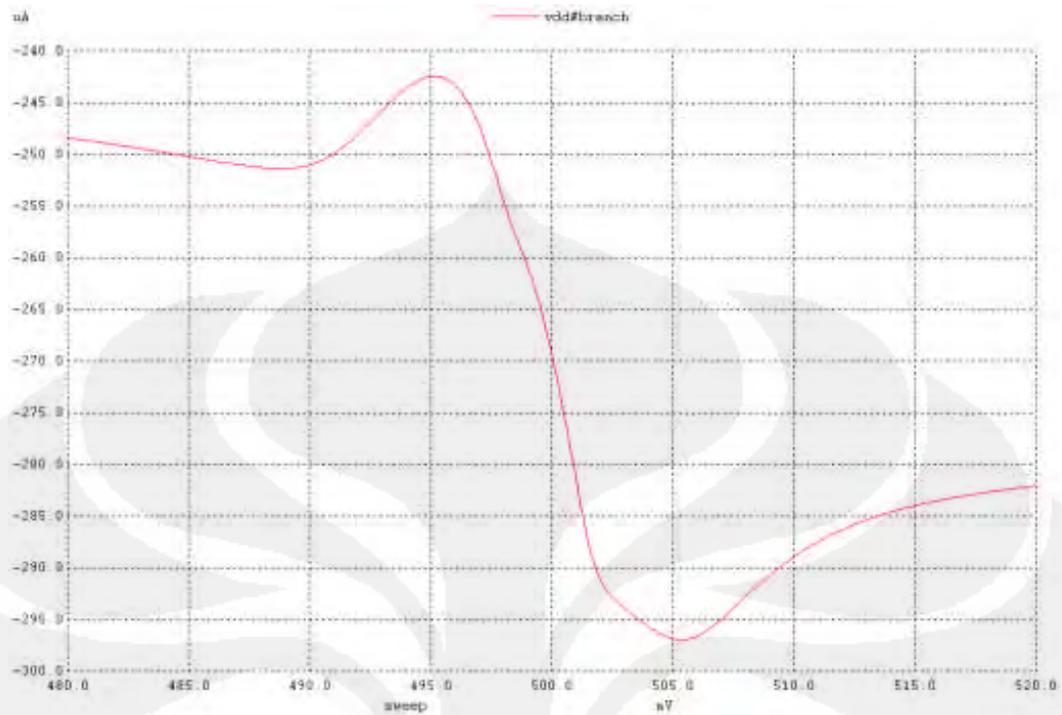


(a)

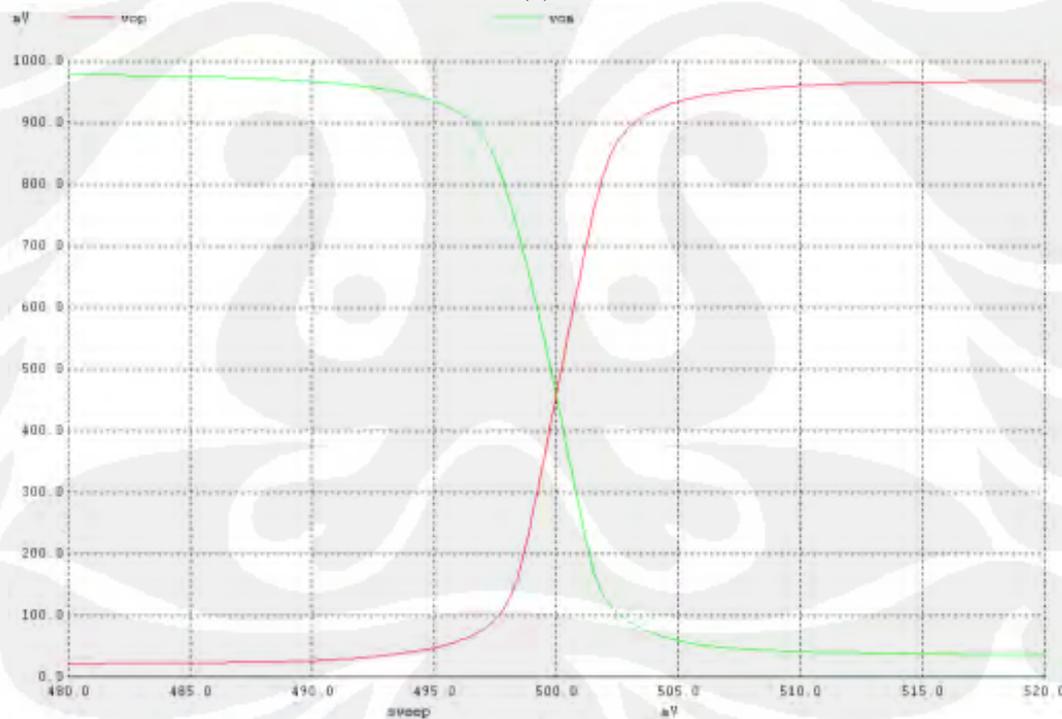


(b)

Gambar A.3 Hasil simulasi pengujian CMFB pembagi resistif. a) Grafik tegangan differensial masukan dan keluaran. b) Tegangan masukan vs tegangan keluaran

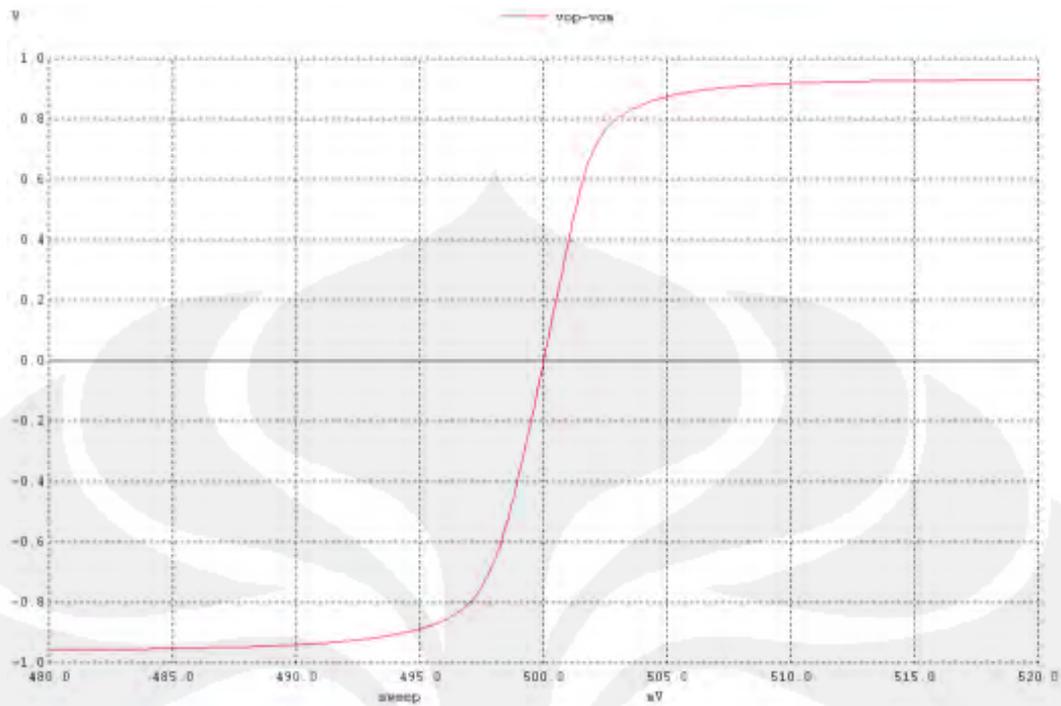


(a)

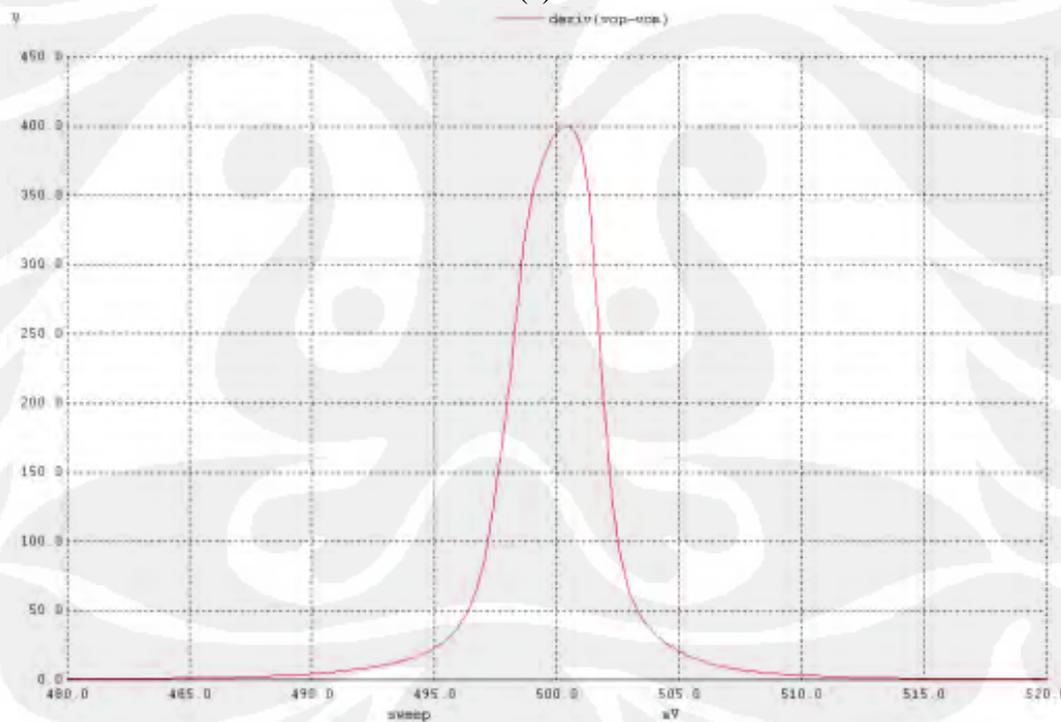


(b)

Gambar A.4. Analisa DC rangkaian penguat operasional dengan CMFB Pembagi Resitif (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}$ - $V_{om}$ )



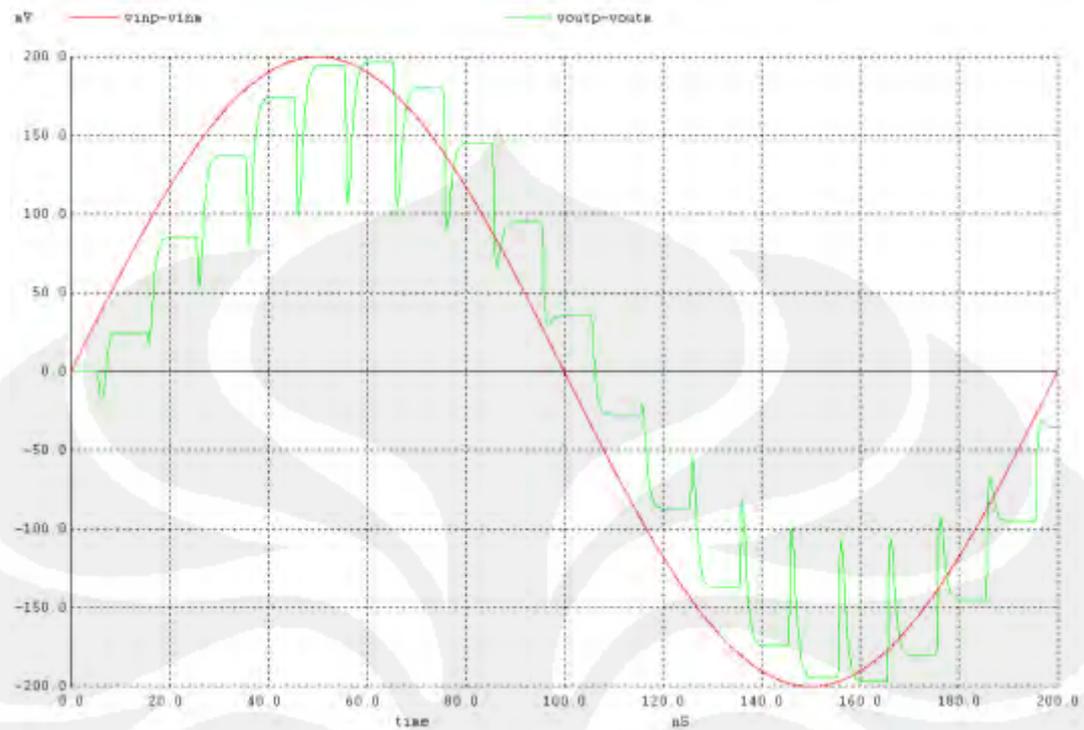
(c)



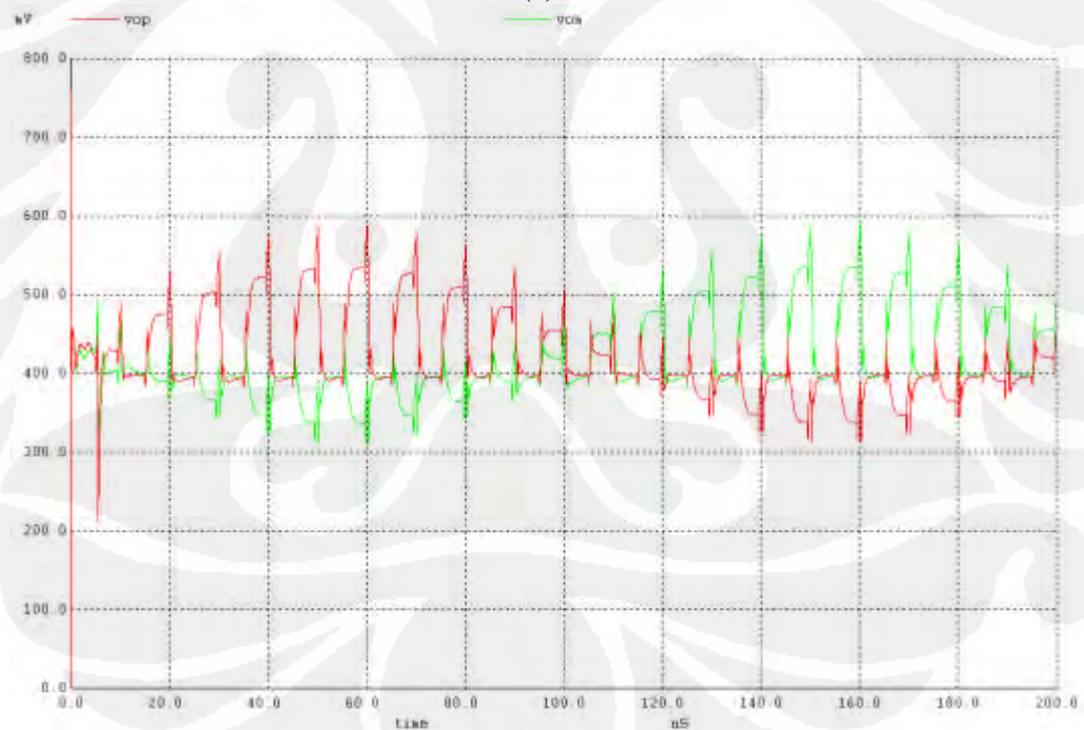
(d)

(Lanjutan) Gambar A.4. Analisa DC rangkaian penguat operasional dengan CMFB Pembagi Resitif (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )

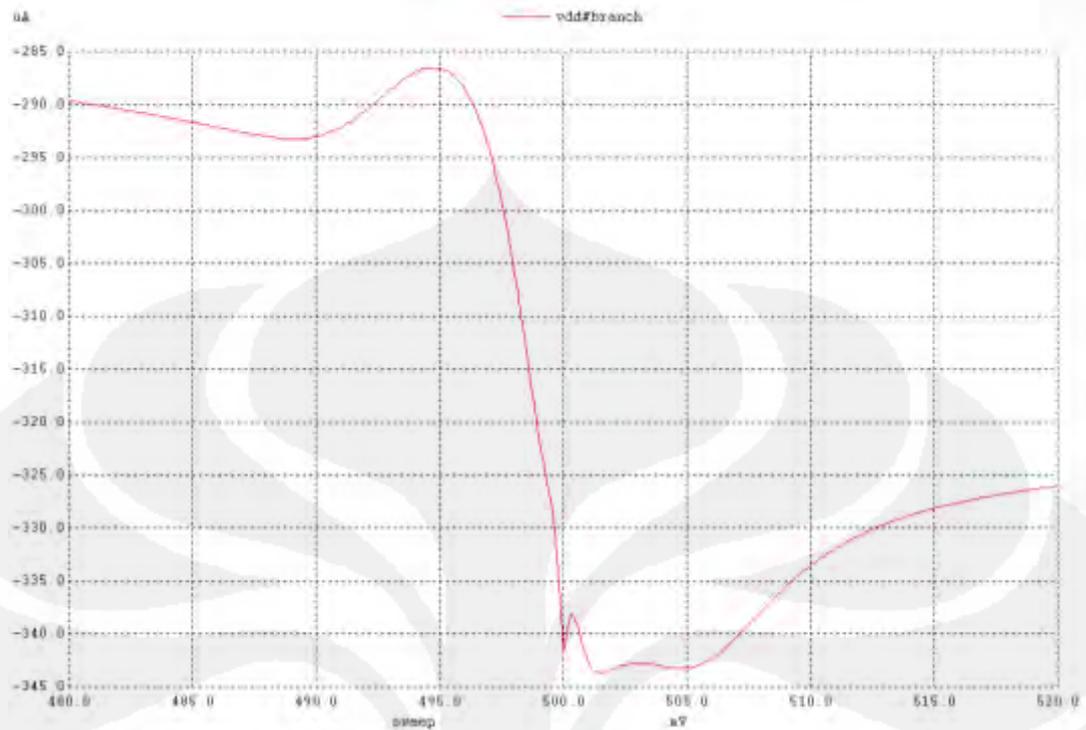
### A.3. Source Follower



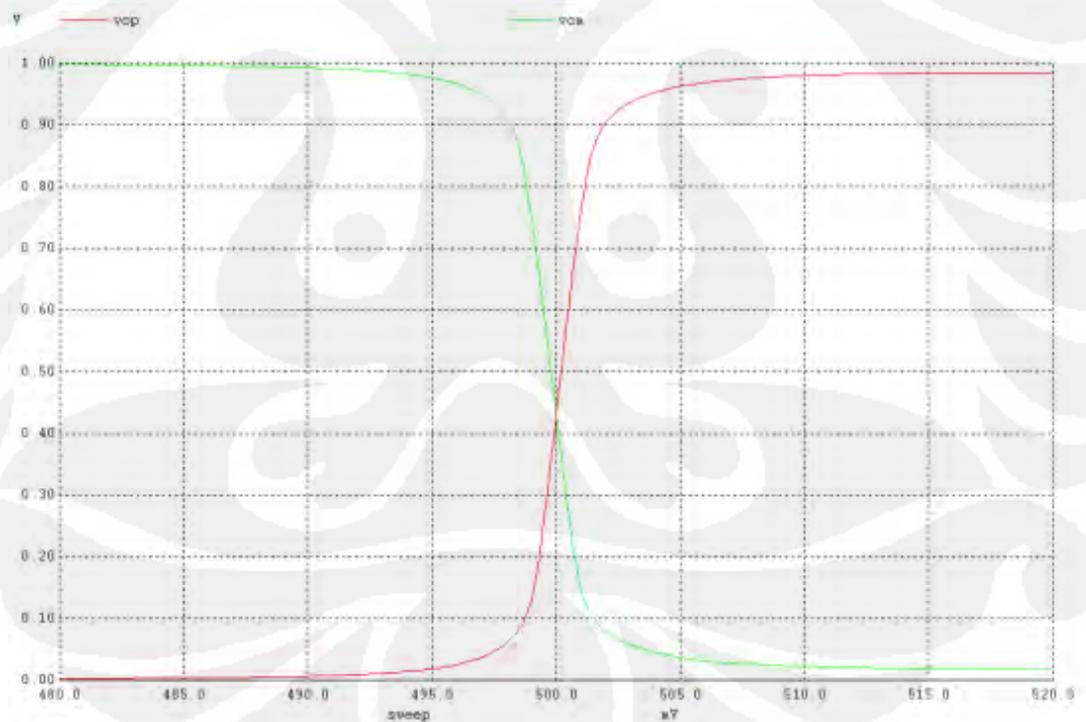
(a)



Gambar A.5 Hasil simulasi pengujian CMFB Source Follower. (a) Grafik tegangan differensial masukan dan keluaran. (b) Tegangan masukan vs tegangan keluaran

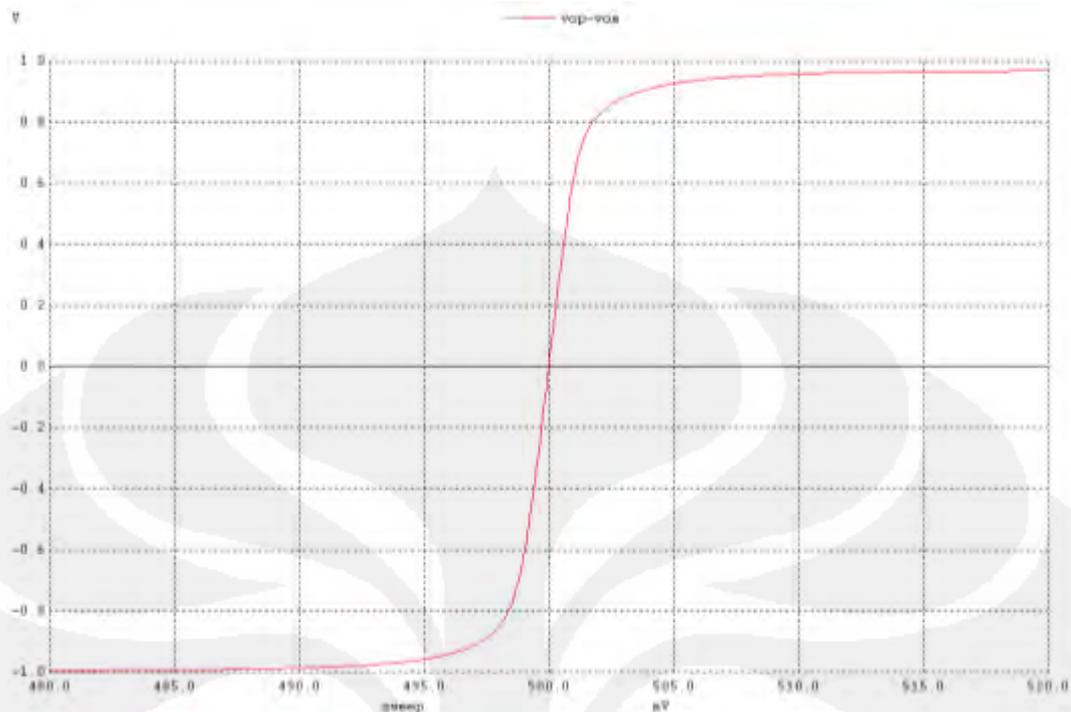


(a)

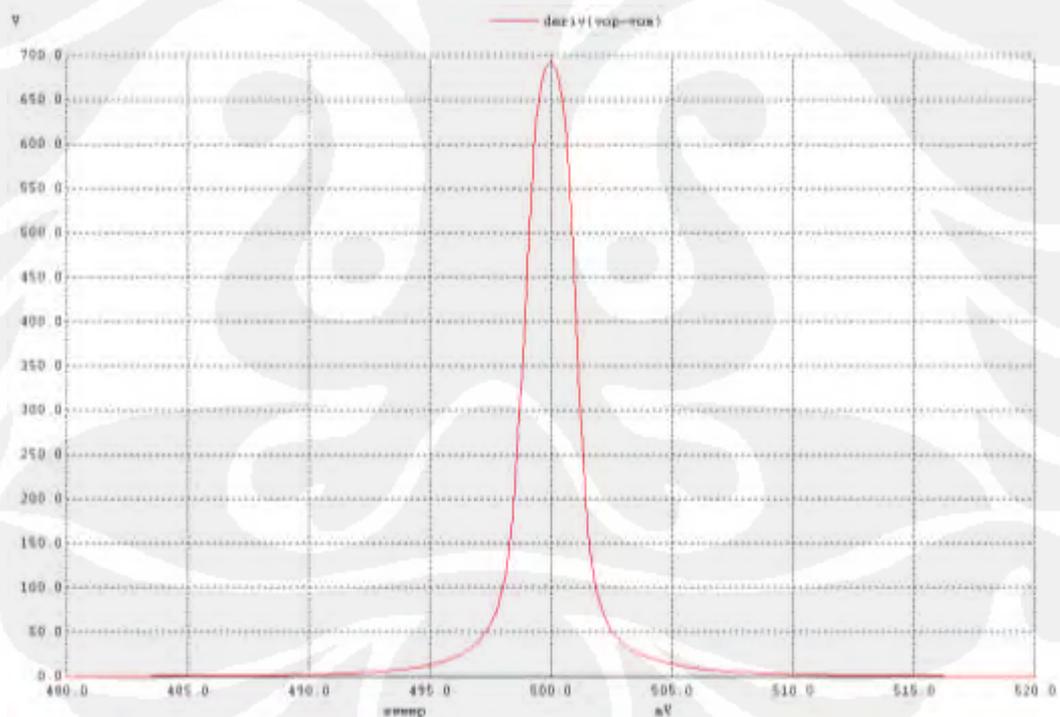


(b)

Gambar A.6 Analisa DC rangkaian penguat operasional dengan CMFB Source Follower (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)



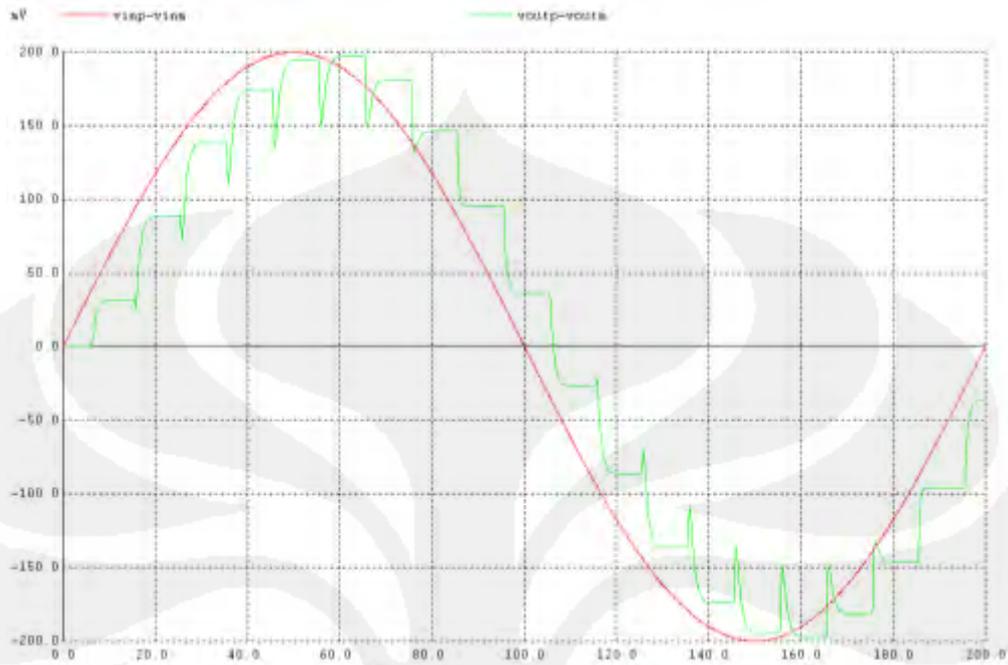
(c)



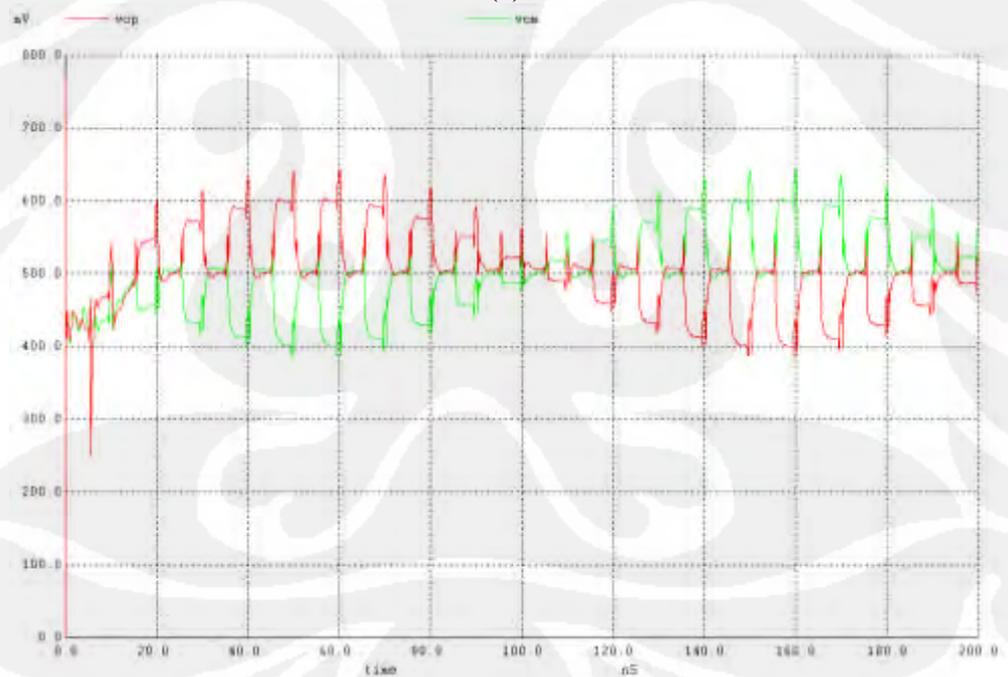
(d)

Gambar A.6 Analisa DC rangkaian penguat operasional dengan CMFB Source Follower (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

#### A.4. Dua Differential pair

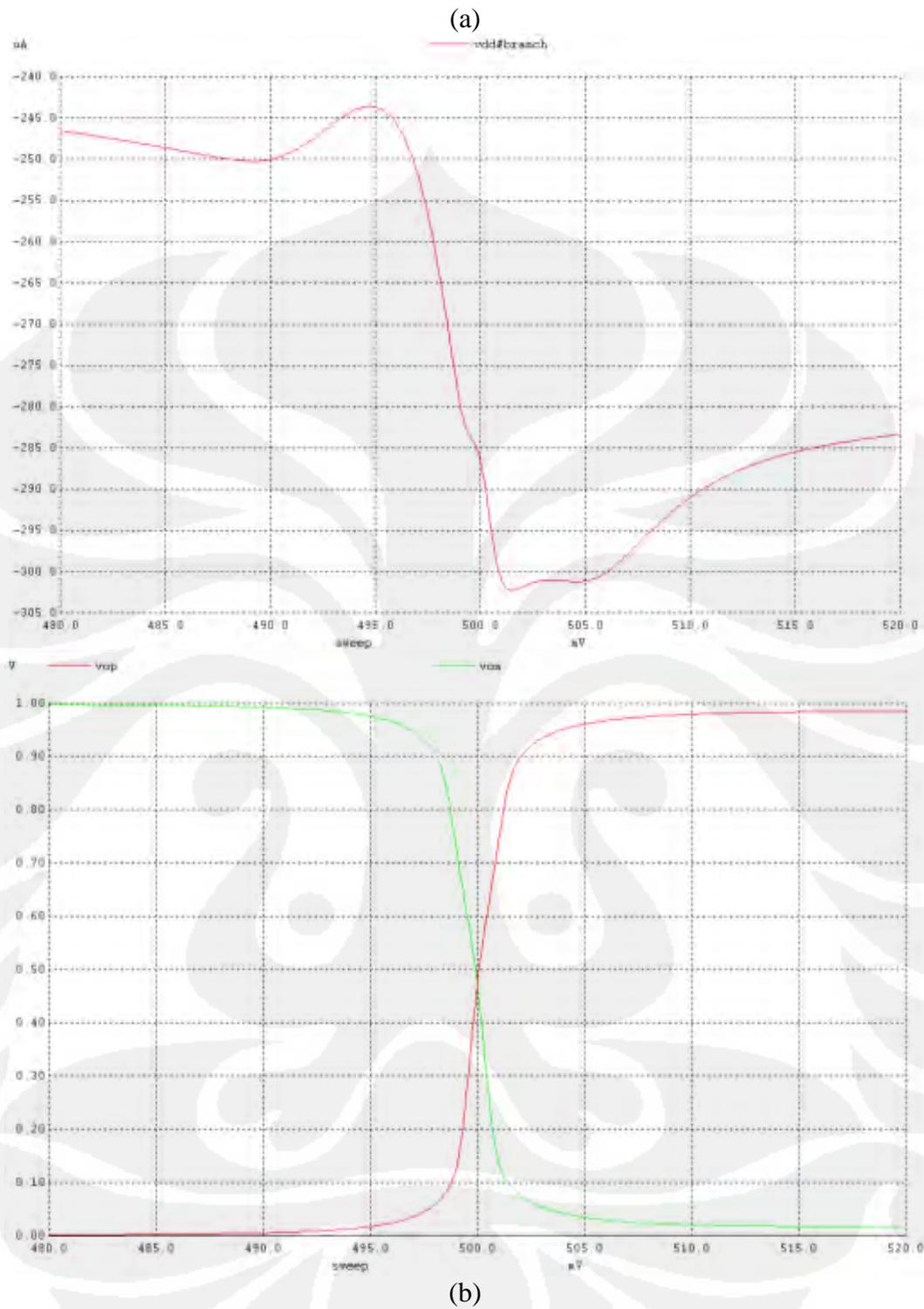


(a)

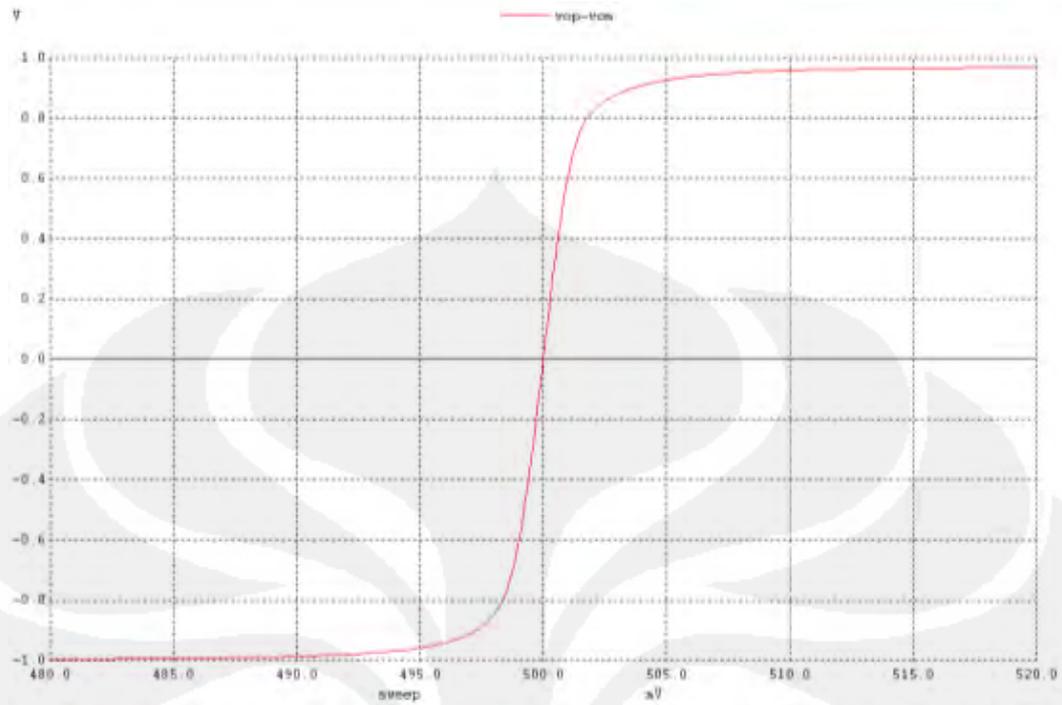


(b)

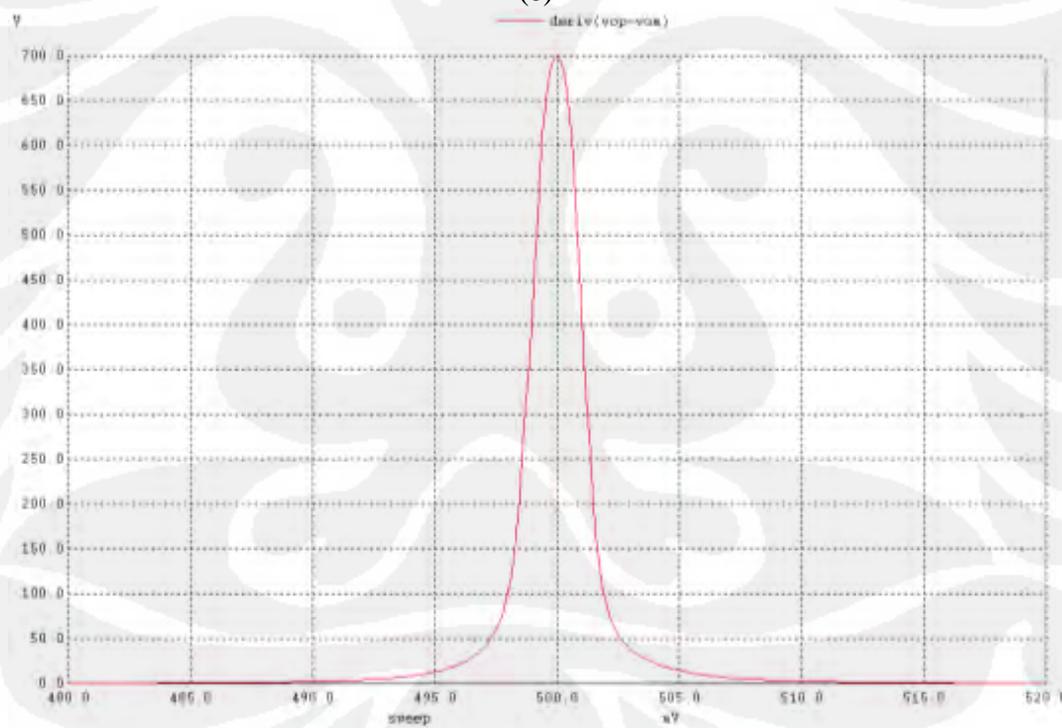
Gambar A.7. Hasil Simulasi Pengujian CMFB Dua *Differential pair*. a) Grafik tegangan differensial masukan dan keluaran. b) Tegangan masukan vs tegangan keluaran



Gambar A.8. Analisa DC dua *differential pair* (a) plot  $V_{dd}$  (b)  $V_{op}$  vs  $V_{om}$  (c) ayunan tegangan (d) derivatif ( $V_{op}-V_{om}$ )



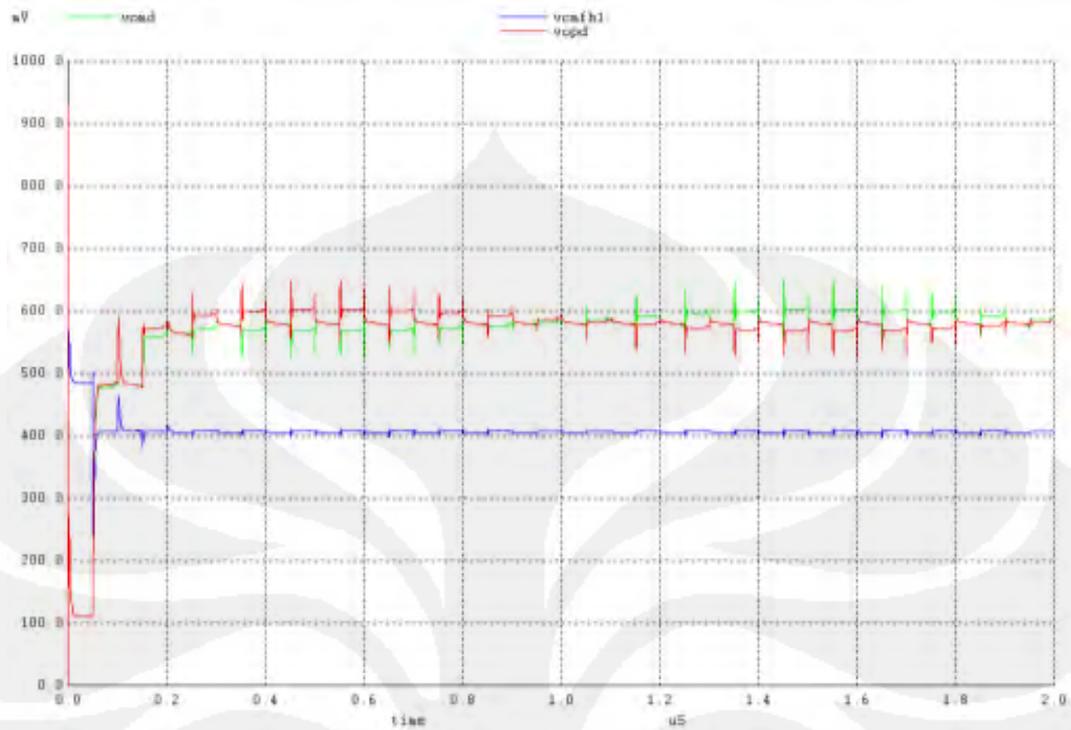
(c)



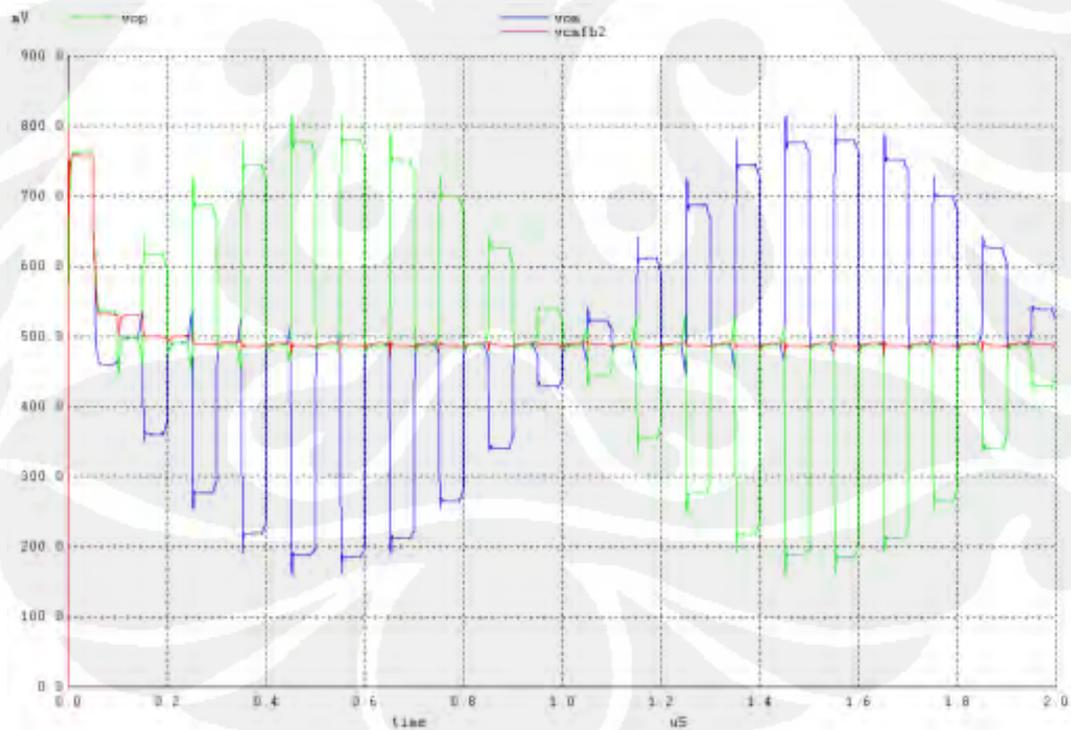
(d)

(Lanjutan) Gambar A.8. Analisa DC dua *differential pair* (a) plot Vdd (b) Vop vs Vom (c) ayunan tegangan (d) derivatif (Vop-Vom)

### A.5. Switch Capacitor

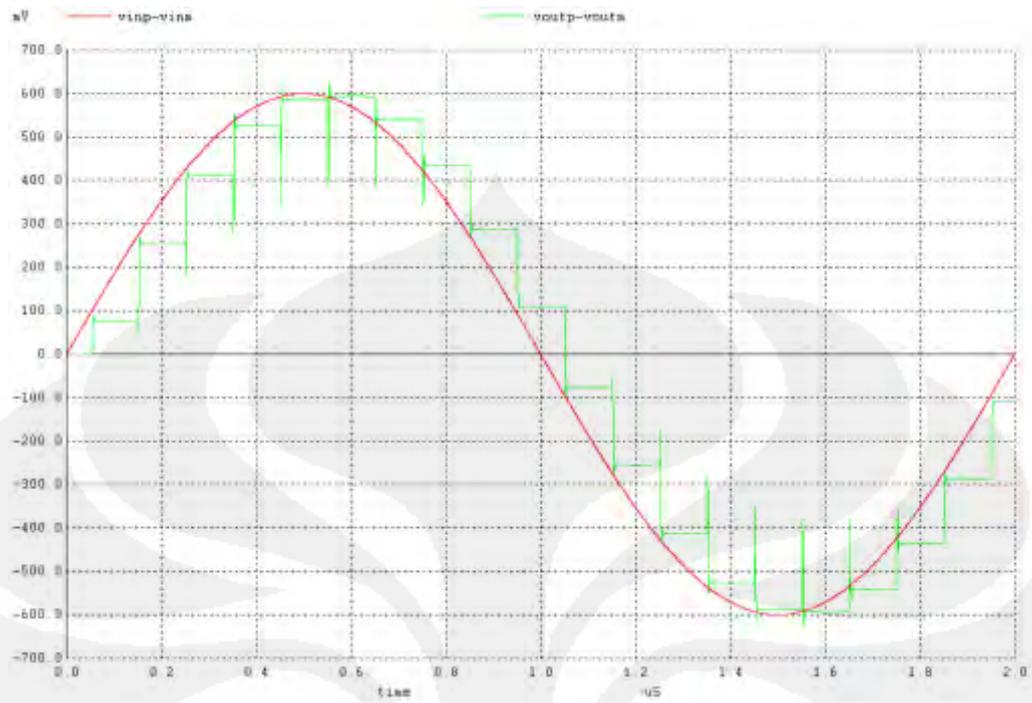


(a)

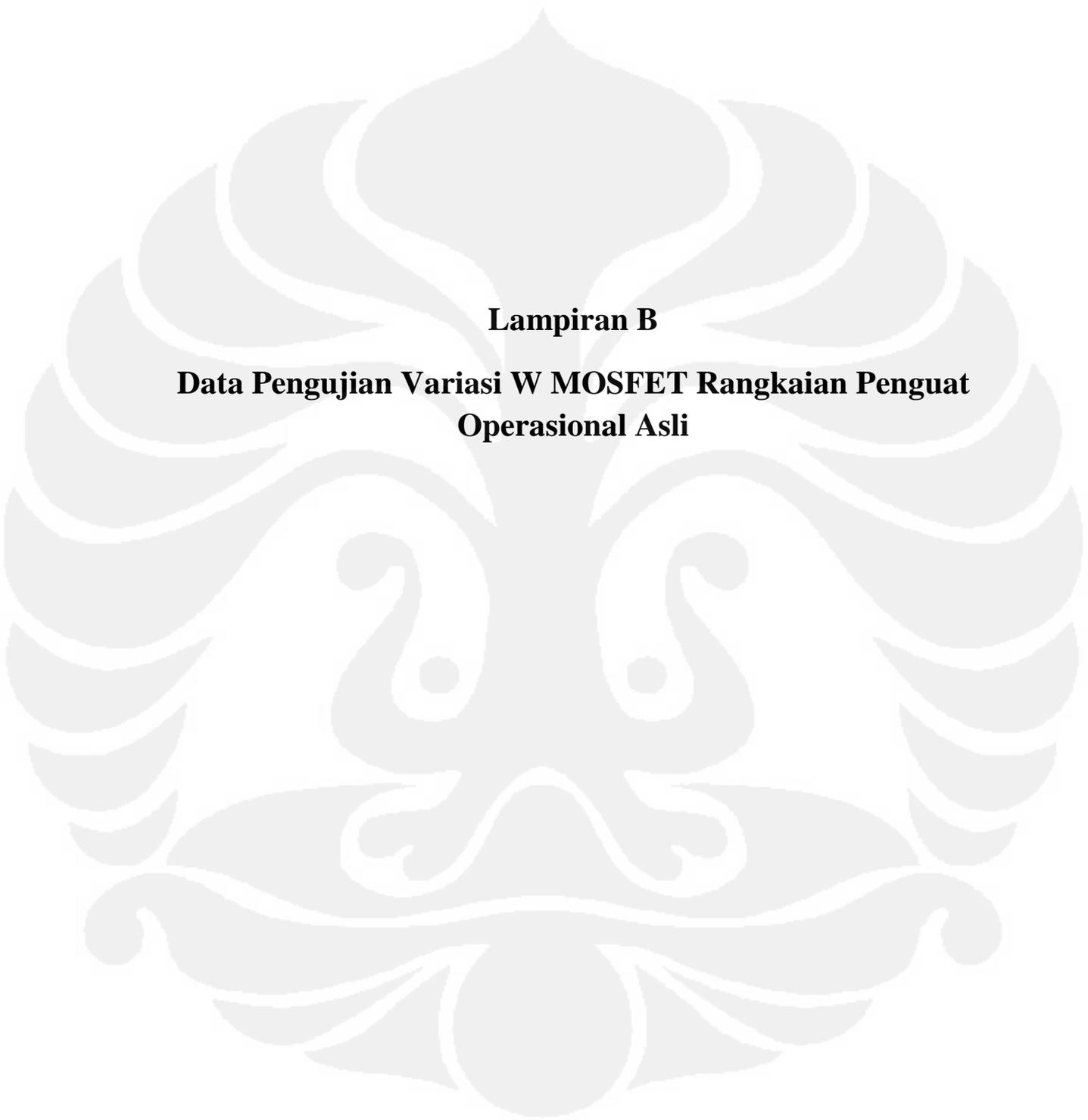


(b)

Gambar A.9. Simulasi *Switch-Capacitor*



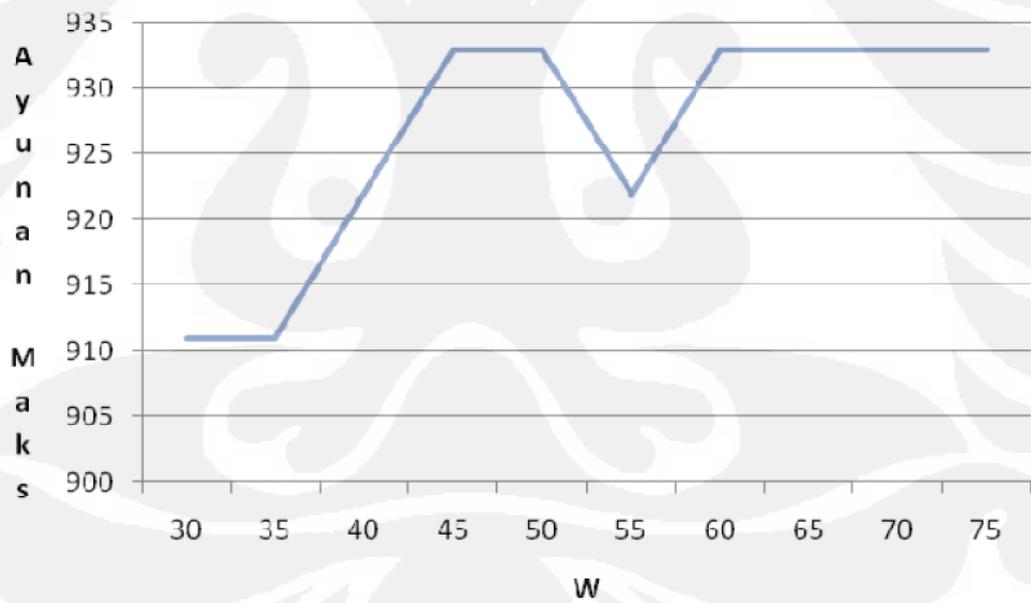
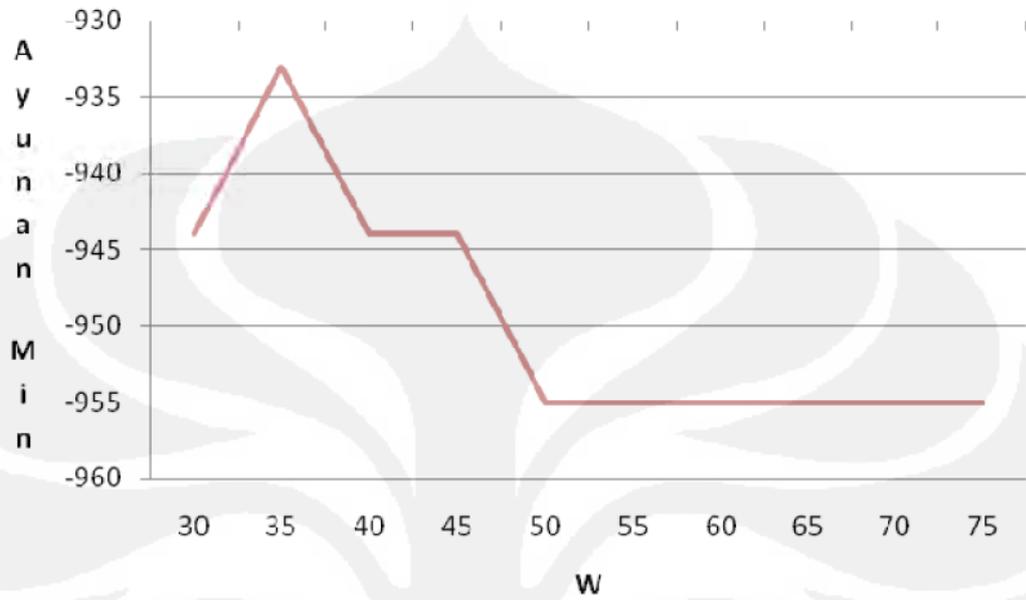
(c)  
 (Lanjutan) Gambar A.9. Simulasi *Switch-Capacitor*

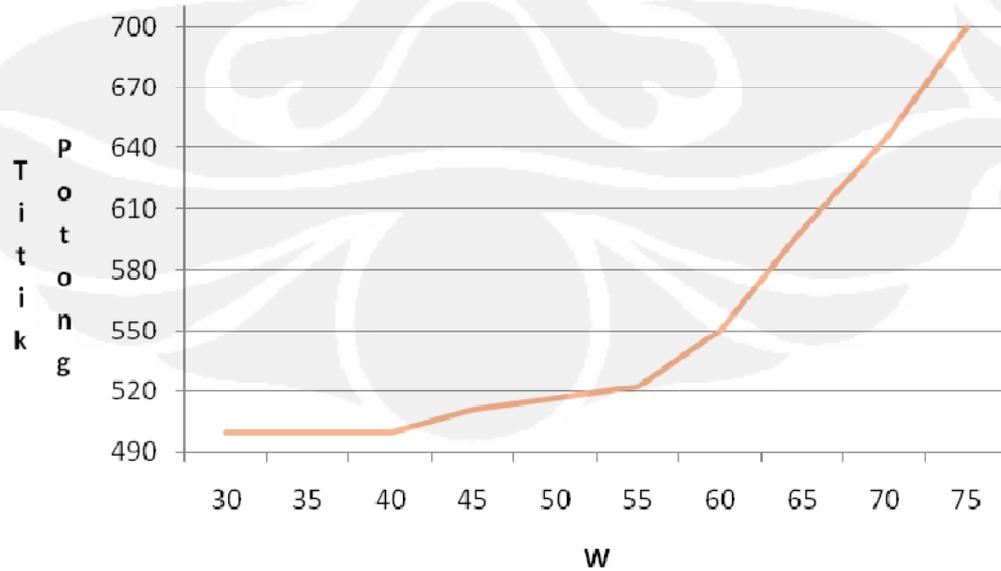
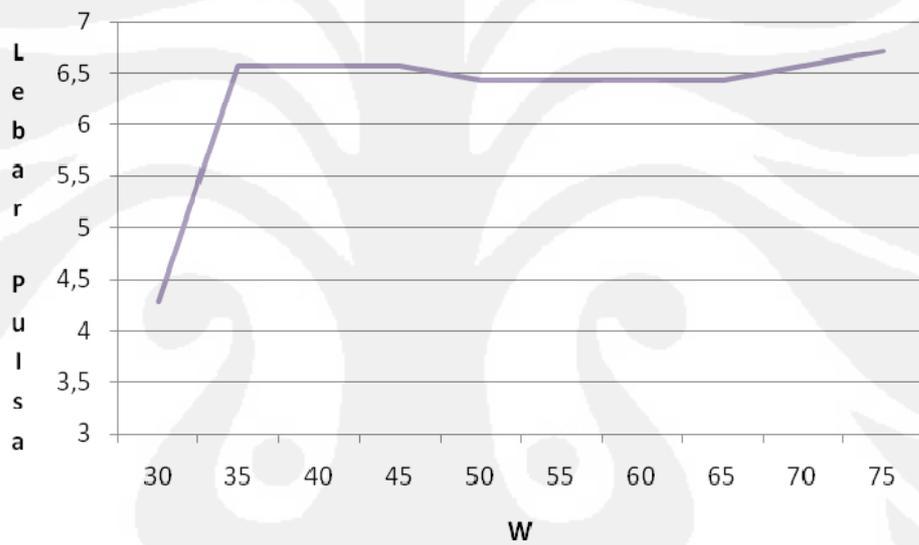
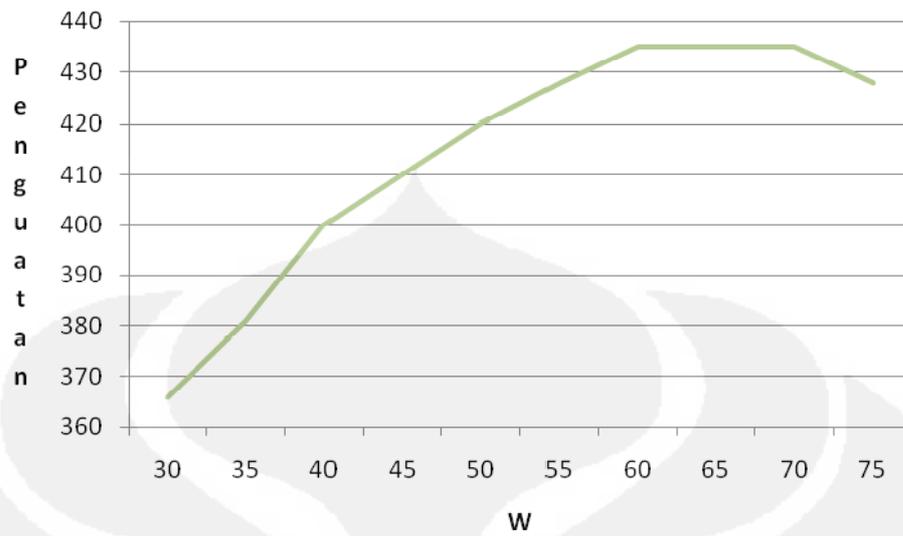


**Lampiran B**  
**Data Pengujian Variasi W MOSFET Rangkaian Penguat**  
**Operasional Asli**

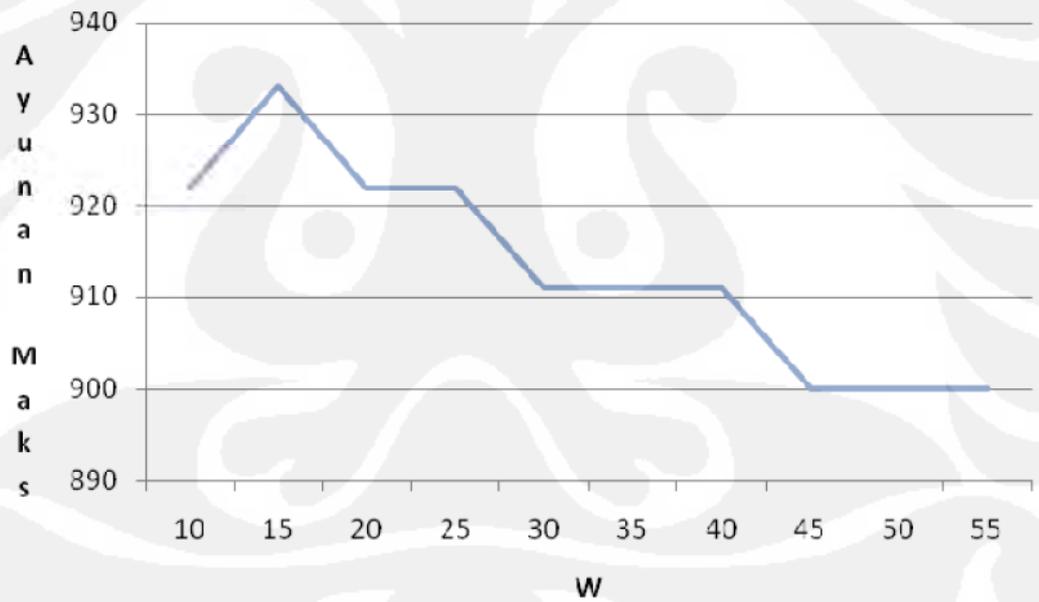
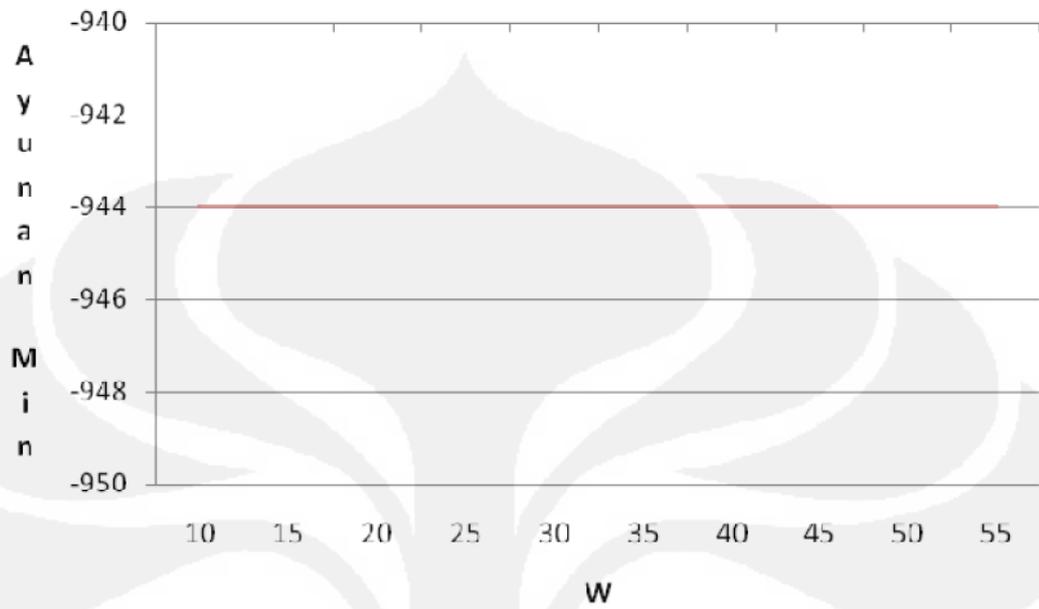
## DATA VARIASI W PADA MOSFET BUFFER

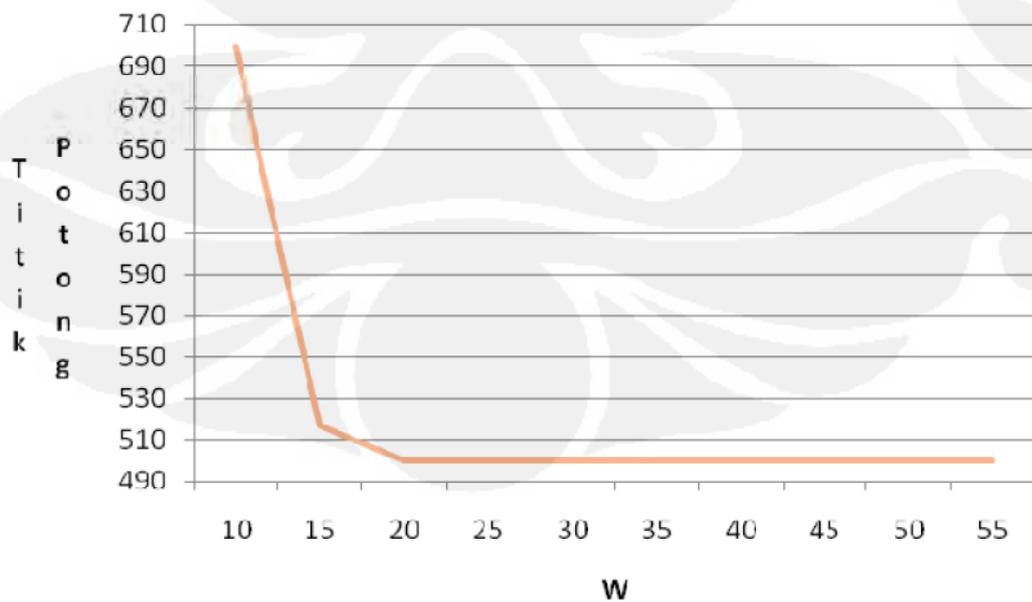
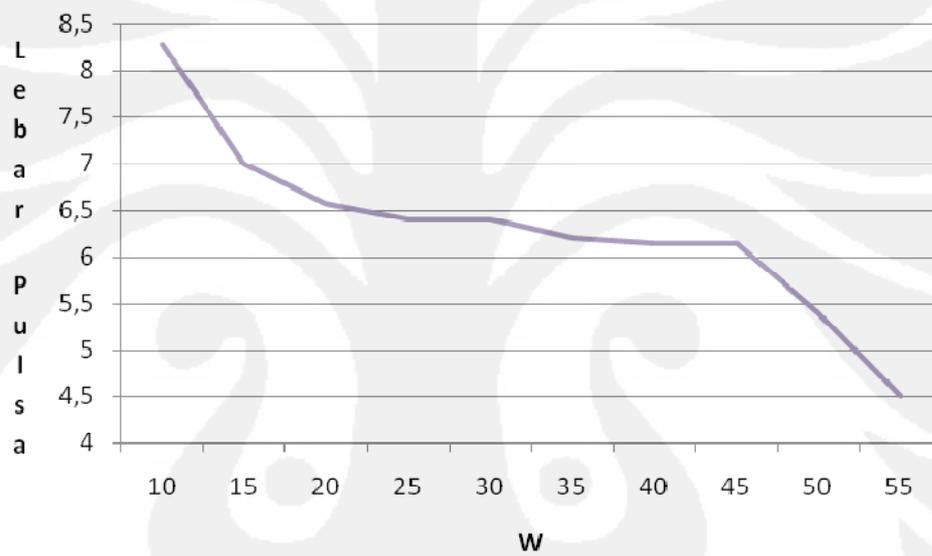
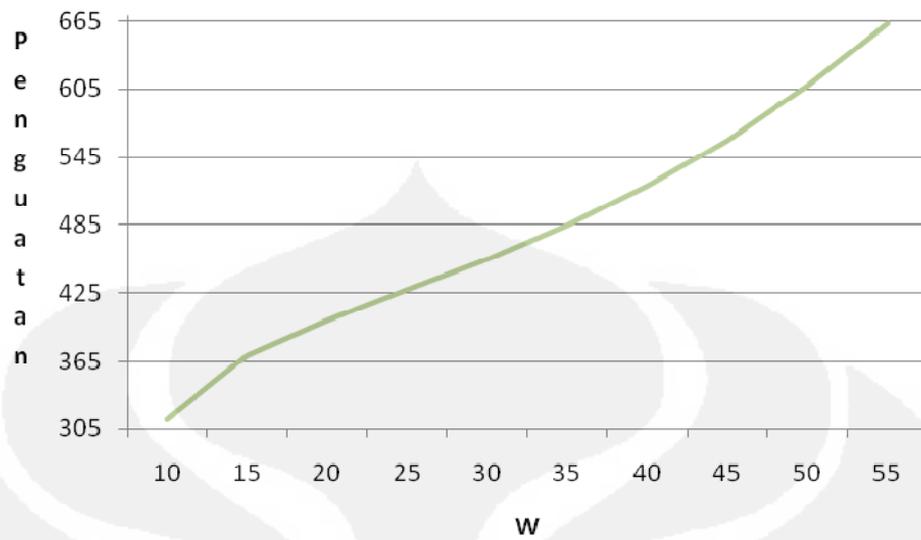
### 1. MIP



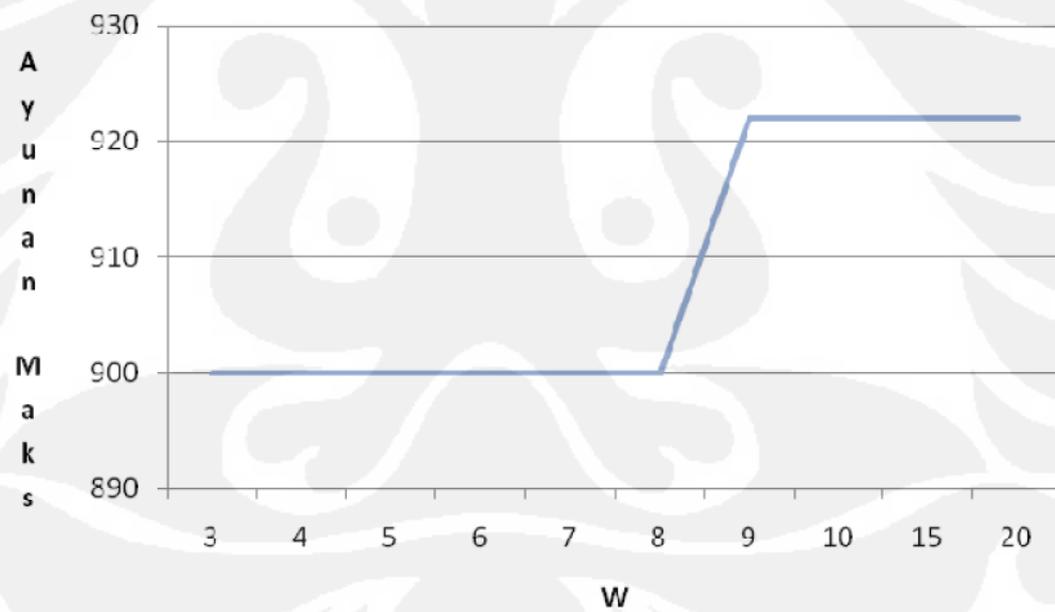
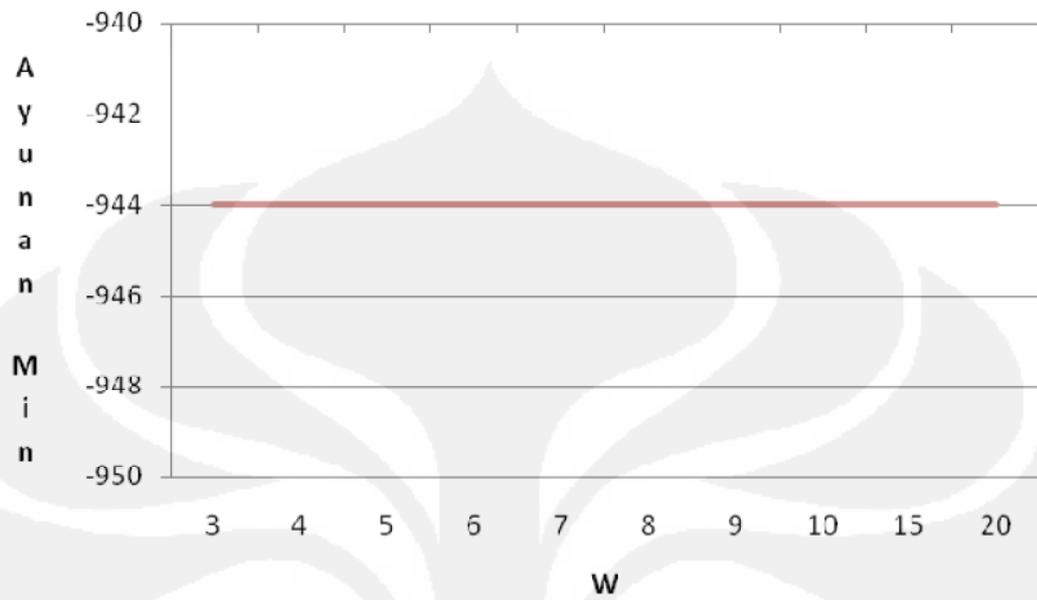


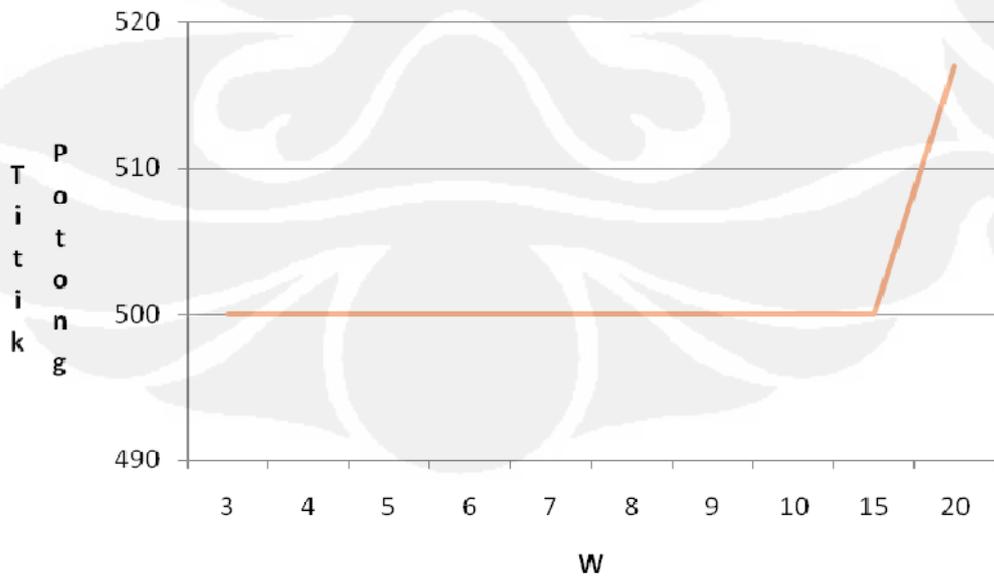
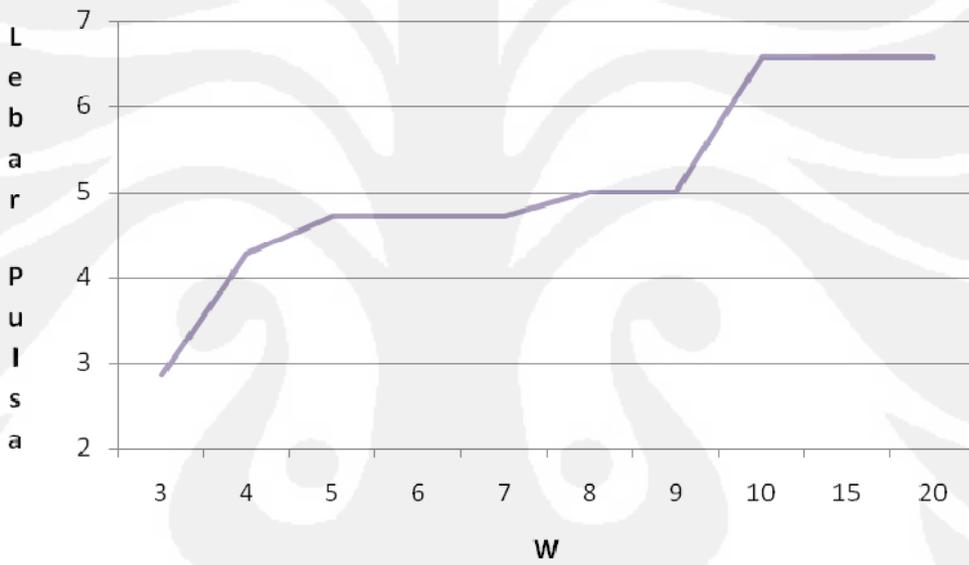
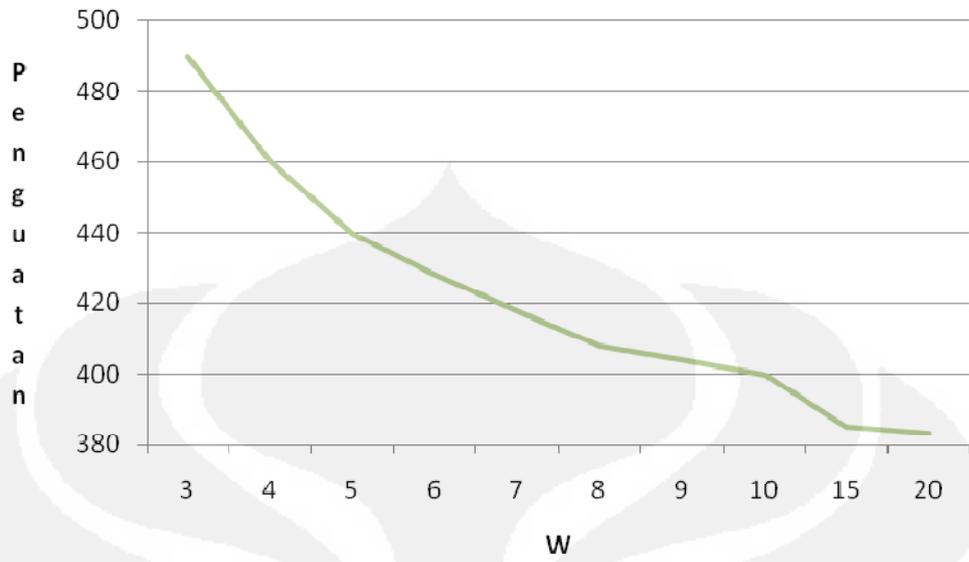
## 2. M2P



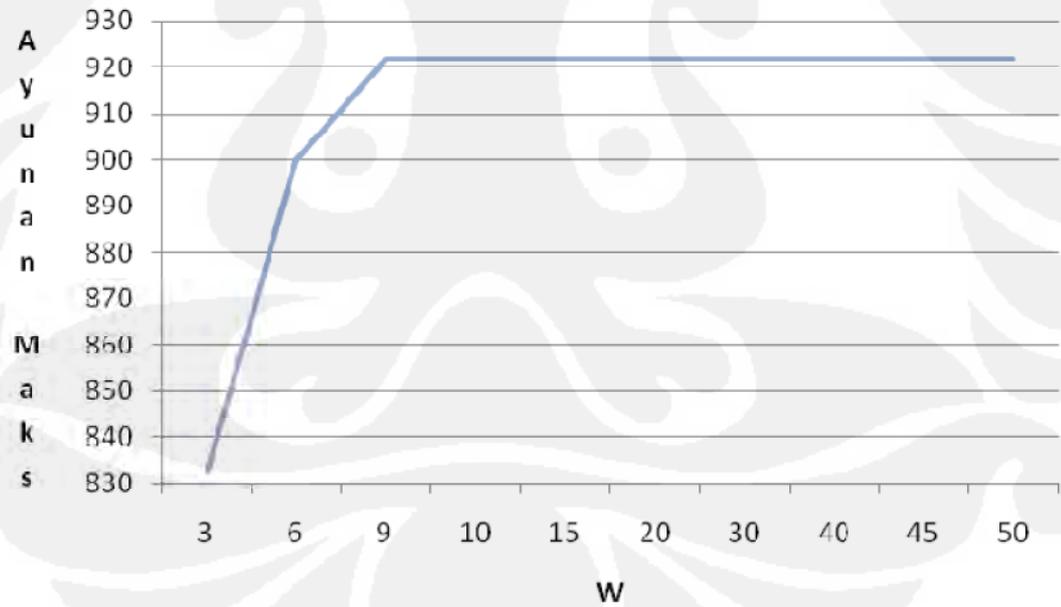
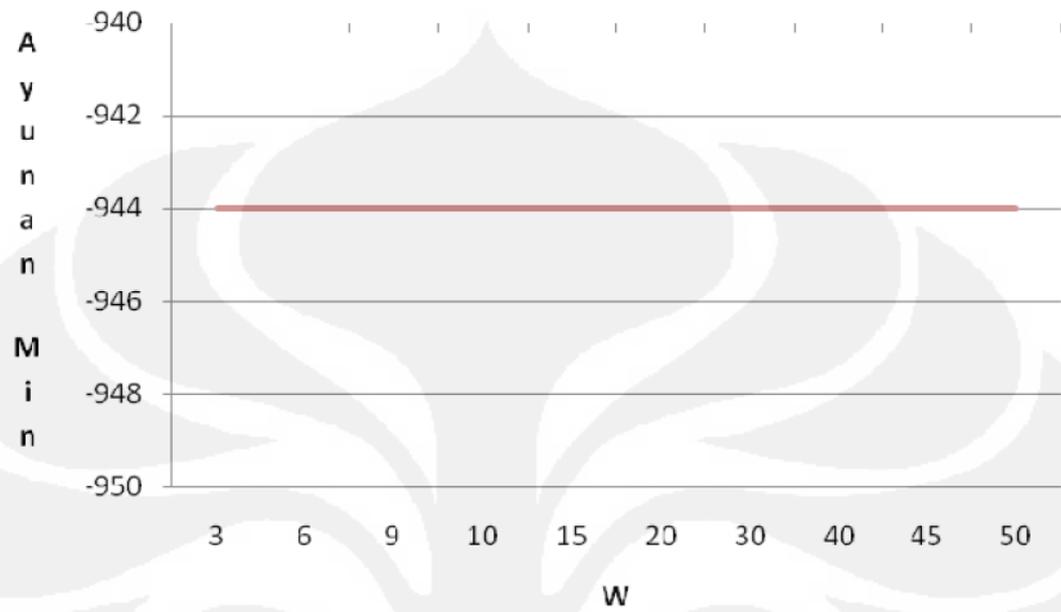


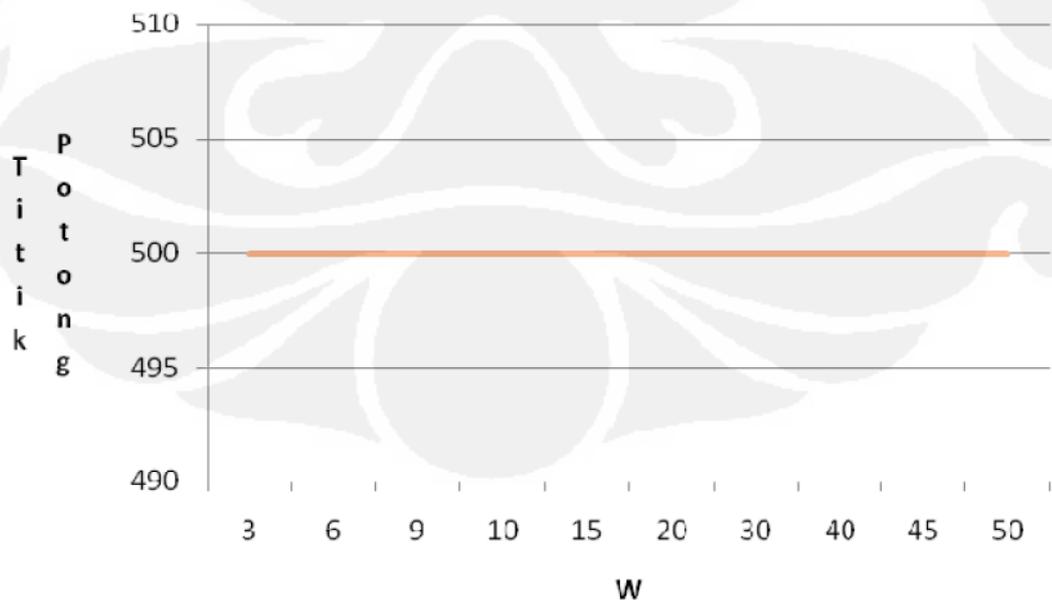
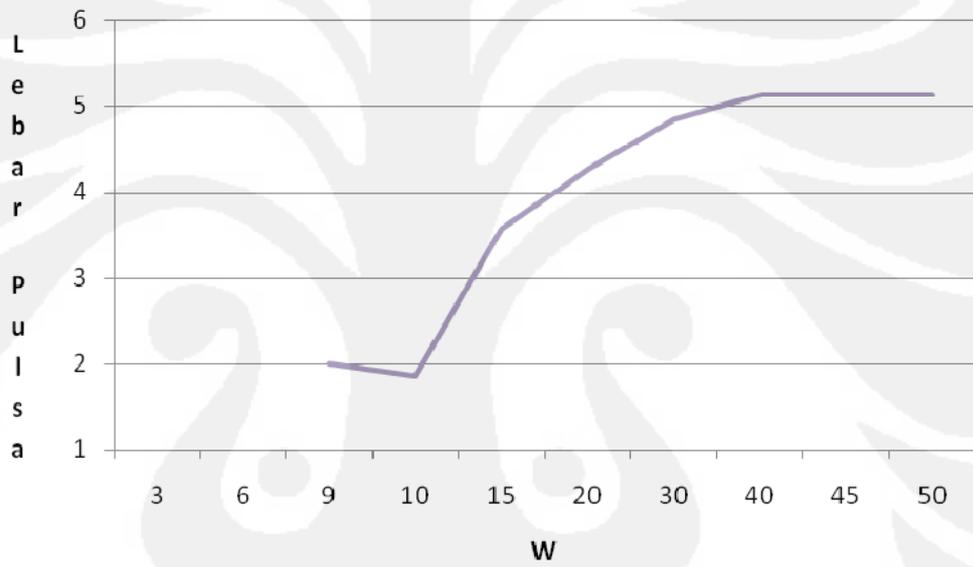
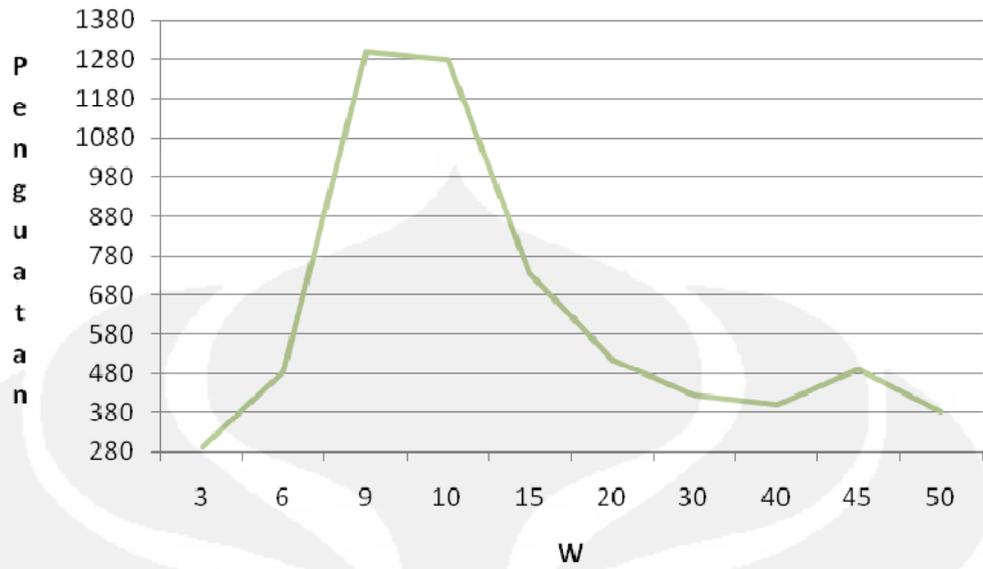
### 3. M3N



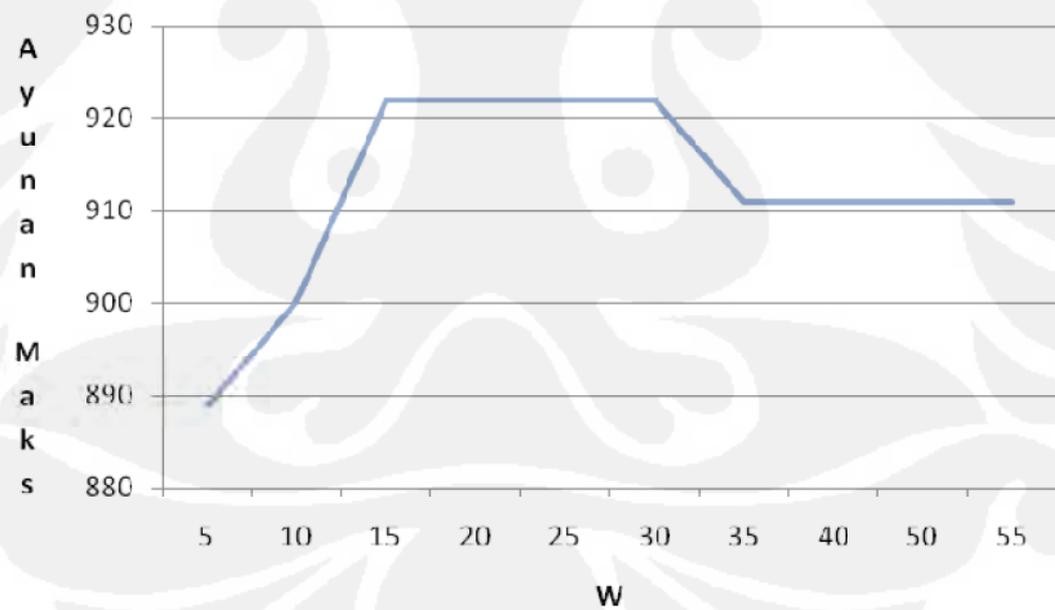
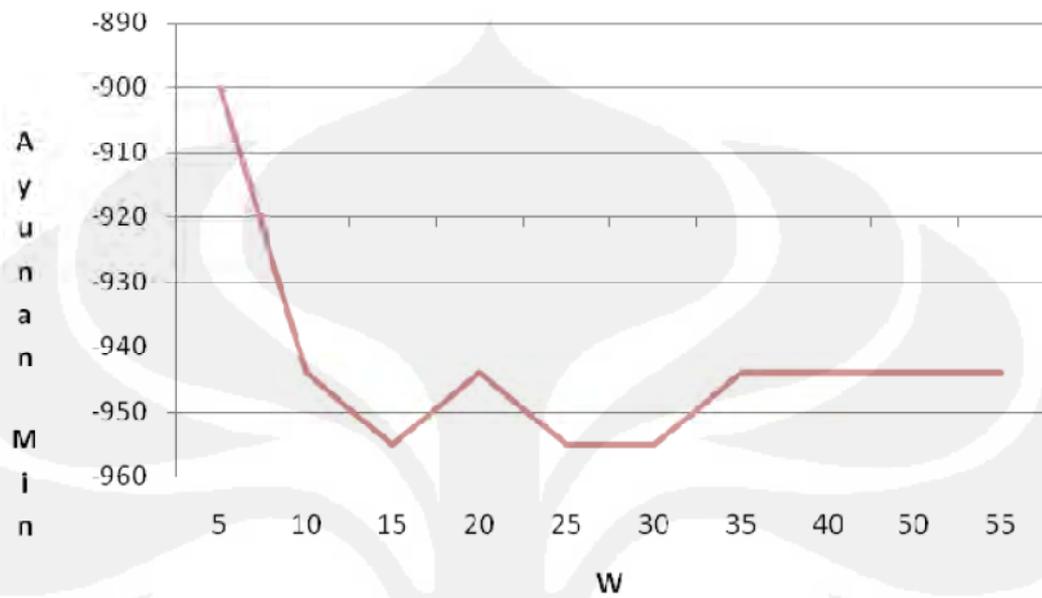


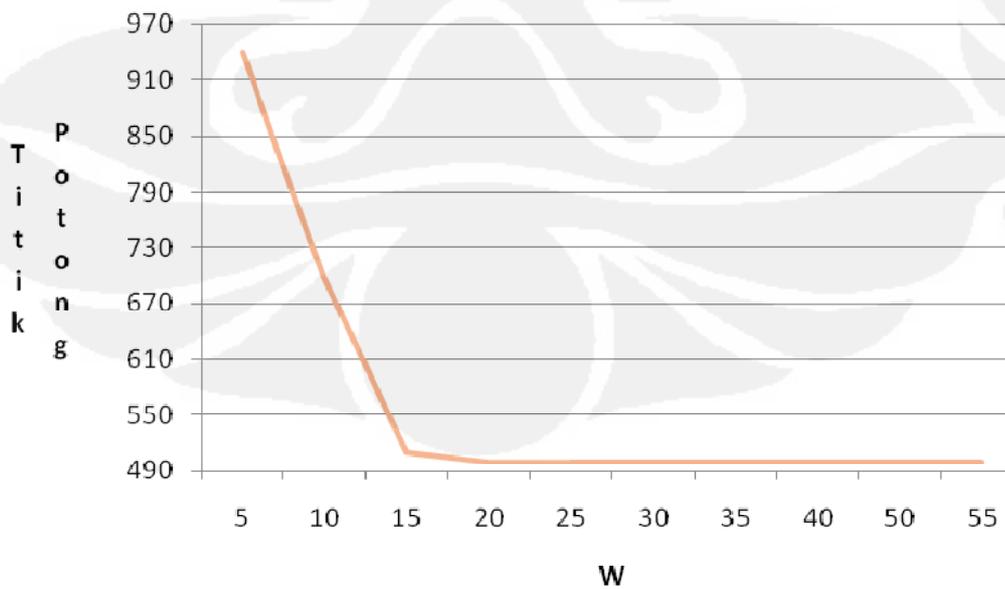
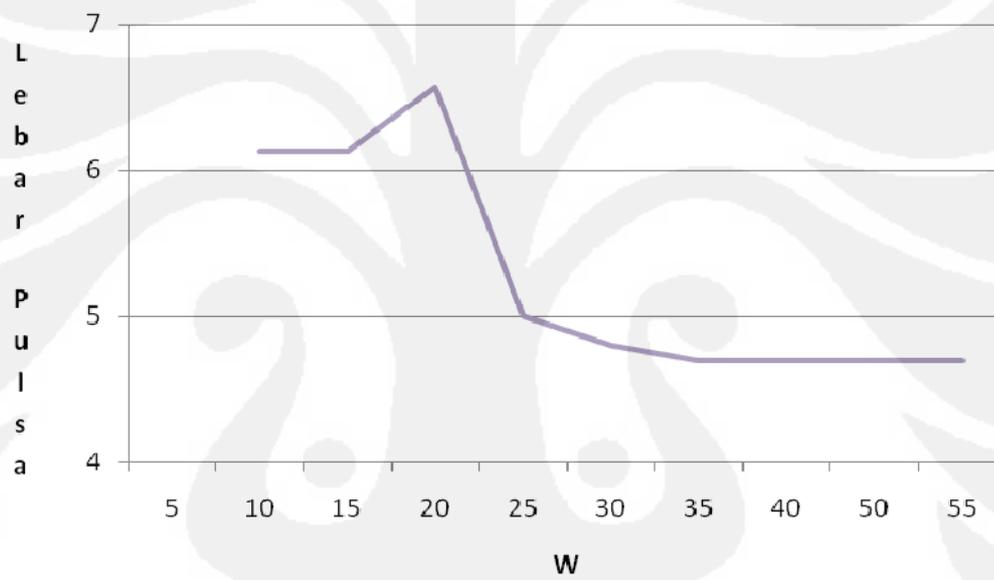
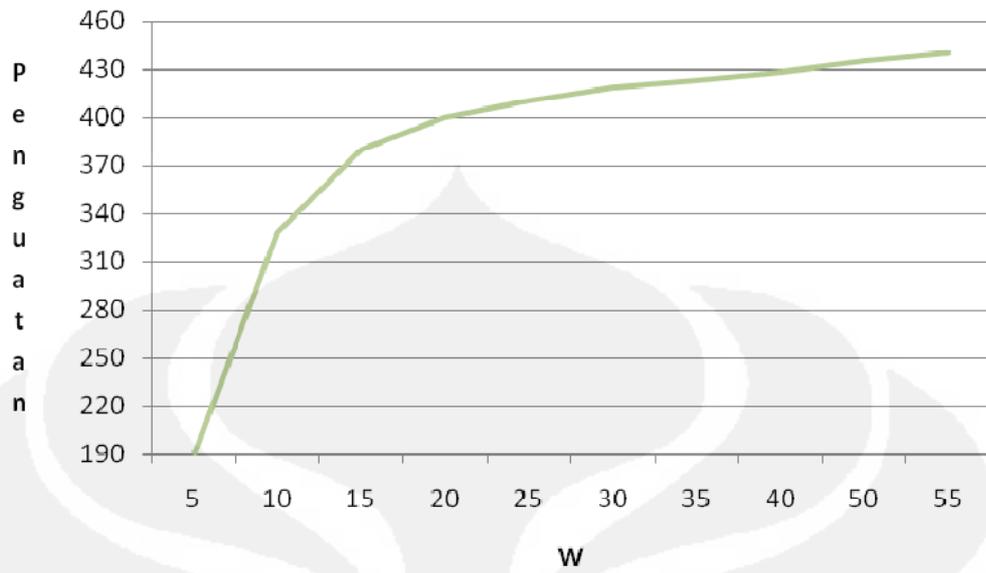
#### 4. M4N



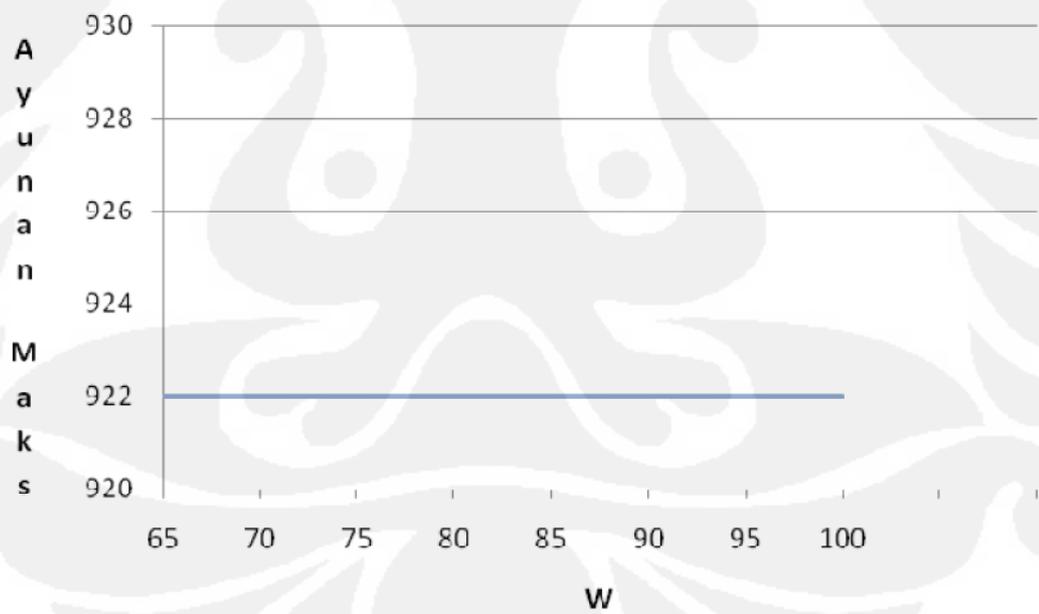
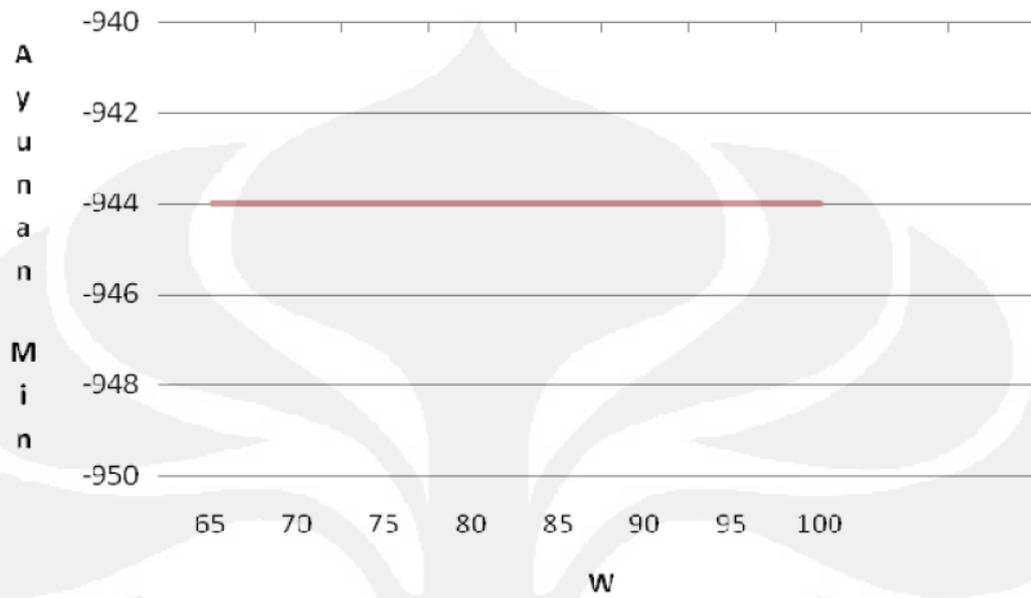


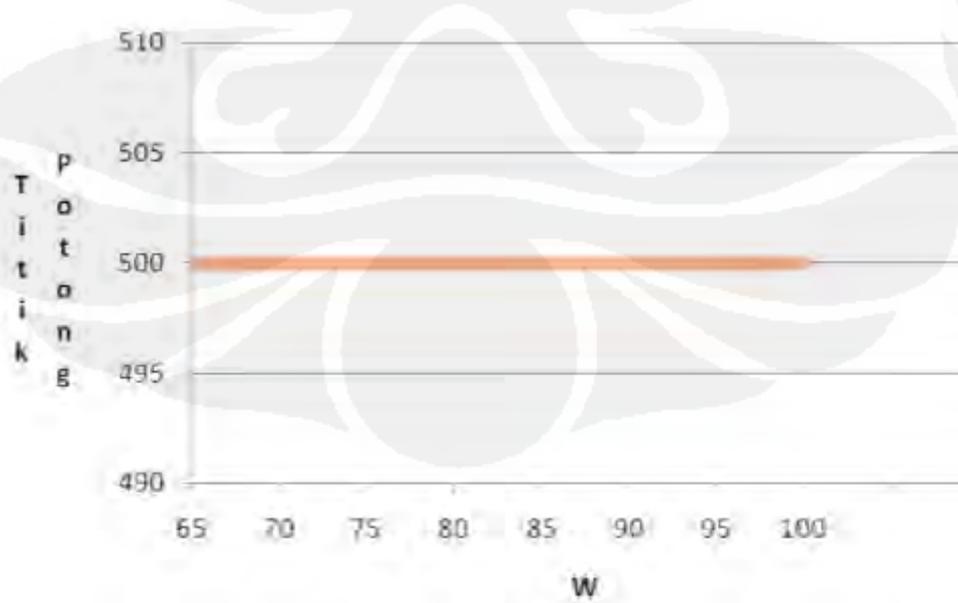
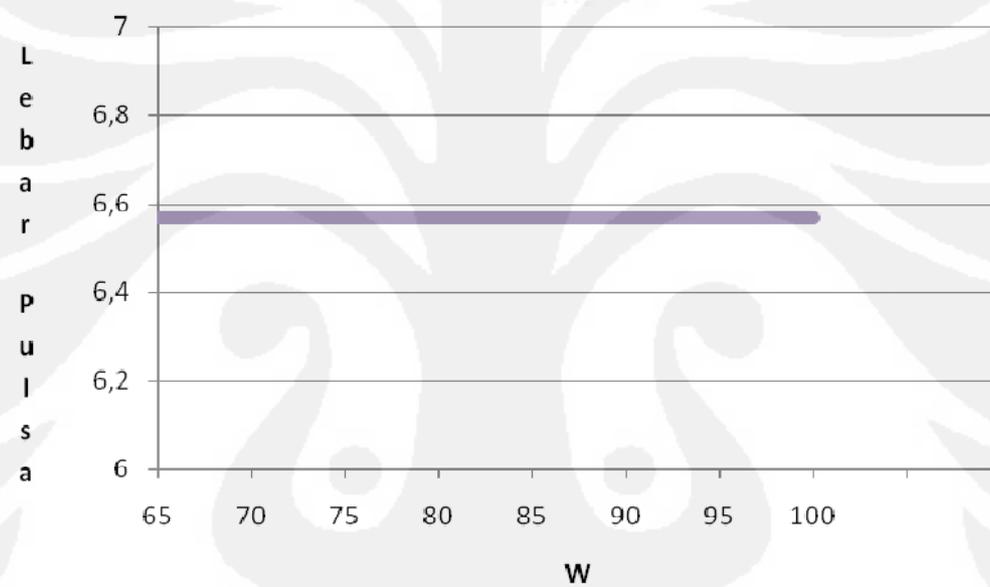
## 5. M5N





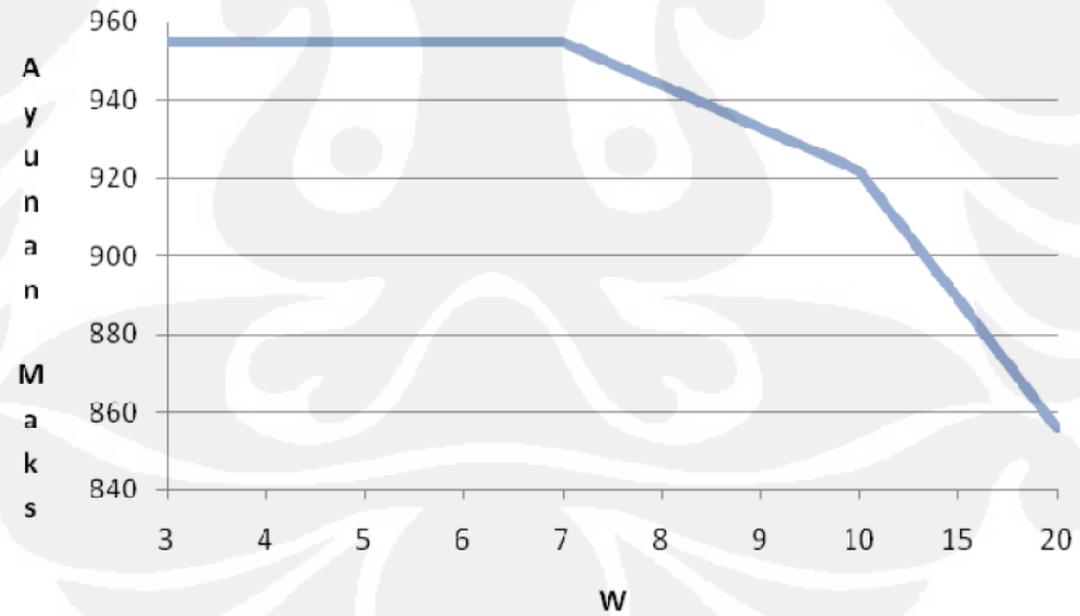
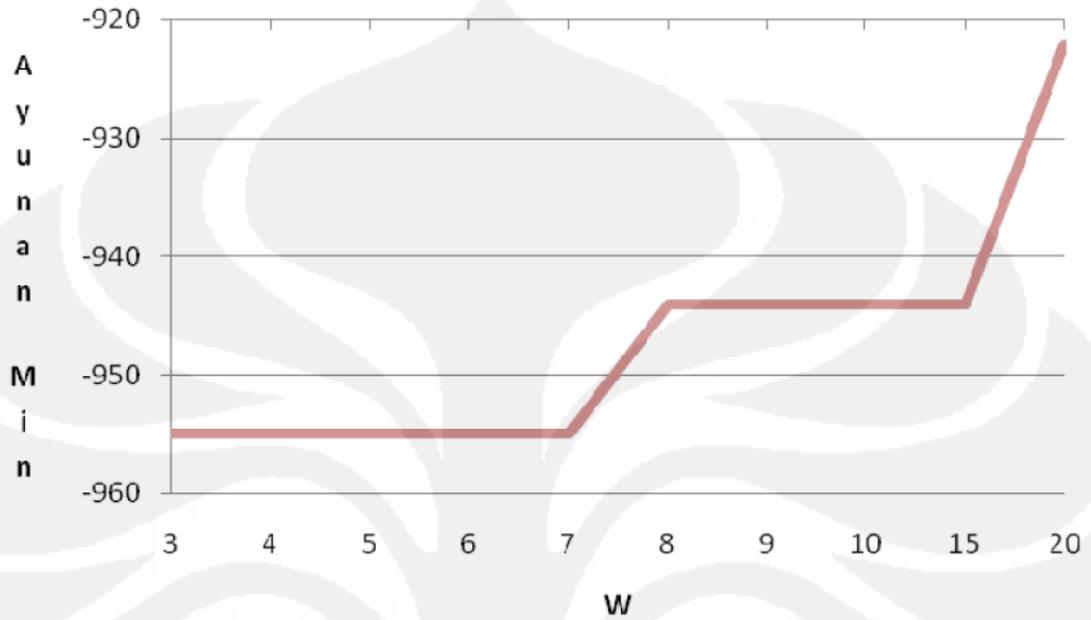
## 6. M6N

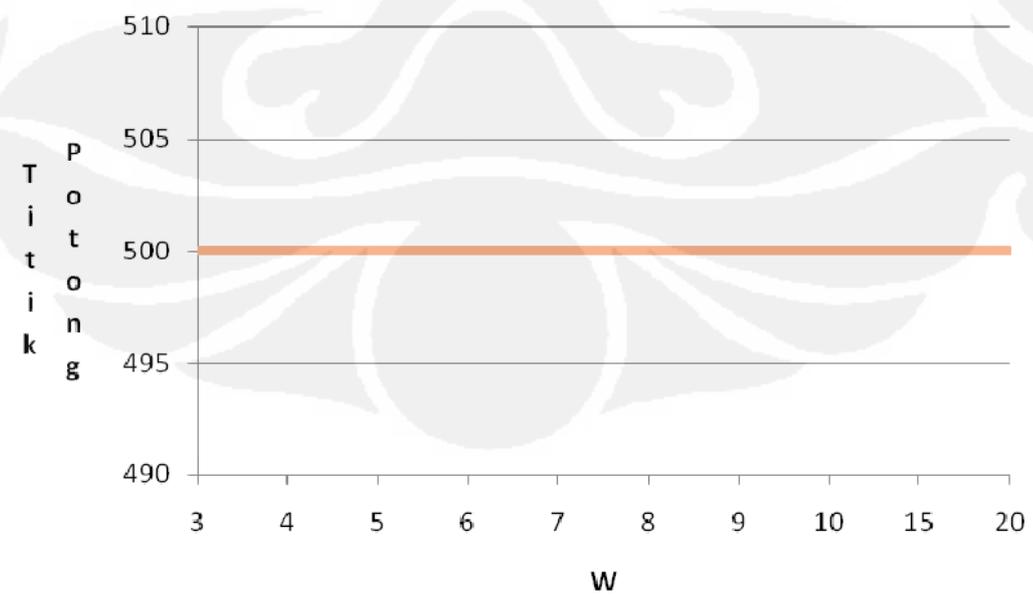
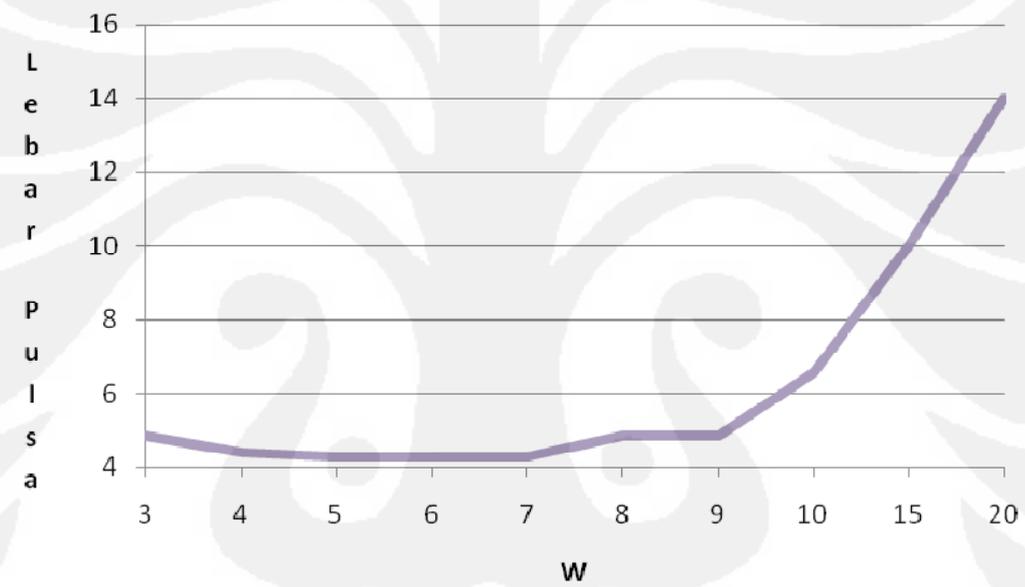
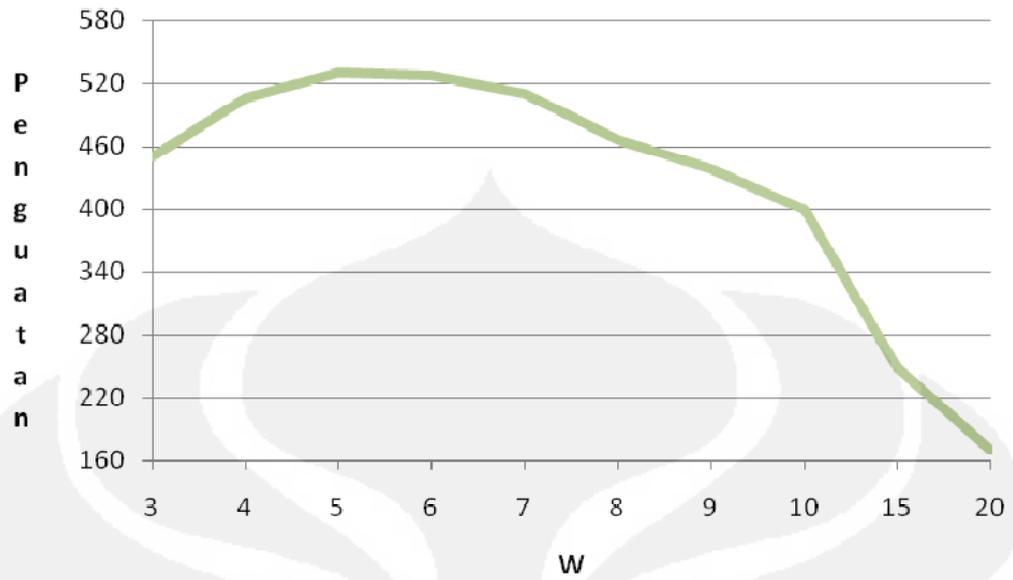




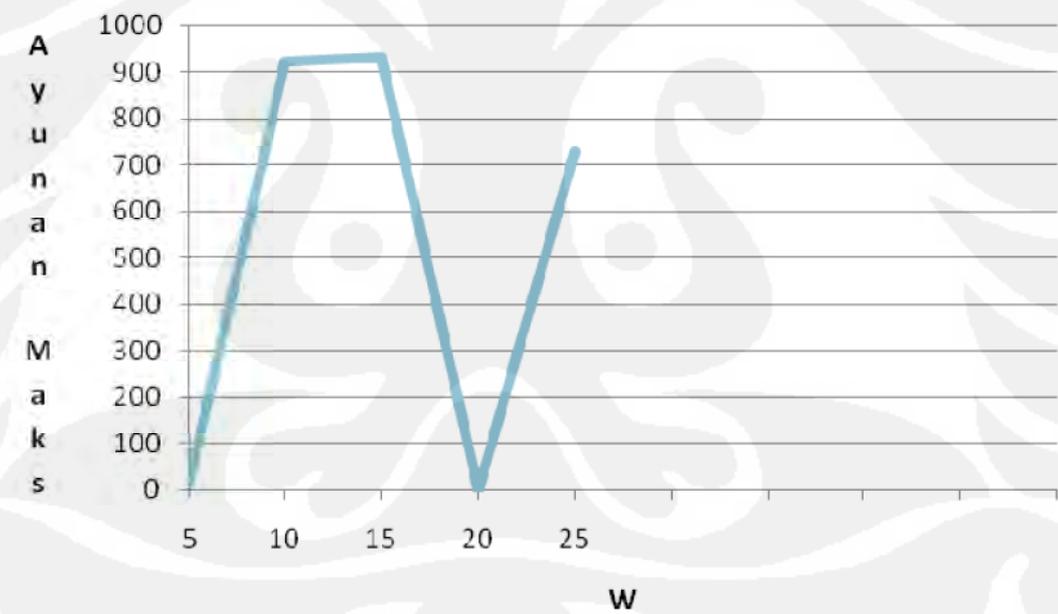
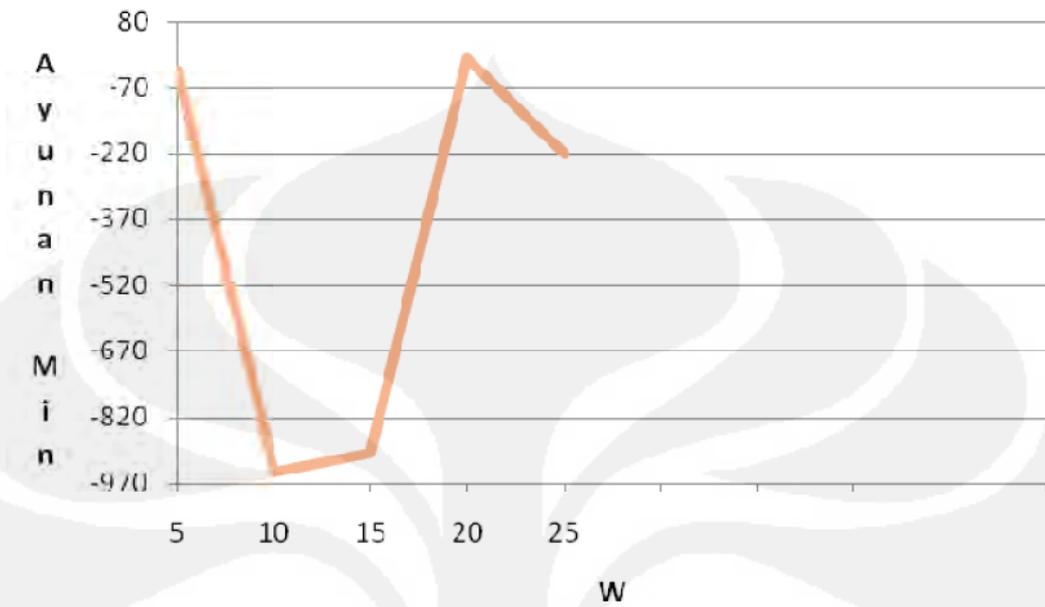
## VARIASI W PADA MOSFET PENGUAT DIFFERENSIAL

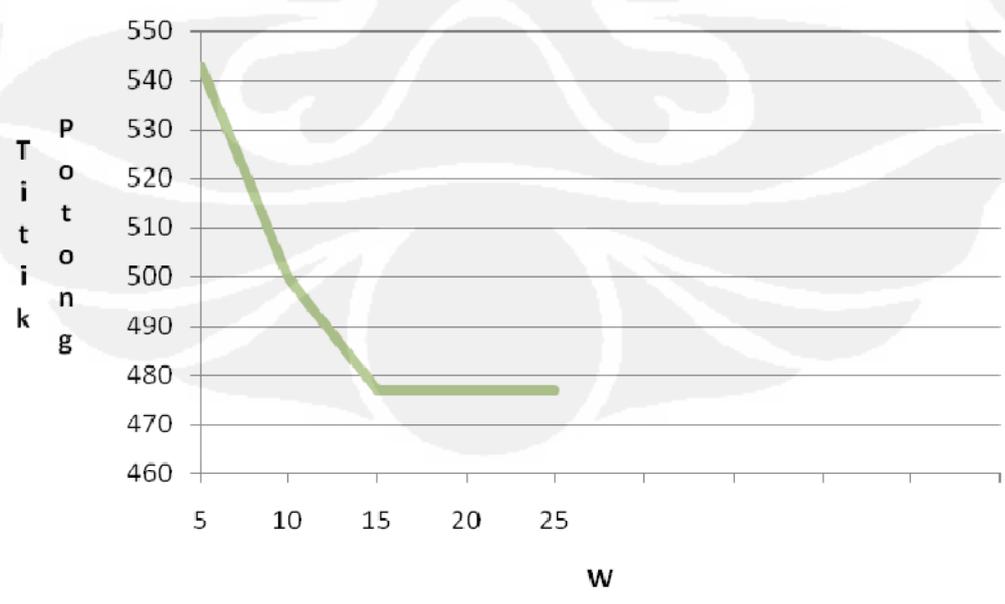
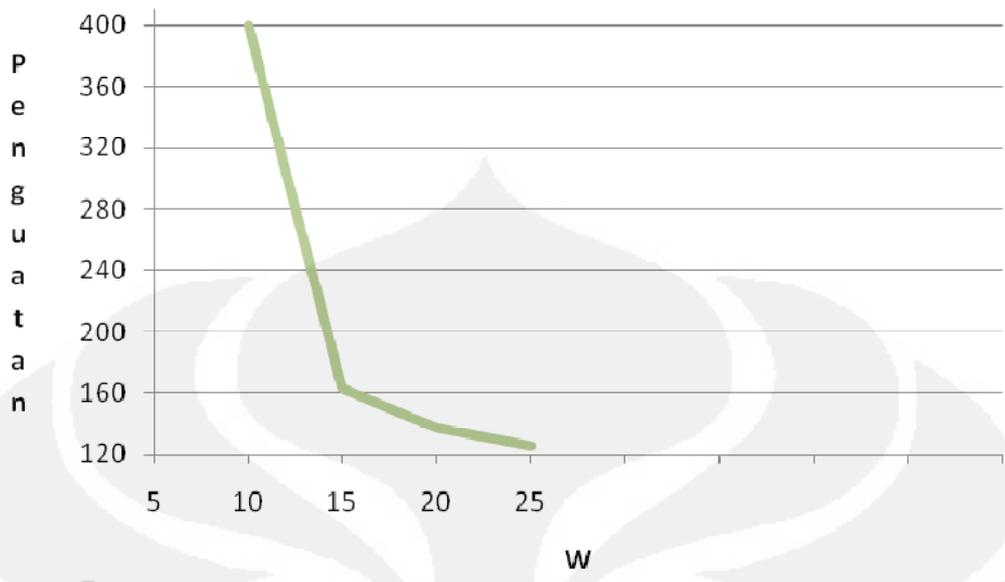
### 1. M1L, M2L, M1R, M2L



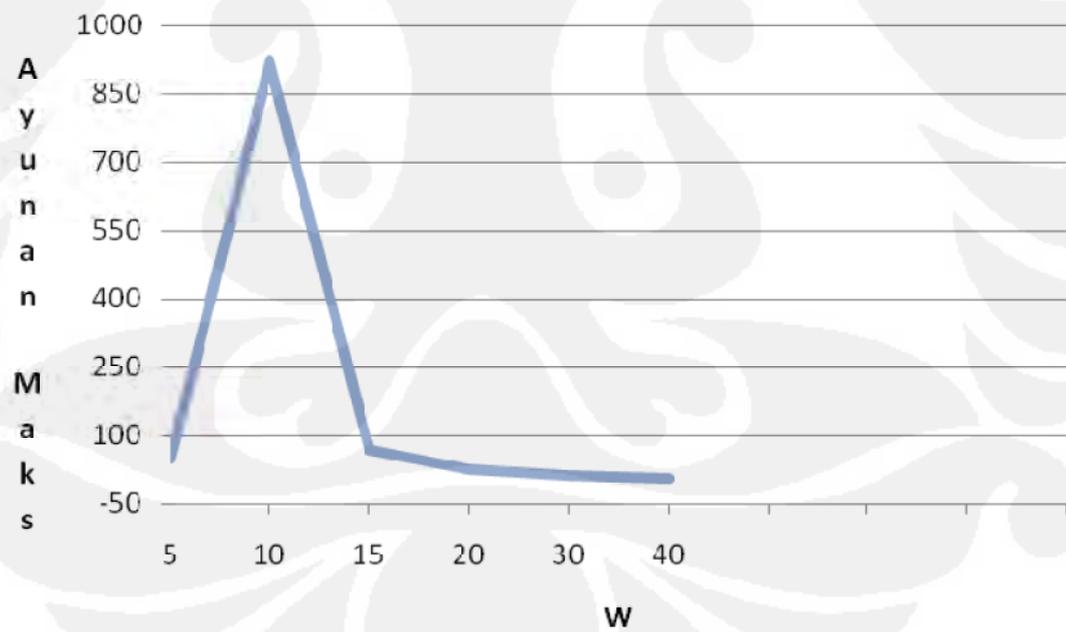
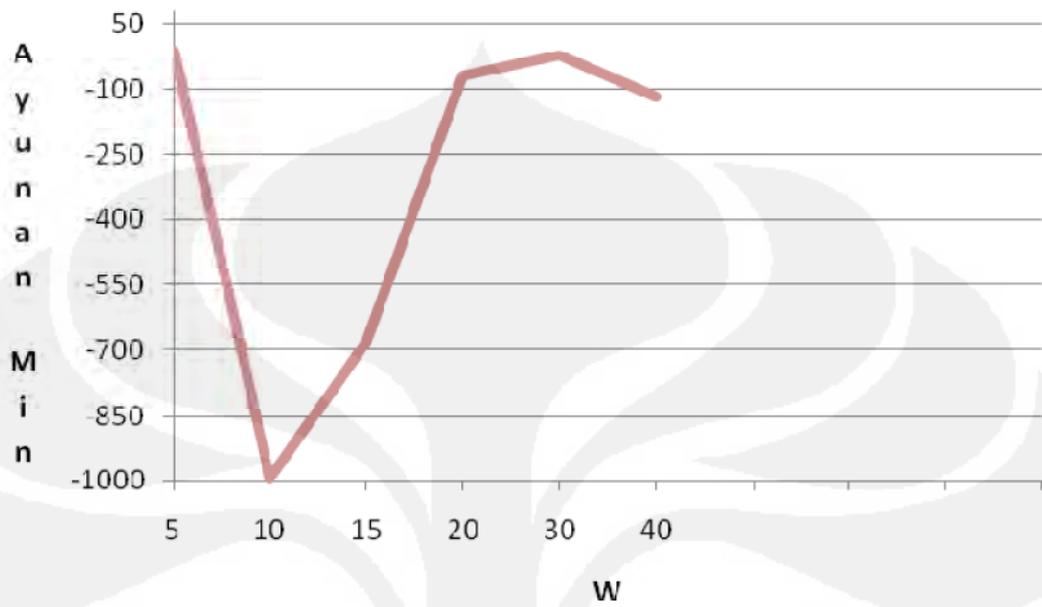


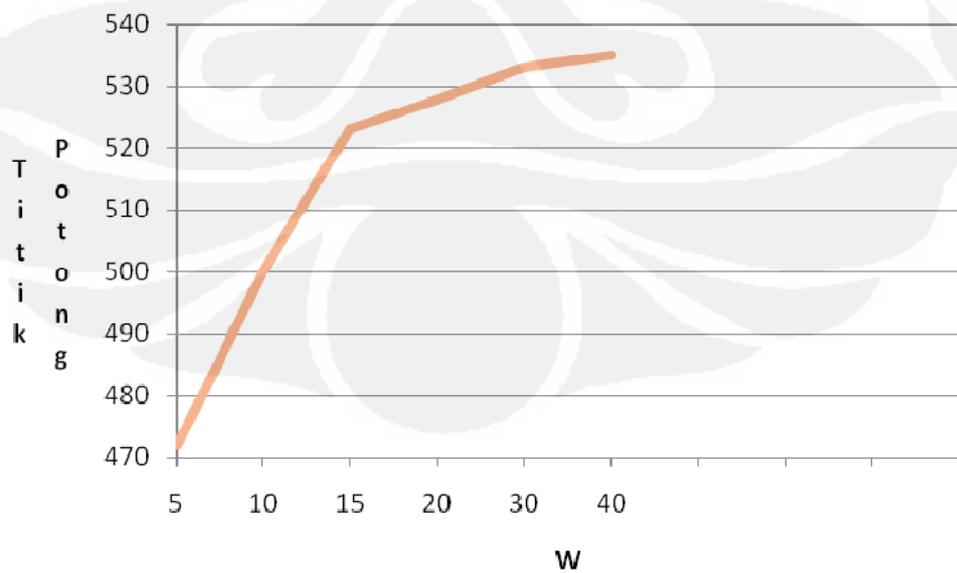
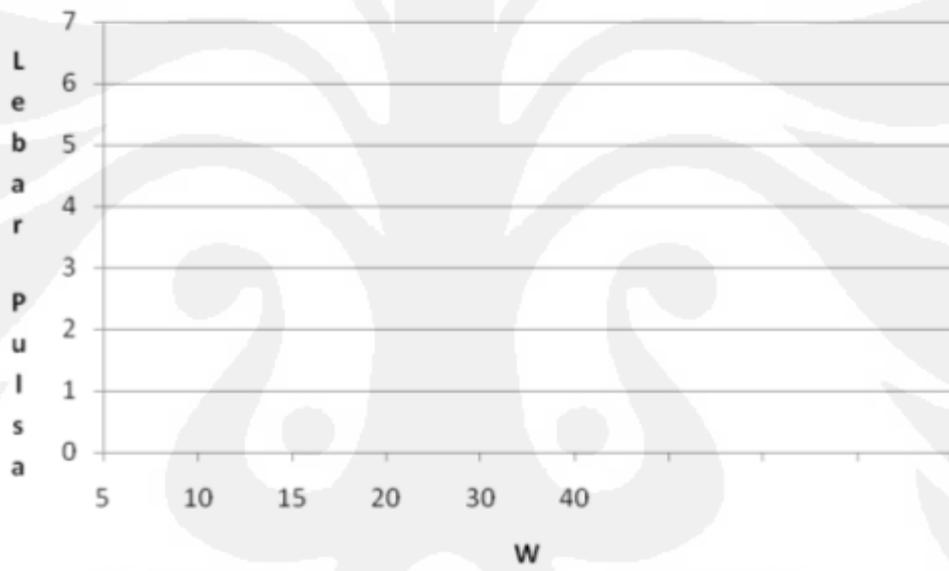
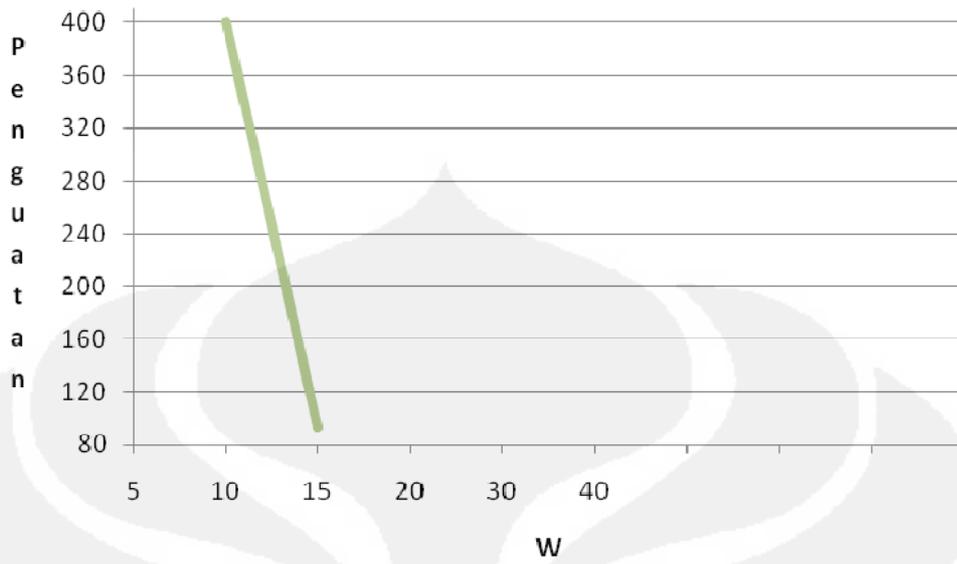
## 2. M3L, M3R



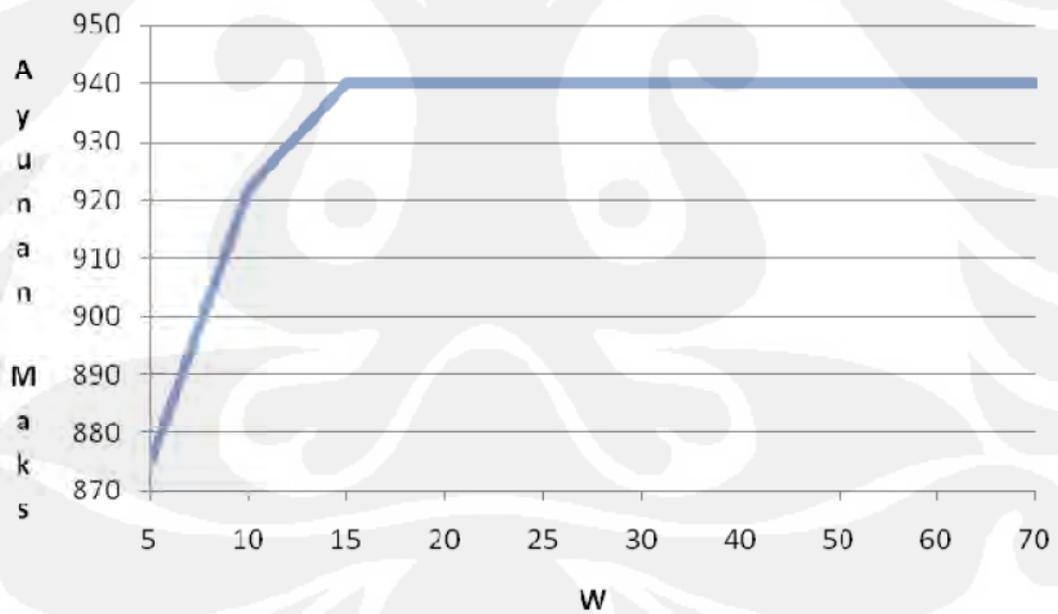
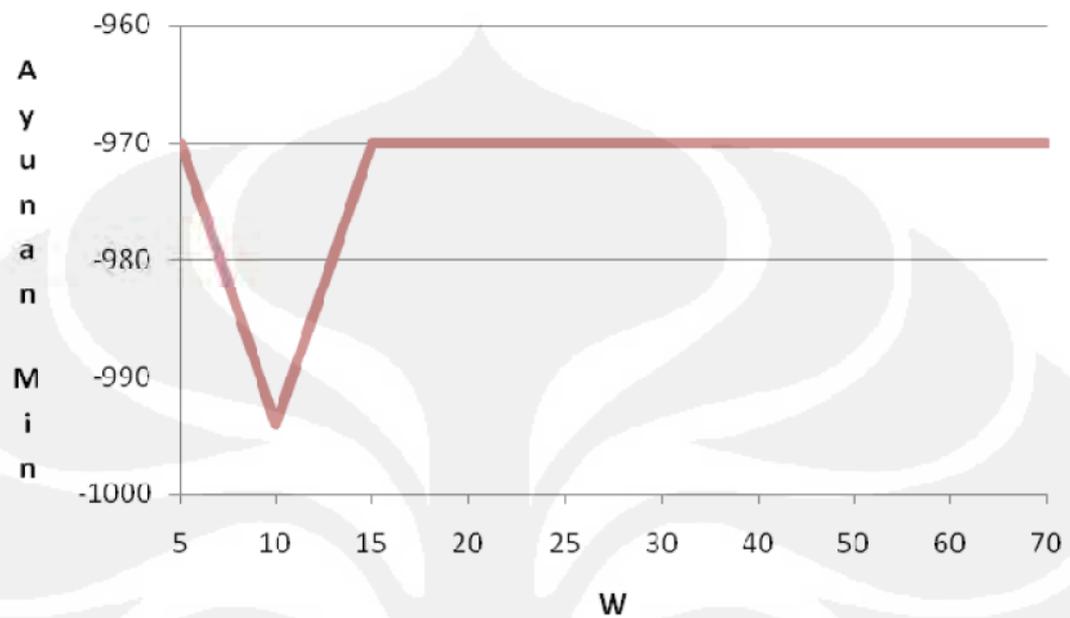


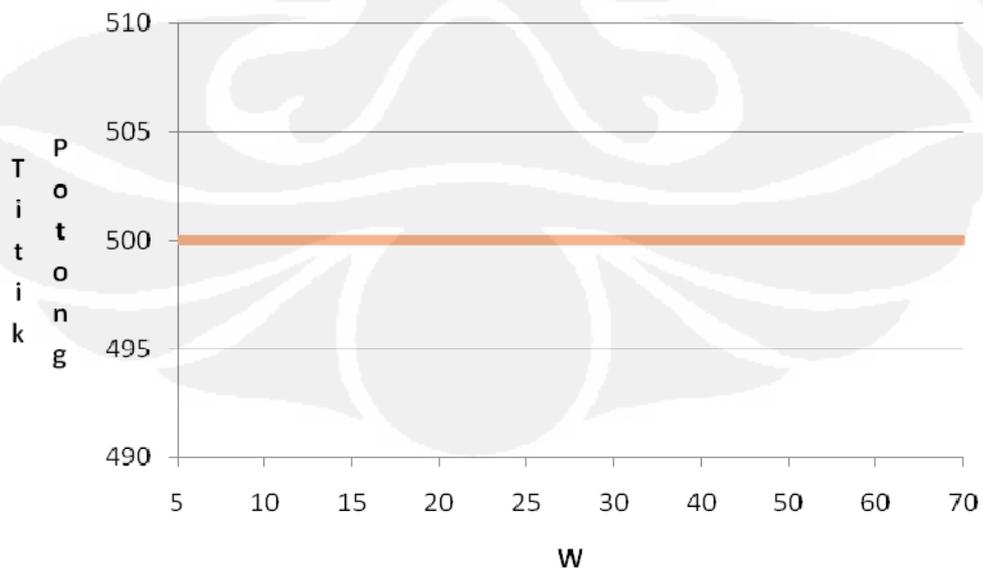
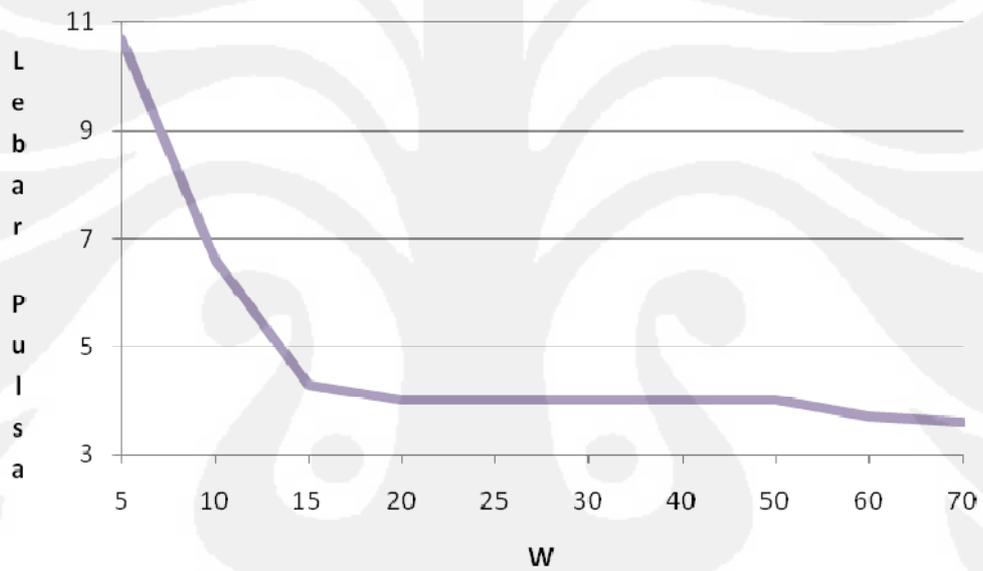
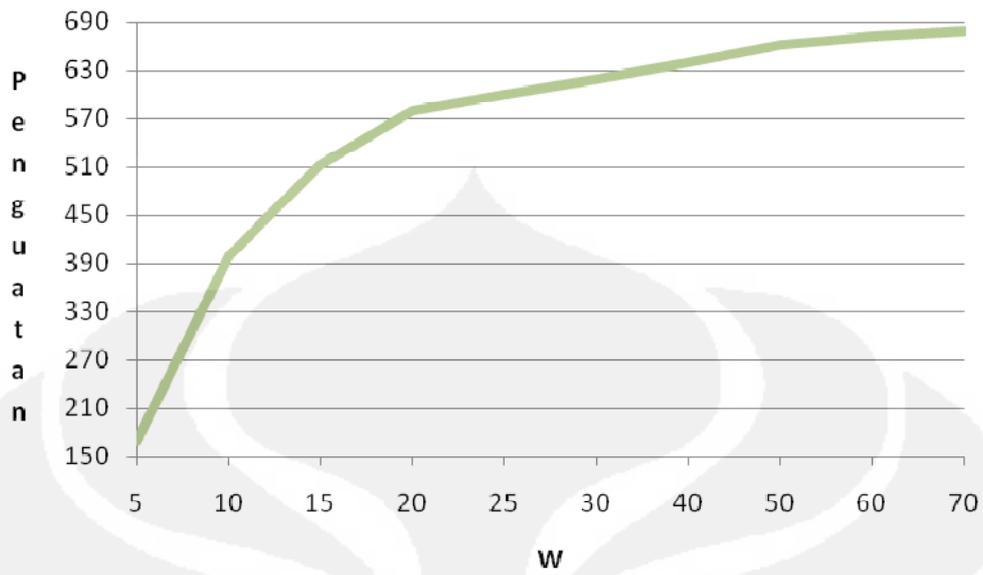
### 3. M4L, M4R



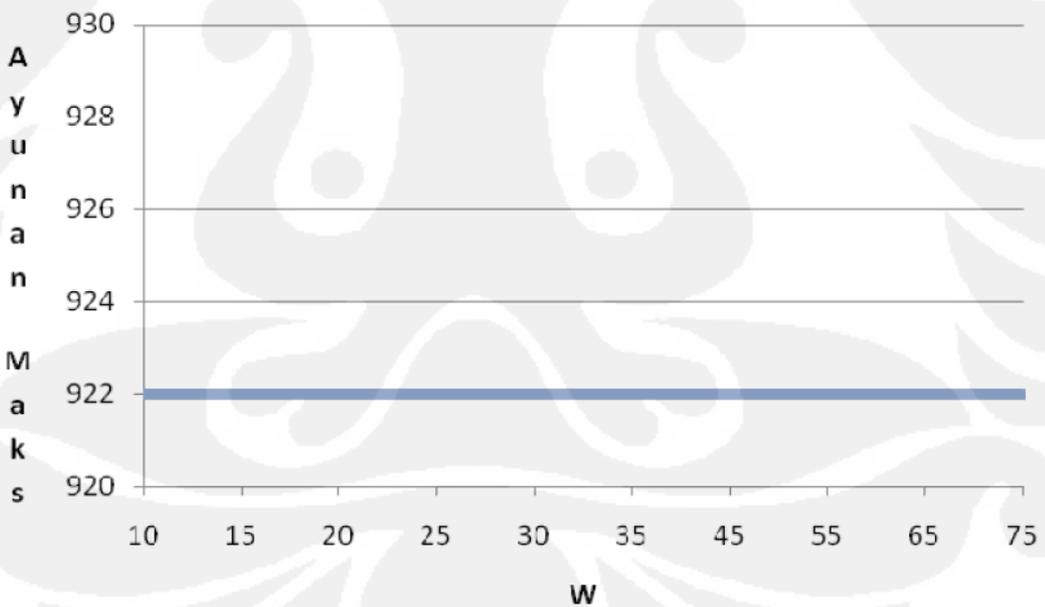
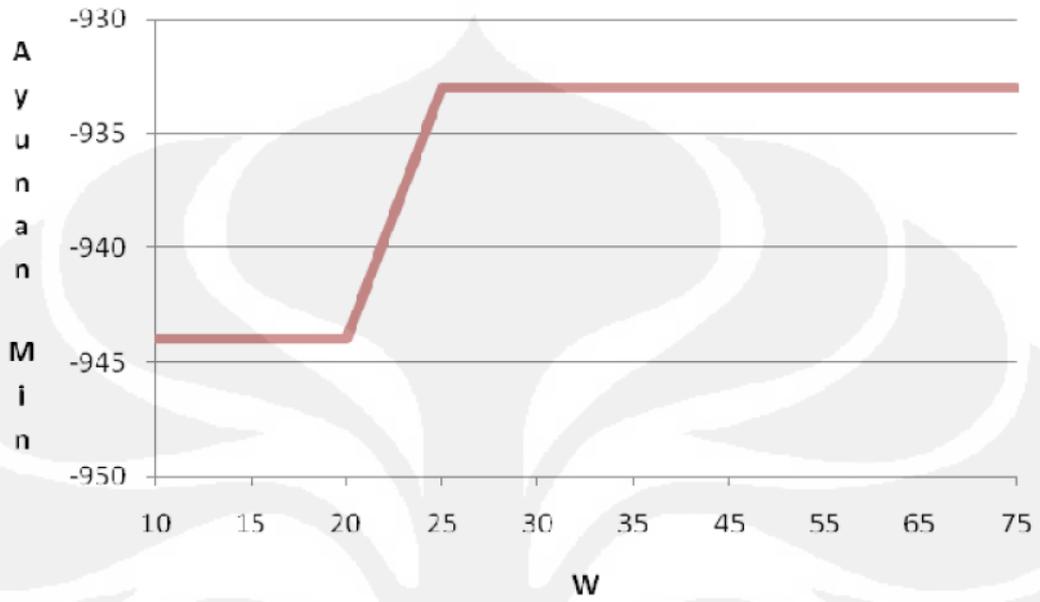


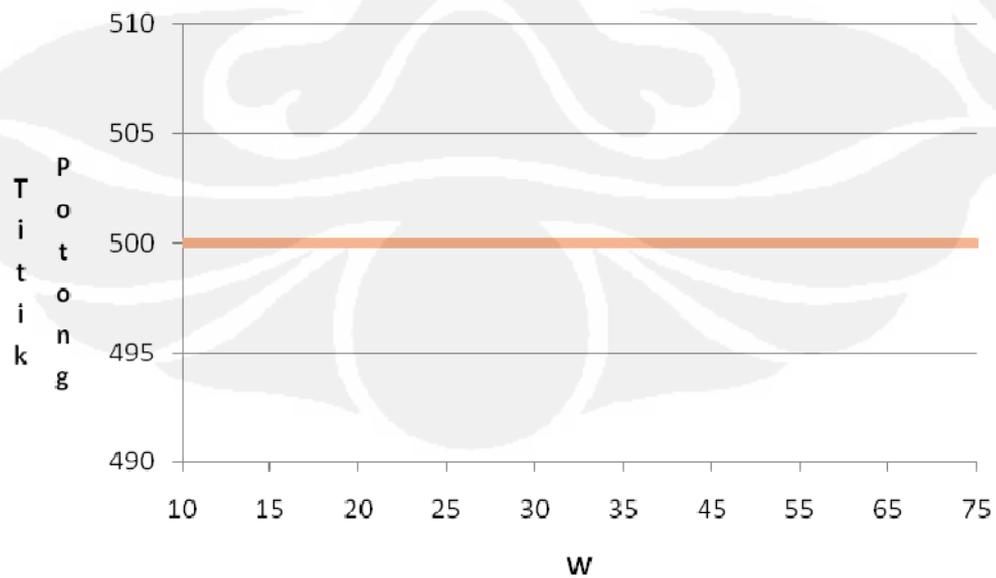
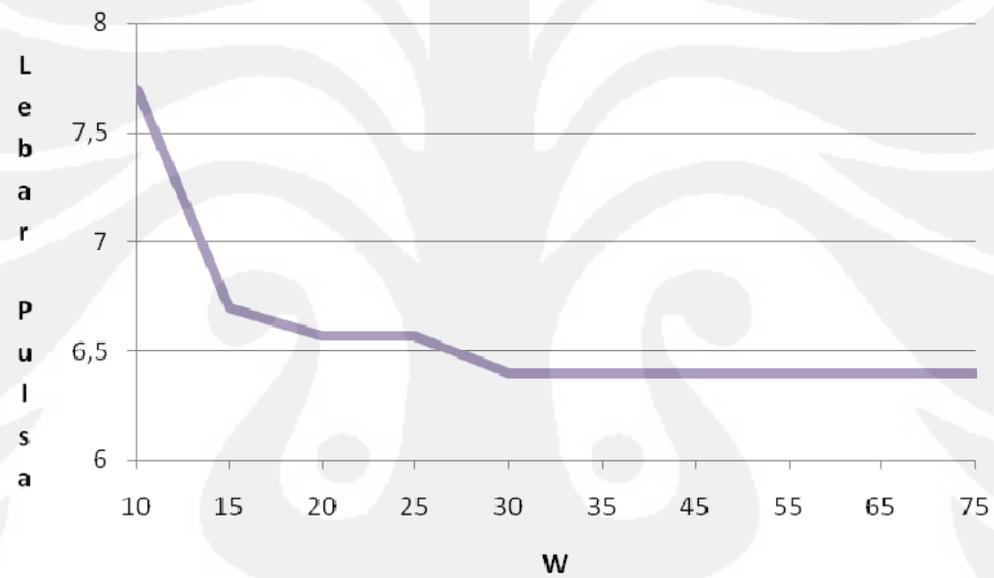
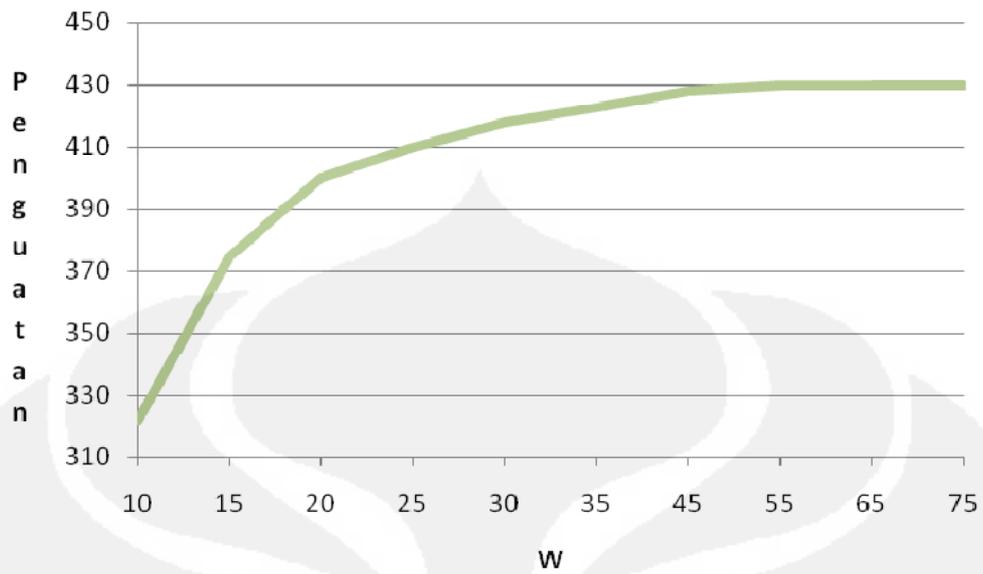
#### 4. M5L, M6L, M6R



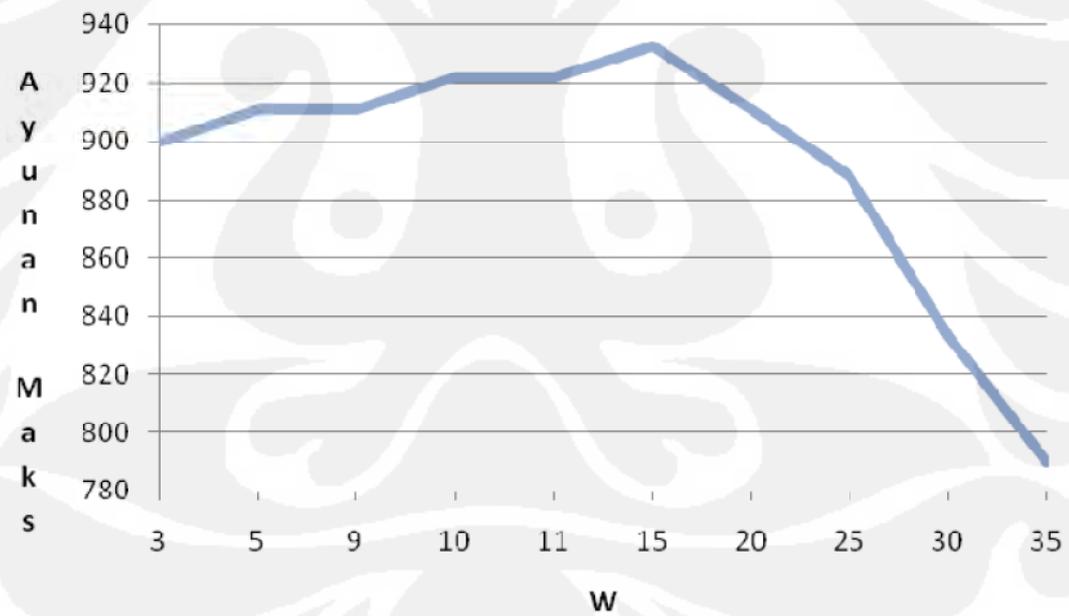
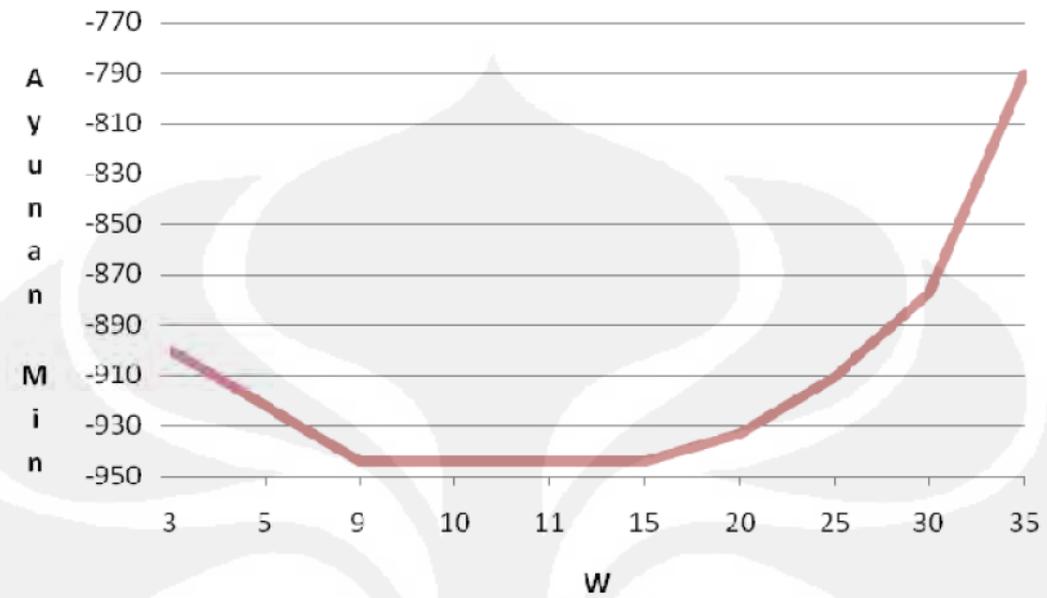


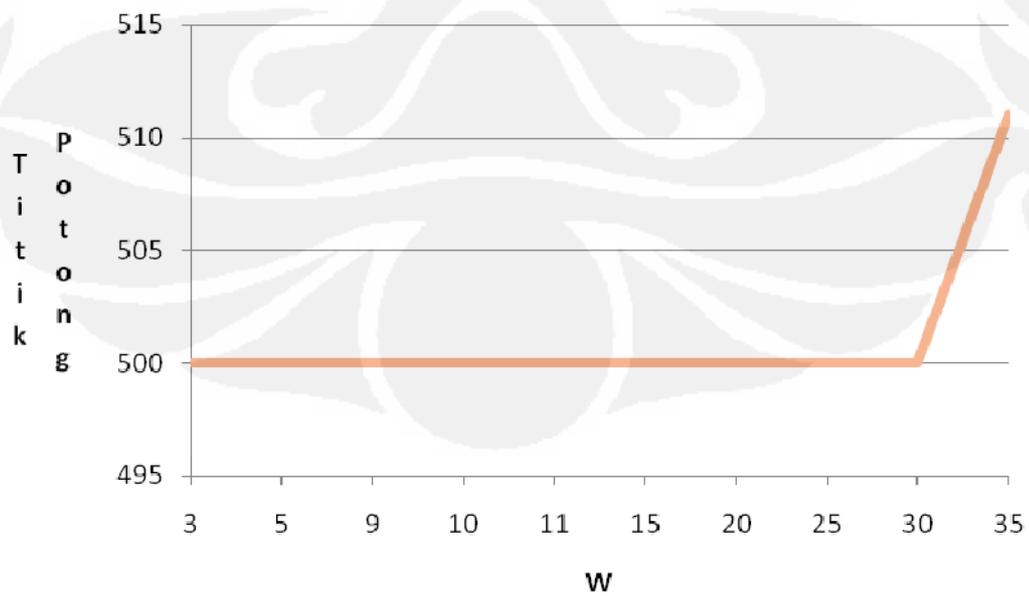
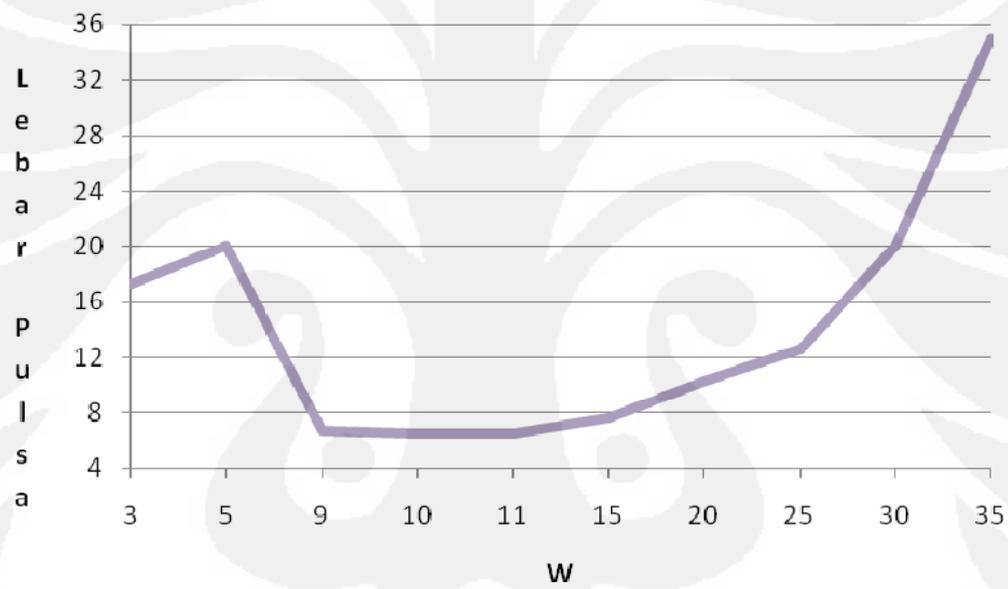
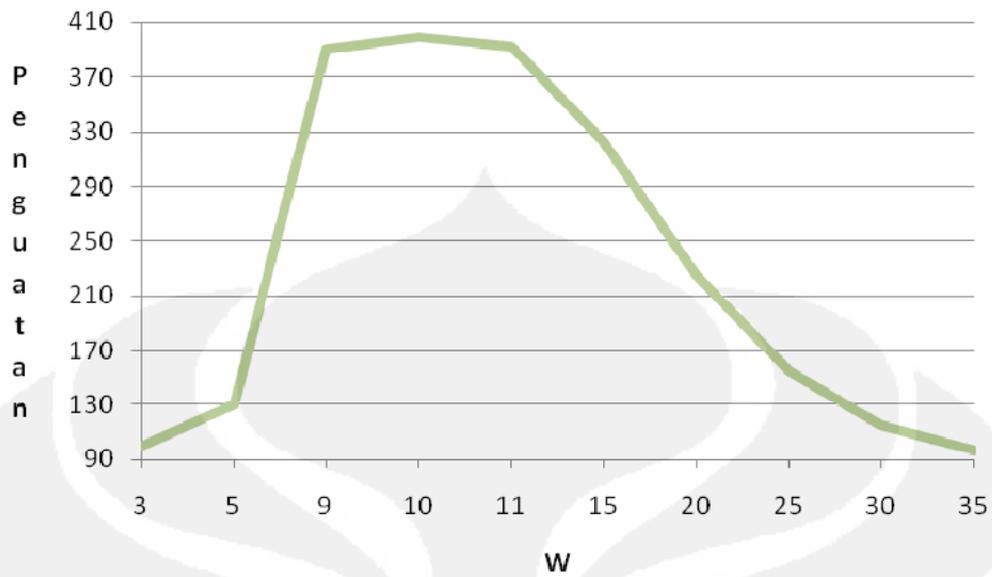
### 5. M7L, M8L, M8R



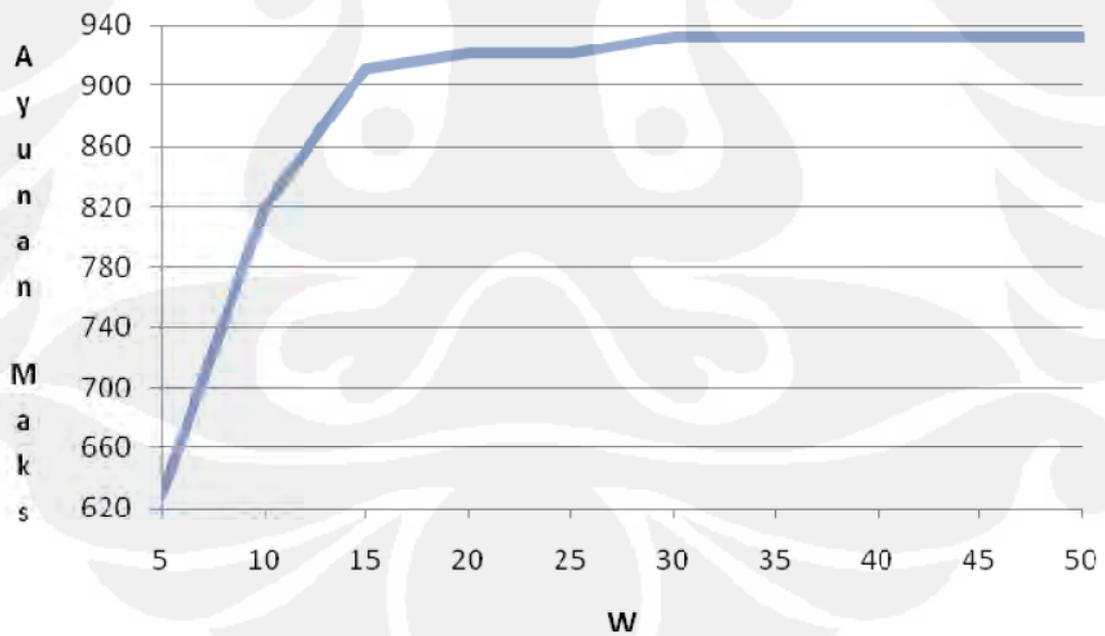
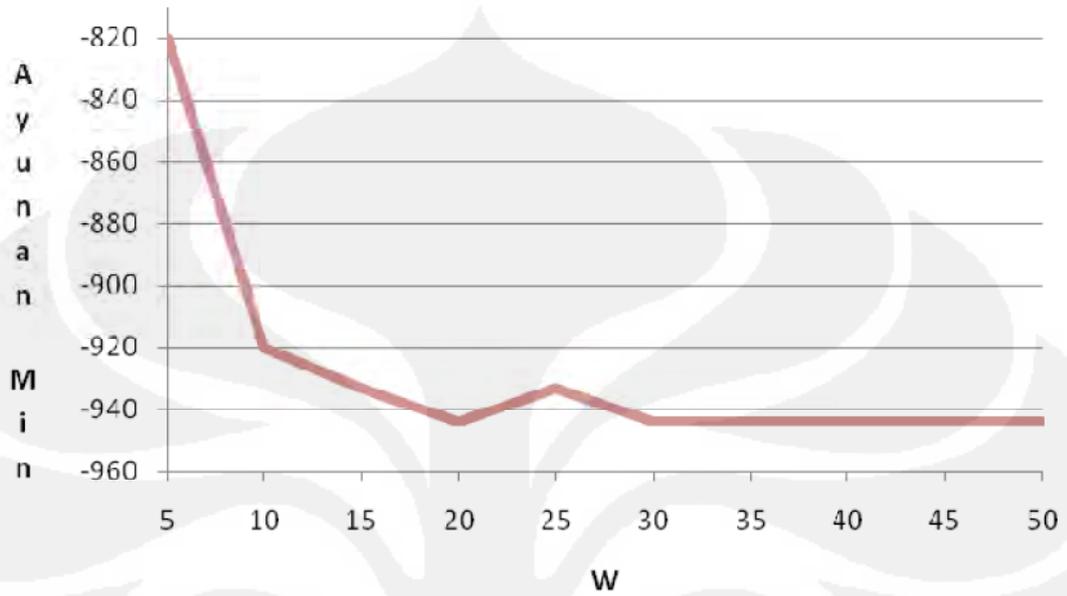


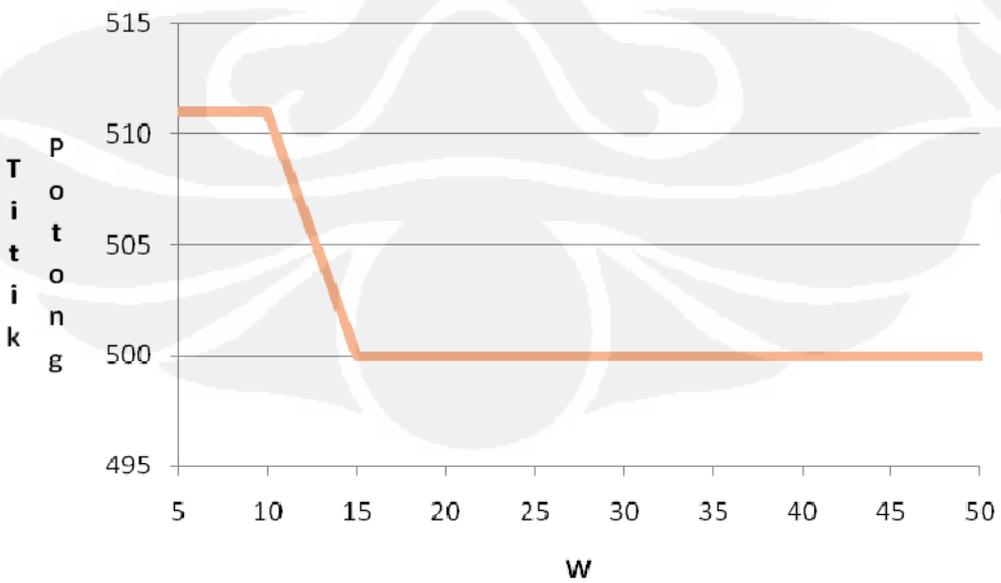
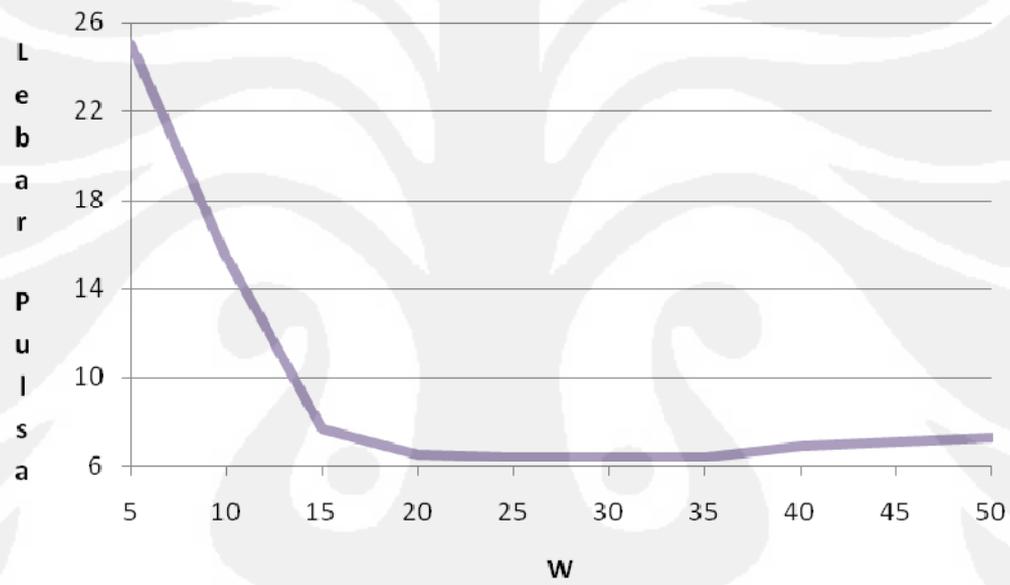
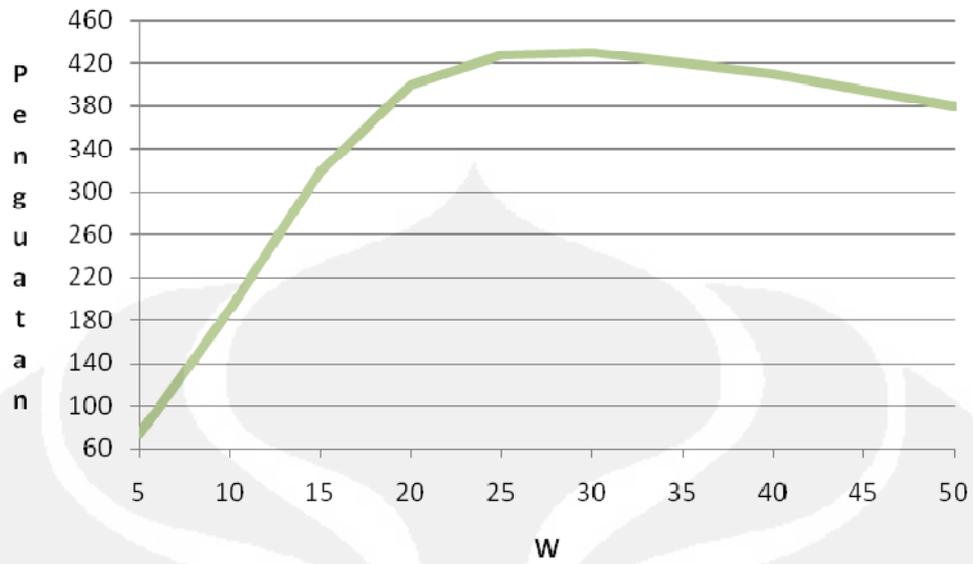
## 6. M7R





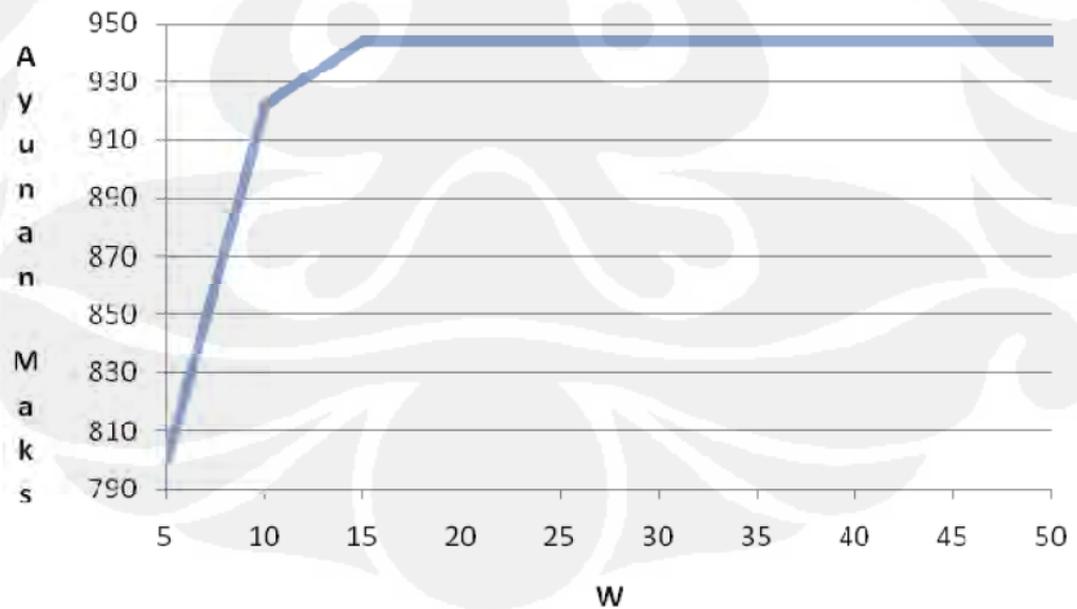
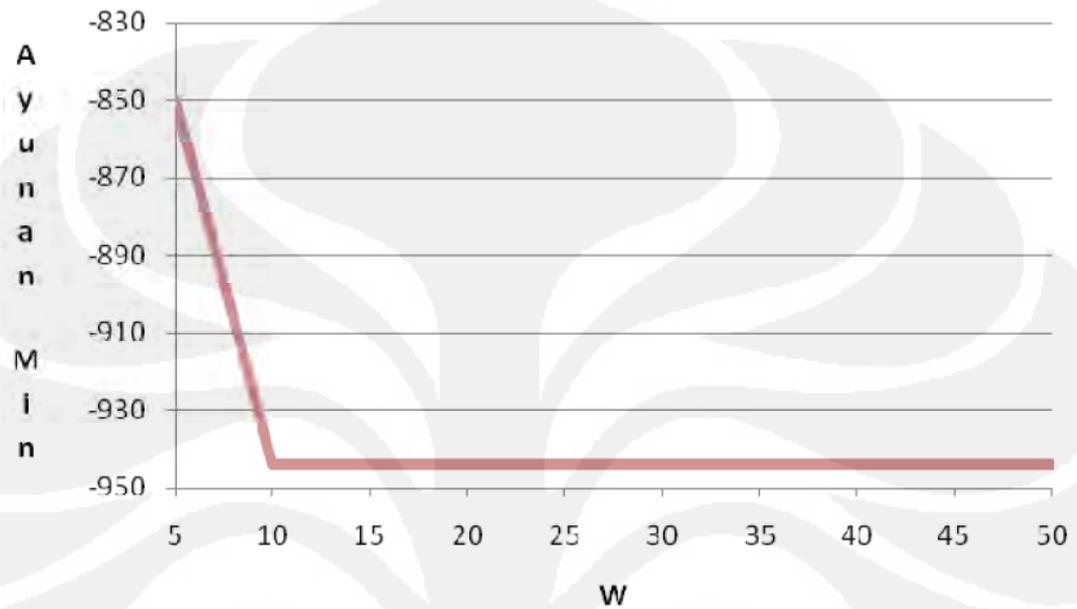
## 7. M9L, M10L, M10R

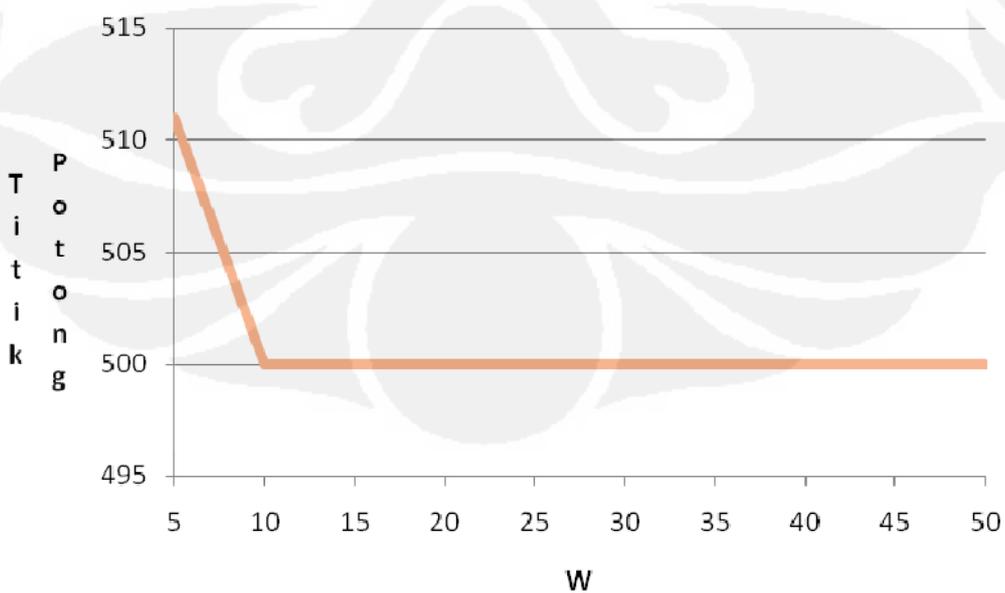
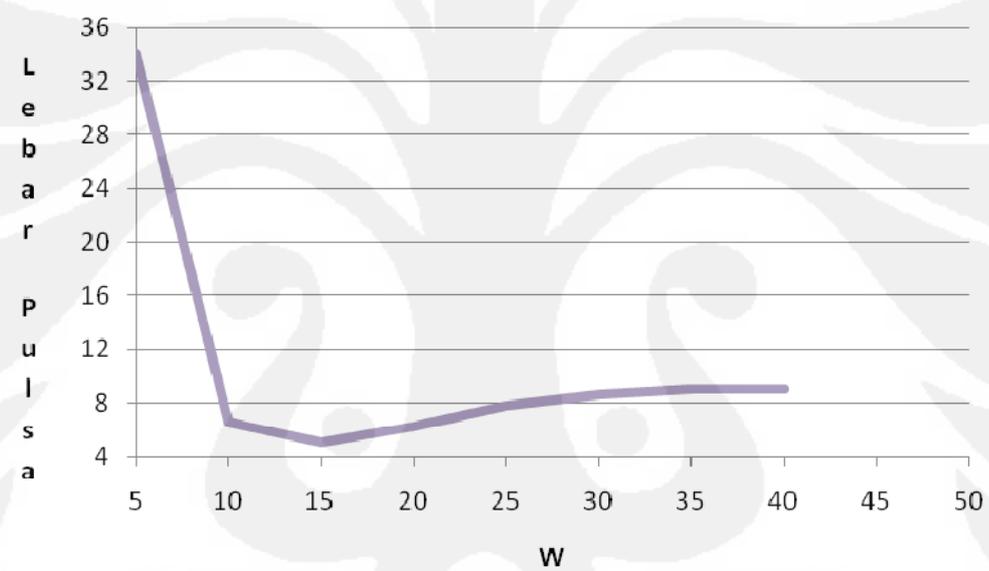
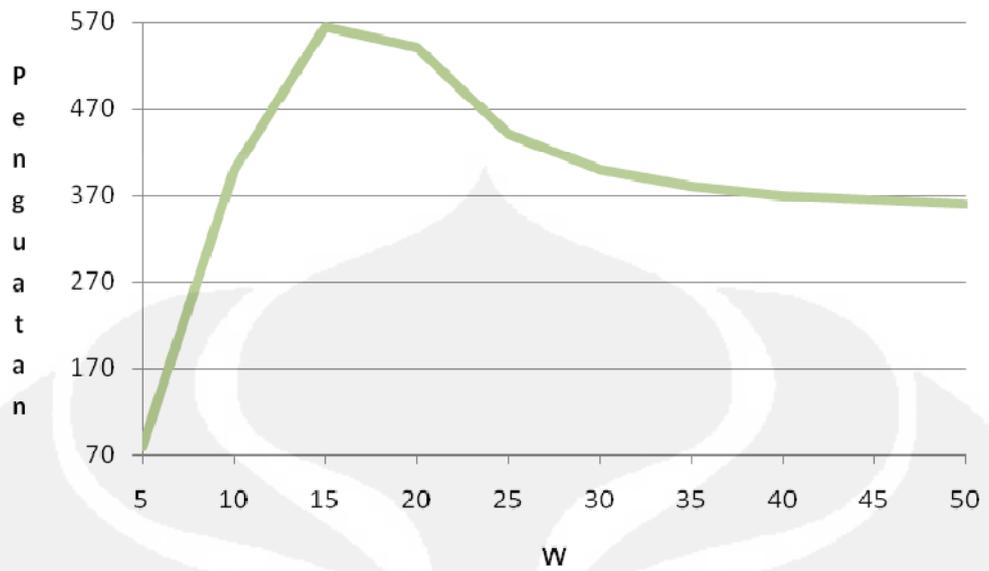




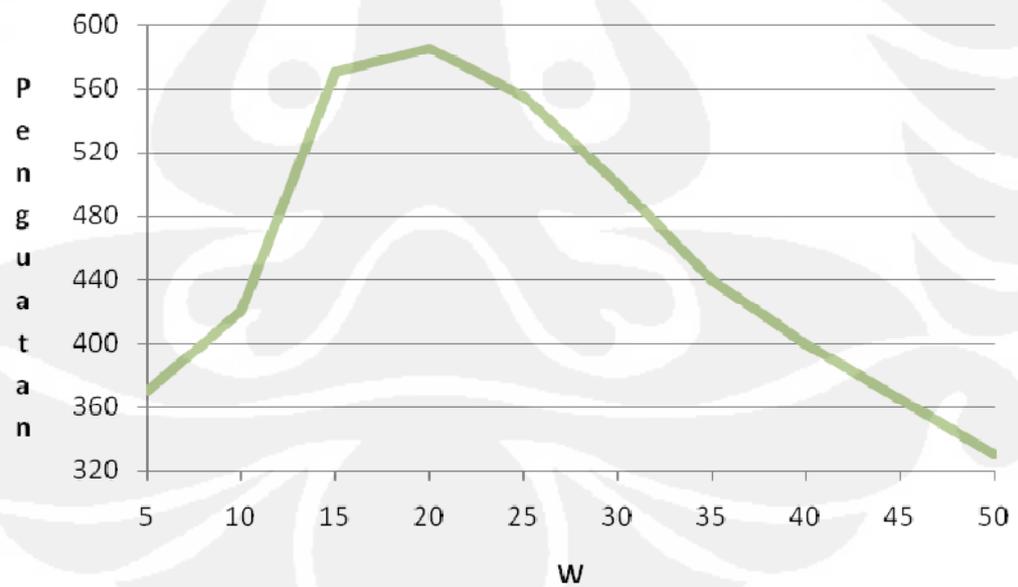
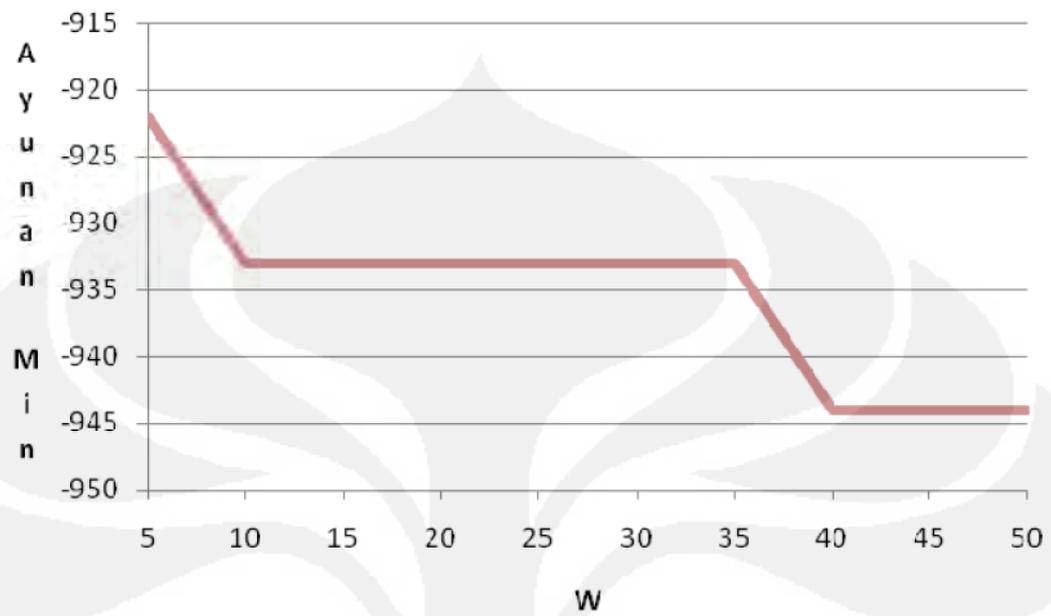
## DATA VARIASI W PADA BIAS

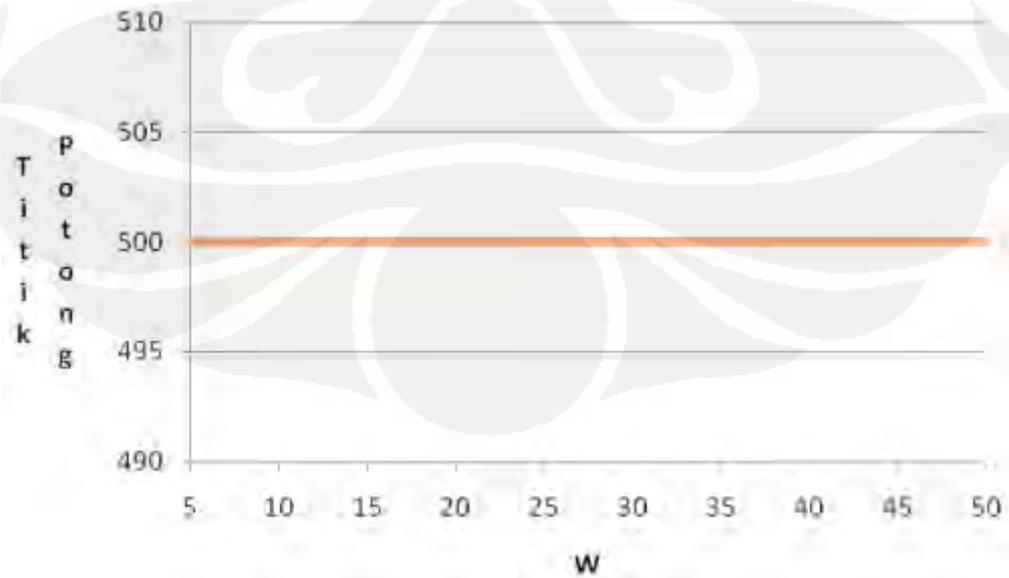
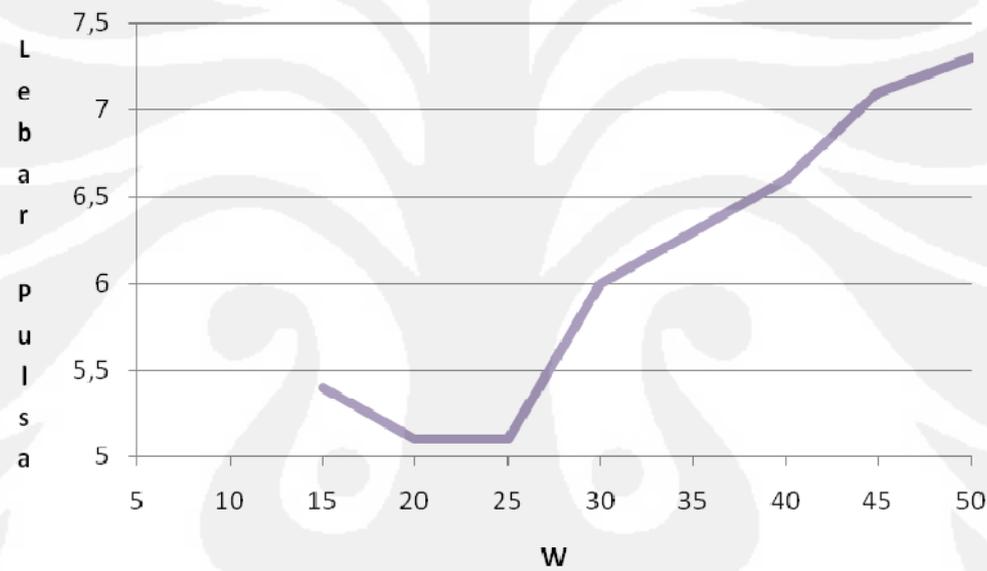
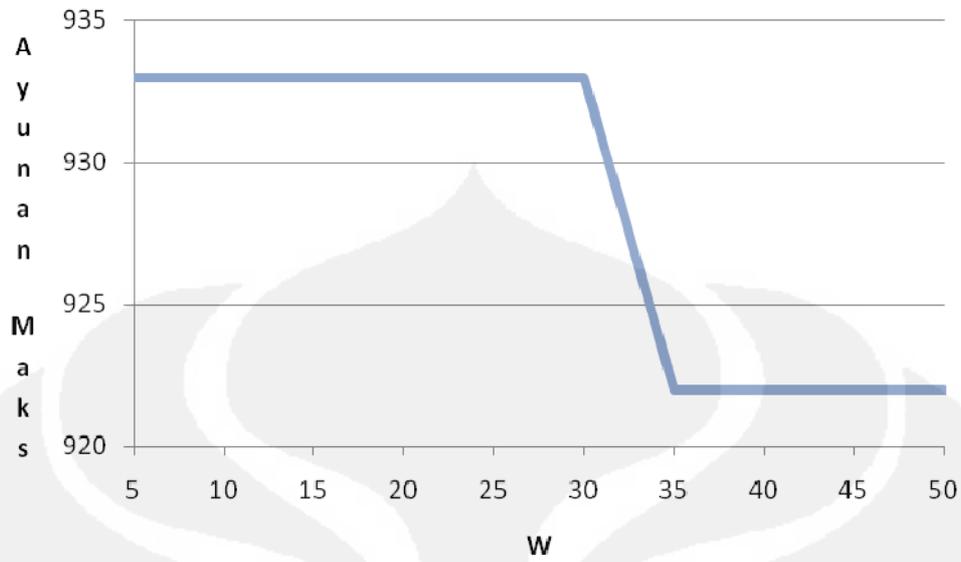
### 1. M1



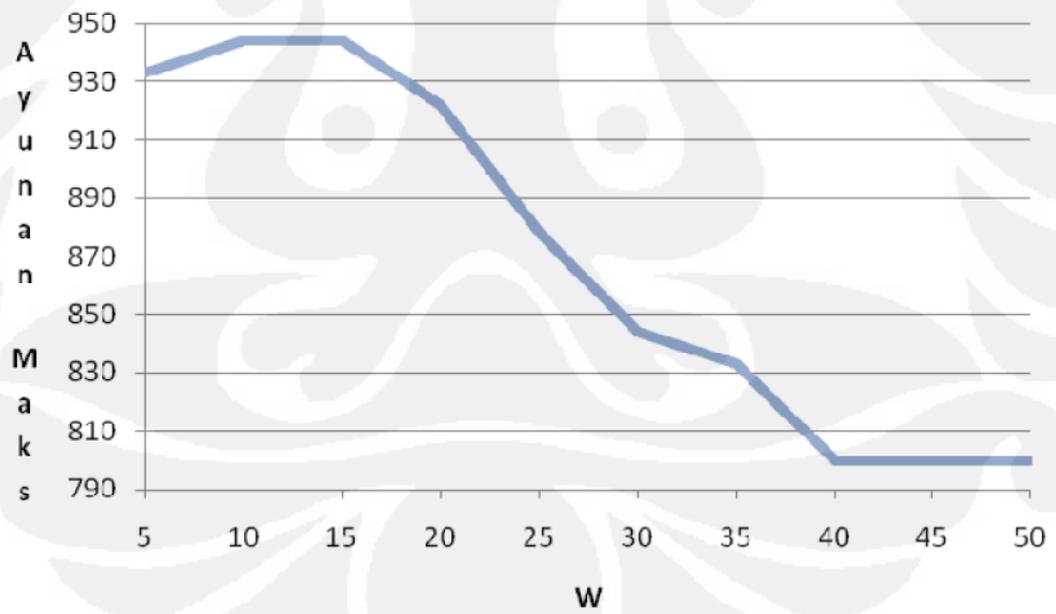
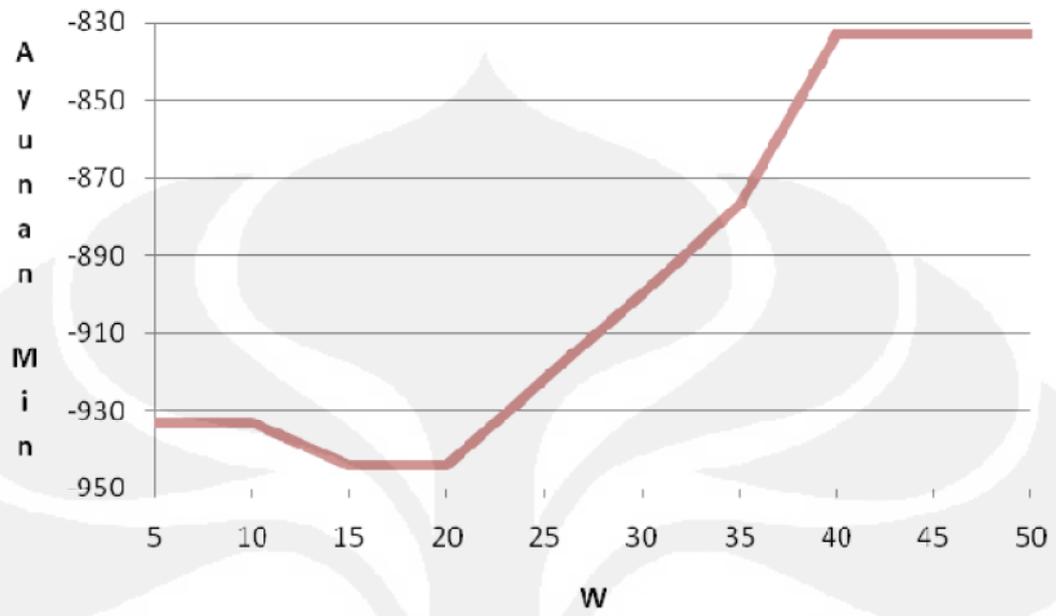


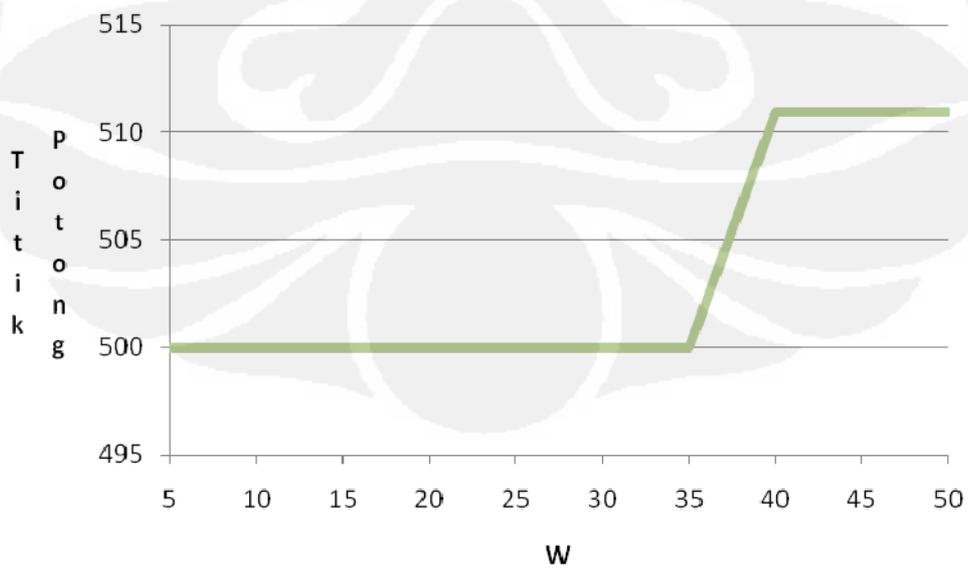
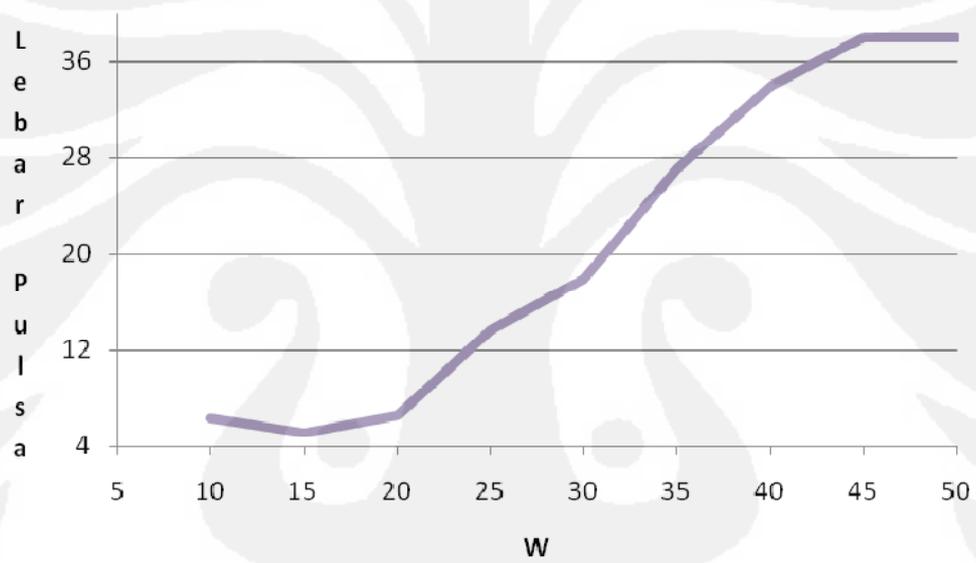
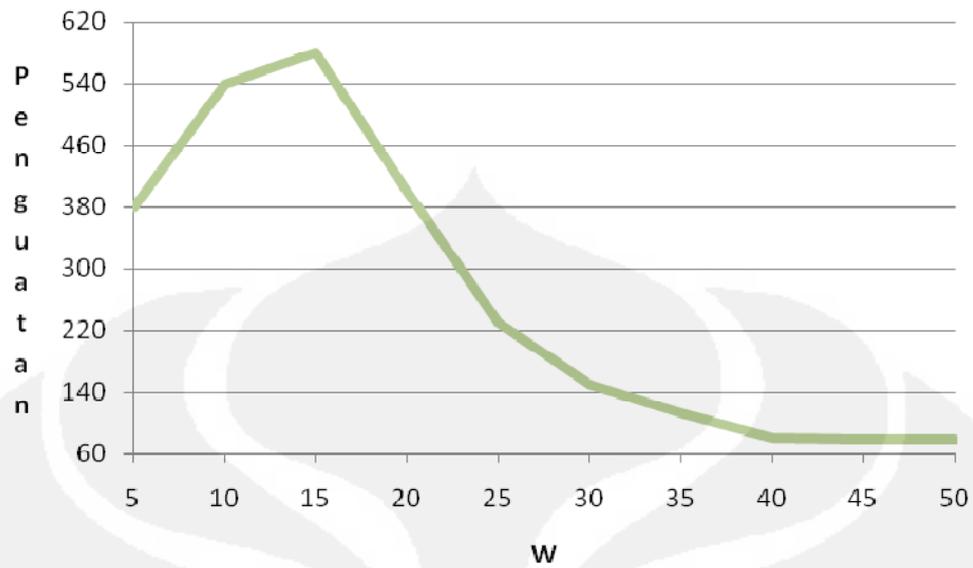
## 2. M2



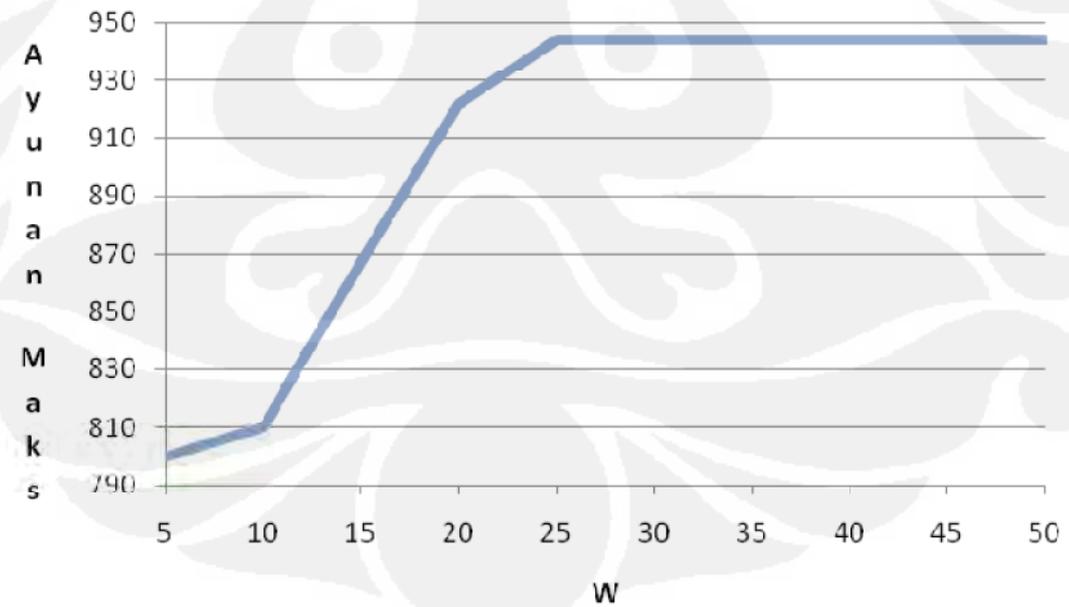
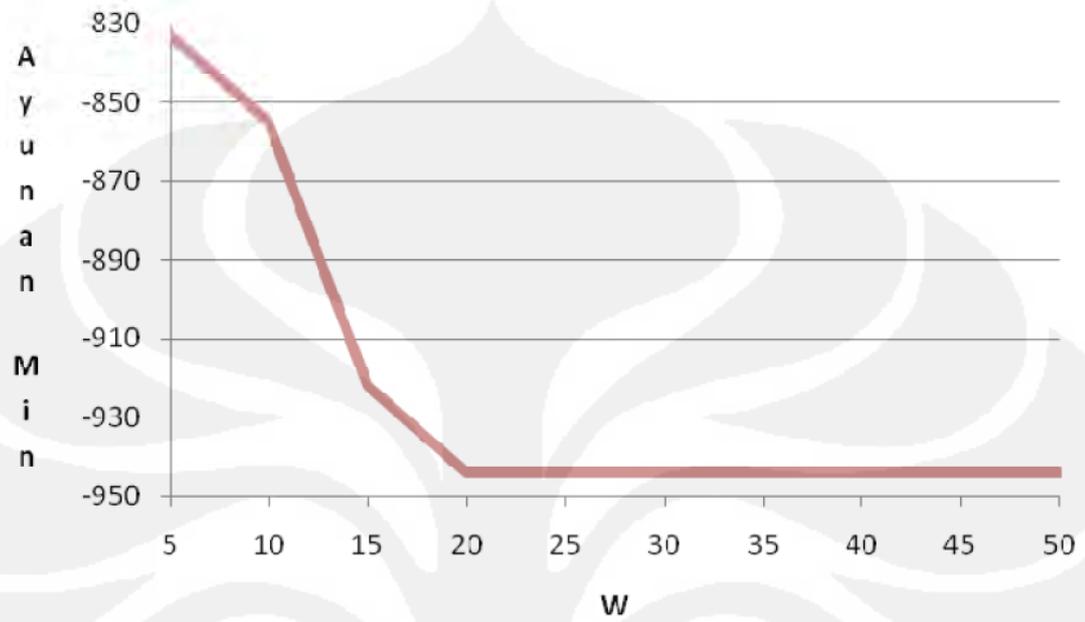


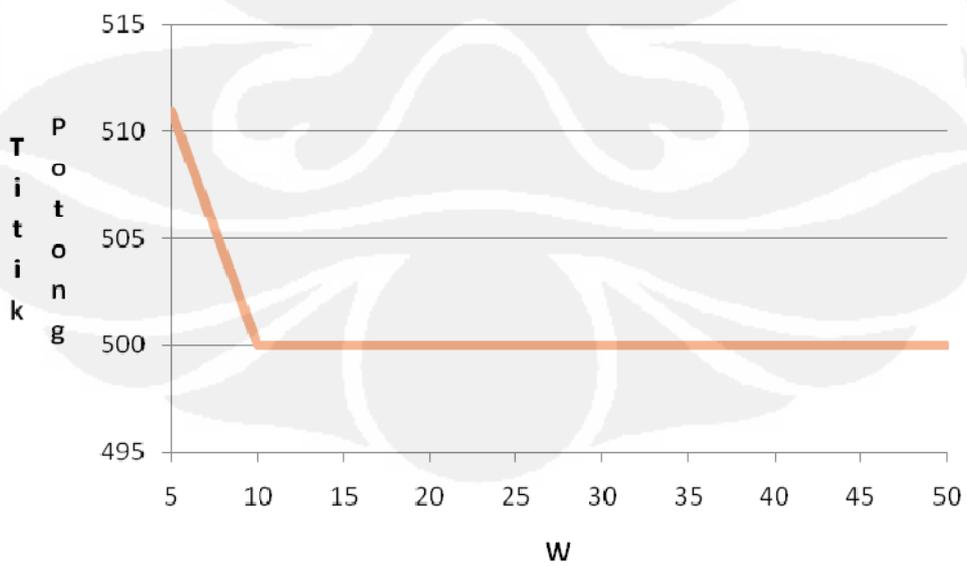
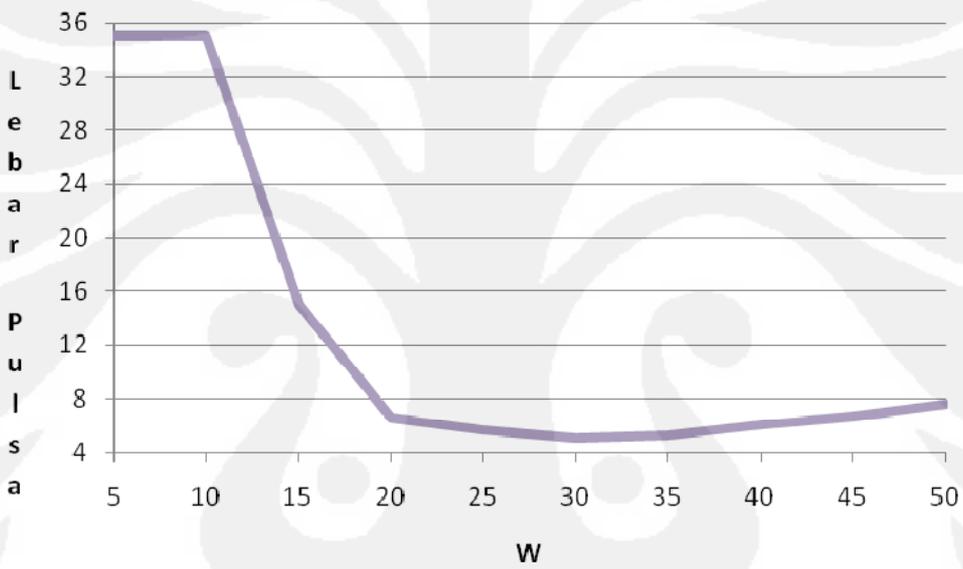
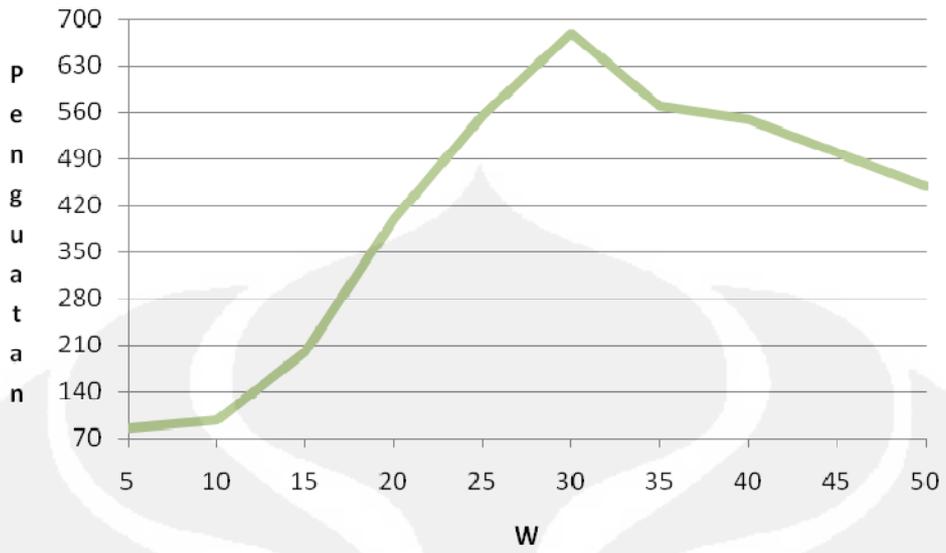
### 3. M3

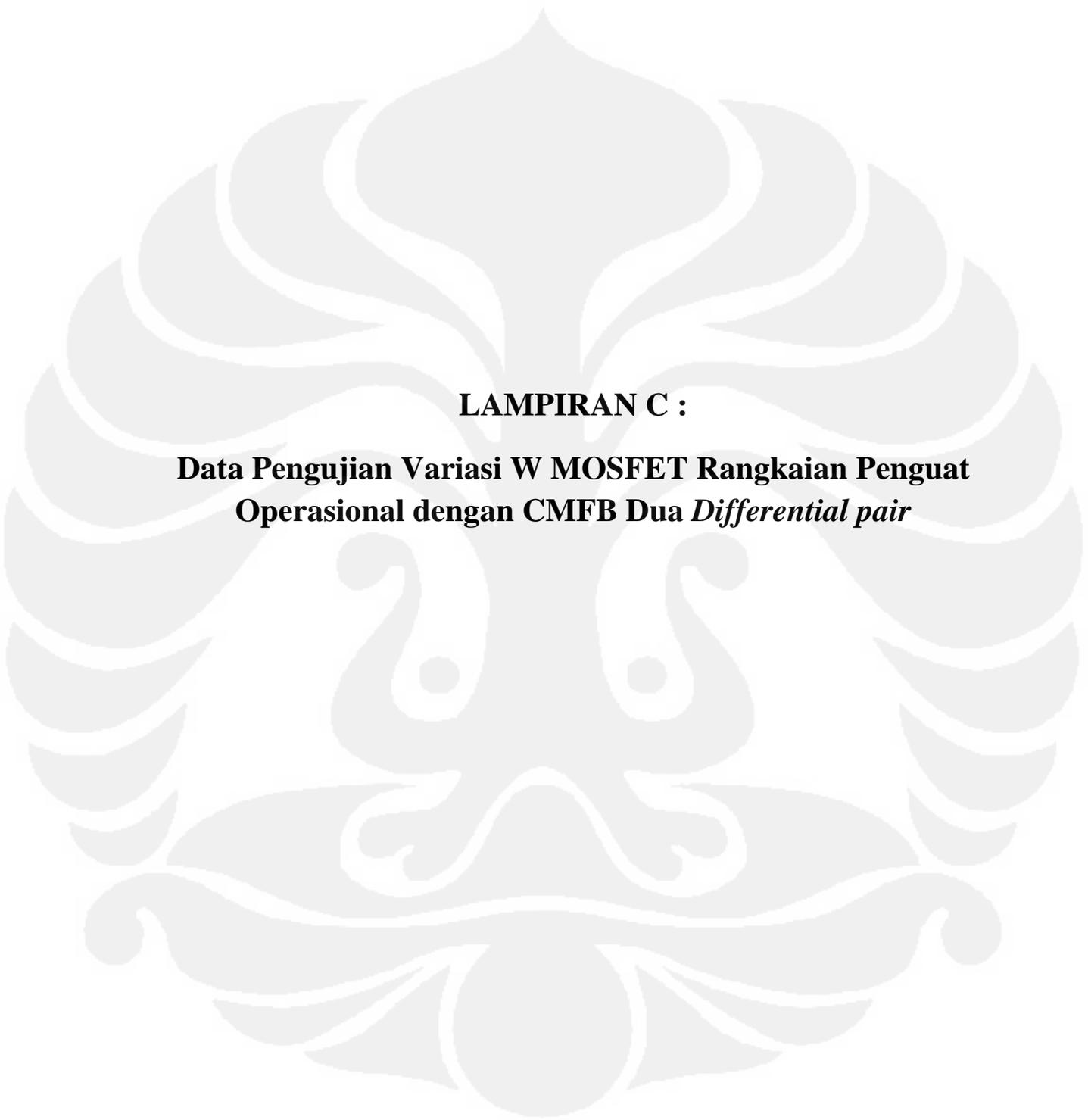




#### 4. M4





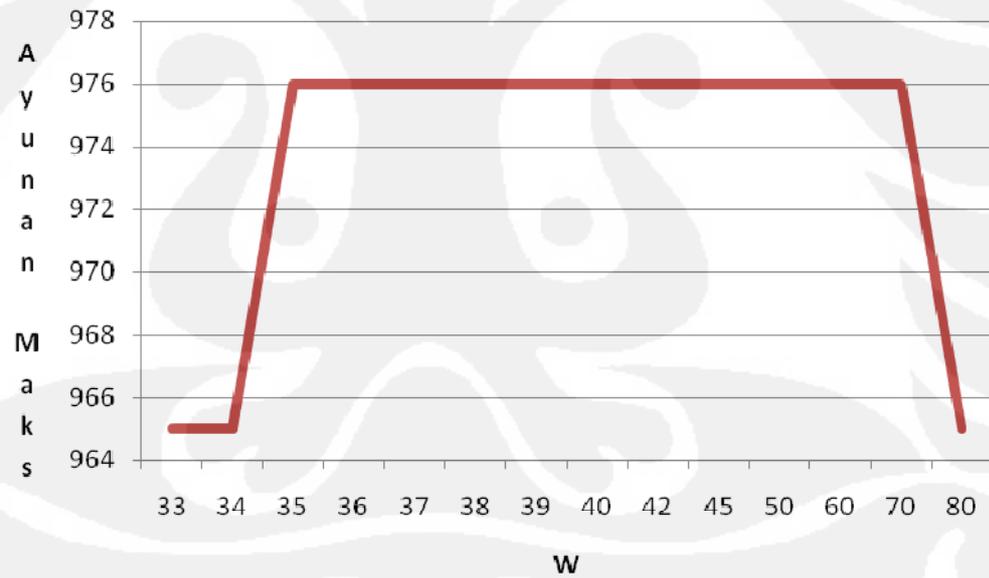
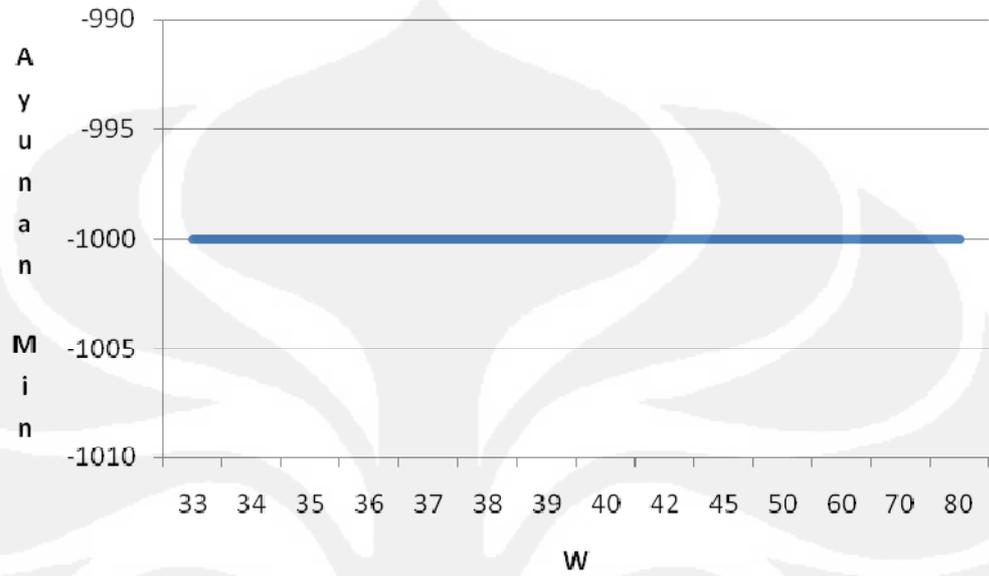


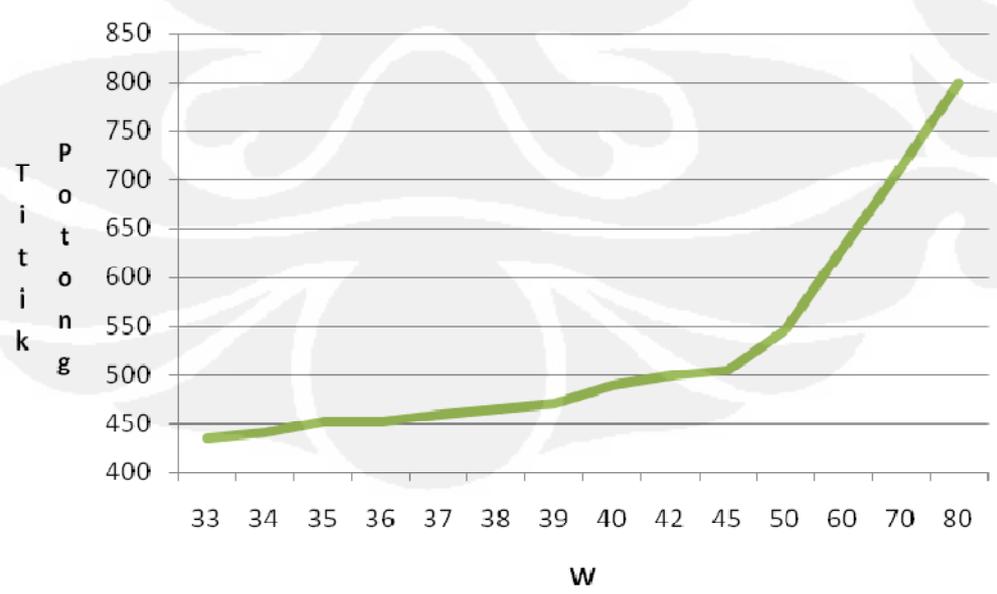
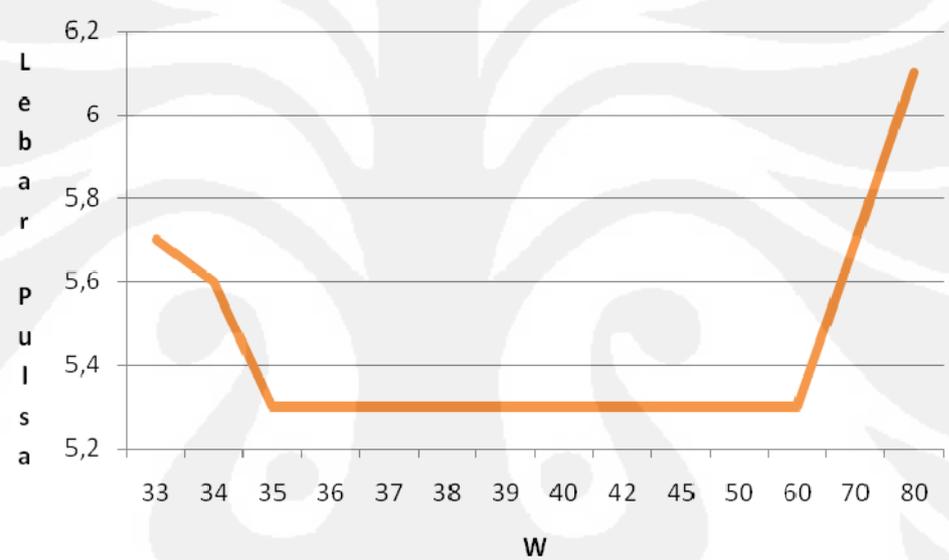
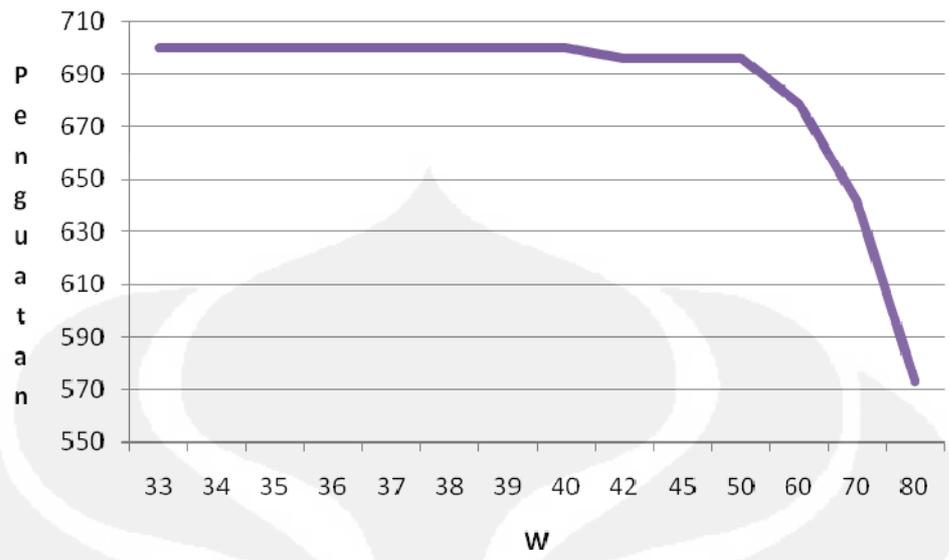
**LAMPIRAN C :**

**Data Pengujian Variasi W MOSFET Rangkaian Penguat  
Operasional dengan CMFB Dua *Differential pair***

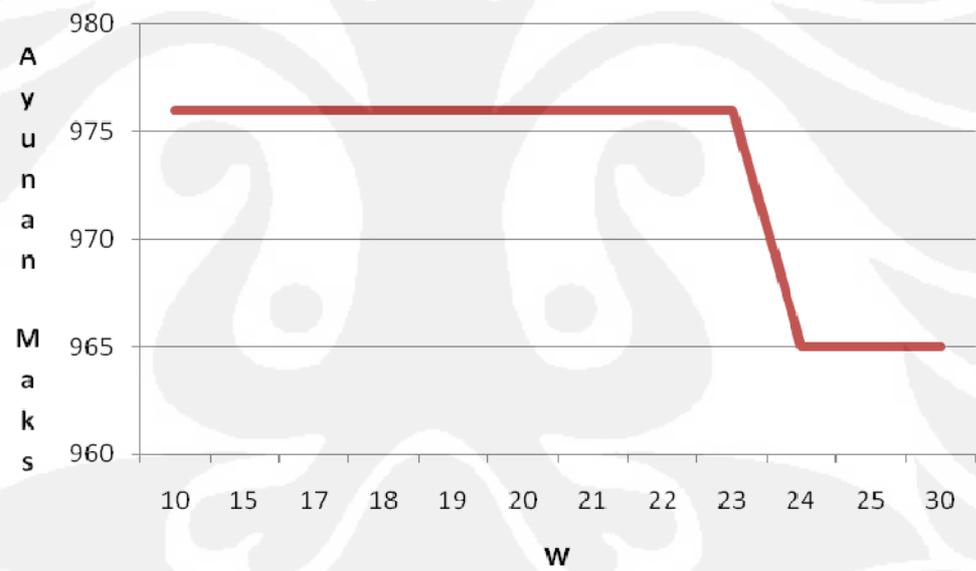
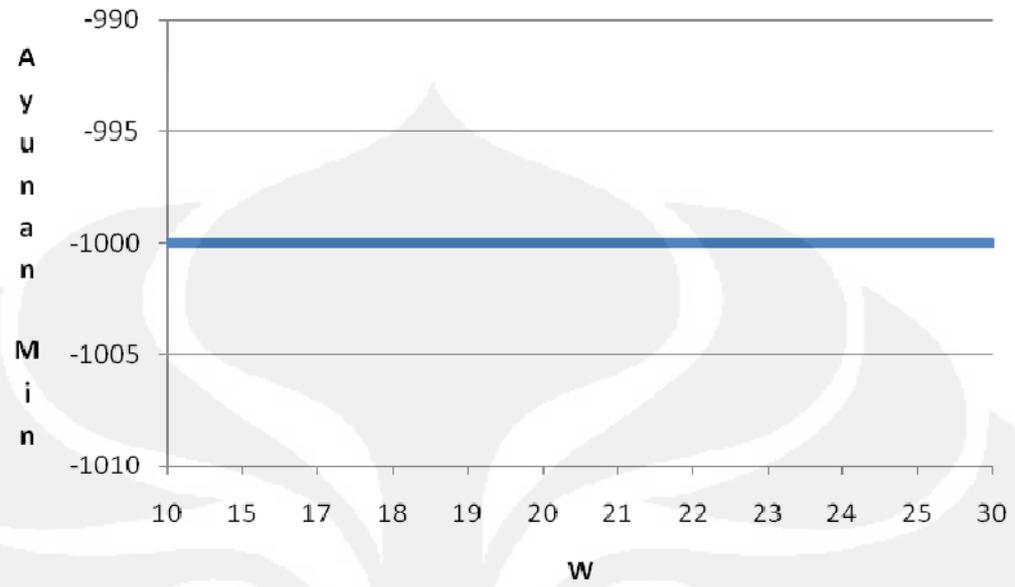
## Sub Bagian Buffer

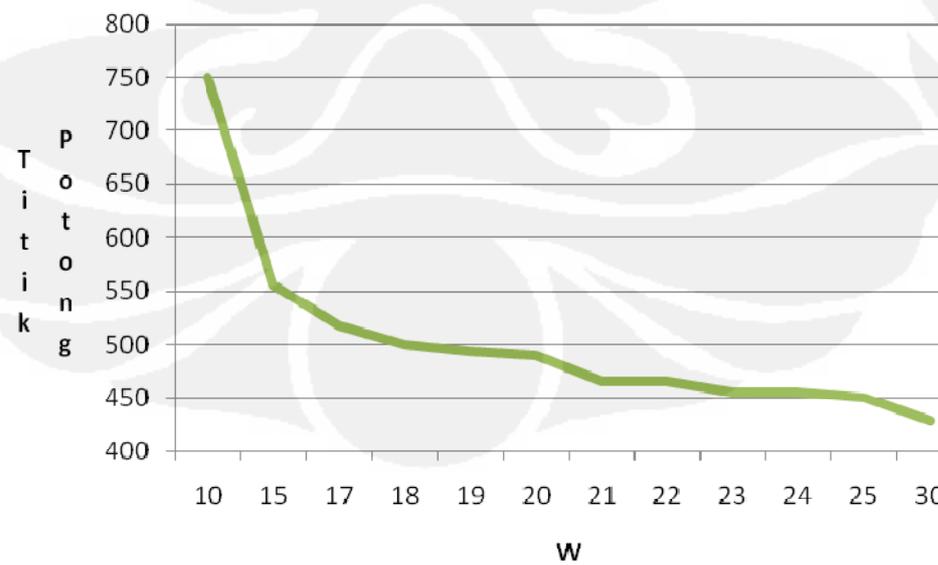
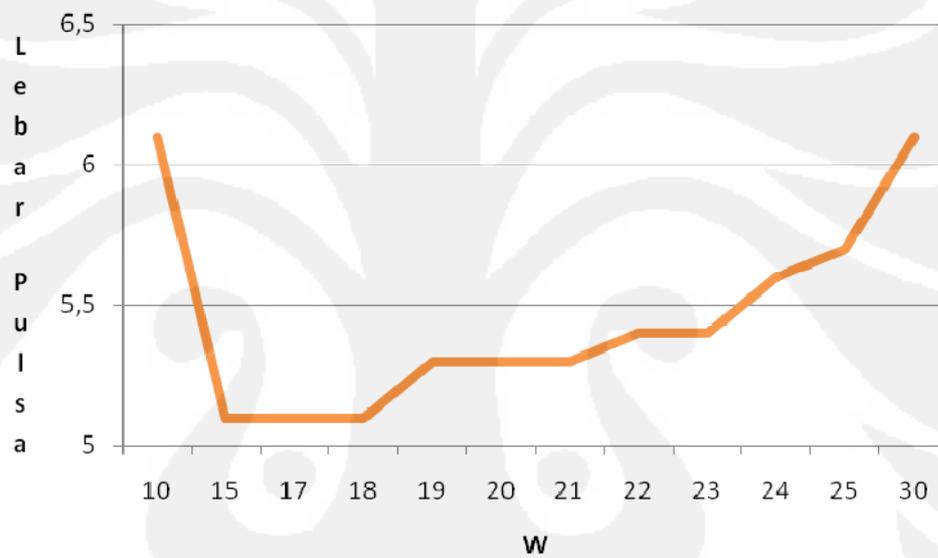
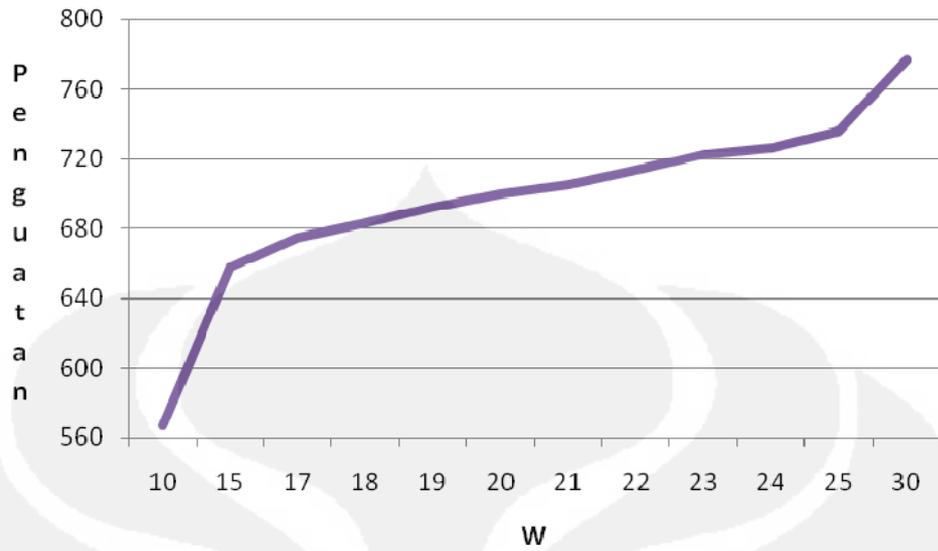
### 1. MIP



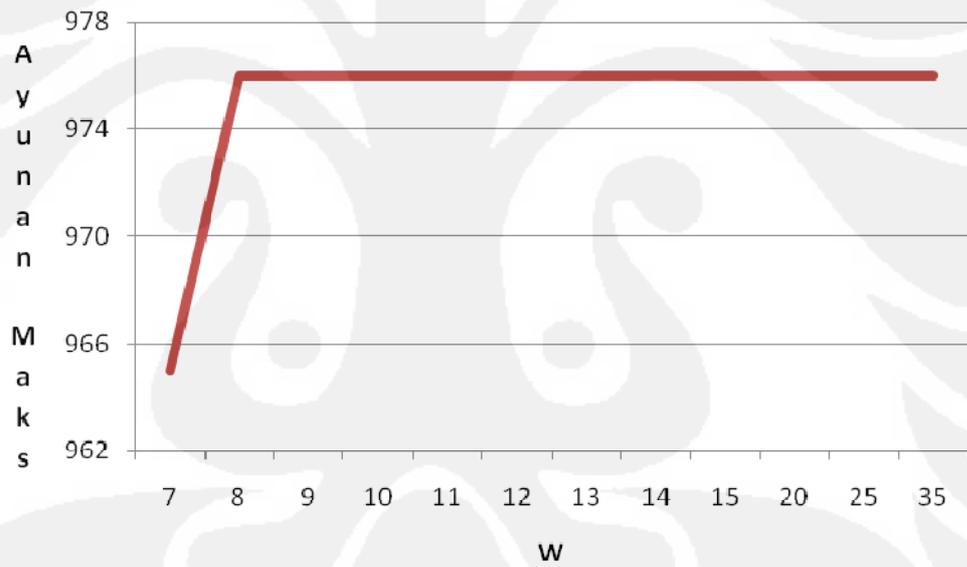
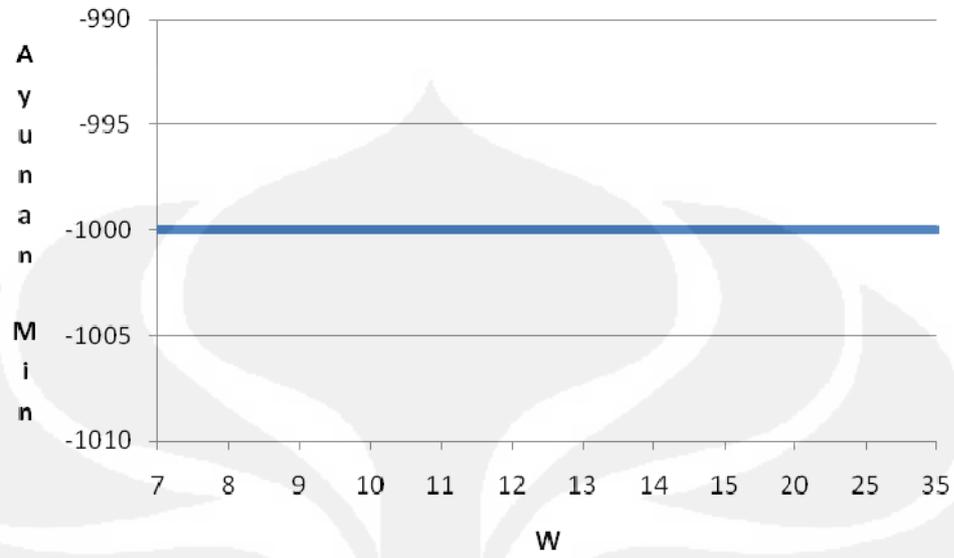


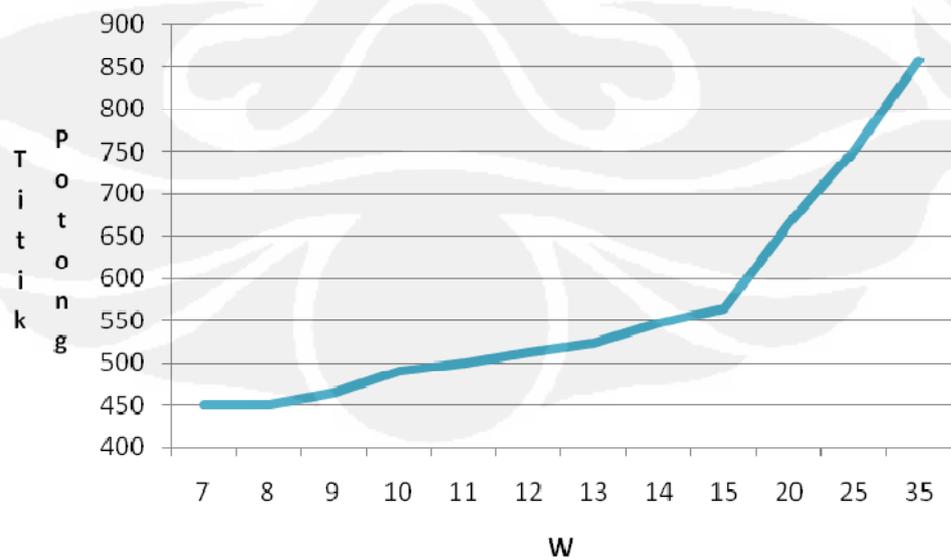
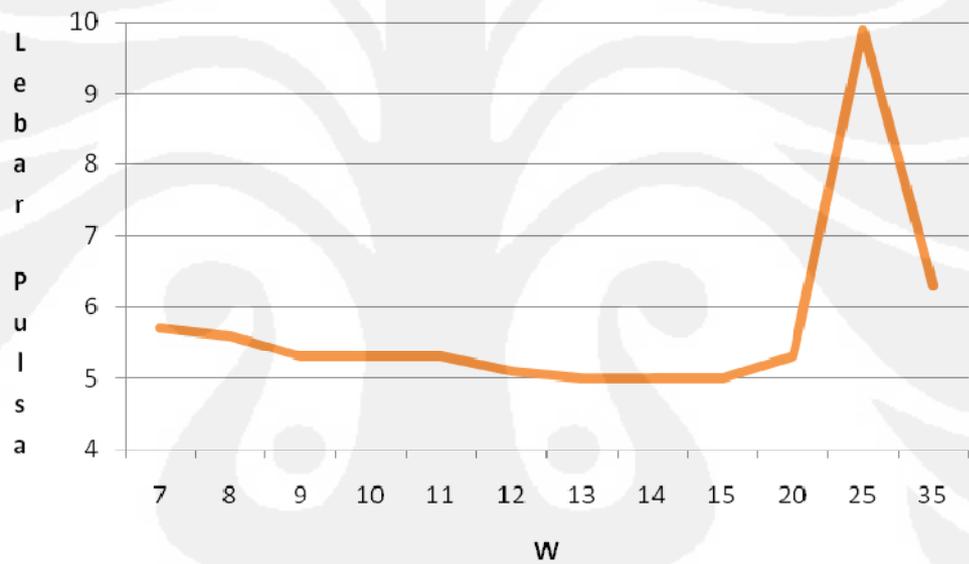
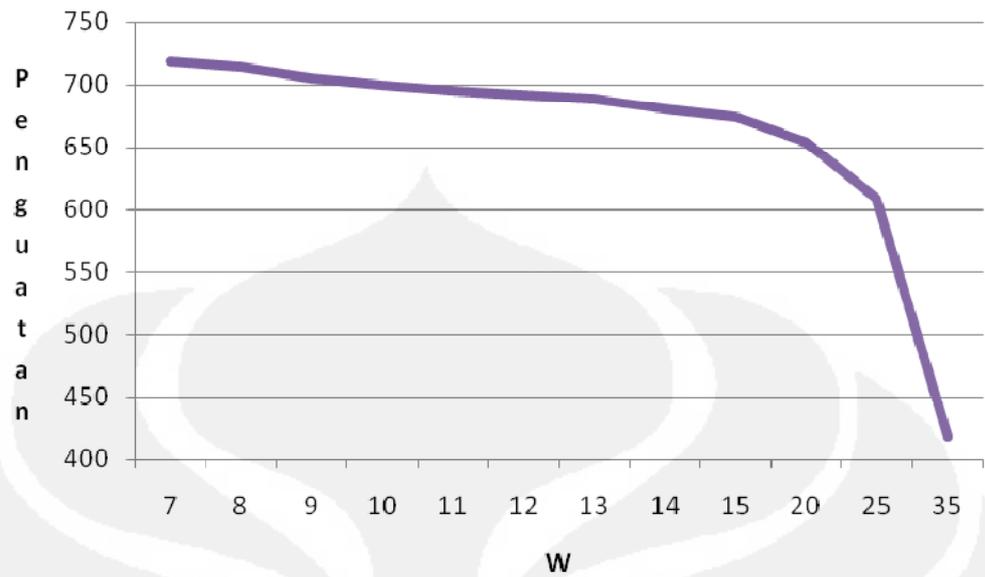
## 2. M2P



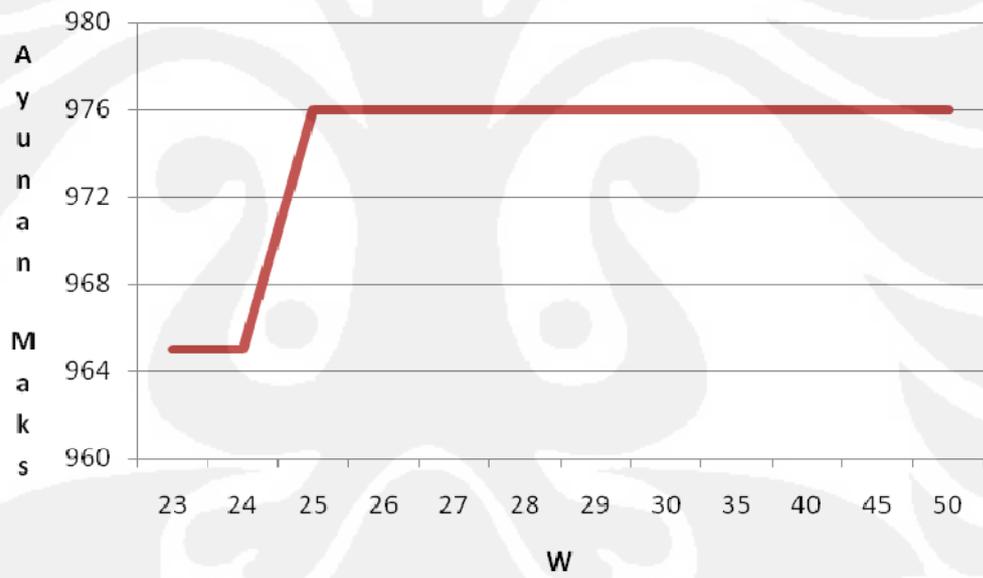
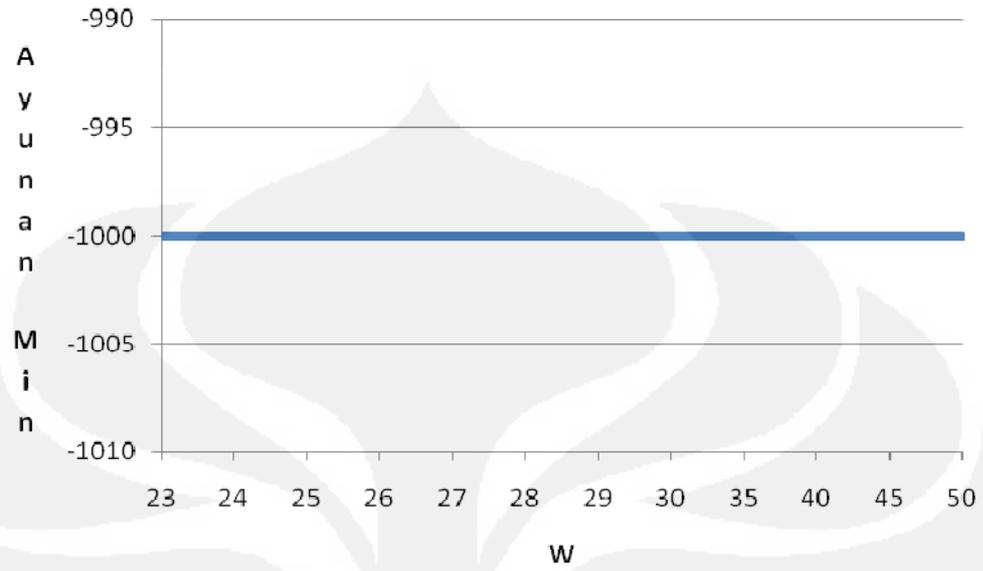


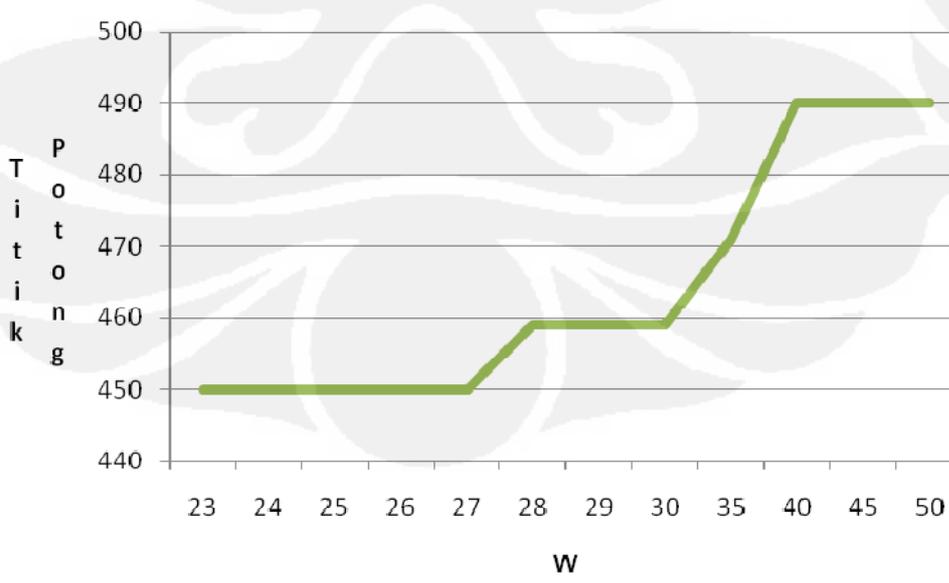
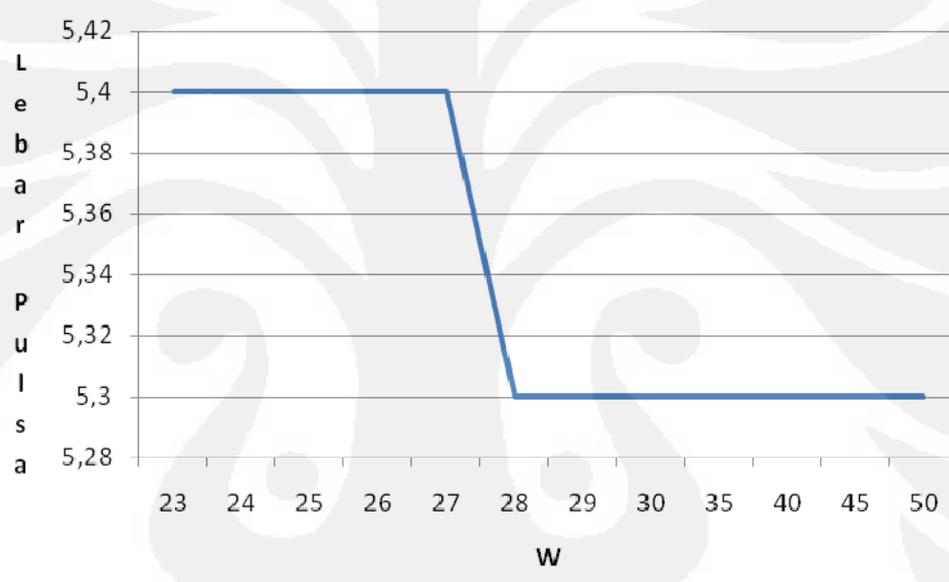
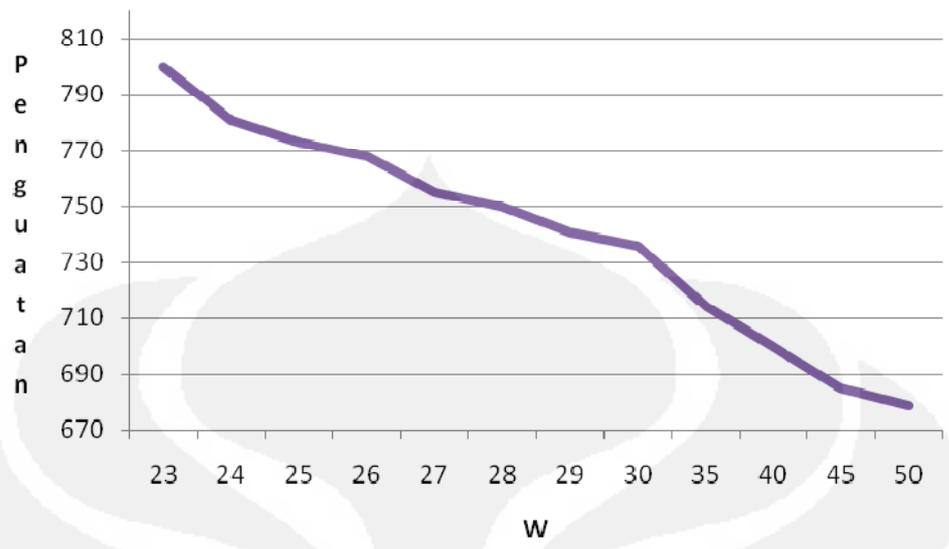
### 3. M3N



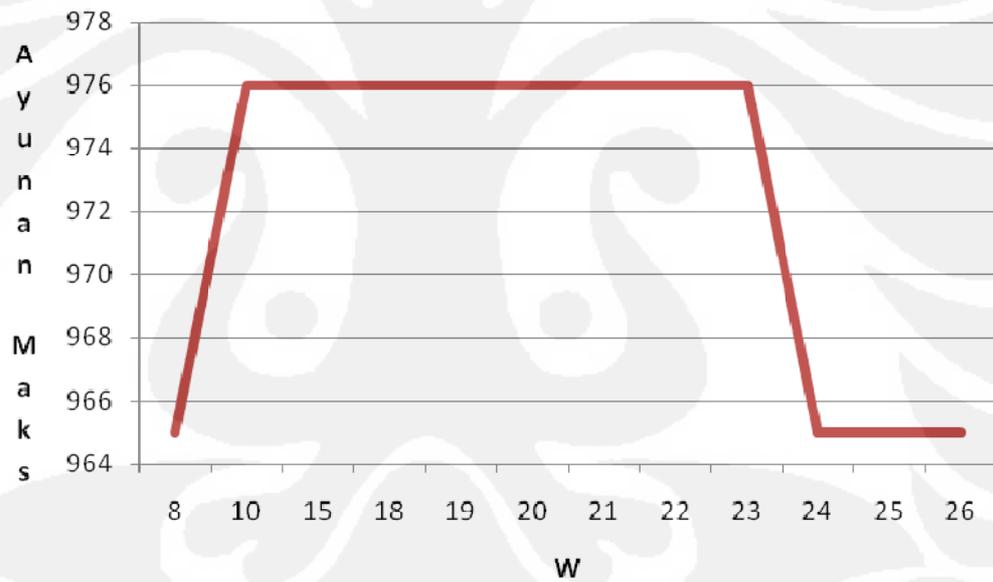
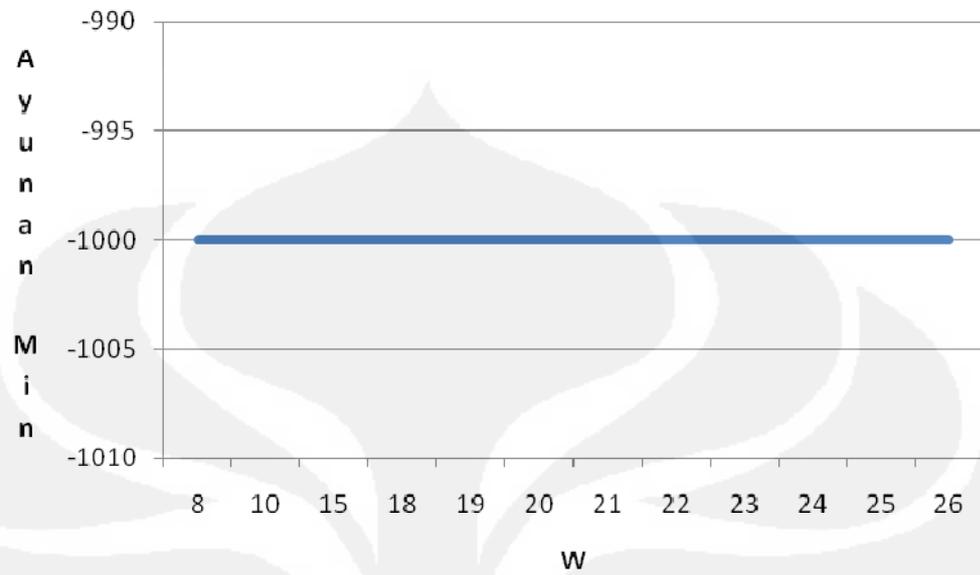


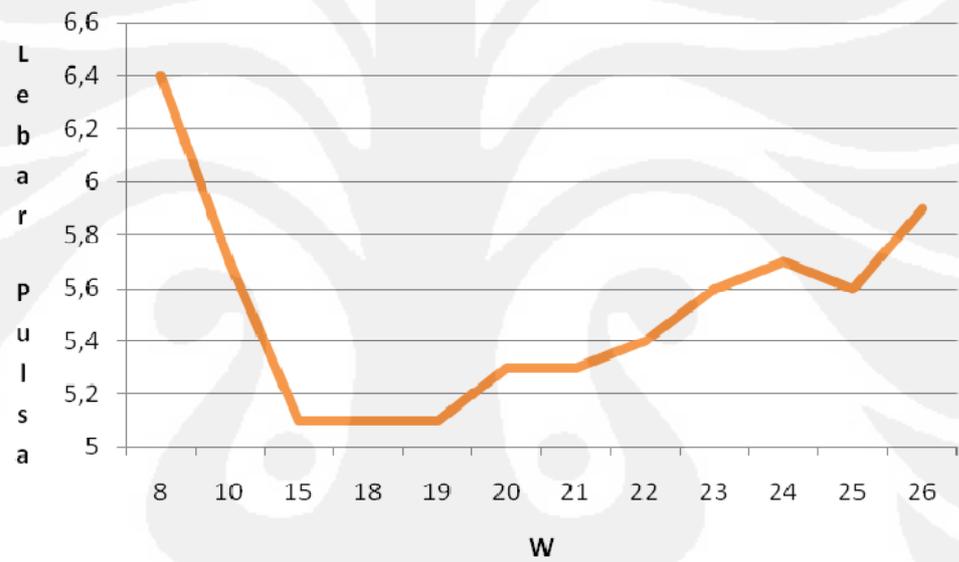
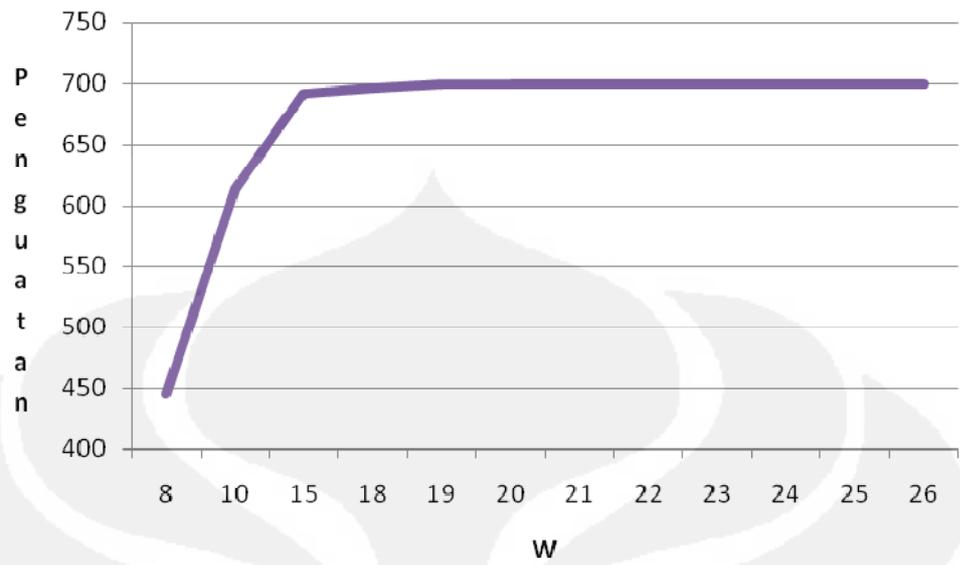
#### 4. M4N



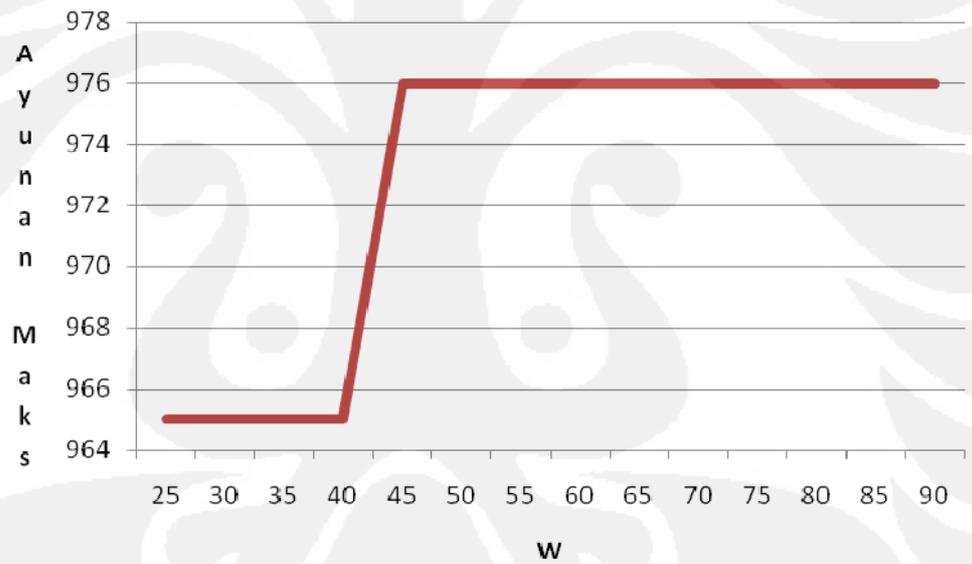
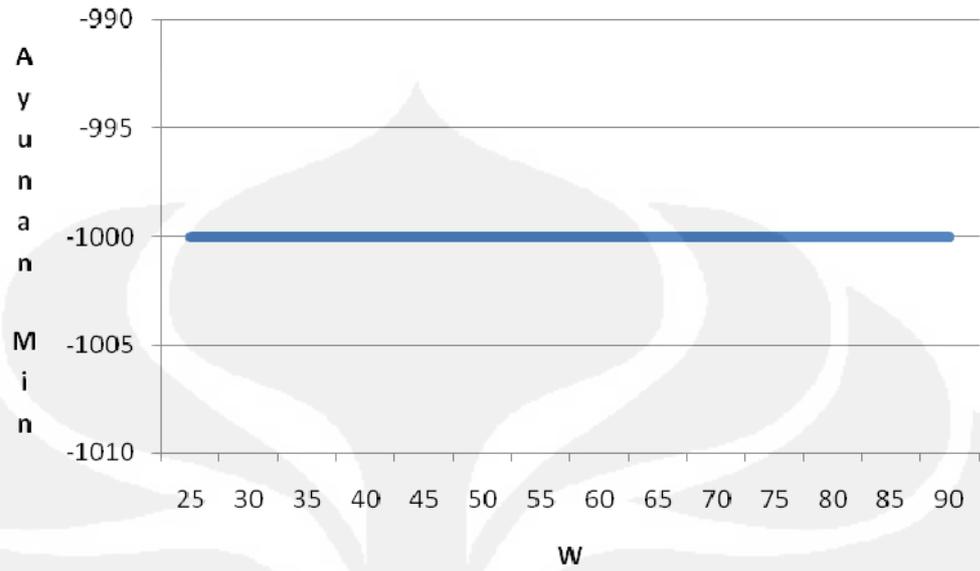


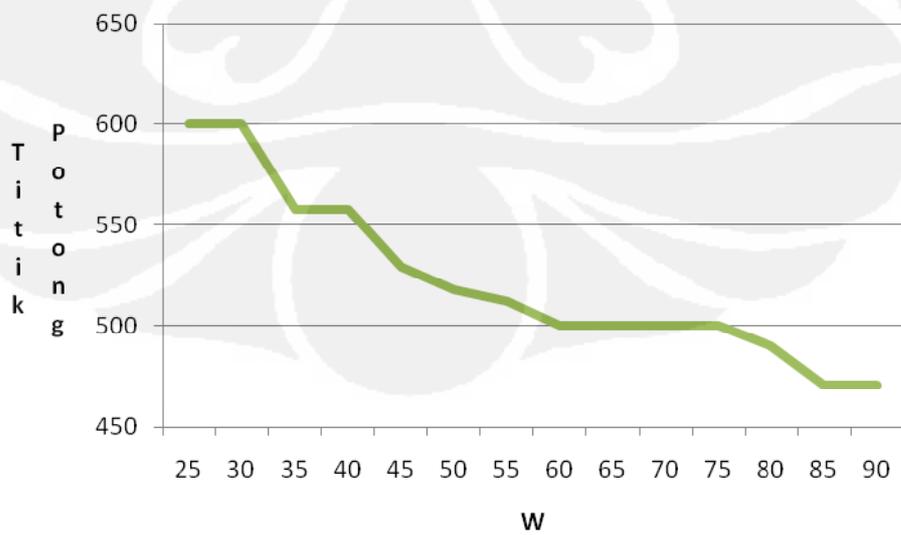
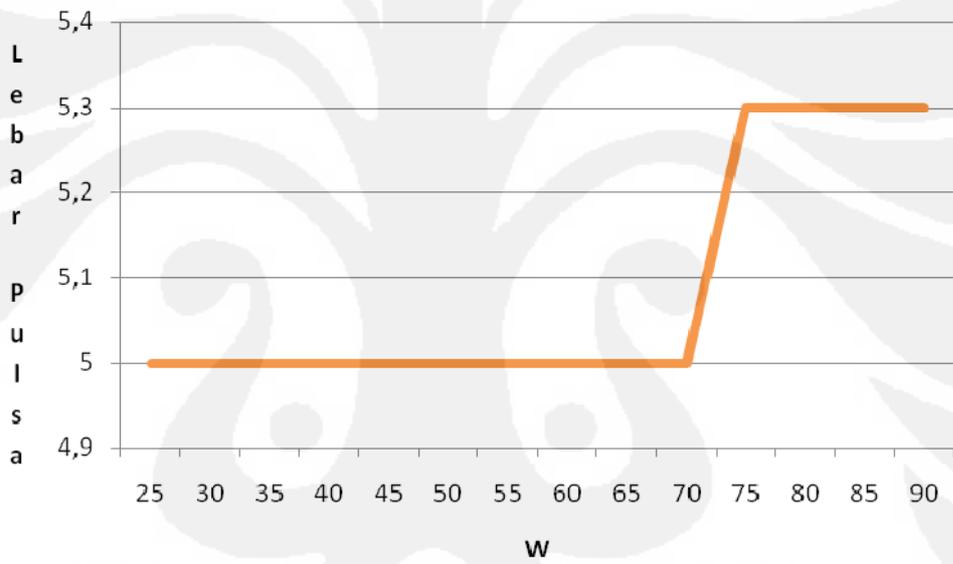
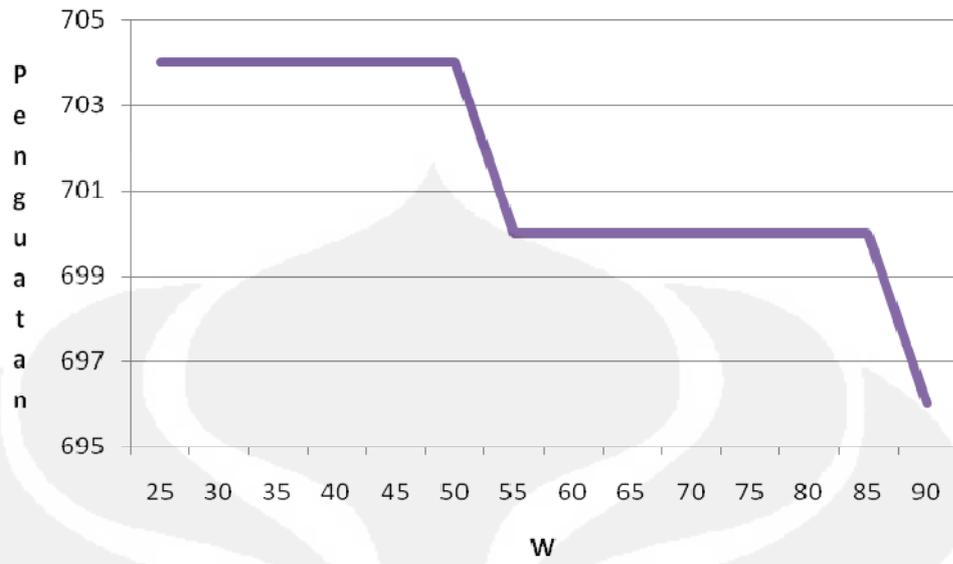
## 5. M5N





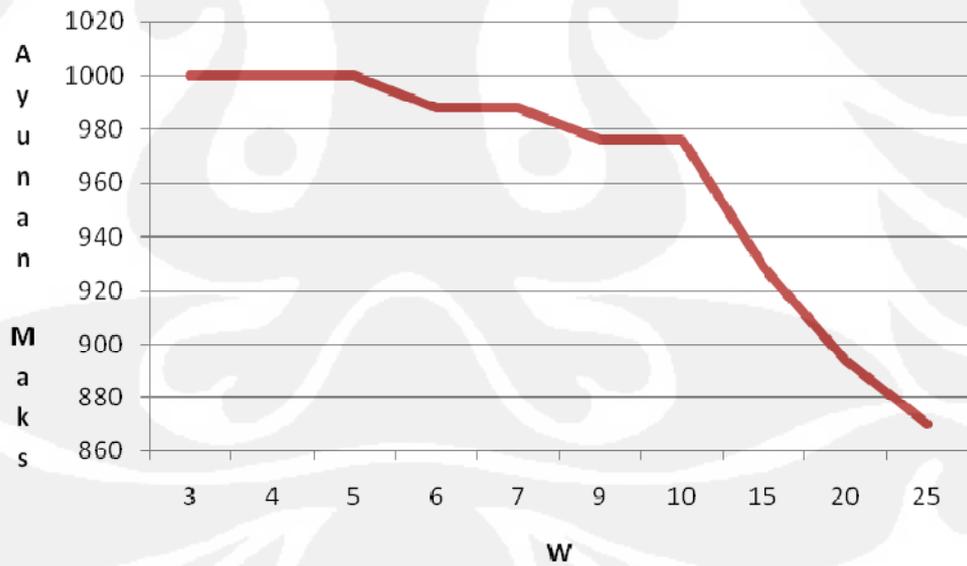
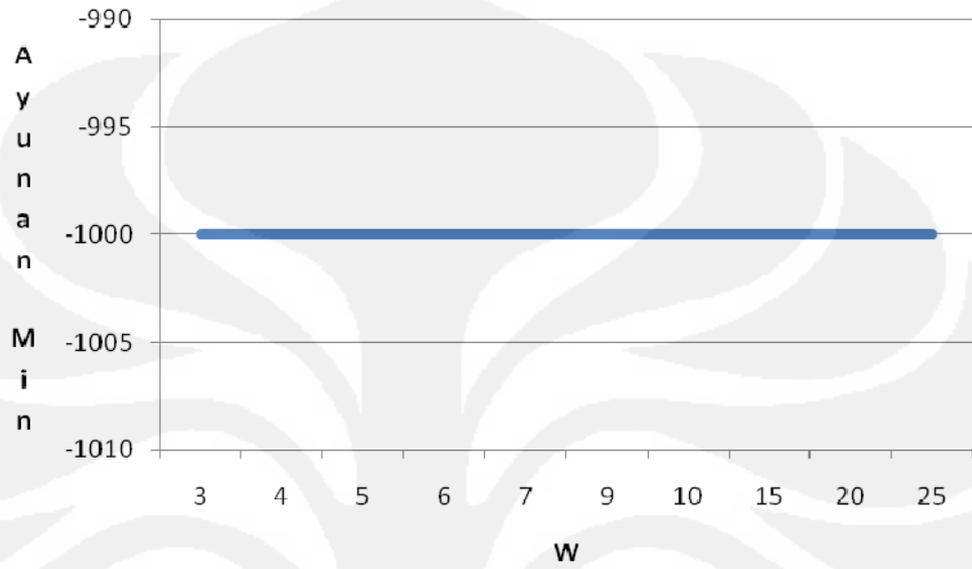
## 6. M6N

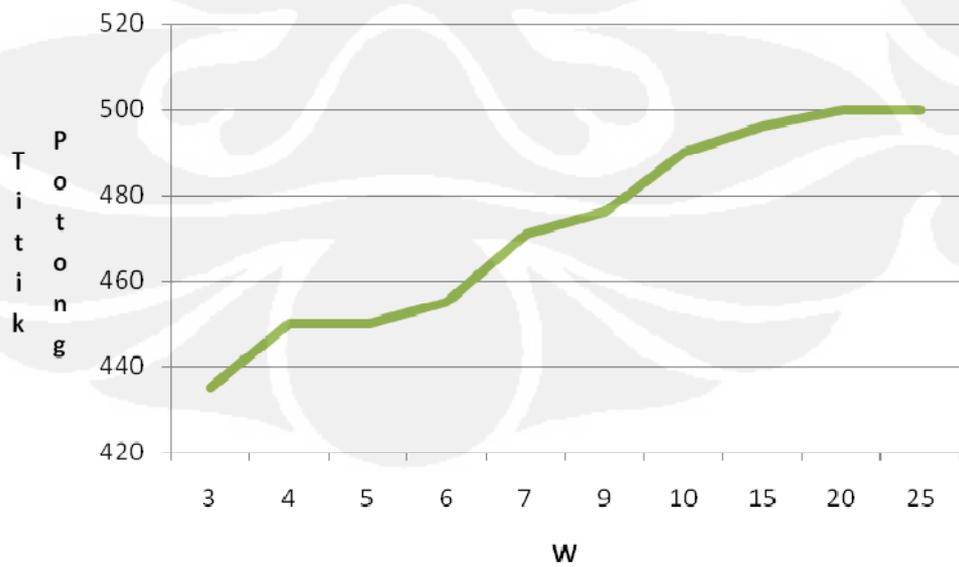
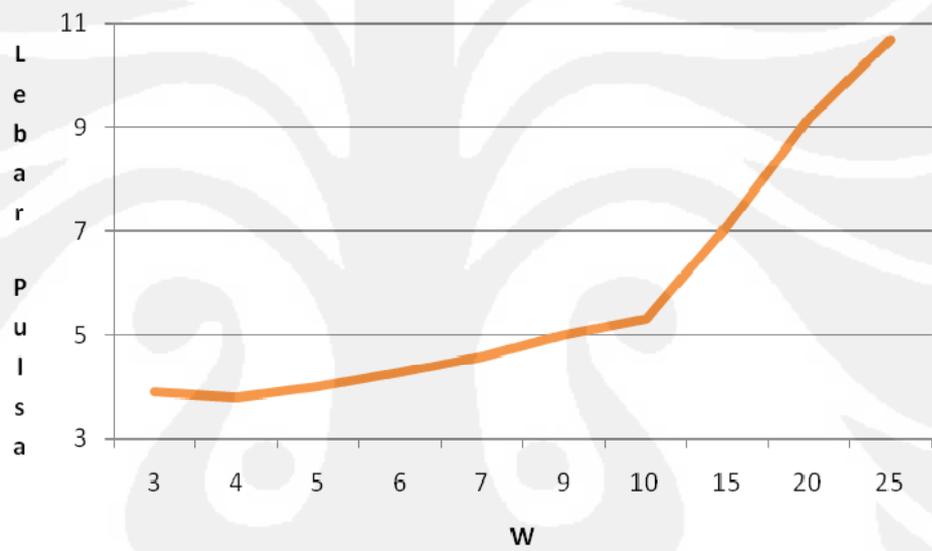
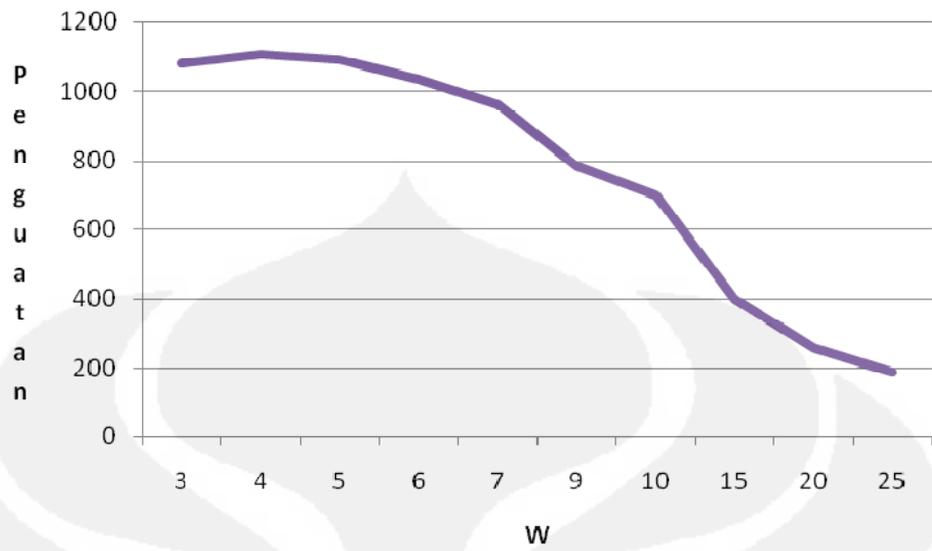




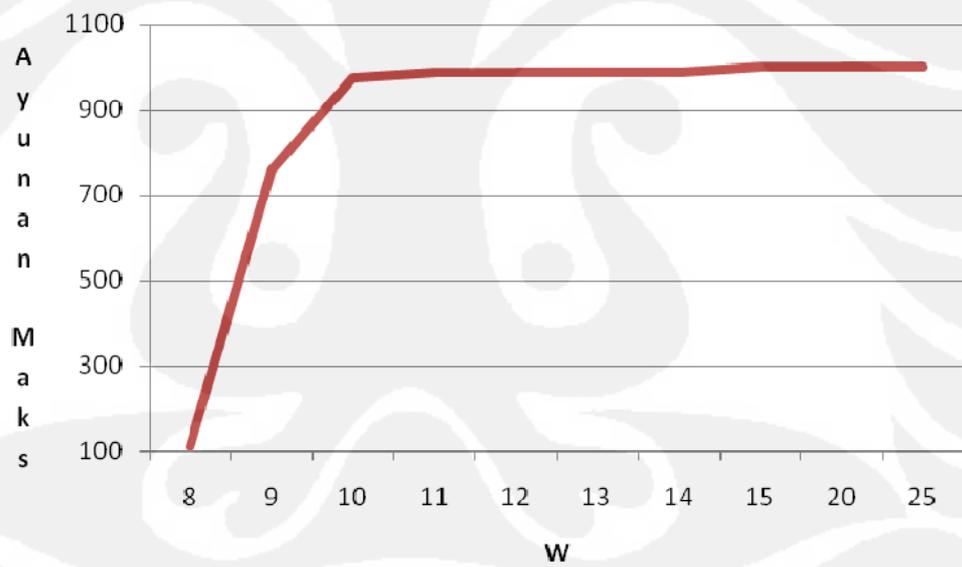
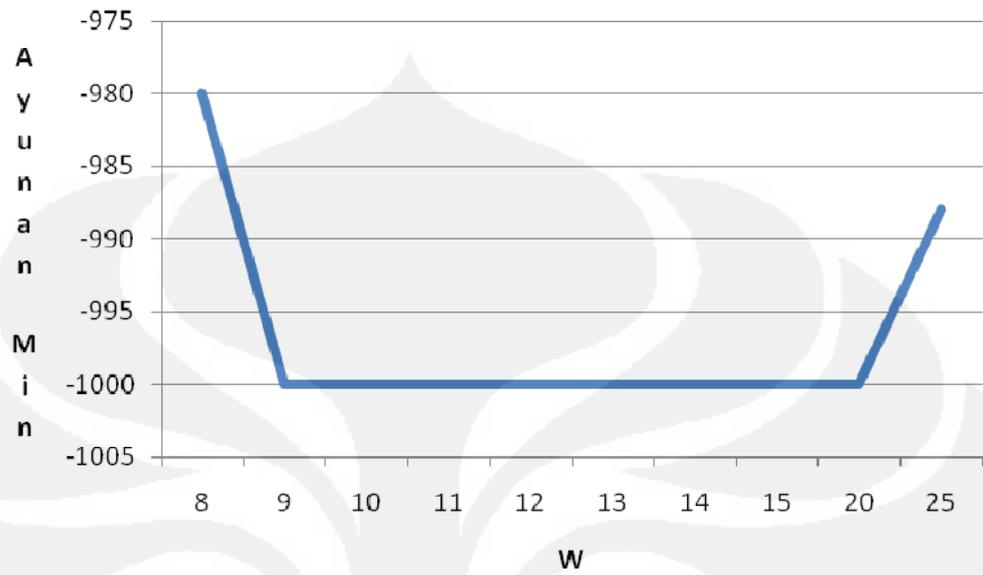
## Sub Bagian Penguat Differensial

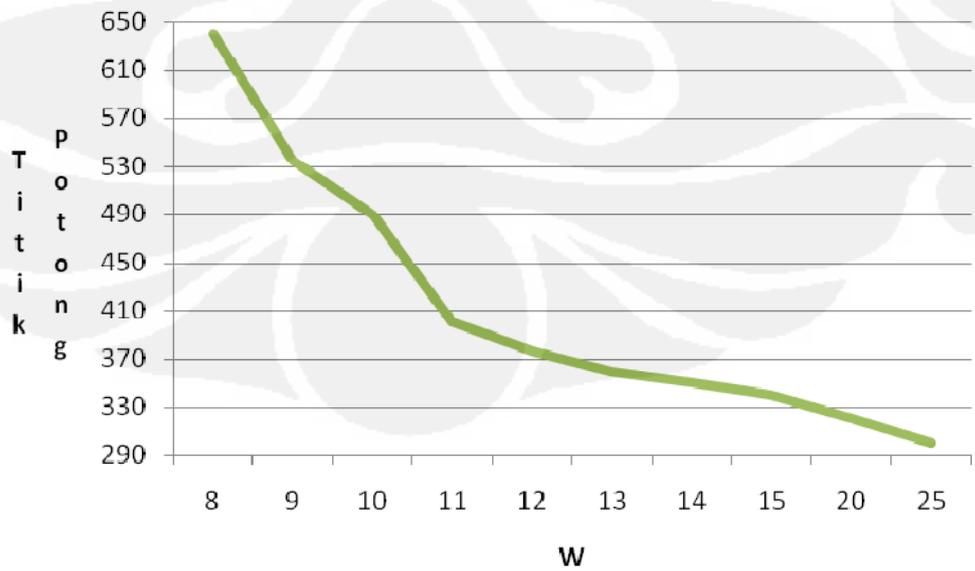
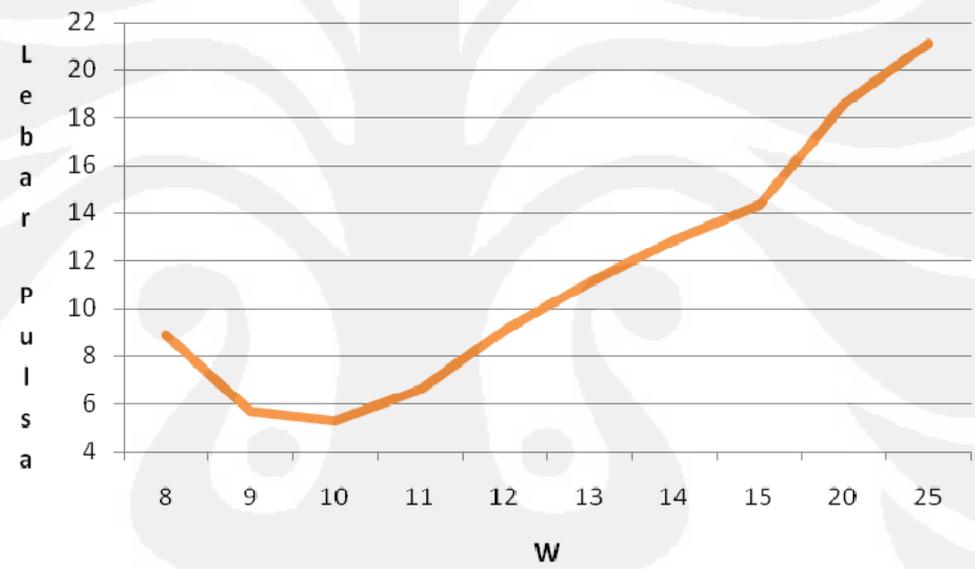
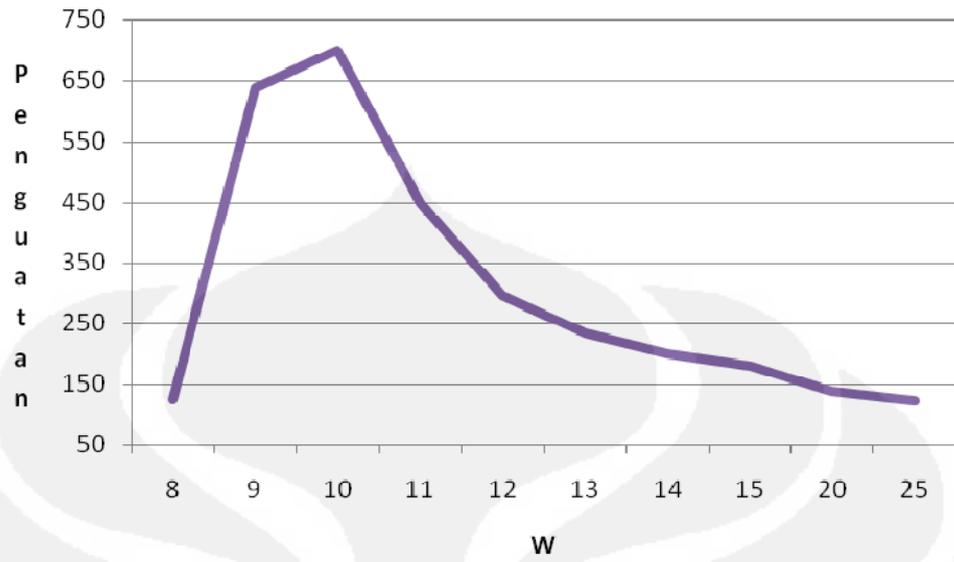
### 1. M1L, M2L, M1R, M2R



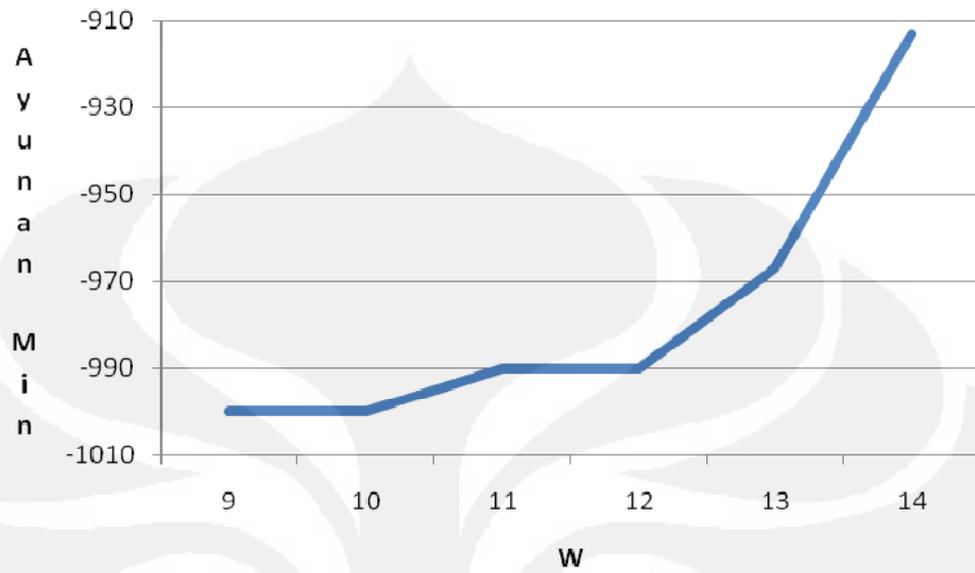


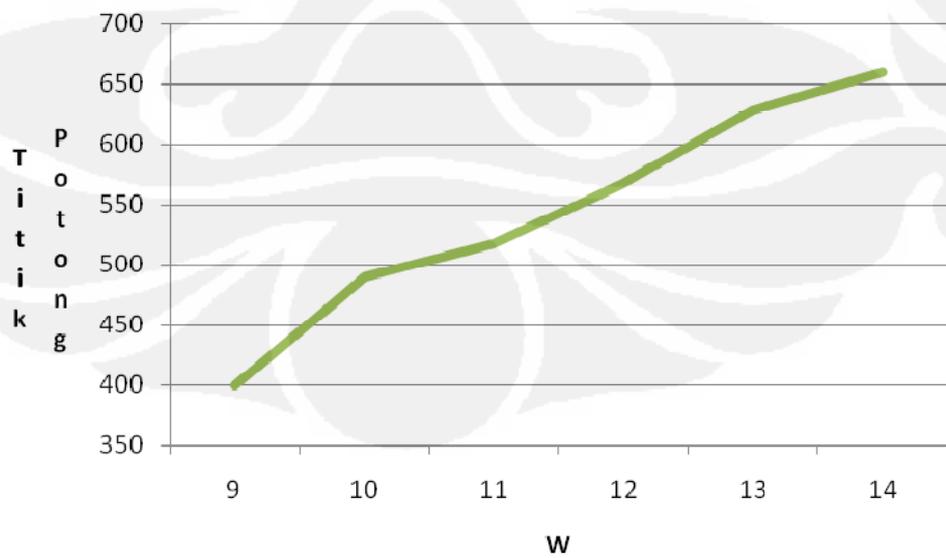
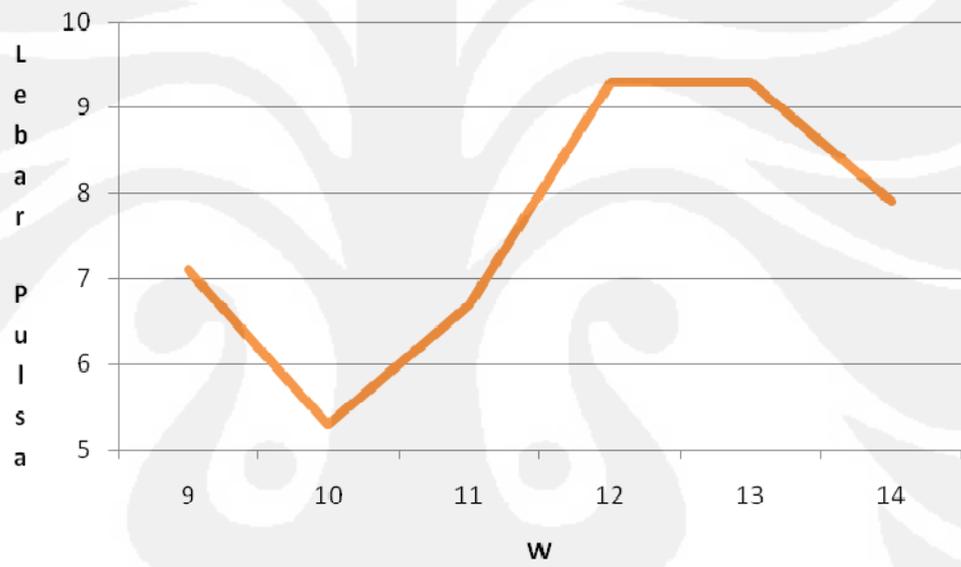
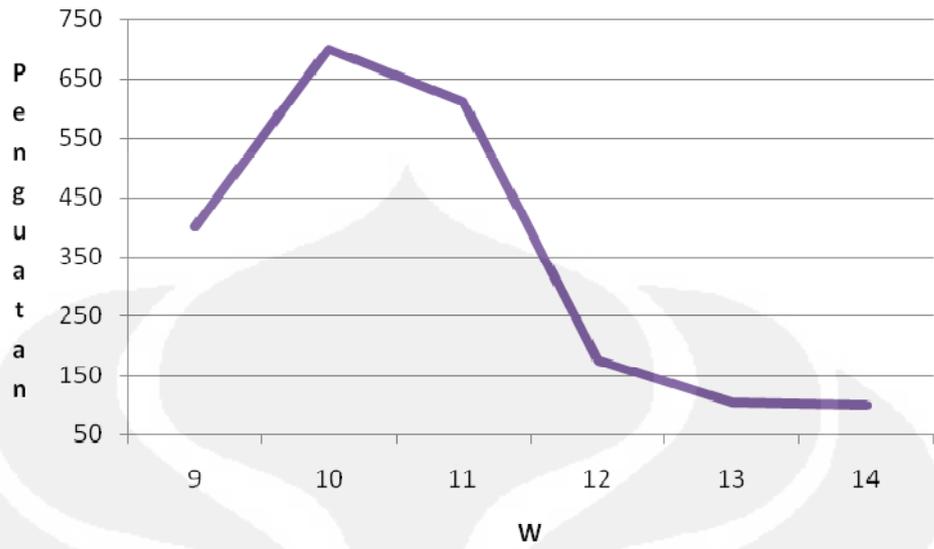
## 2. M3L, M3R



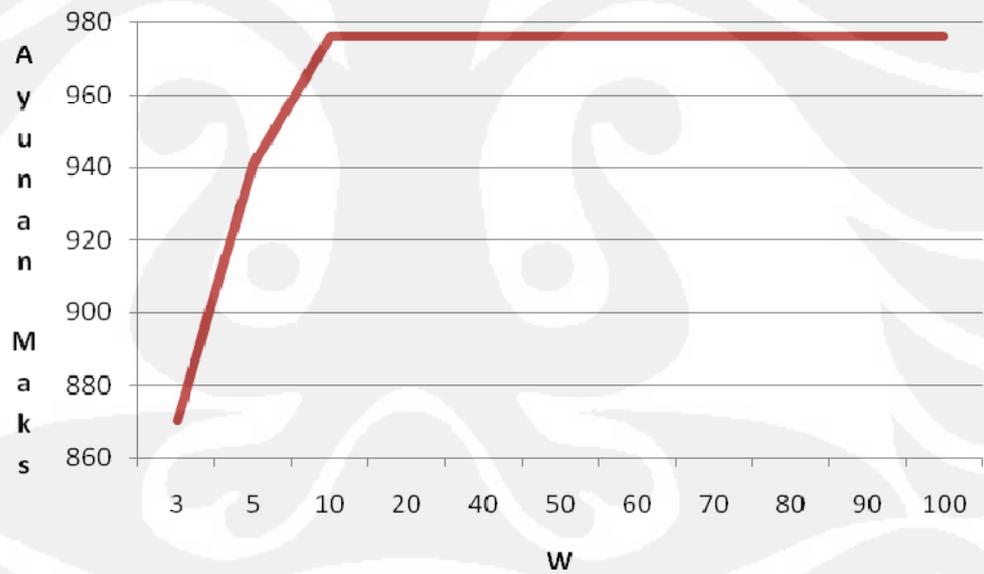
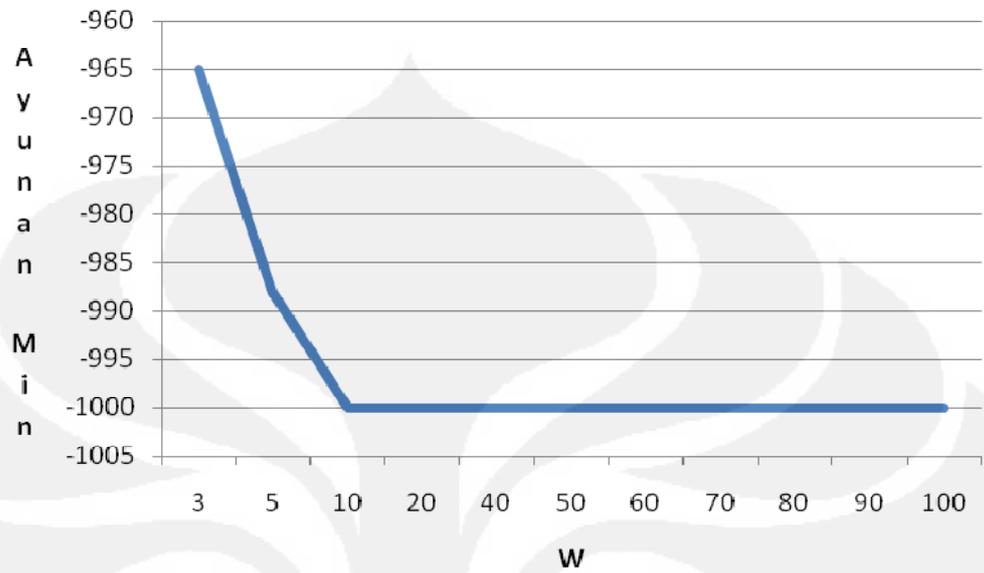


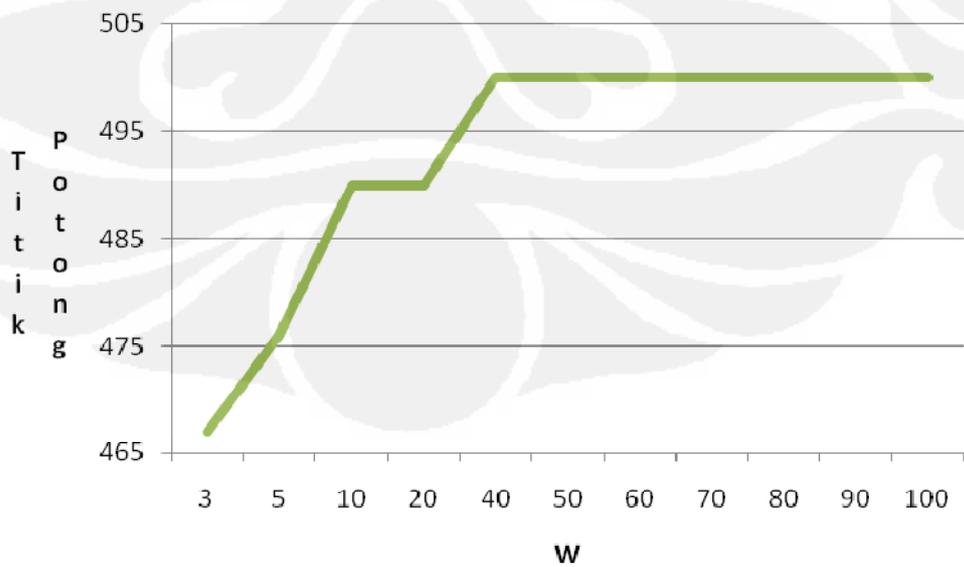
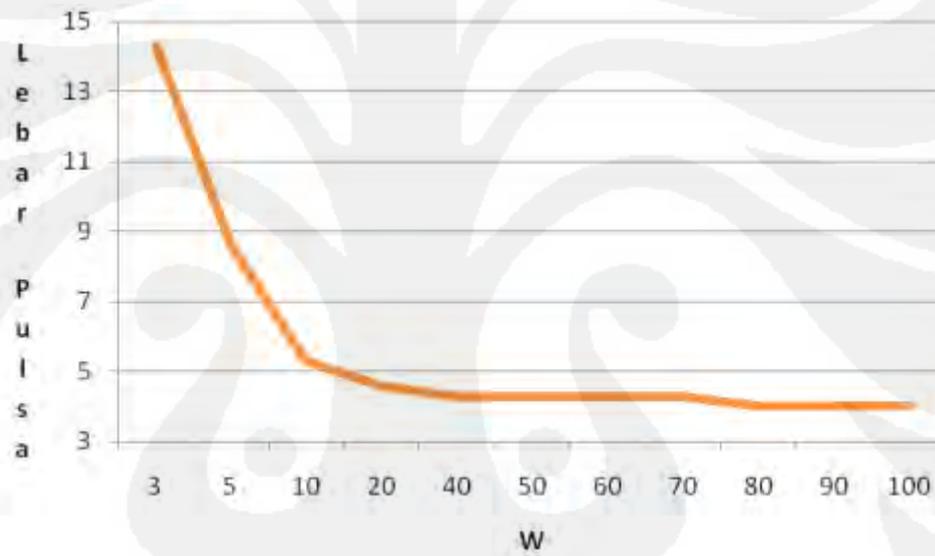
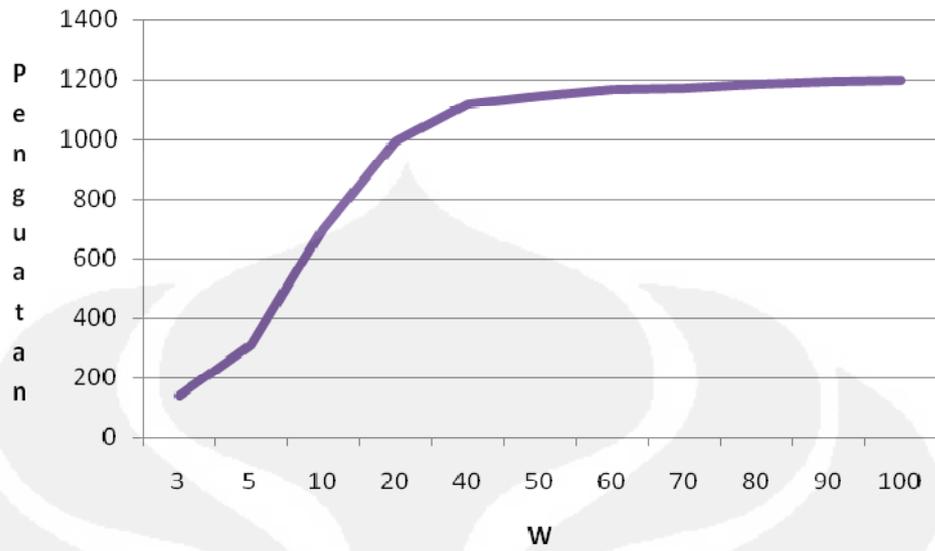
### 3. M4L, M4R



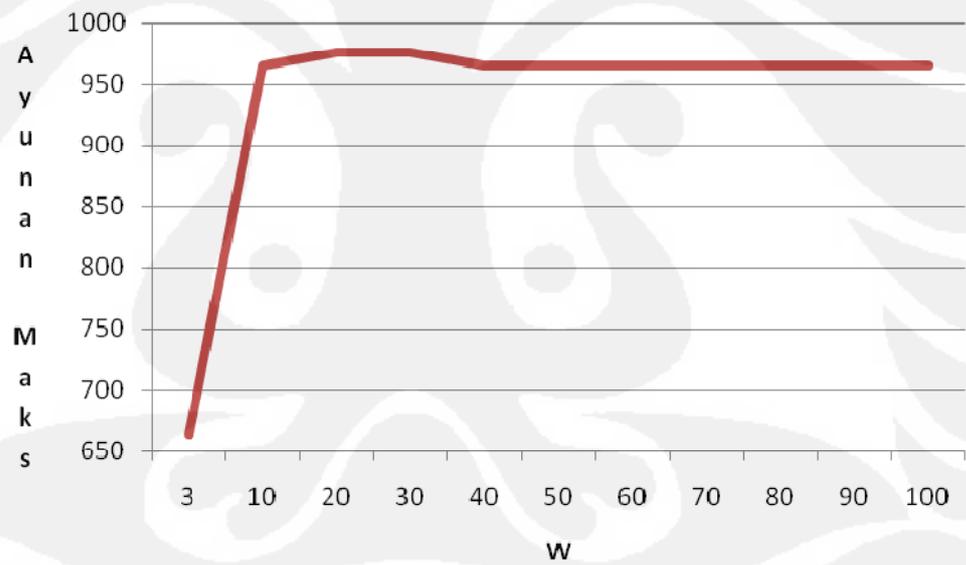
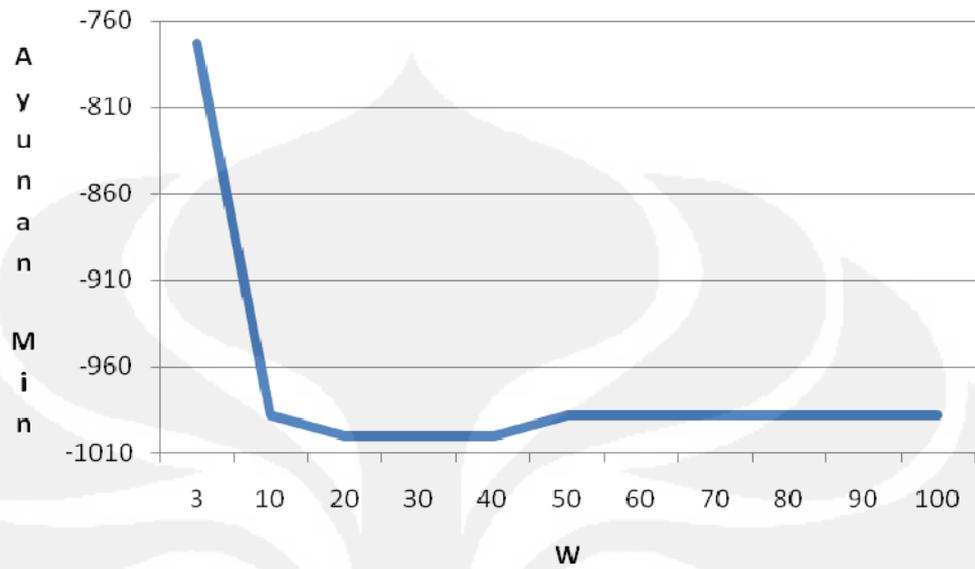


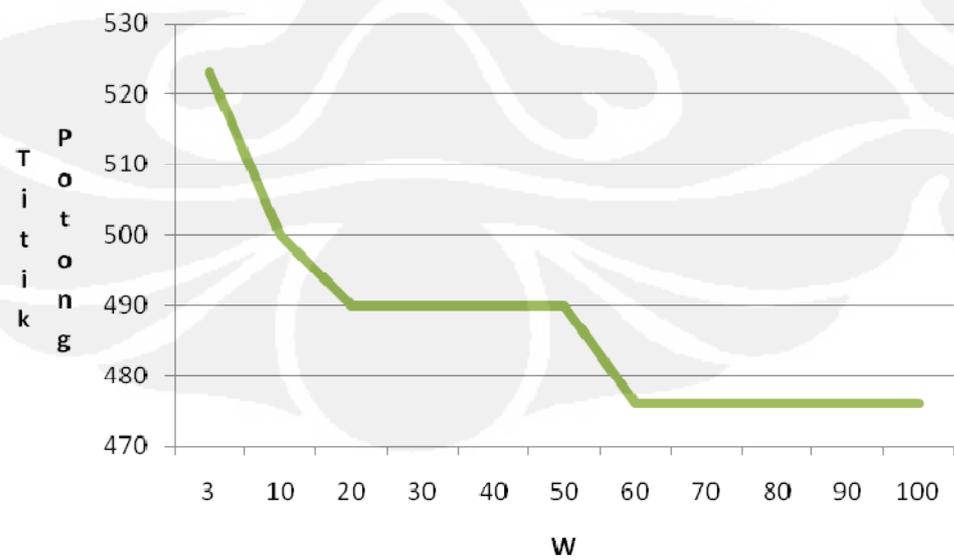
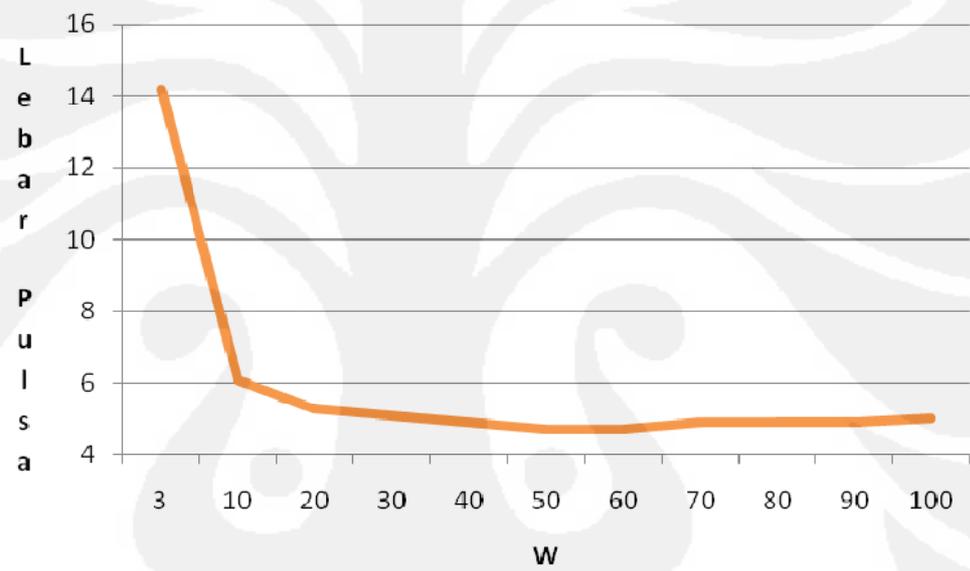
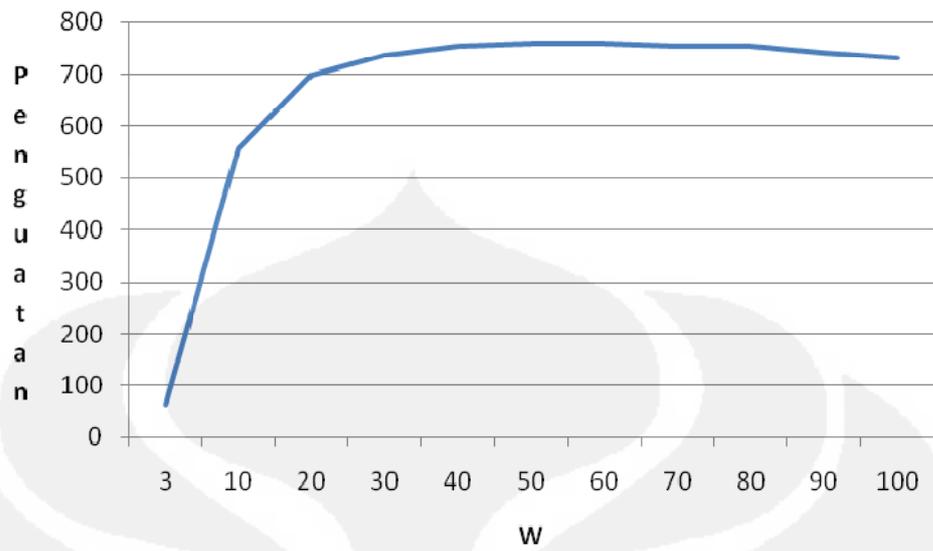
#### 4. M5L, M6L, M6R



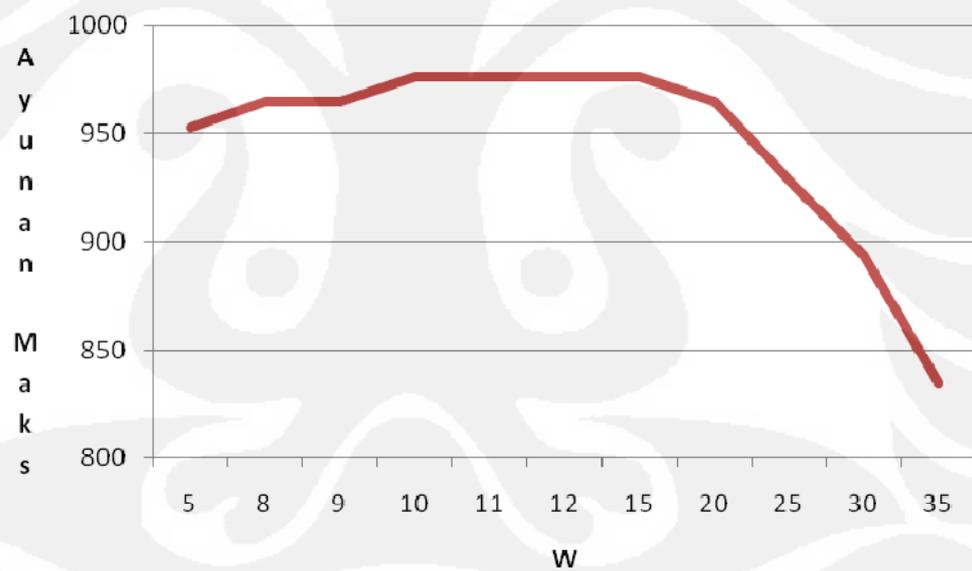
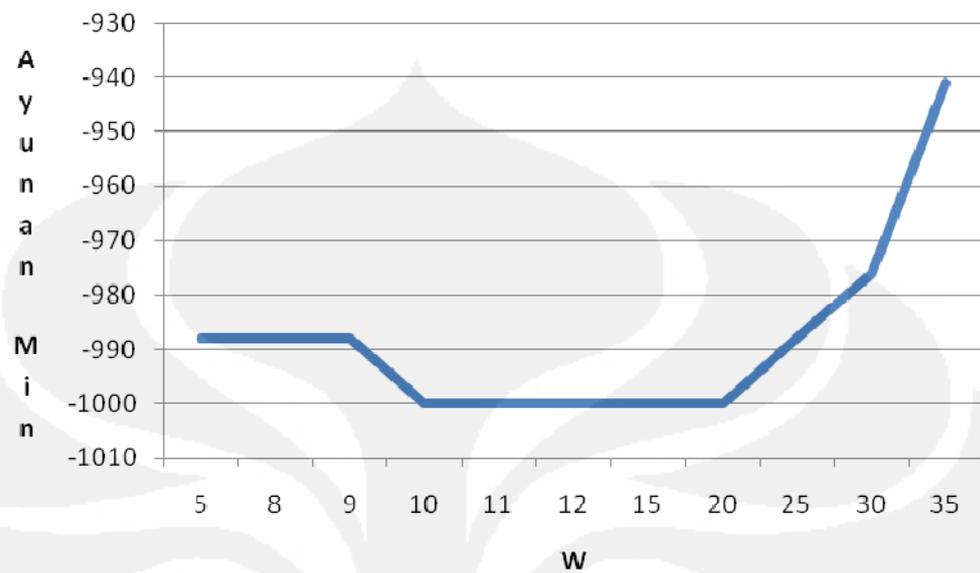


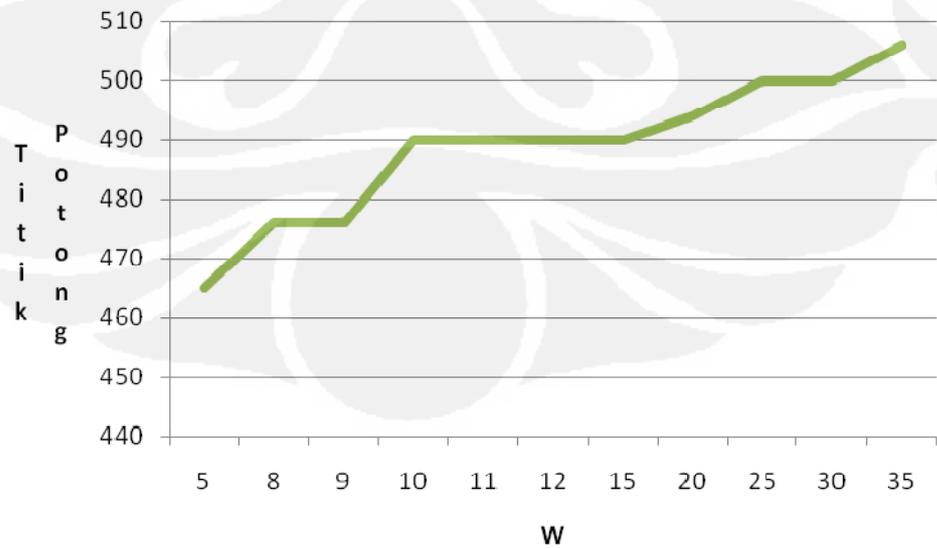
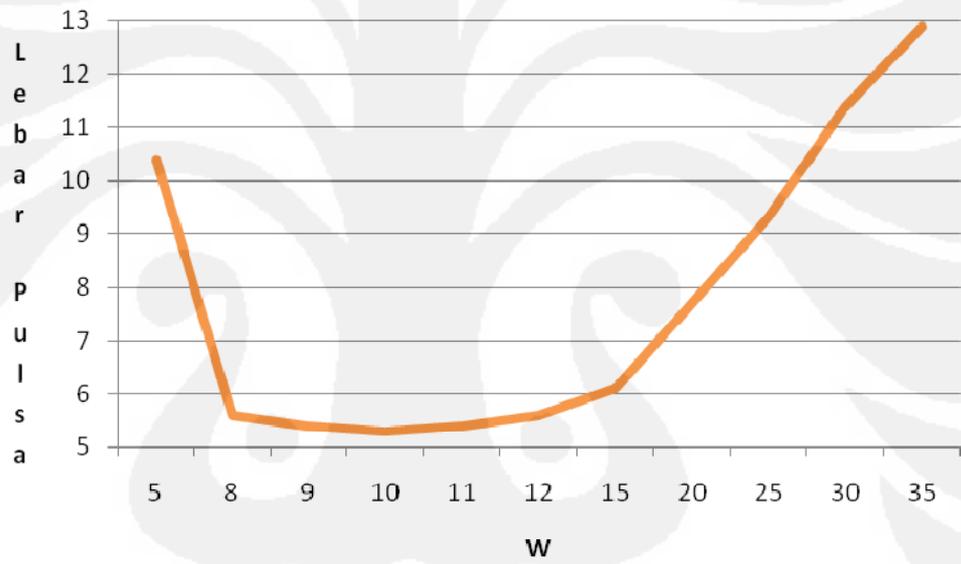
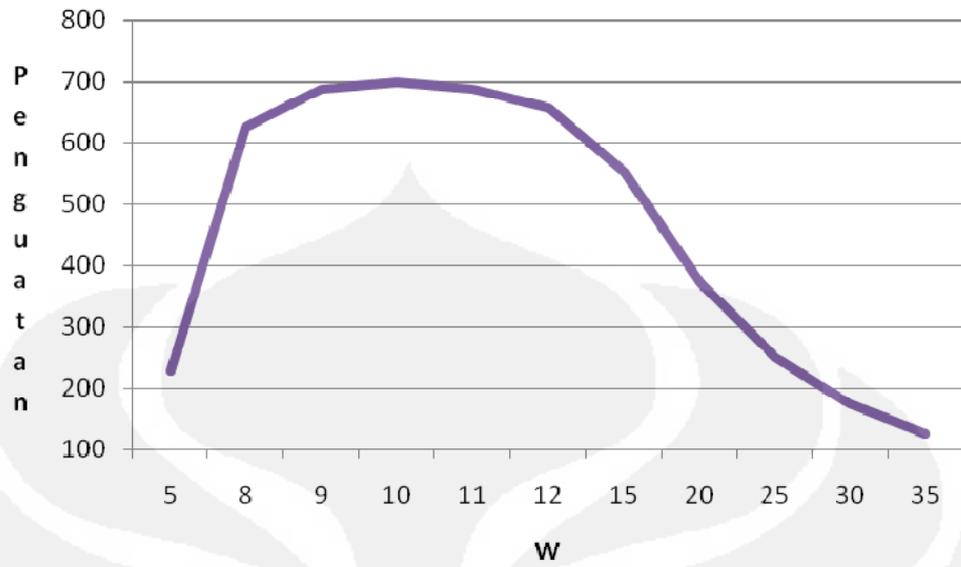
## 5. M7L, M8L, M8R



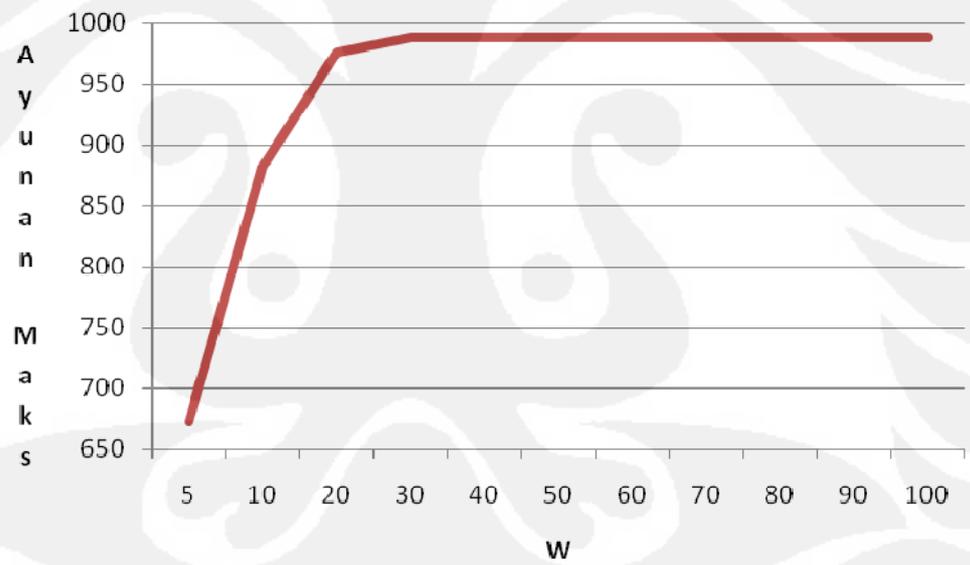
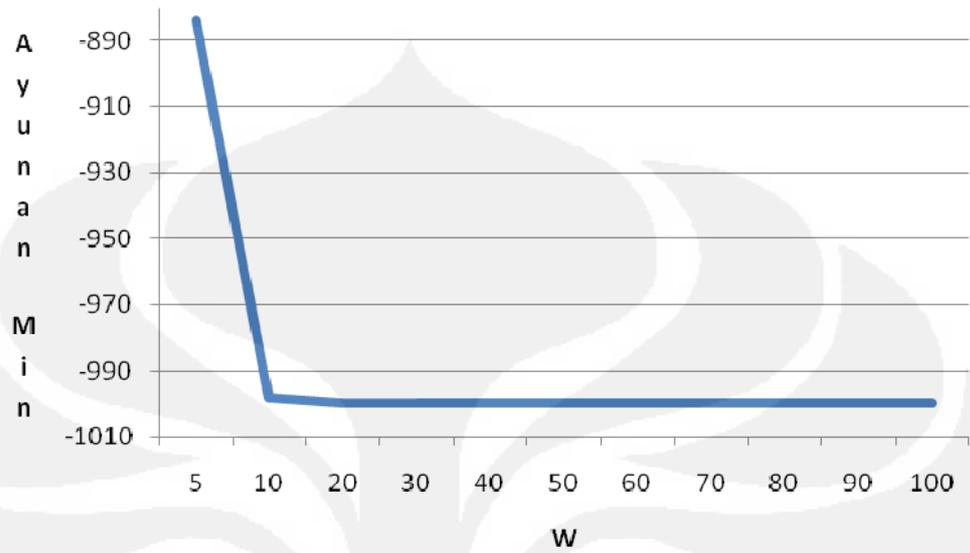


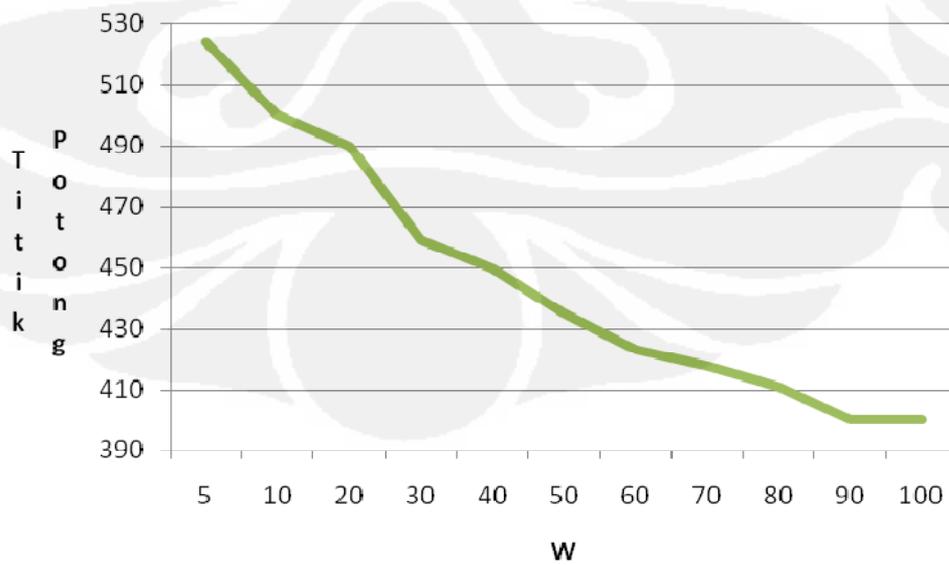
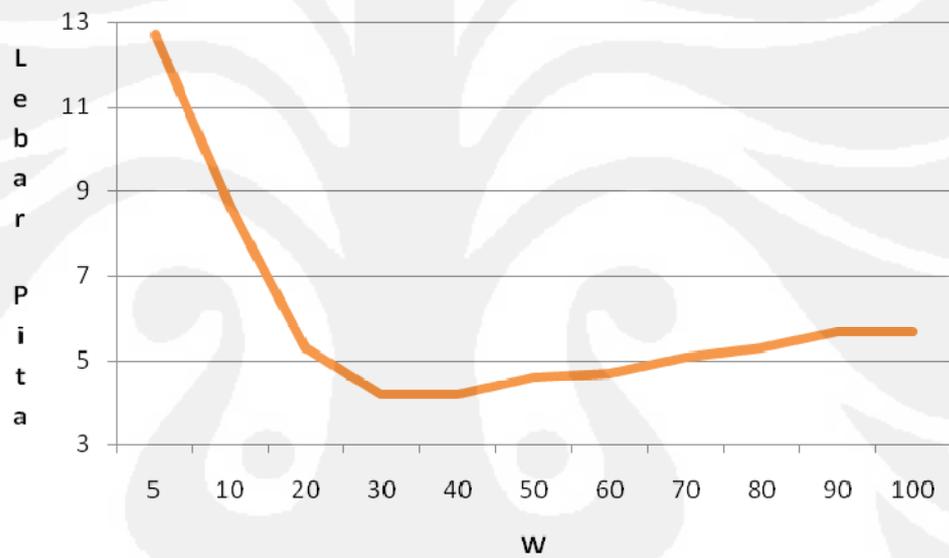
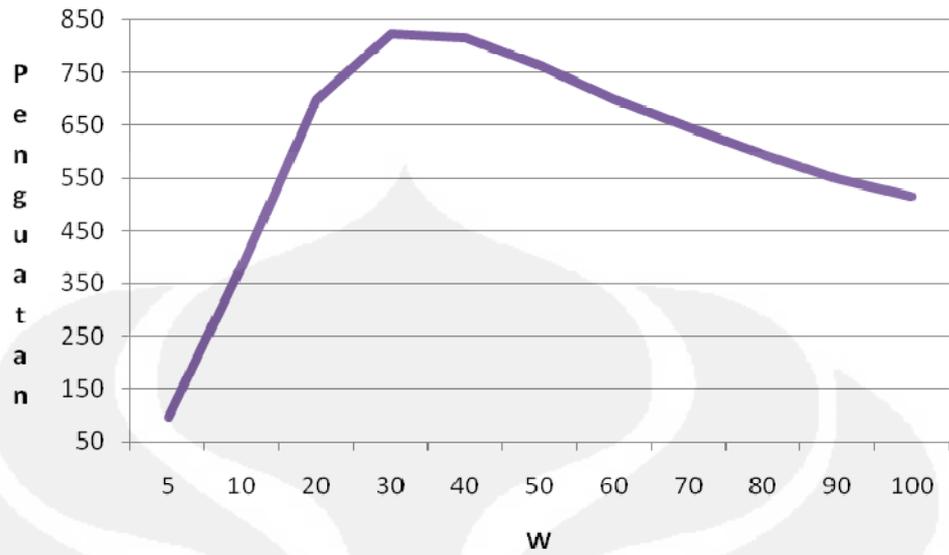
## 6. M7R





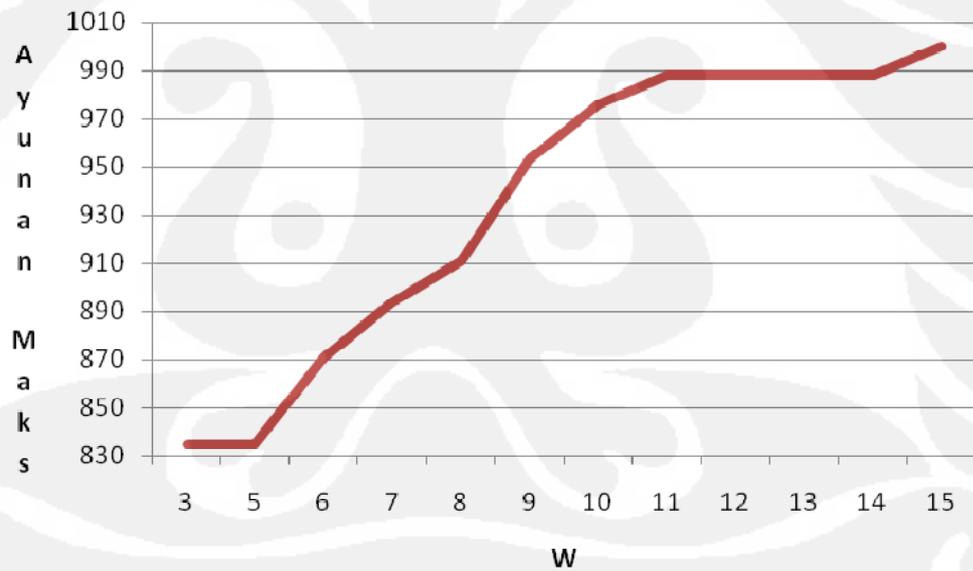
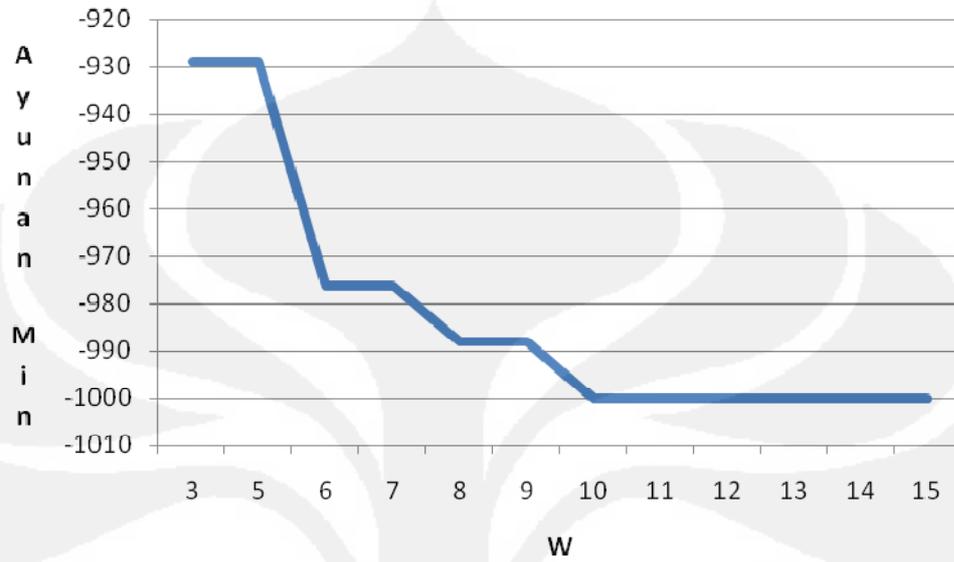
## 7. M9L, M10L, M10R

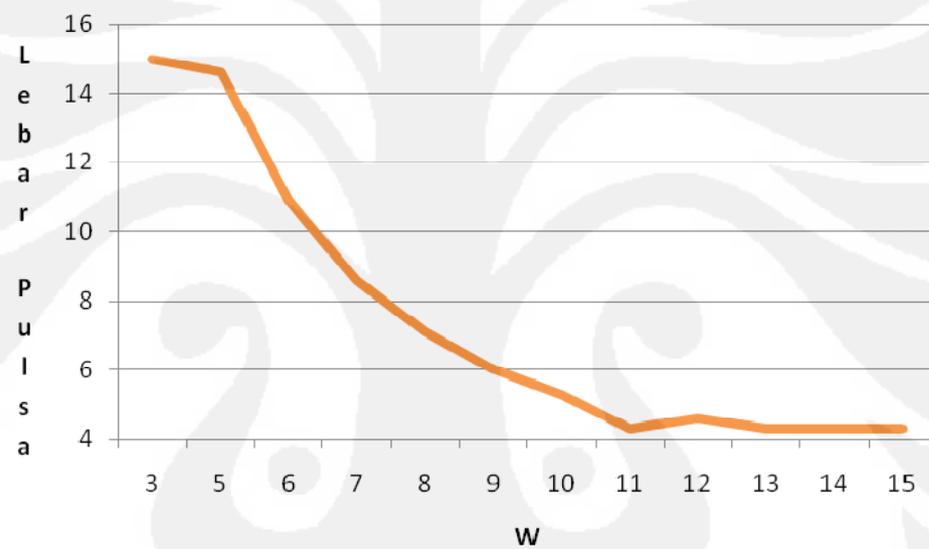
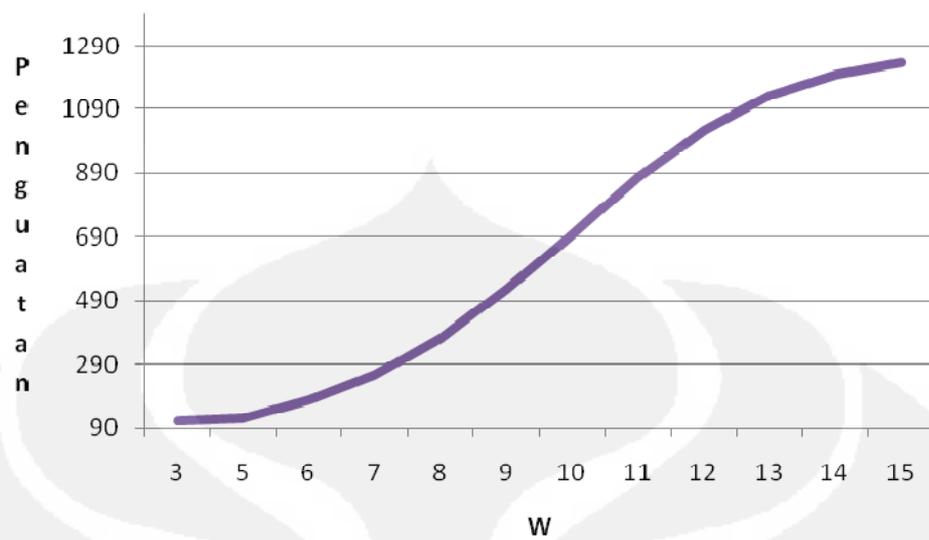




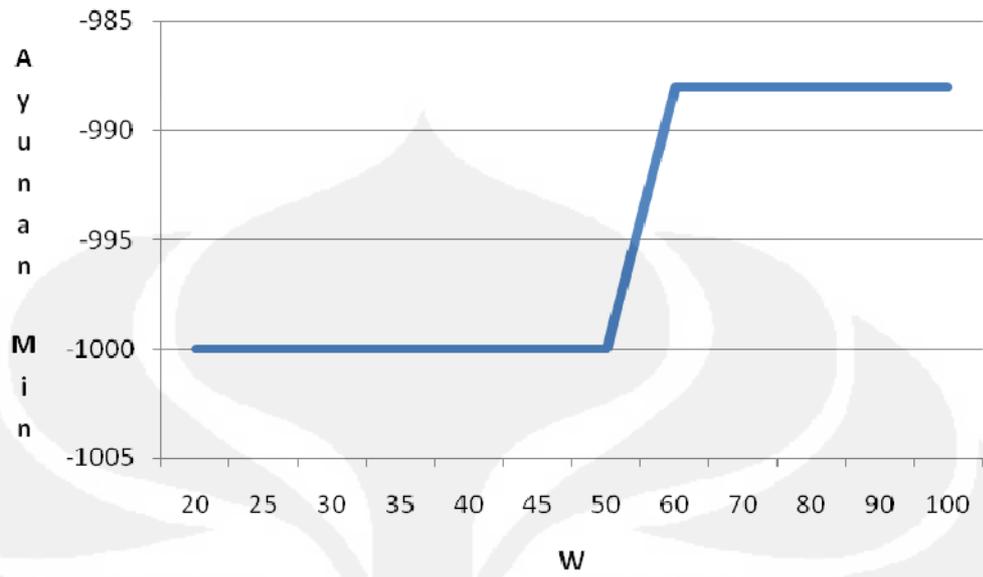
## Sub Bagian Bias

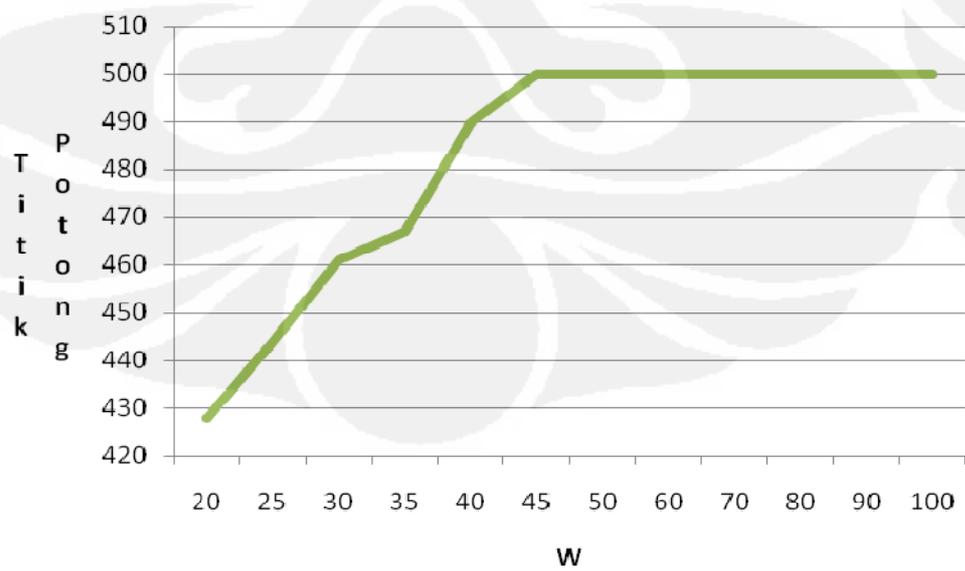
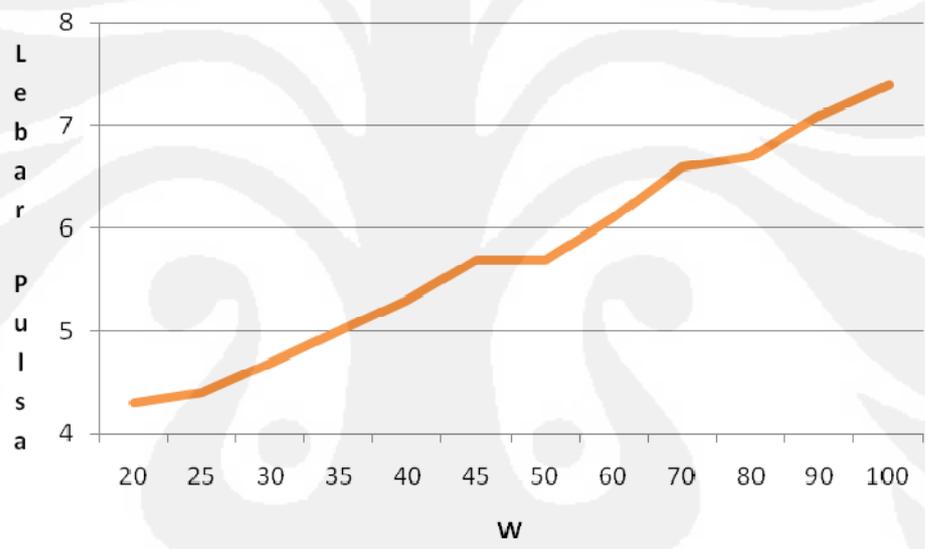
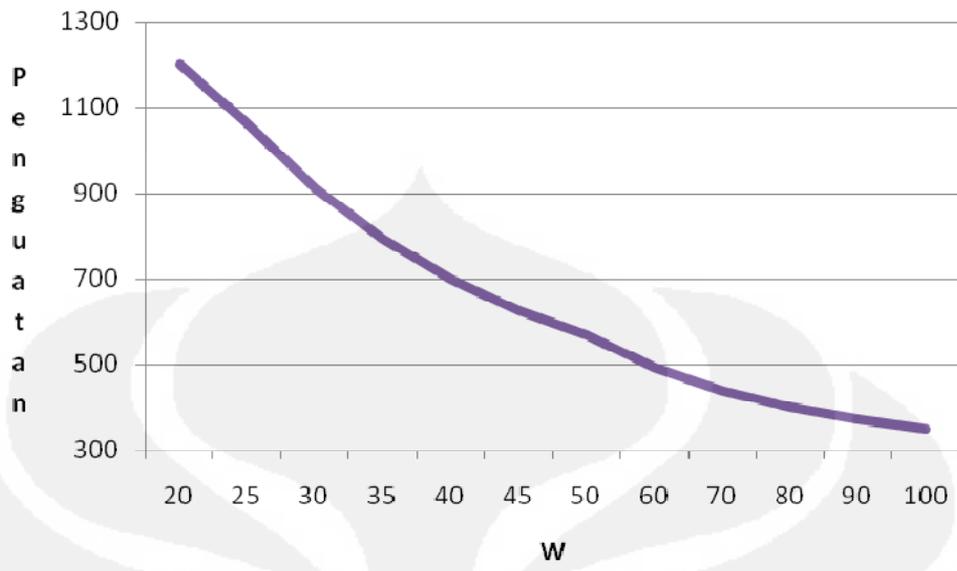
### 1. M1



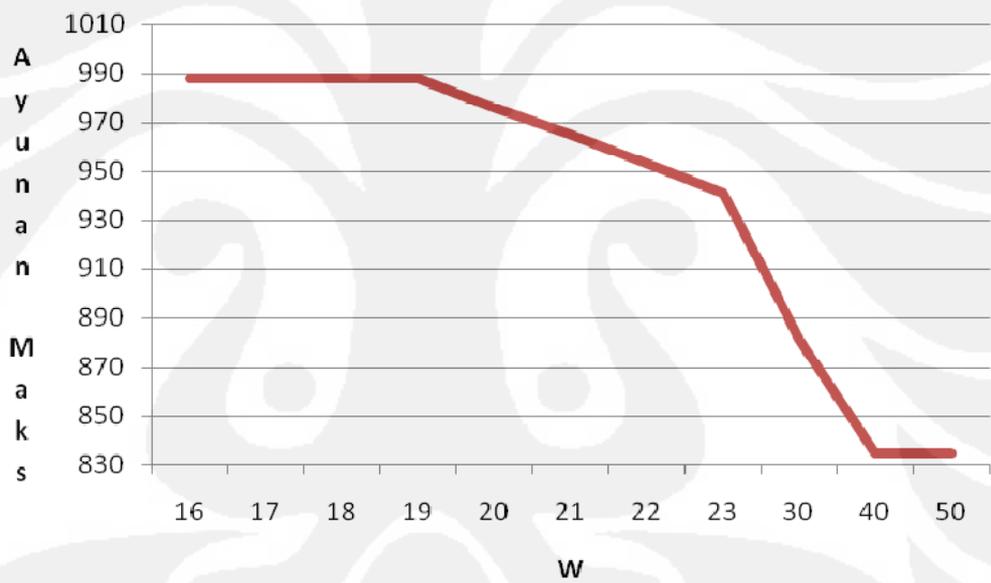
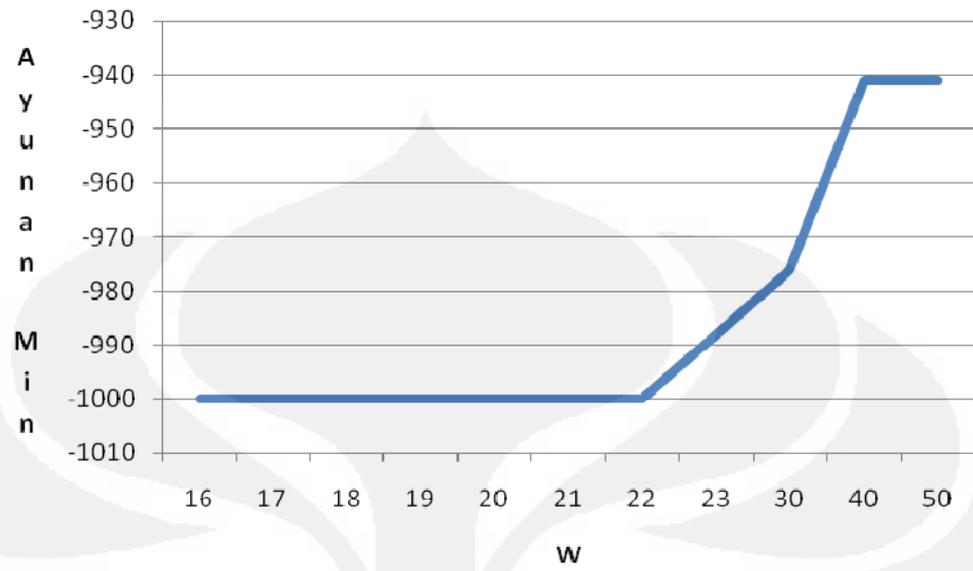


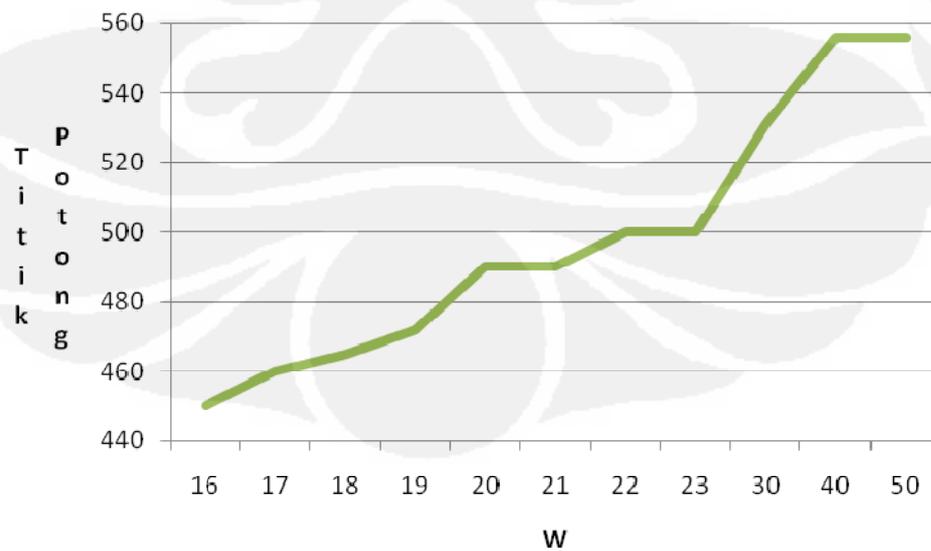
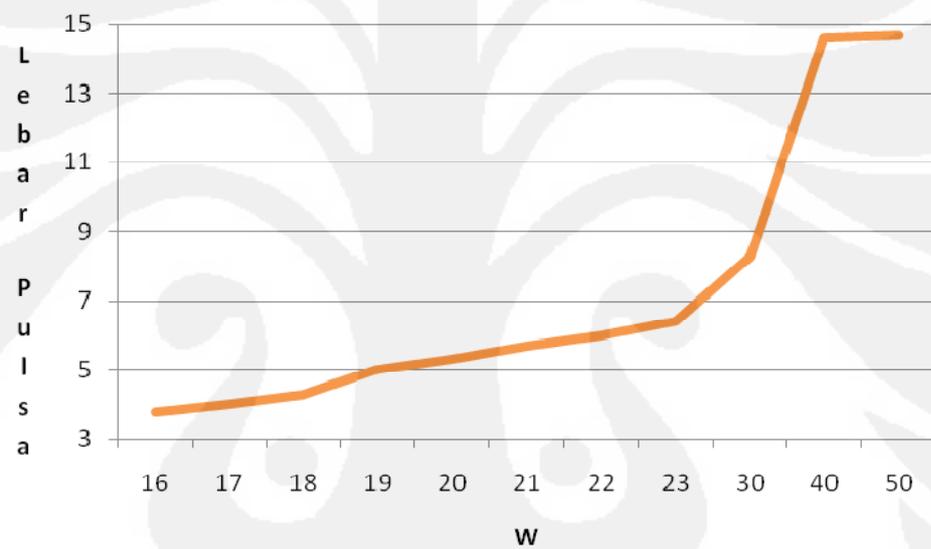
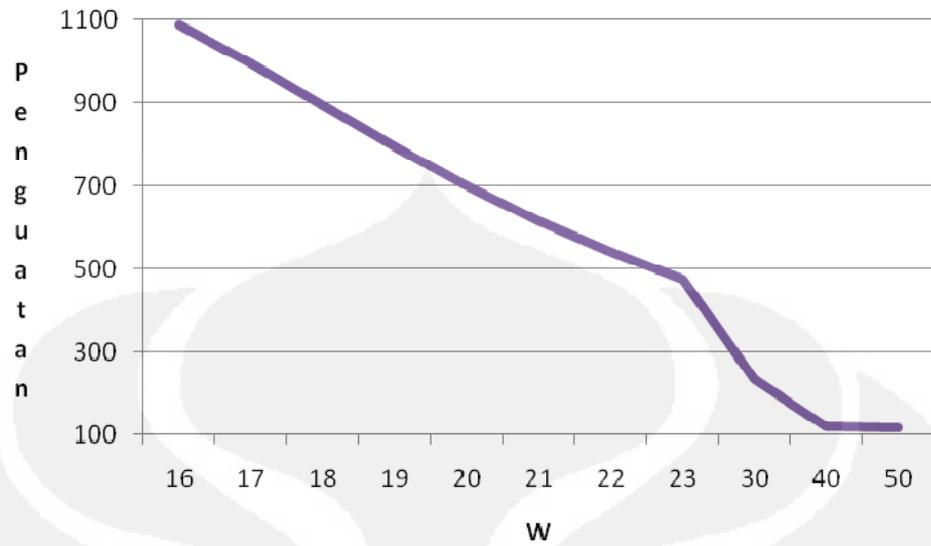
## 2. M2



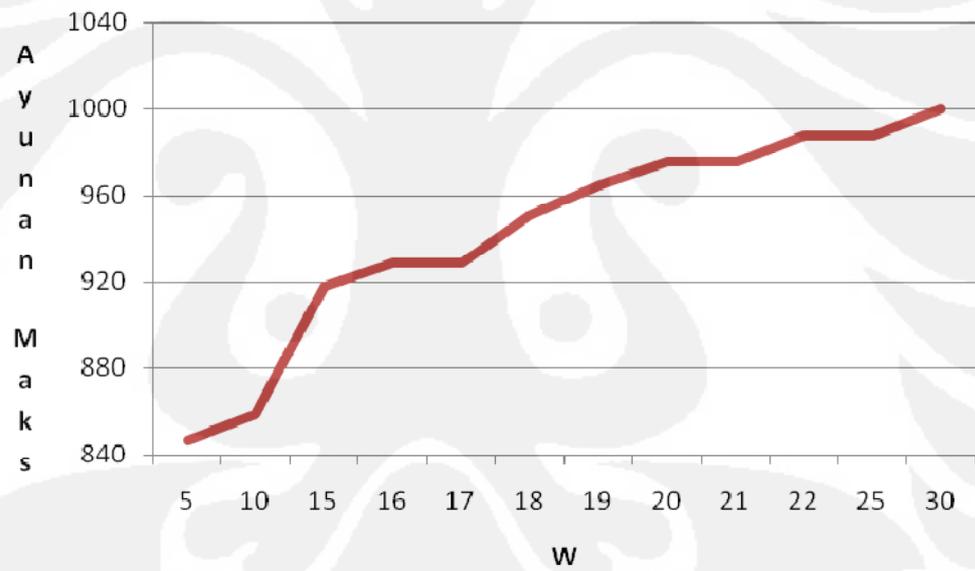
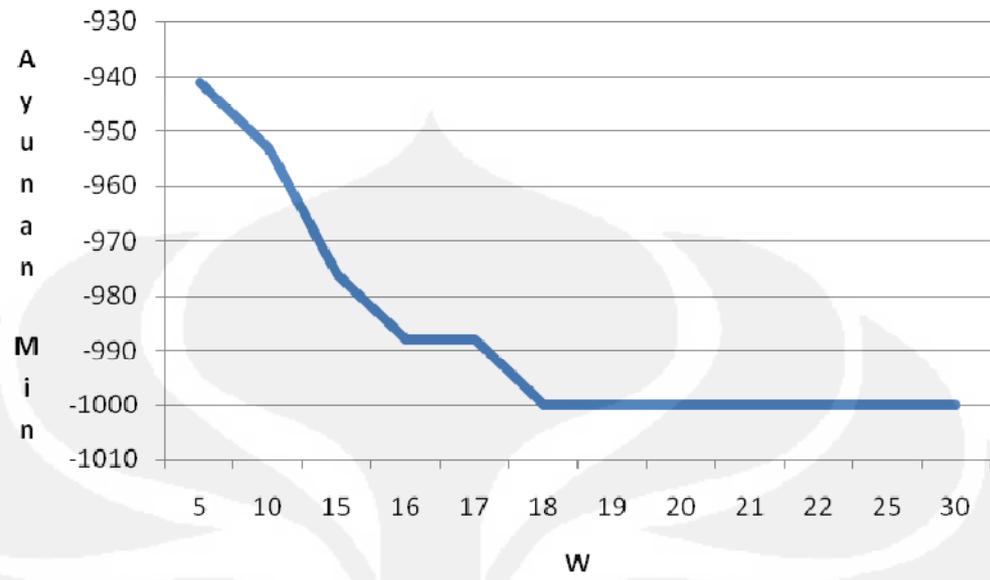


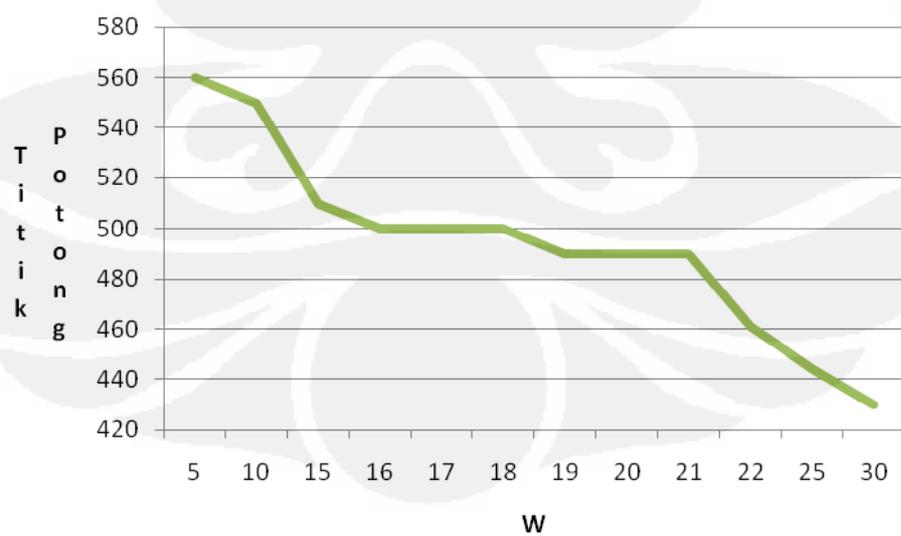
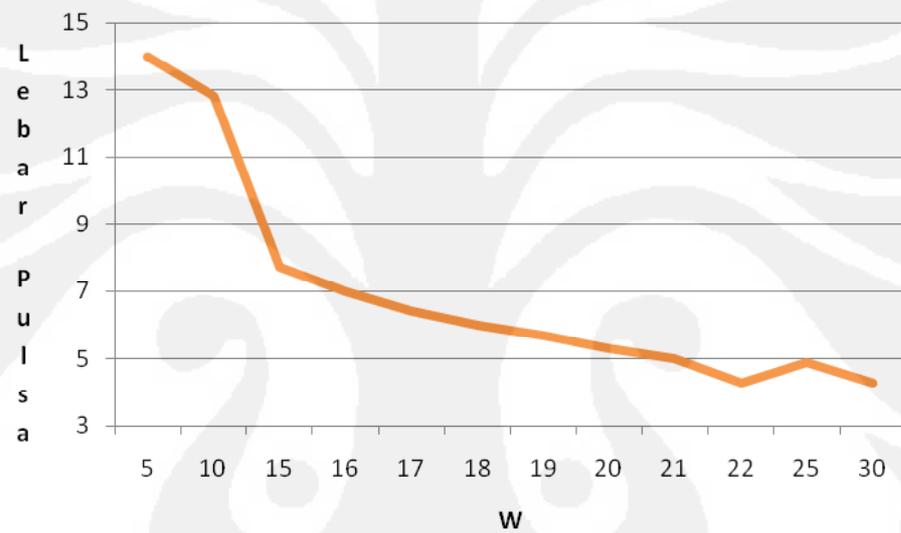
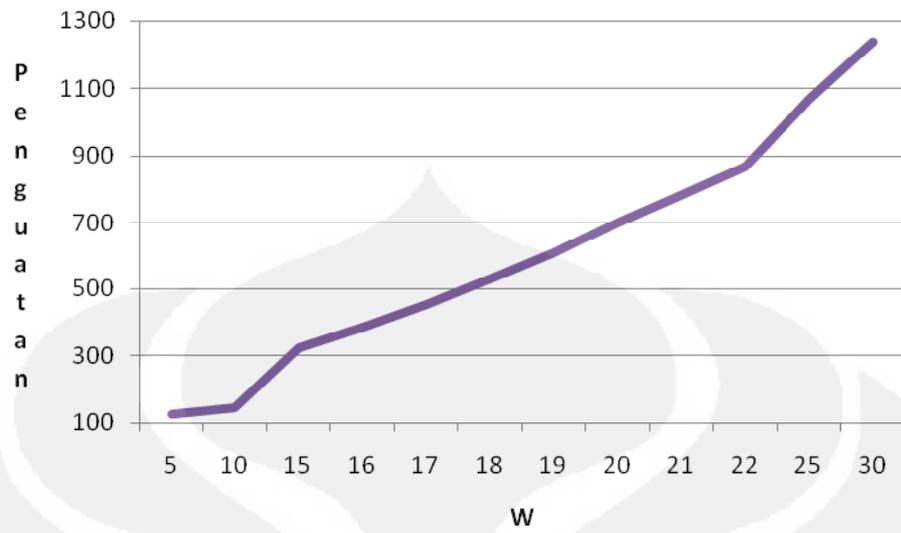
### 3. M3

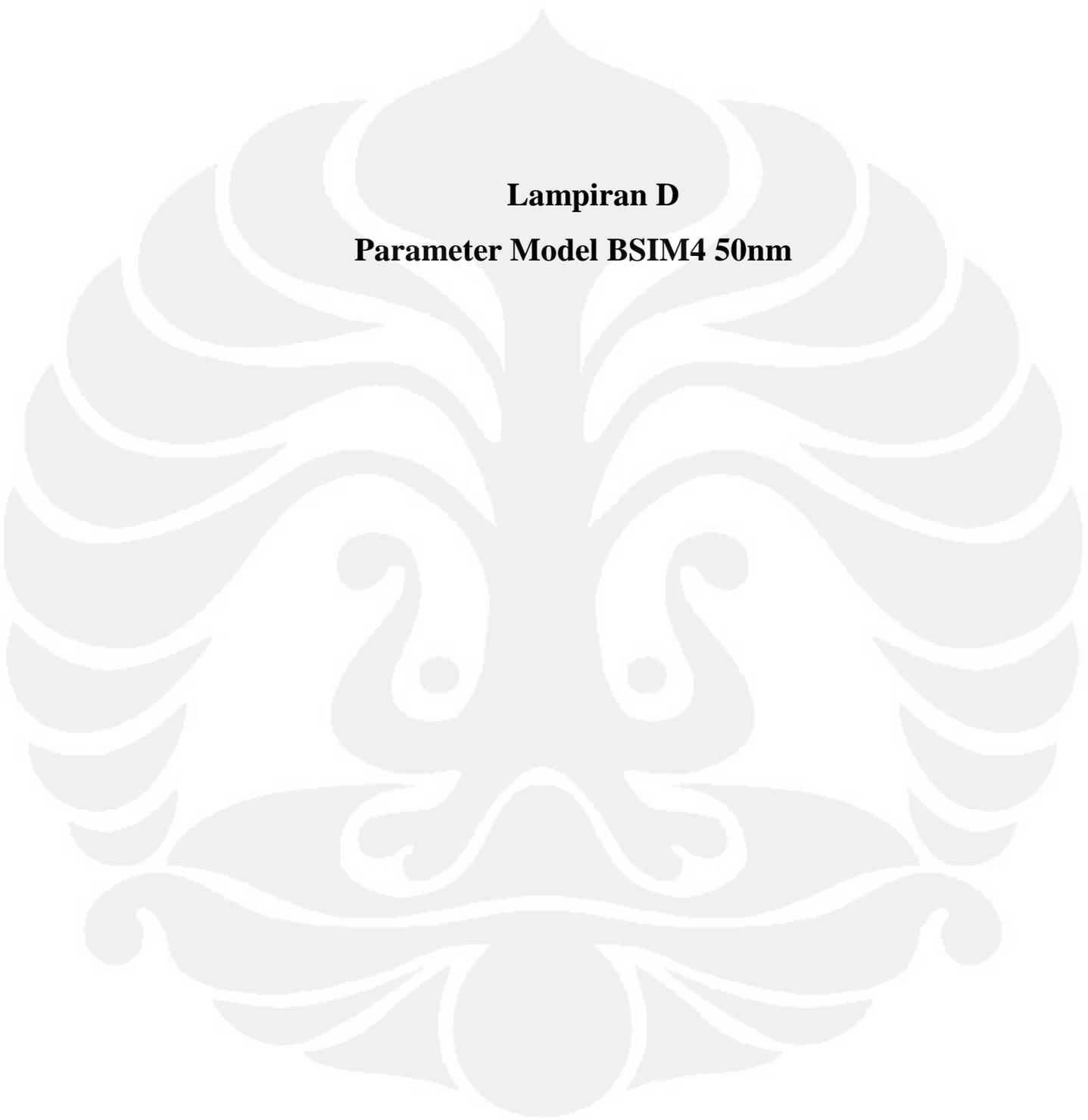




#### 4. M4







**Lampiran D**  
**Parameter Model BSIM4 50nm**

## B.1. Parameter NMOS

```

.model N_50n nmos level = 54
+binunit = 1 paramchk = 1 mobmod = 0 geomod = 1
+capmod = 2 igcm0d = 1 rbodymod = 1 rgatemod = 1
+diomod = 1 rdsmod = 0 trngsm0d = 0
+permod = 1 acnqsm0d = 0 toxp = 7e-010 toxm = 1.4e-009
+tnom = 27 toxe = 1.4e-009 lint = 1.2e-008
+epsrox = 3.9 wint = 5e-009 lln = 1 wln = 1
+ll = 0 wl = 0 lwn = 1 wwn = 1
+lw = 0 ww = 0 xpart = 0 toxref = 1.4e-009
+lw1 = 0 ww1 = 0 k2 = 0.05 k3 = 0
+vth0 = 0.22 k1 = 0.35 dvt0 = 2.8 dvt1 = 0.52
+k3b = 0 w0 = 2.5e-006 dvt1w = 0 dvt2w = 0
+dvt2 = -0.032 dvt0w = 0 voff1 = 0 dvtp0 = 1e-007
+ds0d = 2 minv = 0.05 lpeb = 2.3e-010 xj = 2e-008
+dvtp1 = 0.05 lpe0 = 5.75e-008 nsd = 1e+020 phin = 0
+ngate = 5e+020 ndep = 2.8e+018 cds0d = 0 cit = 0
+cdsc = 0.0002 cds0b = 0 eta0 = 0.15 etab = 0
+voff = -0.15 nfactor = 1.2 ua = 1.6e-010 ub = 1.1e-017
+vfb = -0.55 u0 = 0.032 a0 = 2 ags = 1e-020
+uc = -3e-011 vsat = 1.1e+005 a0 = 2 b1 = 0
+a1 = 0 a2 = 1 dwb = 0 pc1m = 0.18
+keta = 0.04 dwg = 0 pd1b1cb = -0.005 drout = 0.45
+pd1b1c1 = 0.028 pd1b1c2 = 0.022 ps0be1 = 8.14e+008 ps0be2 = 1e-007
+pvag = 1e-020 delta = 0.01 pd1tsd = 0.23 pd1ts1 = 2.3e+006
+fprout = 0.2 pd1ts = 0.2 rsw = 150 prwg = 0
+rsh = 3 rds = 150 rswmin = 0 alpha0 = 0.074 alpha1 = 0.005
+rdsmin = 0 rdmin = 0 agid1 = 0.0002 bgid1 = 2.1e+009 cgid1 = 0.0002
+prwb = 6.8e-011 wr = 1
+beta0 = 30 agid1 = 0.0002
+egid1 = 0.8
+aigbacc = 0.012 bigbacc = 0.0028 cigbacc = 0.002
+nigbacc = 1 aigbinv = 0.014 bigbinv = 0.004 cigbinv = 0.004
+eigbinv = 1.1 nigbinv = 3 aigc = 0.017 bigc = 0.0028
+cigc = 0.002 aigsd = 0.017 bigsd = 0.0028 cigsd = 0.002
+nigc = 1 poxedg = 1 pigcd = 1 ntox = 1
+xrcrg1 = 12 xrcrg2 = 5
+cgso = 6.238e-010 cgdo = 6.238e-010 cgbo = 2.56e-011 cgdl = 2.495e-10
+cgsl = 2.495e-10 ckappas = 0.02 ckappad = 0.02 acde = 1
+moin = 15 noff = 0.9 voffcv = 0.02
+kt1 = -0.21 kt11 = 0.0 kt2 = -0.042 ute = -1.5
+ual = 1e-009 ub1 = -3.5e-019 uc1 = 0 prt = 0
+at = 53000
+fnoimod = 1 tnoimod = 0
+jss = 0.0001 jsws = 1e-011 jswgs = 1e-010 njs = 1
+i1thsfwd = 0.01 i1thsrev = 0.001 bvs = 10 xjbvs = 1
+jsd = 0.0001 jswd = 1e-011 jswgd = 1e-010 njd = 1
+i1thdfwd = 0.01 i1thdrev = 0.001 bvd = 10 xjbvd = 1
+pbs = 1 cjs = 0.0005 mjs = 0.5 pbsws = 1
+cjsws = 5e-010 mjsws = 0.33 pbswgs = 1
+mjswgs = 0.33 pbd = 1 cjd = 0.0005 mjdd = 0.5
+pbswd = 1 cjswd = 5e-010 mjswd = 0.33 pbswgd = 1
+cjswgd = 5e-010 mjswgd = 0.33 tpb = 0.005 tcj = 0.001
+tpbsw = 0.005 tcjsw = 0.001 tpbswg = 0.005 tcjswg = 0.001
+xtis = 3 xt1d = 3
+dmcg = 0e-006 dmc1 = 0e-006 dmdg = 0e-006 dmcgt = 0e-007
+dwj = 0.0e-008 xgw = 0e-007 rbpb = 5 rbpd = 15
+rshg = 0.4 gbmin = 1e-010 rbsb = 15 ngcon = 1
+rbps = 15 rbdb = 15

```

## B.2. Parameter PMOS

```

.model P_50n pmos level = 54
+binunit = 1 paramchk = 1 mobmod = 0 geomod = 1
+capmod = 2 igcmmod = 1 igbmod = 1 rbodymod = 1 rgatemod = 1
+diomod = 1 rdsmmod = 0 rbodymod = 1
+permod = 1 acnqsmmod = 0 trnqsmmod = 0
+tnom = 27 tox = 1.4e-009 toxp = 7e-010 toxm = 1.4e-009
+epsrox = 3.9 wint = 5e-009 lint = 1.2e-008
+l1 = 0 w1 = 0 l1n = 1 w1n = 1
+lw = 0 ww = 0 lwn = 1 wwn = 1
+lw1 = 0 ww1 = 0 xpart = 0 toxref = 1.4e-009
+vth0 = -0.22 k1 = 0.39 k2 = 0.05 k3 = 0
+k3b = 0 w0 = 2.5e-006 dvt0 = 3.9 dvt1 = 0.635
+dvt2 = -0.032 dvt0w = 0 dvt1w = 0 dvt2w = 0
+dsusb = 0.7 minv = 0.05 voff1 = 0 dvtp0 = 0.5e-008
+dvtp1 = 0.05 lpe0 = 5.75e-008 lpeb = 2.3e-010 xj = 2e-008
+ngate = 5e+020 ndep = 2.8e+018 nsd = 1e+020 phin = 0
+cjsc = 0.000258 cdscc = 0 cdscc = 6.1e-008 cit = 0
+voff = -0.15 nfactor = 2 eta0 = 0.15 etab = 0
+vfb = 0.55 u0 = 0.0095 ua = 1.6e-009 ub = 8e-018
+uc = 4.6e-013 vsat = 90000 a0 = 1.2 ags = 1e-020
+a1 = 0 a2 = 1 b0 = -1e-020 b1 = 0
+keta = -0.047 dwg = 0 dwb = 0 pclm = 0.55
+pdiblc1 = 0.03 pdiblc2 = 0.0055 pdiblc3 = 3.4e-008 drout = 0.56
+pvag = 1e-020 delta = 0.014 pscbe1 = 8.14e+008 pscbe2 = 9.58e-007
+fprout = 0.2 pdits = 0.2 pditsd = 0.23 pdits1 = 2.3e+006
+rsh = 3 rdsw = 250 rsw = 160 rdw = 160
+rdswmin = 0 rdwmin = 0 rswmin = 0 prwg = 3.22e-008
+prwb = 6.8e-011 wr = 1 alpha0 = 0.074 alpha1 = 0.005
+beta0 = 30 agid1 = 0.0002 bgid1 = 2.1e+009 cgid1 = 0.0002
+egid1 = 0.8 | bigbacc = 0.0028 cigbacc = 0.002
+bigbacc = 0.012 aigbinv = 0.014 bigbinv = 0.004 cigbinv = 0.004
+nigbacc = 1 aigbinv = 3 nigbinv = 0.0087 bigc = 0.0012 bigc = 0.0012
+eigbinv = 1.1 aigsd = 0.0087 pigcd = 1 nttox = 1
+cigc = 0.0008 poxedg = 1 xrcrg2 = 5
+nigc = 1 xrcrg1 = 12 cgdo = 7.43e-010 cgdl = 1e-014
+xcrg1 = 12 cgso = 7.43e-010 ckappas = 0.5 voffcv = 0.02 acde = 1
+cgs1 = 1e-014 noff = 0.9
+kt1 = -0.19 kt11 = 0 kt2 = -0.052 ute = -1.5
+ual = -1e-009 ub1 = 2e-018 ucl = 0 prt = 0
+at = 33000 tnoimod = 0
+fnoimod = 1 jsws = 1e-011 jswgs = 1e-010 njs = 1
+jss = 0.0001 ijthsfwd = 0.01 ijthsrsv = 0.001 bvs = 10 xjbvs = 1
+ijthsfwd = 0.01 jswd = 1e-011 jswgd = 1e-010 jswgd = 1e-010 xjbvd = 1
+ijthdfwd = 0.01 ijthdrev = 0.001 bvd = 10 xjbsw = 1
+pbs = 1 cjs = 0.0005 mjs = 0.5 pbsws = 1
+cjsws = 5e-010 mjsws = 0.33 pbds = 1 cjs = 0.0005 cjs = 0.0005 cjs = 0.0005
+mjswgs = 0.33 pbd = 1 cjd = 0.0005 mjd = 0.5 cjs = 0.0005
+pbswd = 1 cjswd = 5e-010 mjswd = 0.33 pbswgd = 1 cjs = 0.0005
+cjswgd = 5e-010 mjswgd = 0.33 tpb = 0.005 tcj = 0.001 tcj = 0.001
+tpbsw = 0.005 tcjsw = 0.001 tpbswg = 0.005 tpbswg = 0.005 tcj = 0.001
+xtis = 3 xt1d = 3 dmdg = 5e-006 dmcgt = 6e-007
+dmcg = 5e-006 dmc1 = 5e-006 xgl = 4e-008 rbpd = 15
+dwj = 4.5e-008 xgw = 3e-007 rbsb = 5 ngcon = 1
+rshg = 0.4 gbmin = 1e-010 rbsb = 15
+rbps = 15 rbdb = 15

```