

**RANCANG BANGUN SISTEM PENERIMA
CDMA DENGAN MENGGUNAKAN DSK
TMS320C6713 BERBASIS SIMULINK**

SKRIPSI

IMMANUEL KORNELIUS S.

04 04 03 050 4



**UNIVERSITAS INDONESIA
FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
DEPOK
JULI 2008**

**RANCANG BANGUN SISTEM PENERIMA
CDMA DENGAN MENGGUNAKAN DSK
TMS320C6713 BERBASIS SIMULINK**

SKRIPSI

Diajukan sebagai salah satu syarat untuk memperoleh gelar S1

IMMANUEL KORNELIUS S.

04 04 03 050 4



**UNIVERSITAS INDONESIA
FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
DEPOK
JULI 2008**

HALAMAN PERNYATAAN ORISINALITAS

**Skripsi ini adalah hasil karya saya sendiri,
dan semua sumber baik yang dikutip maupun dirujuk
telah saya nyatakan dengan benar.**

Nama : Immanuel Kornelius S.

NPM : 04 04 03 050 4

Tanda Tangan :

Tanggal : 17 Juli

LEMBAR PENGESAHAN

Skripsi ini diajukan oleh : Immanuel Kornelius S.
Nama : Immanuel Kornelius S.
NPM : 04 04 03 050 4
Program Studi : Teknik Elektro
Judul Skripsi : Rancang Bangun Sistem Penerima CDMA Dengan
Menggunakan DSK 320C6713 Berbasis Simulink

Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana pada Program Teknik Elektro Fakultas Teknik Universitas Indonesia

DEWAN PENGUJI

Pembimbing : Dr. Ir. Arman Djohan, M.Eng
Penguji : Prof. Dr. Ir. Dadang Gunawan, M.Eng.
Penguji : Fitri Yuli Zulkifli ST, Msc
Ditetapkan di : Depok
Tanggal : 17 Juli

UCAPAN TERIMAKASIH

Puji syukur penulis panjatkan kepada Tuhan Yang Maha Esa, karena atas berkat dan rahmatNya, penulis dapat menyelesaikan skripsi ini. Penyusunan skripsi ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Sarjana Teknik Jurusan Teknik Elektro pada Fakultas Teknik Universitas Indonesia. Penulis menyadari bahwa tanpa bantuan dan bimbingan dari berbagai pihak, baik dari masa perkuliahan sampai pada penyusunan skripsi ini sangatlah sulit bagi penulis untuk menyelesaikan skripsi ini.

Untuk itu penulis mengucapkan terima kasih kepada :

1. Bapak Dr. Ir. Arman Djohan, M.Eng selaku dosen pembimbing yang telah menyediakan waktu, tenaga dan pikiran didalam mengarahkan penulis dalam penyusunan skripsi ini.
2. Orangtua dan keluarga saya yang telah memberikan bantuan dukungan material maupun moril.
3. Sahabat yang telah banyak membantu penulis dalam menyelesaikan skripsi ini.

Akhir kata, penulis berharap Tuhan Yang Maha Esa berkenan membalas segala kebaikan saudara-saudara semua. Dan semoga skripsi ini membawa manfaat bagi pengembangan ilmu.

Depok, Juli 2008

Penulis

Publikasi Karya Ilmiah untuk Kepentingan Akademis

**LEMBAR PERNYATAAN PERSETUJUAN PUBLIKASI
KARYA ILMIAH UNTUK KEPENTINGAN AKADEMIS**

Sebagai sivitas akademik Universitas Indonesia, saya yang bertanda tangan di bawah ini:

Nama : Immanuel Kornelius S.

NPM/NIP : 0404030504

Program Studi : Teknik Elektro

Fakultas : Teknik

Jenis karya : Skripsi

demikian pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia **Hak Bebas Royalti Non- Eksklusif (*Non-exclusiveRoyalty-Free Right*)** atas karya ilmiah saya yang berjudul : *Rancang Bangun Sistem Penerima CDMA Dengan Menggunakan DSK 320C6713 Berbasis Simulink* beserta perangkat yang ada (bila diperlukan). Dengan Hak Bebas Royalti Non-Eksklusif ini Universitas Indonesia berhak menyimpan, mengalihmedia/format-kan, mengelolanya dalam bentuk pangkalan data (*database*), mendistribusikannya, dan menampilkan/mempublikasikannya di Internet atau media lain untuk kepentingan akademis tanpa perlu meminta ijin dari saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta. Segala bentuk tuntutan hukum yang timbul atas pelanggaran Hak Cipta dalam karya ilmiah ini menjadi tanggungjawab saya pribadi.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok

Pada tanggal : 17 Juli 2008

Yang menyatakan

(Immanuel Kornelius S)

ABSTRAK

Nama : Immanuel Kornelius S.
Program studi : Teknik Elektro
Judul : *Rancang Bangun Sistem Penerima CDMA Dengan Menggunakan DSK 320C6713 Berbasis Simulink*

CDMA merupakan aplikasi komunikasi dengan sistem *digital spread spectrum* yang menggunakan kode PN yang unik bagi setiap penggunanya, sehingga di bagian penerima, hanya data dengan kode PN yang identik dengan kode PN pengirim saja yang dapat dibaca atau di-*decode*. Penerima CDMA ini disimulasikan dengan menggunakan MATLAB SIMULINK R2007a dan di-*implementasikan* pada DSP TMS320C6713 DSK dan tidak memperhitungkan adanya AWGN (*Additive White Gaussian Noise*)

Penelitian dilakukan dengan tujuan membuat suatu sistem penerima CDMA yang berbasiskan pemrograman MATLAB Simulink yang nantinya akan disinkronisasikan dengan program *Code Composer Studio (CCS)* yang akan menjalankan simulasi pada *DSP board*. CCS juga akan menghasilkan beberapa *file* penting dari hasil simulasi seperti *.obj; .c; dll*. Setiap bagian dari sistem penerima CDMA diwakilkan dalam suatu blok sesuai fungsinya masing – masing, yang nantinya akan disimulasikan secara bersama - sama. Secara garis besar, sistem penerima CDMA memiliki beberapa bagian utama, seperti Demodulator, *Despreading*, dan selektor, sedangkan modulasi yang digunakan adalah $\pi/4$ QPSK (*Quaternary Phase Shift Keying*). Dalam skripsi ini akan dijelaskan fungsi dan karakteristik tiap blok dari simulasi penerima ini, dan pada bagian selanjutnya akan diperlihatkan hasil implementasi simulasi dengan menggunakan DSP TMS 320C6713DSK yang disertai dengan pembuktian bahwa data yang dikirim sama dengan data yang diterima.

Kata Kunci : Simulasi, Penerima, CDMA, DSP TMS320C6713 DSK, Blok

ABSTRACT

Name : Immanuel Kornelius S
Study Program : Electrical Engineering
Title : *CDMA Receiver System Design With DSK TMS320C6713 Bsed on Simulink*

CDMA is an communication application based on digital spread spectrum that use an unique PN code for each user, so that in transceiver, only data with the same PN code with transmitter that can be decode. This CDMA transceiver is simulate using MATLAB SIMULINK R2007a and implemented with DSP TMS320C6713 DSK, and not calculate AWGN inside it (additive White Gaussian Noise)

The purpose of this research is to create a CDMA receiver system that based on MATLAB Simulink, that later will be synchronized with Code Composer Studio (CCS) Software that will implemented this simulation on DSP board. CCS will also generate some of important file from the simulation, such as .obj; .c; etc. Each part of CDMA receiver system is represented with one or more block with it correspondent function, that later will be simulated on the same time. On bottom line, CDMA receiver system is consist of several main block, such as Demodulator, Despreading, and Selector, in the other hand, this system uses $\pi/4$ QPSK (Quaternary Phase Shift Keying) modulation method. Later on this paper, we will explain each function and characteristic of any block from the system, and in the next chapter, we will observe implementation result using DSP TMS 320C6713DSK, also with the fact that the transmited data earlier is the same with one that received.

Key Word : Simulation, Receiver, CDMA, DSP TMS320C6713 DSK, Block

DAFTAR ISI

PERNYATAAN KEASLIAN SKRIPSI	i
PENGESAHAN	ii
UCAPAN TERIMA KASIH	iii
ABSTRAK	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	viii
DAFTAR TABEL	xi
BAB I. PENDAHULUAN	
1.1 LATAR BELAKANG	1
1.2 PERUMUSAN MASALAH	2
1.3 TUJUAN PENELITIAN	2
1.4 BATASAN MASALAH	2
1.5 METODOLOGI PENELITIAN	2
1.6 SISTEMATIKA PENULISAN	2
BAB II. DASAR TEORI	
2.1 CDMA	4
2.1.1 Konsep Dasar CDMA	4
2.1.2 Spektrum tersebar	5
2.1.3 Generator PN	7
2.1.4 Modulator QPSK	7
2.1.5 Demodulator QPSK	10
2.1.6 <i>Despreading</i>	11
2.2 MATLAB © SIMULINK	11
2.2.1 <i>Targetting</i> DSK TMS320C6713	13
2.3 DSK TMS320C6713	13
2.4 CODE COMPOSER STUDIO (CCS)	16
BAB III. RANCANG BANGUN SISTEM PENERIMA CDMA	
3.1 RANCANG BANGUN SISTEM MENGGUNAKAN SIMULINK	17
3.1.1 Rancang Bangun Keseluruhan Sistem	17

3.1.2	Rancang Bangun Sistem Setiap Blok	18
3.1.2.1	QPSK Demodulator Baseband	18
3.1.2.2	Integer to Bit Converter	20
3.1.2.3	Unbuffer	20
3.1.2.4	Logical Operator	21
3.1.2.5	PN Sequence Generator	22
3.1.2.6	Integer Delay	23
3.1.2.7	Selektor	23
3.1.2.8	Zero Order Hold	25
3.1.2.9	Rate Transition	25
3.1.2.10	Data Type Conversion	25
3.1.2.11	DAC	25
3.1.2.12	C6713DSK	25
3.1.2.13	Gain	26
3.1.2.14	Multiport Switch	26
3.2	RANCANG BANGUN SISTEM MENGGUNAKAN DSK TMS320C6713	26
BAB IV.	HASIL UJI COBA DAN ANALISIS	29
4.1	UJI COBA SIMULINK	29
4.2	UJI COBA DSK TMS320C6713	31
BAB V.	KESIMPULAN	39
	DAFTAR ACUAN	40
	DAFTAR PUSTAKA	41

DAFTAR GAMBAR

		Halaman
Gambar 2.1	Perbandingan 3 sistem dalam domain (t) dan (f)	4
Gambar 2.2	Model dasar sistem DS	6
Gambar 2.3	Diagram Konstelasi Modulator $\pi/4$ QPSK	8
Gambar 2.4	Diagram Fisik Modulator $\pi/4$ QPSK	8
Gambar 2.5	Proses Konstelasi $\pi/4$ QPSK pada data biner acak	9
Gambar 2.6	Proses Pengolahan bit pada modulator $\pi/4$ QPSK	9
Gambar 2.7	Diagram Fisik Demodulator $\pi/4$ QPSK	10
Gambar 2.8	Blok diagram despreading data tersebar	11
Gambar 2.9	Workspace Simulink	12
Gambar 2.10	Bentuk Fisik DSK TMS320C6713	14
Gambar 2.11	Bentuk Diagram DSK TMS320C6713	14
Gambar 3.1	Rancang Bangun Keseluruhan Sistem CDMA	17
Gambar 3.2	Demodulasi Data dengan Metode QPSK	19
Gambar 3.3	Sinyal Dimodulasi dengan Metode QPSK	19
Gambar 3.4	Parameter dalam Blok QPSK Demodulator Baseband	20
Gambar 3.5a	Cara Kerja Blok Unbuffer Matriks Single Channel	21
Gambar 3.5b	Cara Kerja Blok Unbuffer Matriks 4 Channel	21
Gambar 3.6	Kode PN	23
Gambar 3.7	Data keluaran saat kode PN penerima merupakan replika kode PN pengirim	24

Gambar 3.8	Data keluaran saat kode PN penerima bukan replika kode PN pengirim	24
Gambar 3.9	Rancang Bangun Sistem Menggunakan DSK TMS320C6713	27
Gambar 4.1	Data Masukan dari Generator	30
Gambar 4.2	Hasil kombinasi data masukan dengan kode PN pengirim [1 1 1]	30
Gambar 4.3	Pembuktian melalui Blok XOR	31
Gambar 4.4a	Keluaran Sistem Modulasi dari DSP Board menggunakan Osiloskop	32
Gambar 4.4b	Keluaran Sistem dari DSP Board menggunakan Osiloskop	32
Gambar 4.4c	Keluaran Sistem dari DSP Board menggunakan Osiloskop	33
Gambar 4.4d	Keluaran Sistem dari DSP Board menggunakan Osiloskop	33
Gambar 4.4e	Keluaran Sistem dari DSP Board menggunakan Osiloskop	34
Gambar 4.4f	Keluaran Sistem dari DSP Board menggunakan Osiloskop	34
Gambar 4.4g	Keluaran Sistem dari DSP Board menggunakan Osiloskop	35

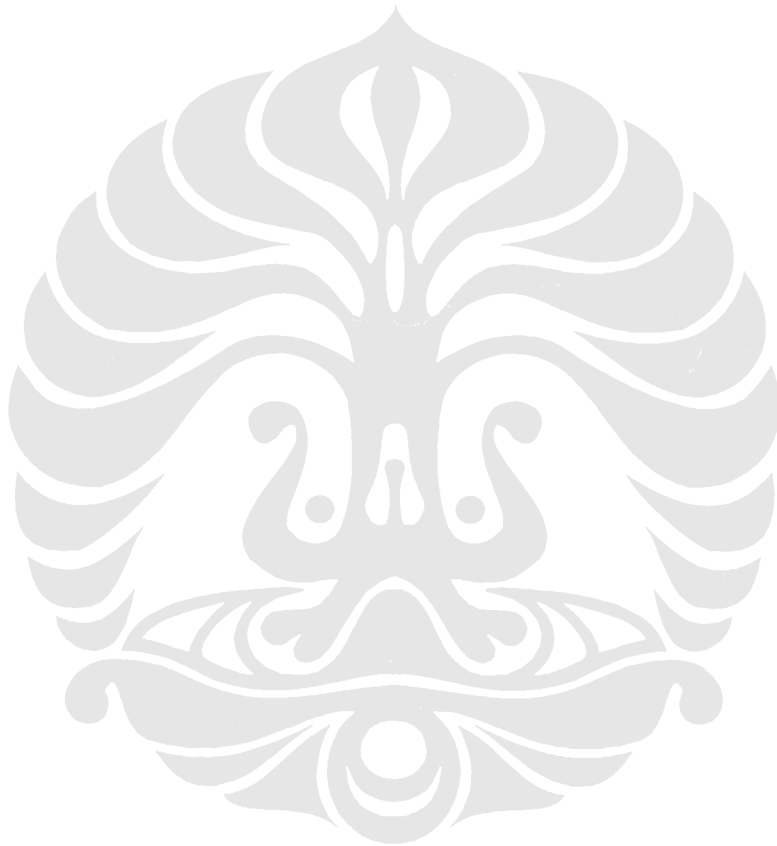
Gambar 4.4h Keluaran Sistem dari DSP Board
menggunakan Osiloskop[1 0 1]

35



DAFTAR TABEL

	Halaman
Tabel 2.1 Tabel 2.1 Blok dalam c6713dsklib	13
Tabel 3.1 Tabel 3.1 Intruksi dalam blok <i>Logical Operator</i>	21



BAB I

PENDAHULUAN

1.1 LATAR BELAKANG

Lebih dari beberapa dekade terakhir, perkembangan komunikasi nirkabel terus berkembang dengan pesat. Dan hingga perkembangannya saat ini, masalah klasik yang selalu dihadapi adalah masalah terbatasnya frekuensi. Dari beberapa teknologi yang telah ada, CDMA dirasakan dapat menjawab tantangan ini. Teknologi CDMA telah melampaui pendahulunya, yaitu FDMA dan TDMA karena teknologi CDMA tidak membatasi penggunaannya dengan frekuensi dan waktu. Setiap pengguna CDMA menggunakan satu frekuensi saja pada saat yang bersamaan. Teknologi CDMA (*Code Division Multiple Access*) merupakan salah satu teknologi *digital spread spectrum*. Teknologi CDMA juga memberikan beberapa keuntungan seperti [1]:

- a. Mengurangi pemakaian daya pada pemancar
- b. Mengurangi interferensi pada peralatan elektronika
- c. Dapat meningkatkan *traffic capacity* pada saluran telepon
- d. Dapat digunakan untuk komunikasi data pada beberapa teknologi seperti faksimili, dan internet.
- e. Dapat meningkatkan kualitas suara dan mengurangi efek negatif dari *multipath fading*.

Dewasa ini, perkembangan DSP prosesor dapat membuat penerapan sebuah rangkaian secara lebih ringkas dan sederhana karena dirancang hanya dalam *software* saja. Keunggulan DSP prosesor ini akan coba diterapkan dalam menyusun sebuah sistem CDMA. Diharapkan kedepannya akan dibuat suatu rangkaian CDMA yang lebih sederhana, dengan menanamkan *software* pada DSP prosesor. Dalam hal ini DSP prosesor yang digunakan adalah seri DSK TMS320C6713, yaitu suatu DSP prosesor yang dibuat untuk uji coba suatu sistem, dan yang memang dirancang secara khusus untuk perancangan perangkat komunikasi nirkabel.

1.2 PERUMUSAN MASALAH

Perumusan masalah skripsi ini adalah pada pengaplikasian DSP prosesor untuk rangkaian CDMA pada bagian penerima (*receiver*).

1.3 TUJUAN PENELITIAN

Membuat rancang bangun rangkaian penerima CDMA pada DSP prosesor melalui DSK TMS 320C6713 berbasis MATLAB© Simulink

1.4 BATASAN MASALAH

Makalah ini tidak menyertakan adanya noise AWGN dalam rangkaiannya. Dalam hal ini, sistem diasumsikan bebas dari gangguan atau *noise* yang berasal dari transmisi, tapi *noise* dari rangkaian DSP turut disertakan dalam analisa.

1.5 METODOLOGI PENELITIAN

Penelitian ini dilakukan dalam 3 tahap, yaitu:

- a. membangun rangkaian CDMA melalui simulink
- b. uji coba parameter CDMA melalui simulink
- c. mengimplementasi software hasil simulasi ke DSP prosesor TMS

1.6 SISTEMATIKA PENULISAN

BAB I PENDAHULUAN

Bagian ini berisi latar belakang dari penulisan yang akan dilakukan, perumusan masalah, tujuan penelitian, batasan masalah, metodologi penelitian, dan sistematika penulisan.

BAB II TINJAUAN PUSTAKA

Berisi tentang konsep dasar sistem CDMA, Simulink, DSK TMS320C6713 dan CCS

BAB III RANCANG BANGUN SISTEM

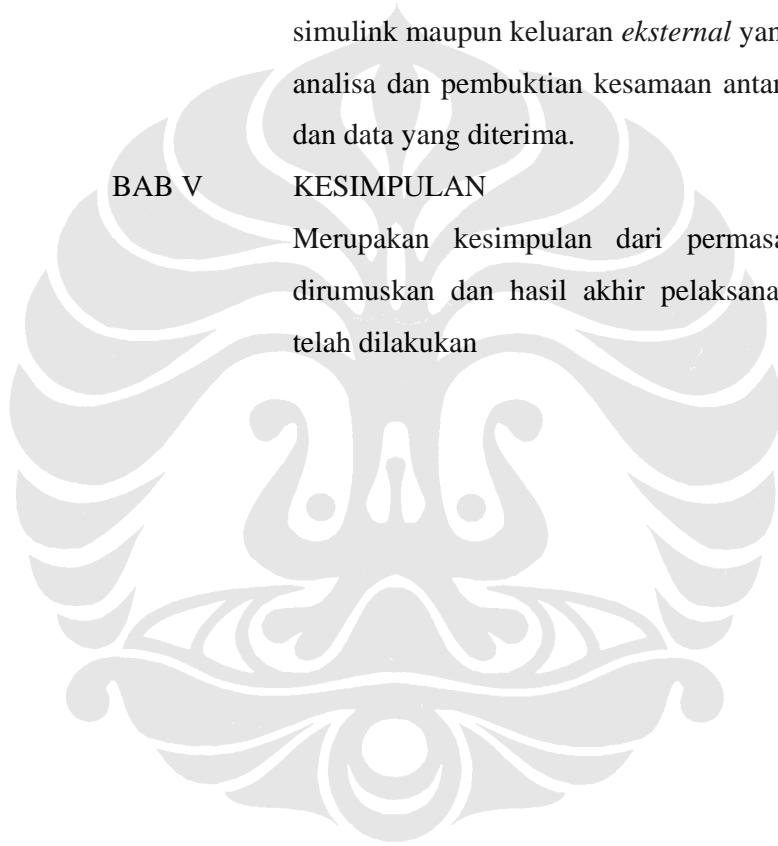
Menampilkan gambaran umum mengenai cara kerja, penjelasan, pemrograman tiap blok yang dibuat dengan menggunakan MATLAB©Simulink serta berisi rancang bangun sistem dalam implementasinya ke DSK TMS320C6713.

BAB IV PENGAMBILAN DATA DAN ANALISA

Pada bab ini dilakukan pengambilan data baik dari simulasi simulink maupun keluaran *eksternal* yang disertai dengan analisa dan pembuktian kesamaan antara data yang dikirim dan data yang diterima.

BAB V KESIMPULAN

Merupakan kesimpulan dari permasalahan yang telah dirumuskan dan hasil akhir pelaksanaan penelitian yang telah dilakukan



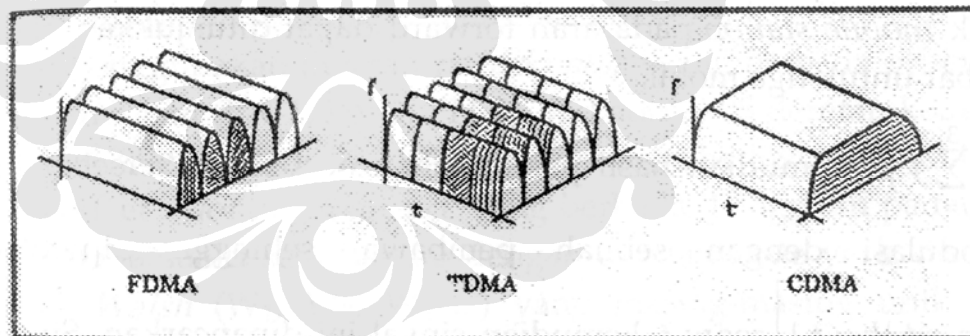
BAB II

TINJAUAN PUSTAKA

2.1 CDMA

2.1.1 Konsep Dasar CDMA

Code division Multiple Access (CDMA) adalah teknik akses jamak berdasarkan teknik komunikasi spektrum tersebar, pada kanal frekuensi yang sama dan dalam waktu yang sama digunakan kode kode yang unik untuk mengidentifikasi masing – masing pengguna. CDMA menggunakan kode–kode korelatif untuk membedakan satu pengguna dengan pengguna yang lain. Sinyal–sinyal CDMA itu pada penerima dipisahkan dengan menggunakan sebuah korelator yang hanya melakukan proses despreading spektrum pada sinyal yang sesuai. Sinyal–sinyal lain yang kodenya tidak cocok, tidak di-*despread* dan sebagai hasilnya sinyal-sinyal lain itu hanya akan menjadi noise interferensi. Gambar 2.1 menunjukkan skema perbandingan FDMA, TDMA, dan CDMA dalam domain frekuensi dan waktu.



Gambar 2.1 Perbandingan 3 sistem dalam domain (t) dan (f)[2].

Operasi ujung ke ujung pada CDMA dapat dijelaskan sebagai berikut: pada sisi pancar, sinyal dengan bit laju rendah (misal 9,6 Kbps) disebar dengan mengalikannya dengan deretan kode PN yang memiliki bit laju tinggi (misal 1,2288 Mbps). Pada proses ini terjadi penyebaran energi pada pita frekuensi yang besar. Sinyal tersebar ini kemudian dimodulasi dengan pembawa RF tertentu kemudian dipancarkan.

Pada sisi penerima, sinyal yang diterima didemodulasi dengan mengalikannya dengan pembawa RF yang sama. Kemudian sinyal ini dikumpulkan dengan mengalikannya dengan deretan kode PN yang sama seperti pada sisi pengirim. Sinyal yang telah di-*despread* ini kemudian dilewatkan pada detektor bit untuk memperoleh *speech* digital asal.

2.1.2 Spektrum Tersebar (*Spread Spectrum*)

Spektrum tersebar (*Spread Spectrum*) adalah sistem transmisi yang sinyalnya sengaja disebarkan jauh melebihi pita frekuensi yang disalurkan. Pada bagian pemancar penyebaran sinyal dilakukan dengan menggunakan kode penyebar yang polanya acak. Sinyal tersebar ini kemudian dimampatkan kembali dengan menggunakan kode penyebar yang sama dan sinkron dengan kode penyebar pada bagian pemancar. Pendekatan ini adalah pendekatan yang sangat berbeda dari pendekatan Shannon (*Shannon's information Theory*) yang mengalokasikan sumber frekuensi atau waktu kepada setiap pengguna, seperti yang kita kenal dalam *FDMA* ataupun *TDMA*. Setiap pengguna pada sistem ini menggunakan slot frekuensi dan waktu yang bersamaan selama waktu yang dibutuhkan. Dengan cara ini, setiap pengguna akan berkontribusi menghasilkan noise yang mempengaruhi pengguna lain, gangguan ini akan mengganggu limit kapasitas, tetapi karena waktu dan bandwidth alokasi dapat digunakan secara bebas, resultan akhir kapasitas akan bertambah secara signifikan dibandingkan sistem konvensional. Secara garis besar, teknik spektrum tersebar ini mempunyai beberapa keuntungan dibandingkan sistem konvensional, seperti[3]:

1. Sinyal spektrum tersebar sangat tahan terhadap gangguan. Proses ini tidak dapat terinterferensi sinyal lainnya.
2. Sinyal spektrum tersebar sangat sulit untuk diganggu gugat atau dibajak (*jamming*).
3. Sinyal spektrum tersebar menggunakan frekuensi yang sama untuk setiap penggunaanya dengan interferensi minimal setiap penggunaanya. Sebagai hasilnya, *bandwidth* sistem menjadi sangat efisien.

Secara umum terdapat 3 (tiga) metode dalam teknik spektrum tersebar (*Spread spectrum*), yaitu :

1. *Frequency Hopping (FH) Spread Spectrum*

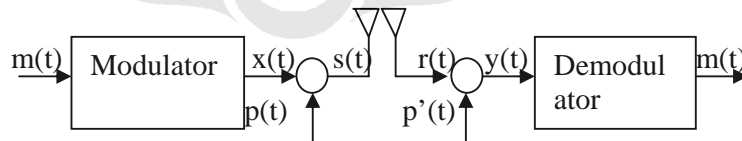
Pada frequency hopping (FH), frekuensi pembawa tidak konstan, tetapi mengalami lompatan (*hopping*) frekuensi yang berubah-ubah secara periodik. Sistem FH ini mempunyai 2 jenis lompatan, yaitu *fast hopping*, dimana kecepatan lompatan frekuensi lebih besar dari kecepatan data, sedangkan *slow hopping* adalah sistem pola lompatan bila kecepatan hopping frekuensi lebih kecil dari kecepatan data.

2. *Time Hopping (TH) Spread Spectrum*

Pada metode TH-SS, waktu untuk transmisi data dibagi dalam beberapa interval waktu yang disebut dengan bingkai waktu (*frame*). Tiap *frame* dibagi atas beberapa slot waktu, sehingga data yang ditransmisikan adalah data yang menduduki satu slot waktu dari satu *frame* dengan mengalami lompatan (*hopping*) waktu yang ditentukan oleh deret kode.

3. *Direct Sequence (DS) Spread Spectrum*

Pada DS-SS, modulasi sinyal data dilakukan langsung oleh deretan kode PN (*Pseudonoise code*) digital yang mempunyai kecepatan kode PN jauh lebih besar dari kecepatan data. Deret kode PN adalah deret kode acak yang dibangkitkan oleh generator yang disebut dengan generator PN (*Pseudo Noise Generator*). Berikut pada Gambar 2.2 adalah gambar model dasar sistem DS



Gambar 2.2 Model dasar sistem DS[4]

Pada bagian pengirim, sinyal informasi atau data biner, $m(t)$, dimodulasikan (dalam hal ini secara DQPSK) sehingga menghasilkan sinyal termodulasi $x(t)$ yang memiliki laju data R_m (bit/detik). Kemudian sinyal termodulasi ini dimodulasi lagi dengan *Pseudorandom noise*, $p(t)$, menghasilkan

sinyal spektral tersebar $s(t)$. Sinyal $p(t)$ adalah sinyal pengkode, yang memiliki laju sebesar R_c , yang lebih besar daripada R_m . Keacakan sinyal $p(t)$ ditentukan berdasarkan pola pembangkitannya. Kode tersebut bersifat unik, dan saling bebas terhadap sinyal informasi atau terhadap deretan acak semu yang dihasilkannya.

Apabila sinyal pengkode mempunyai lebar pita sebesar W_{pn} , dan lebar pita sinyal informasi termodulasi sebesar B_m , maka lebar pita sinyal spektral tersebar yang ditransmisikan adalah W_{pn} , lebih besar dibandingkan lebar pita sinyal informasi termodulasi. Kemudian sinyal pengkode ini menebarkan spektral sinyal informasi termodulasi. Proses penebaran spektral sinyal informasi termodulasi ke seluruh lebar pita sistem dinamakan *spreading*.

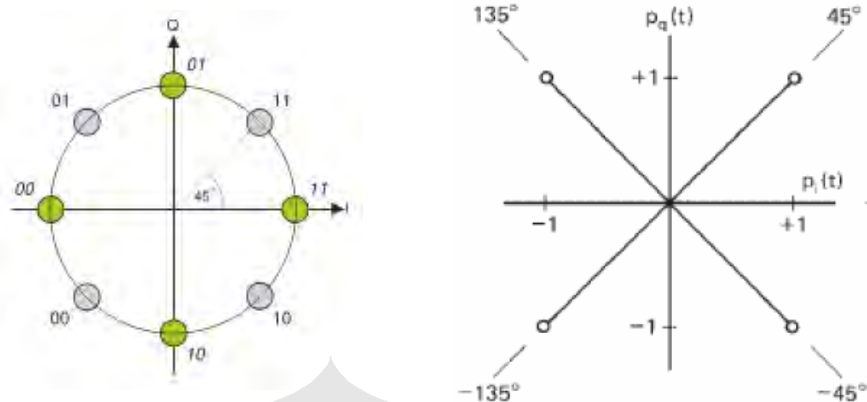
Pada bagian penerima, sinyal yang diterima, $r(t)$ dikalikan kembali dengan *Pseudorandom noise*, $p'(t)$, yang merupakan salinan dari sinyal $p(t)$ pada pengirim. Sinyal $p'(t)$ disebut dengan sinyal referensi yang diperoleh dari sinkronisasi kode. Jika diasumsikan proses sinkronisasi terjadi dengan sempurna maka $p'(t) = p(t)$. Perkalian $r(t)$ dan $p'(t)$ menghasilkan kembali sinyal termodulasi DQPSK, $y(t)$. Proses mendapatkan kembali sinyal informasi termodulasi dari sinyal spektral tersebar dinamakan *despreading*.

2.1.3 Generator PN

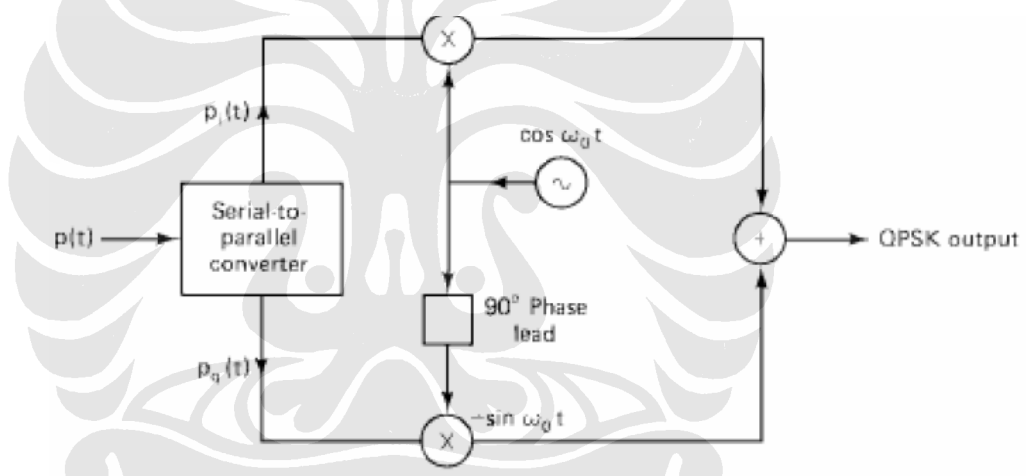
Dalam spektrum tersebar deret kode PN dibangkitkan pada bagian pemancar dan penerima. Deret kode PN yang dibangkitkan adalah merupakan deret yang acak yang akan berulang secara periodik. Generator PN ini akan membawa data asli hingga menjadi kode yang unik bagi setiap pengguna (*user*).

2.1.4 Modulator QPSK

Dengan 4 fasa, modulator QPSK (*Quaternary Phase Shift Keying*) dapat memodulasi 2 bits per simbol. Diagram konstelasi modulator $\pi/4$ QPSK dapat dilihat pada Gambar 2.3 di bawah ini, dan Gambar 2.4 menunjukkan diagram fisik modulator QPSK:

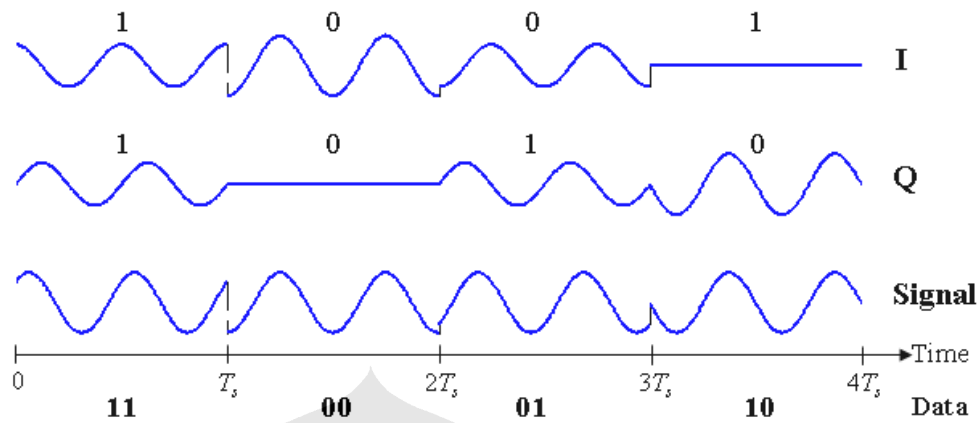


Gambar 2.3 Diagram Konstelasi Modulator $\pi/4$ QPSK[5]

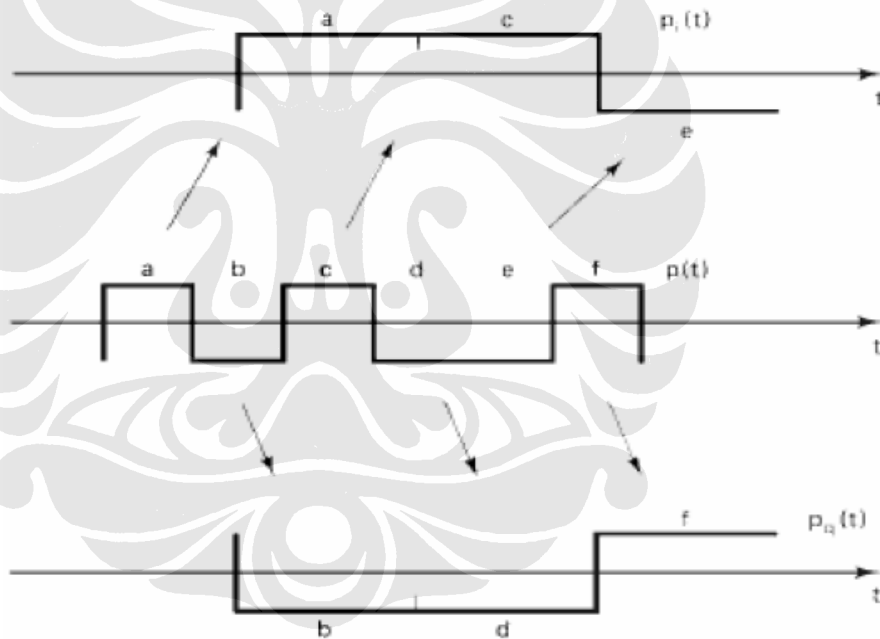


Gambar 2.4 Diagram Fisik Modulator $\pi/4$ QPSK[6]

Contoh modulasi sinyal untuk $\pi/4$ QPSK dapat dilihat dari aliran data biner yang acak dari segmen seperti contoh di bawah. Simbol diambil dari dua konstelasi dalam diagram, yaitu *Inphase (I)* dan *Quadrature (Q)*, yang meskipun *magnitude*-nya berubah untuk setiap konstelasi, tetapi jumlah *magnitude* keseluruhannya tetap sama. Gambar 2.5 menunjukkan proses konstelasi $\pi/4$ QPSK pada data biner acak, dan Gambar 2.6 menunjukkan proses pengolahan bit pada modulator $\pi/4$ QPSK



Gambar 2.5 Proses Konstelasi $\pi/4$ QPSK pada data biner acak



Gambar 2.6 Proses Pengolahan bit pada modulator $\pi/4$ QPSK

Dalam persamaan matematis, gelombang QPSK dapat ditulis dengan[9]: $x(t) = C_c(t)d_c(t)\sqrt{S}\cos\omega_c t + C_s(t)d_s(t)\sqrt{S}\sin\omega_c t$; dengan

$d_c(t)$ = Sinyal In-Phase

$d_s(t)$ = Sinyal Quadrature

$C_c(t) = C_s(t) =$ Sinyal kode PN

$$r_c = d_c \sqrt{E_b} + n_c$$

Dimana, $d_c(t) =$

$$n_c = \sqrt{2/T_s} \int_0^{T_s} C_c(t) I(t) \cos \omega_c t dt \quad ; T_s = 2T$$

dan $d_s(t) =$

$$r_s = d_s \sqrt{E_b} + n_s$$

$$n_s = \sqrt{2/T_s} \int_0^{T_s} C_s(t) I(t) \cos \omega_c t dt \quad ; T_s = 2T$$

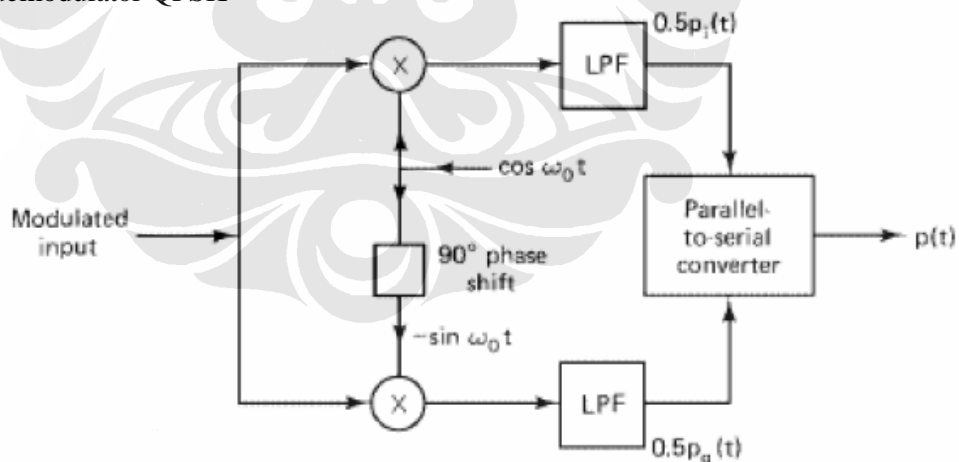
dimana

E_b = Energi tiap bit

N_0 = Noise awal

2.1.5 Demodulator QPSK

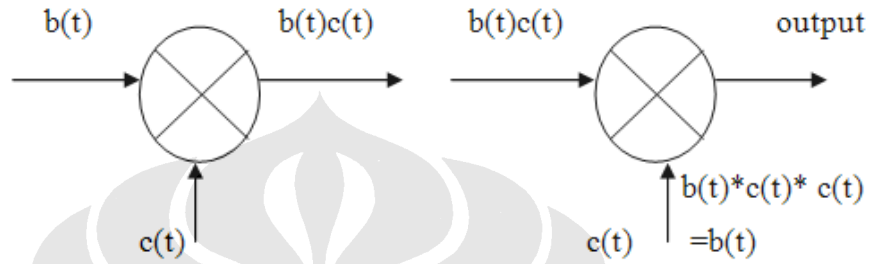
Demodulator QPSK berguna untuk men-demodulasikan data yang sebelumnya telah dimodulasikan dengan metode QPSK. Demodulasi berarti proses membalikkan modulasi sebelumnya, karena itu spesifikasi *Demodulator QPSK*-nya pun harus disusun sama seperti *Modulator* agar mendapatkan hasil yang sama sebelum modulasi. Gambar 2.7 menunjukkan diagram fisik demodulator QPSK



Gambar 2.7 Diagram Fisik Demodulator $\pi/4$ QPSK

2.1.6 Despreading

Despreading adalah merupakan pemampatan sinyal tersebar untuk mendapatkan kembali data asli. Proses despreading ini dilakukan pada bagian penerima yang memiliki replika kode PN yang sama dengan kode PN pemancar. Blok diagram *Despreading* dapat dilihat dari Gambar 2.8 dibawah ini.



Gambar 2.8 Blok diagram despreading data tersebar

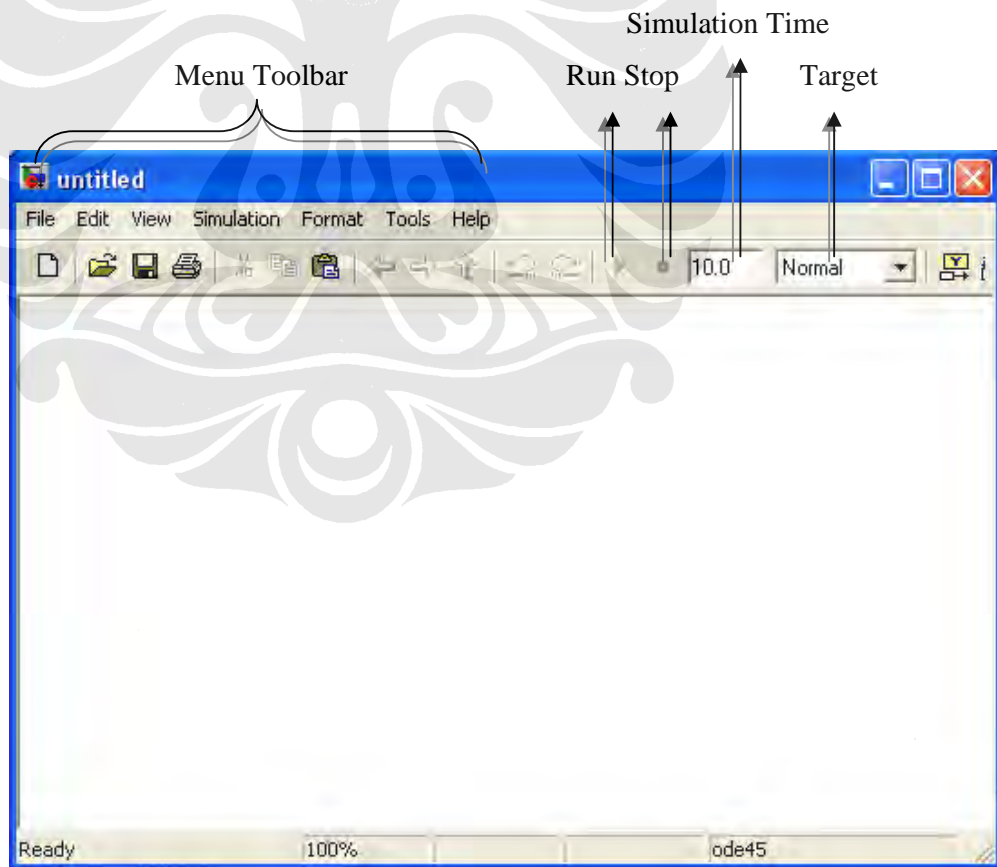
Bila $b(t)c(t)$ adalah hasil penyebaran data $b(t)$ dengan kode PN $c(t)$ maka pada bagian *despreading*, data tersebar $b(t)c(t)$ tersebut dikalikan dengan kode PN $c(t)$ untuk mendapatkan kembali data $b(t)$.

2.2 MATLAB © SIMULINK

Simulink yang dikembangkan oleh *The MathWorks*, adalah sub-program dari MATLAB© yang digunakan untuk simulasi, pemodelan atau analisa sistem dinamis dalam multi domain tanpa harus menggunakan bahasa pemrograman tingkat tinggi seperti bahasa pemrograman C, meskipun demikian, Simulink tetap dapat *disinkronisasikan* dengan bahasa pemrograman C. Bahkan setelah penambahan beberapa program yang bersifat *Real Time Workshop (contoh: Code Composer Studio)*, Simulink mampu menghasilkan bahasa pemrograman C dari model yang telah dibuat. Simulink Menyediakan lingkungan bekerja dimana pengguna dapat memodelkan sistem secara fisik dan pengontrolannya sebagai blok diagram. Simulink dapat dijalankan dari menu utama, yaitu dengan mengetik simulink atau dengan menekan *icon* yang menandakan simulink, setelah itu, *user* akan masuk ke menu utamanya. Dalam menu utama Simulink ini diperlihatkan *library* simulink yang tersedia. Setiap model dikategorikan dalam berbagai kelas (*blockset*), yang akan memudahkan pencarian. Tiap versi MATLAB, mempunyai

library yang berbeda, dalam skripsi ini, MATLAB yang digunakan adalah versi **R2007a**. Tiap blok yang tersedia, dapat diketahui karakteristiknya dengan memasuki menu *help*.

Jika kita ingin membuat suatu permodelan, maka kita harus membuat terlebih dahulu suatu *Workspace* yang baru (dapat diakses melalui *toolbar* yang tersedia). Lalu untuk menggunakan blok yang terdapat pada *library* kita cukup menggeser (*drag*) setiap blok yang dikehendaki menuju *workspace*. Setelah kita selesai membuat suatu model, kita dapat menganalisisnya dengan mensimulasikan model tersebut, dengan cara memilih *icon -run-* pada *toolbar* yang tersedia. Pesan kesalahan akan muncul jika model tidak bisa disimulasikan. Saat mensimulasikan model, kita dapat memilih target simulasi, apakah hanya akan dijalankan pada komputer saja, atau dapat juga disimulasikan ke sebuah alat simulasi eksternal (contoh: *DSK board*). Gambar 2.9 menunjukkan *workspace* simulink dan penjelasannya



Gambar 2.9 Workspace Simulink

2.2.1 Targetting DSK TMS320C6713

Pada MATLAB disediakan suatu alat bantu yaitu Target Support Package™ dimana memungkinkan pengguna untuk menggunakan *Real-Time® Workshop software* untuk menghasilkan program dengan *platform* bahasa C dimana merupakan hasil dari implementasi dari model yang telah dibuat di SIMULINK®. Dari hasil yang berupa bahasa C, pengguna dapat meng-*compile*, melakukan koneksi, dan menjalankan dengan *hardware* C6713 DSP Starter Kit (DSK).

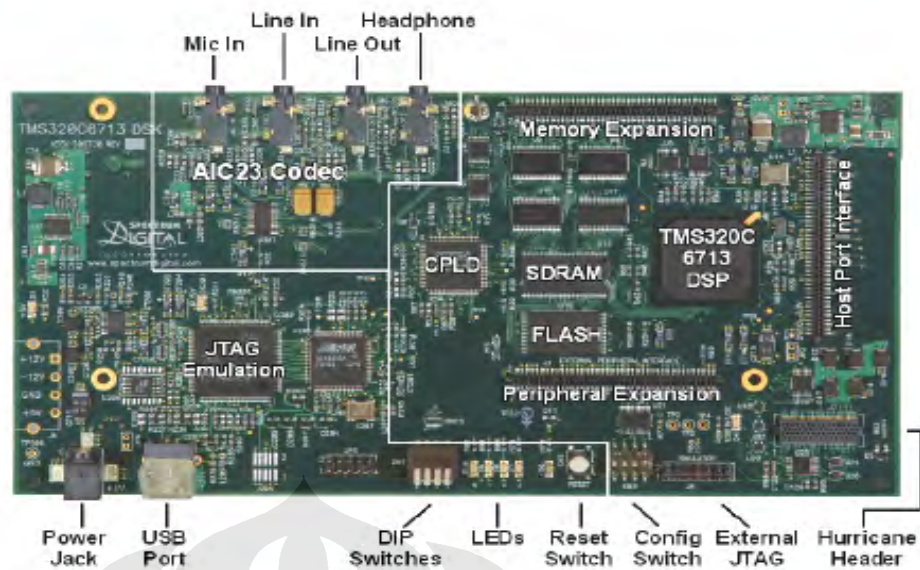
Dalam Matlab, kita dapat mengetikkan `c6713dsklib`. Hal ini akan membuka perpustakaan diagram blok yang dipakai dalam DSK C6713. Dalam Tabel 2.1 diperlihatkan blok yang ada dan penjelasannya:

Tabel 2.1 Blok dalam c6713dsklib

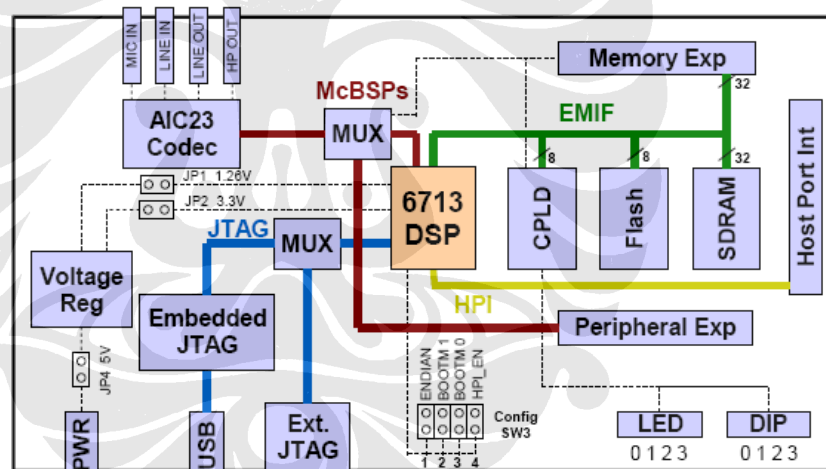
Nama Blok	Deskripsi Blok
C6713 DSK ADC	Mengkonfigurasi konverter analog ke digital
C6713 DSK DAC	Mengkonfigurasi konverter dari digital ke analog
C6713 DSK LED	Mengontrol status LED di C6713 DSK
C6713 DSK Reset	Me- <i>reset</i> prosesor di C6713 DSK

2.3 DSK TMS320C6713

Digital Signal Processors seperti keluarga TMS320C6x adalah mikroprosesor yang dibuat dengan tujuan khusus dengan tipe arsitektur dan perintah tertentu untuk *signal processing*. Notasi C6x digunakan untuk menggambarkan anggota *Texas Instrument' (TI)* TMS320C6000. Arsitektur dari DSP C6x sangat cocok untuk kalkulasi tingkat tinggi karena dirancang berdasarkan arsitektur *Very-Long-Instruction-Word (VLIW)*. DSK TMS320C6713 adalah salah satu DSP tipe C6000 yang dapat bekerja pada *fixed-point* maupun *floating-point*. Gambar 2.10 memperlihatkan bentuk fisik DSK TMS320C6713, sedangkan Gambar 2.11 memperlihatkan bentuk diagram DSK TMS320C6713.



Gambar 2.10 Bentuk Fisik DSK TMS320C6713



Gambar 2.11 Bentuk Diagram DSK TMS320C6713

Komponen-komponen utama dan pendukung dari DSK C6713 berdasarkan Gambar 2.11 yaitu:

1. Prosesor TMS320C6713

Merupakan prosesor dengan kecepatan *clock* 225 MHz yang mendukung operasi *fixed-point* dan *floating-point*. Kecepatan operasinya dapat mencapai 1350 juta operasi *floating-point* per detik (MFLOPS) dan 1800

juta instruksi per detik (MIPS). Selain itu, prosesor ini dapat melakukan 450 juta operasi *multiply-accumulate* per detik.

2. CPLD (*Complex Programmable Logic Device*)

CPLD berisi register-register yang berfungsi untuk mengatur fitur-fitur yang ada pada board. Pada DSK C6713, terdapat 4 jenis register CPLD, yaitu:

a. USER_REG Register

Mengatur *switch* dan LED sesuai yang diinginkan *user*.

b. DC_REG Register

Memonitor dan mengontrol *daughter card*.

c. VERSION Register

Indikasi yang berhubungan dengan versi *board* dan CPLD.

d. MISC Register

Untuk mengatur fungsi lainnya pada *board*.

3. *Flash memory*

DSK menggunakan memori *flash* yang berfungsi untuk *booting*. Dalam *flash* ini berisi sebuah program kecil yang disebut POST (PowerOn Self Test). Program ini berjalan saat DSK pertama kali dinyalakan. Program POST akan memeriksa fungsi-fungsi dasar *board* seperti koneksi USB, *audio codec*, LED, *switces*, dan sebagainya.

4. SDRAM

Memori utama yang berfungsi sebagai tempat penyimpanan instruksi maupun data.

5. AIC23 *Codec*

Berfungsi sebagai ADC maupun DAC bagi sinyal yang masuk ke *board*.

6. *Daughter card interface*

Konektor-konektor tambahan yang berguna untuk mengembangkan aplikasi-aplikasi pada *board*. Terdapat 3 konektor, yaitu *memory expansion*, *peripheral expansion*, dan *Host Port Interface*.

7. LED dan *Switches*

LED dan *switches* ini merupakan fitur yang dapat membantu dalam membangun aplikasi karena dapat deprogram sesuai keinginan *user*.

8. JTAG (*Joint Test Action Group*)

Merupakan konektor yang dapat melakukan transfer data dengan kecepatan yang sangat tinggi. Hal ini akan berguna dalam aplikasi *real-time*.

2.4 CODE COMPOSER STUDIO (CCS)

CCS adalah *software* yang berfungsi untuk menyusun dan menggabungkan kode-kode pemrograman lalu mambangunnya menjadi aplikasi yang diinginkan. CCS berbasiskan bahasa C dan assembler. Bahasa C termasuk bahasa tingkat tinggi, sehingga *user* akan lebih mudah dalam melakukan pemrograman. Sedangkan assembler termasuk bahasa tingkat rendah yang bisa langsung diterapkan pada mesin, dalam hal ini prosesor. Program ini nantinya akan digunakan bersamaan dengan simulink. Nantinya, model yang disimulasikan di DSP board akan di buat file C-nya di CCS ini, dan program ini akan mengeluarkan beberapa *file* penting dari hasil implementasi, seperti *file .obj ; .c ; dll*. CCS dalam penelitian ini digunakan terutama dalam hal ini, yaitu untuk menghasilkan beberapa *file* penting hasil simulasi.

BAB III

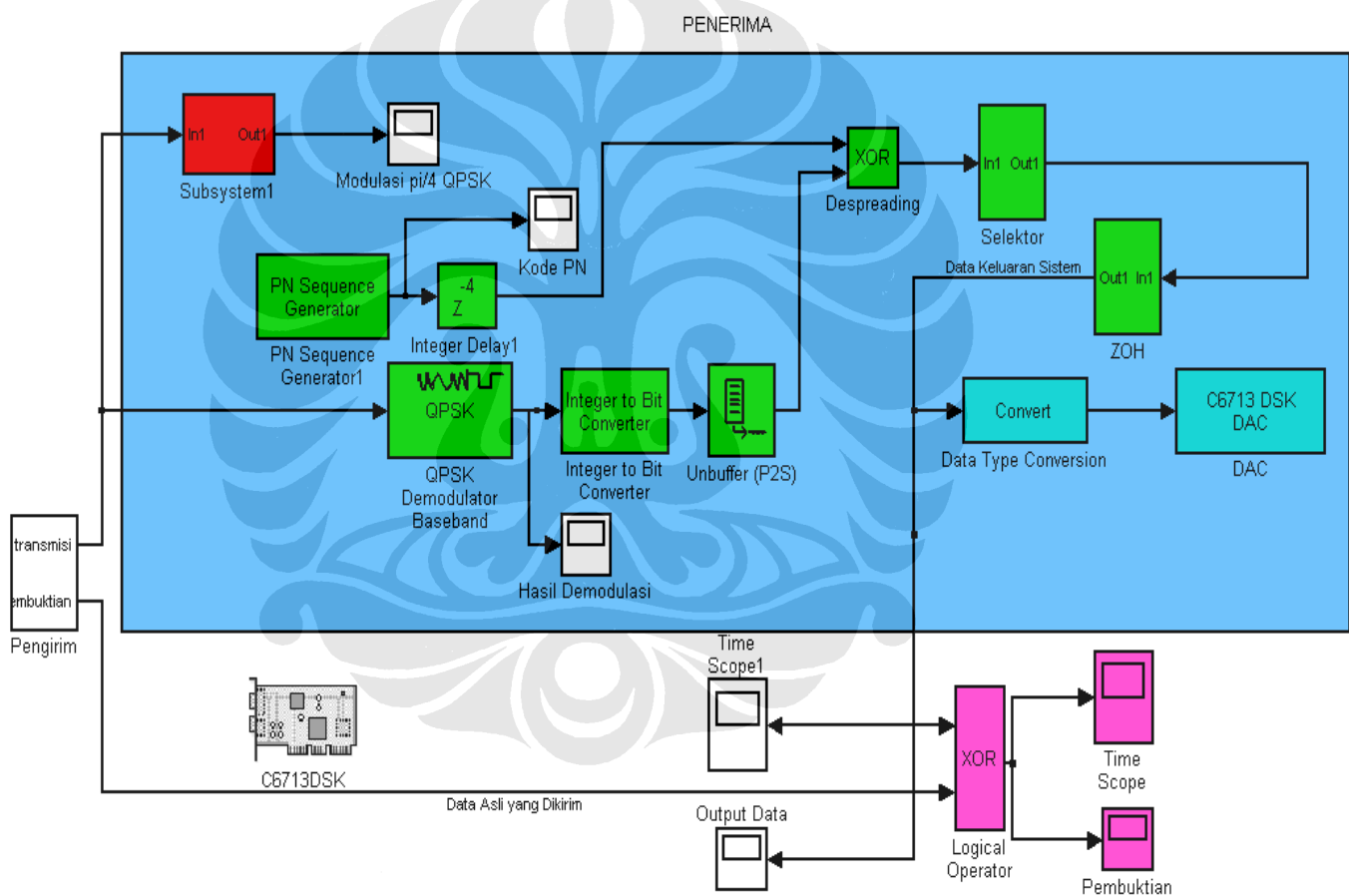
RANCANG BANGUN SISTEM PENERIMA

CDMA

3.1 RANCANG BANGUN SISTEM MENGGUNAKAN SIMULINK

3.1.1 Rancang Bangun Keseluruhan Sistem

Gambar 3.1 menunjukkan sistem CDMA secara keseluruhan:



Gambar 3.1 Rancang Bangun Keseluruhan Sistem CDMA

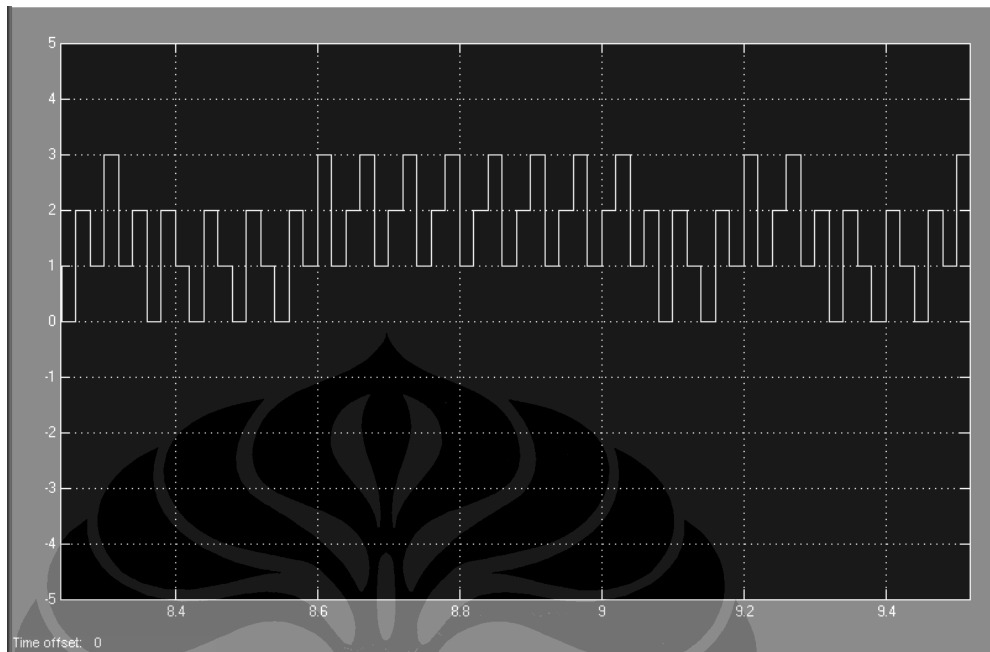
Sistem ini secara garis besar terdiri dari bagian pengirim (*Transmitter*) dan penerima (*Receiver*). Sistem penerima tersebut, terdiri dari beberapa bagian utama, yaitu demodulator, pembangkit kode PN, dan selektor. Secara garis besar,

rangkaian penerima ini dapat dijelaskan sebagai berikut : Pertama, sinyal yang dipancarkan sistem pengirim ditangkap dan didemodulasikan oleh blok *QPSK Demodulator Baseband*. Kemudian hasil keluarannya menuju tahap *despreading* yang dilakukan pada blok *Logical Operator XOR*, setelah melalui proses ini, maka sinyal yang tadinya telah tersebar (*Spreading*) akan kembali dimampatkan (*despreading*). Kemudian keluaran hasil pemampatan tadi masuk ke dalam blok Selektor yang akan menentukan apakah kode PN pengirim sama dengan kode PN penerima, jika sama maka blok ini akan mengeluarkan sinyal yang sesuai dengan output bloknya, jika kode PN penerima tidak sama dengan kode PN pengirim, maka blok ini hanya menghasilkan nilai 0.

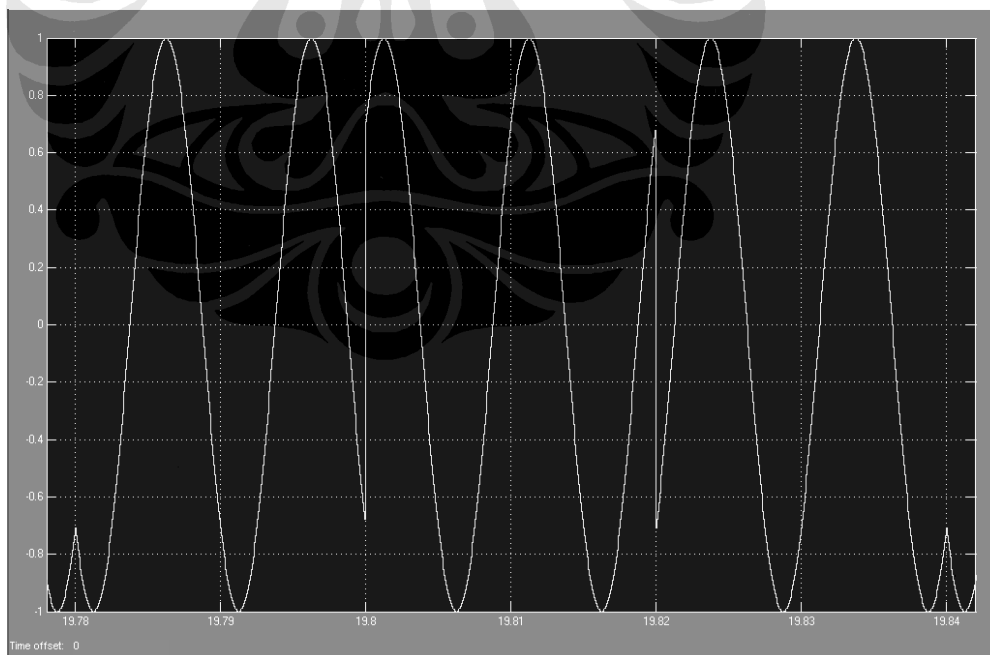
3.1.2 Rancang Bangun Sistem Setiap Blok

3.1.2.1 QPSK Demodulator Baseband

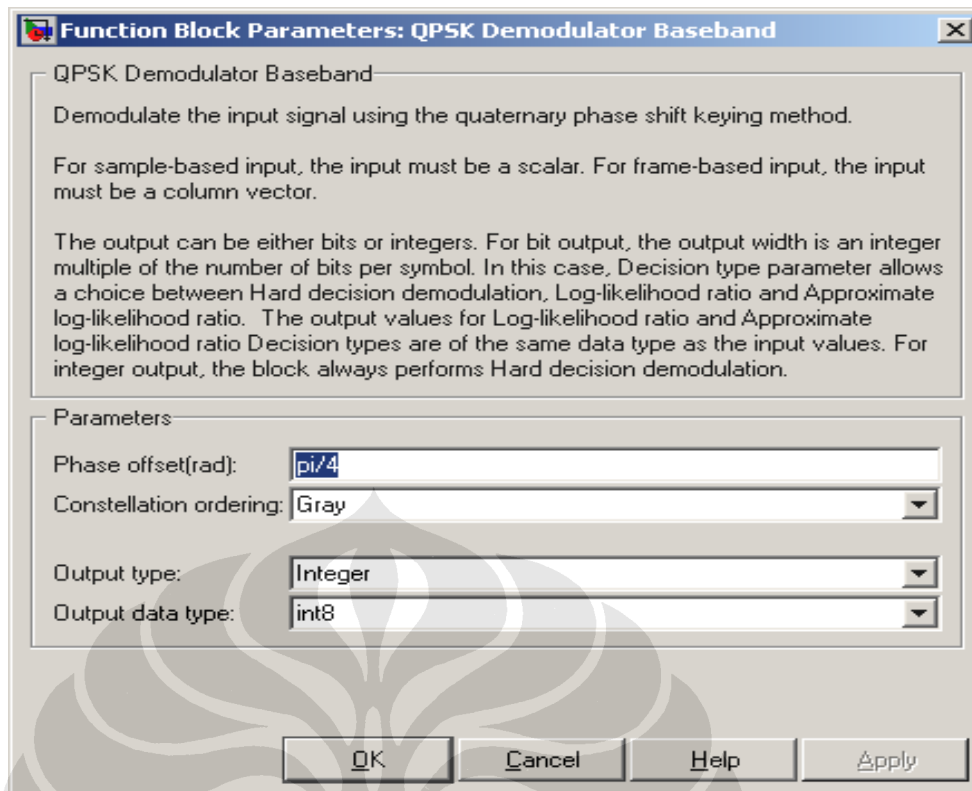
Blok ini, sesuai namanya, berfungsi untuk mendemodulasikan inputan dengan metode *Quaternary Phase Shift Keying*, dengan *phase offset* (fasa untuk konstelasi) sebesar $\pi/4$. Blok ini didapat dari *library Communication Blockset/modulation/ PM*. Gambar 3.2 menunjukkan keluaran hasil demodulasi, dan Gambar 3.3 menunjukkan sinyal yang telah dimodulasi dengan metode QPSK. Sedangkan pada Gambar 3.4 memperlihatkan parameter yang telah disusun dalam blok QPSK Demodulator baseband. Parameter ini disusun sehingga memenuhi karakteristik demodulasi $\pi/4$ QPSK.



Gambar 3.2 Demodulasi Data dengan Metode QPSK



Gambar 3.3 Sinyal Dimodulasi dengan Metode QPSK



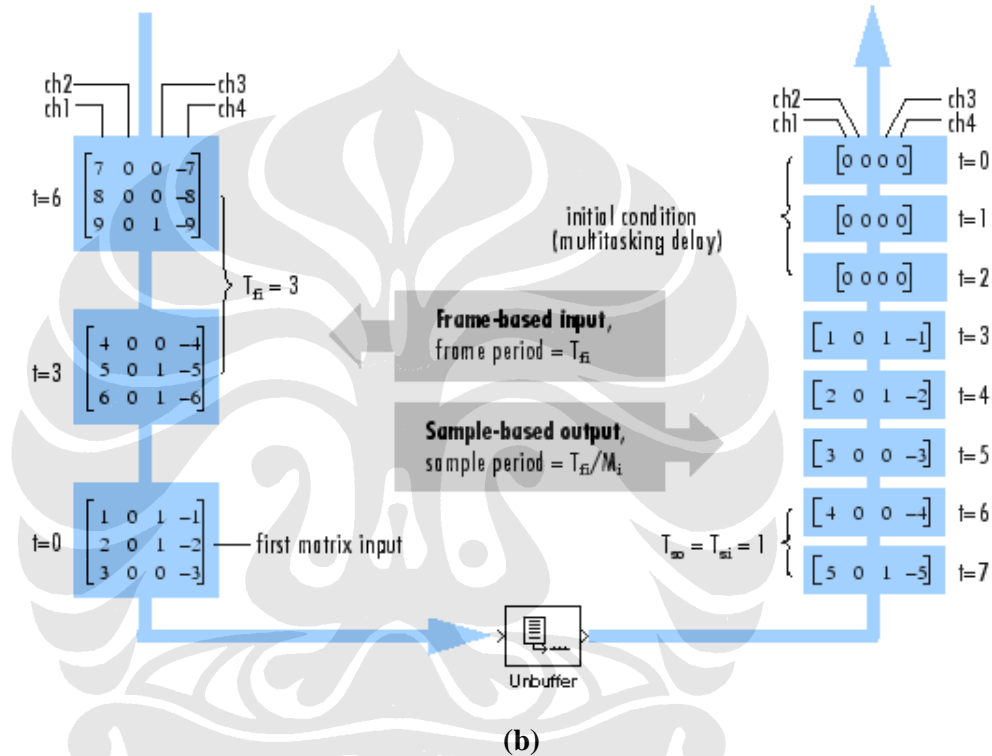
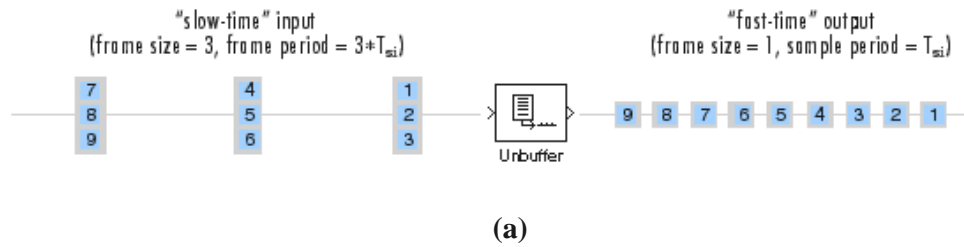
Gambar 3.4 Parameter dalam Blok QPSK Demodulator Baseband

3.1.2.2 Integer to Bit Converter

Blok ini berfungsi untuk memetakan setiap nilai *integer* pada vektor masukan ke sejumlah grup berisikan bit di output. Jika M adalah banyaknya bit setiap integer, maka masukannya harus berada antara 0 dan $2^M - 1$. Blok ini memetakan setiap integernya ke grup dari M bit, dengan menggunakan bit yang pertama sebagai MSB (*Most Significant Bit*). Blok ini kemudian disusun dengan karakteristik *2 bits per Integer*

3.1.2.3 Unbuffer

Blok ini berfungsi untuk mengubah inputan *frame* menjadi *sample* skalar pada *rate* yang lebih tinggi. Dalam sistem ini, *unbuffer* digunakan juga sebagai *Parallel to Serial*. Blok ini dibutuhkan untuk membagi 2 input menjadi 2 bagian utama, yaitu *Inphase* dan *Quadrature*. Gambar 3.5 menunjukkan cara kerja blok *unbuffer*.









Gambar 3.5(a) cara kerja blok *unbuffer* matriks single channel

Gambar 3.5(b) cara kerja blok *unbuffer* matrik 4 Channel

3.1.2.4 Logical Operator

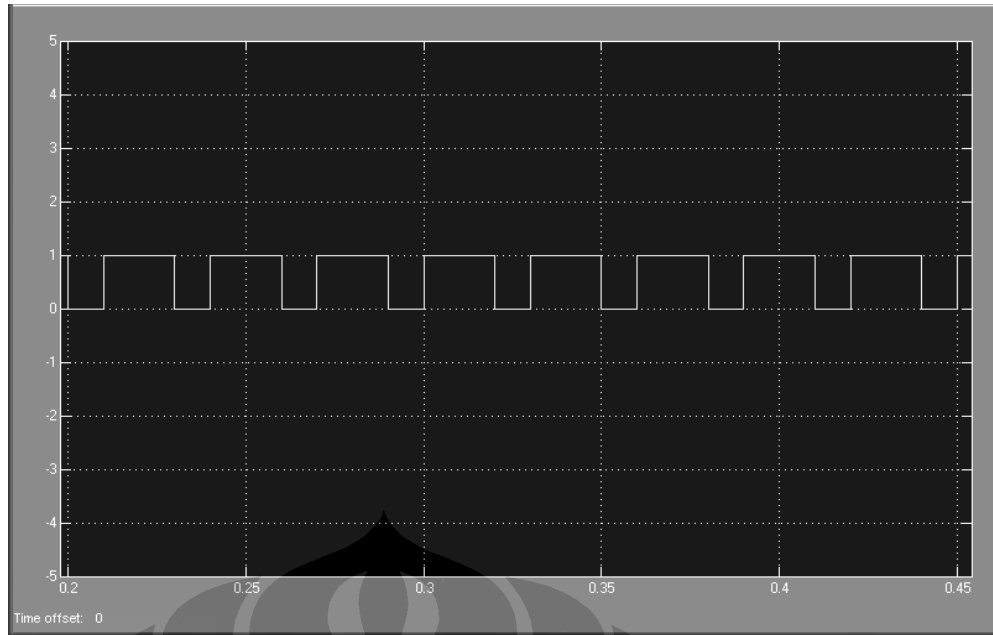
Blok ini melakukan spesifikasi tiap operasi logika yang ditentukan kepada setiap masukannya. Nilai Masukan itu adalah *TRUE/ BENAR (1)* jika tidak 0 dan *FALSE/ SALAH (0)* jika bernilai 0. Sesuai dengan standar IEEE, maka jenis – jenis operator logika yang dapat dilaksanakan dijabarkan dalam Tabel 3.1 berikut

Tabel 3.1 Intruksi dalam blok *Logical Operator*

Operasi	Spesifikasi	Lambang
AND	BENAR jika semua masukan BENAR	 AND
OR	BENAR jika sekurang – kurangnya satu input BENAR	 OR
NAND	BENAR jika sekurang – kurangnya satu input SALAH	 NAND
NOR	BENAR saat tidak ada masukan yang BENAR	 NOR
XOR	BENAR saat ada sejumlah ganjil input yang BENAR	 XOR
NOT	BENAR saat semua inputnya SALAH	 NOT

3.1.2.5 PN Sequence Generator

Blok ini menghasilkan suatu urutan dari *pseudorandom biner* menggunakan sebuah LFSR (*Linear-Feedback Shift Register*). LFSR ini diimplementasikan menggunakan konfigurasi sebuah SSRG (*Simple Shift Register Generator*) atau *Fibonacci*. Polinomial generator ini di-set menjadi [1 1 1] dan kondisi inisialnya [1 1] dengan periode 0.01, yang merupakan 1/6 kali periode data. Ini menunjukkan setiap bit pada keluaran blok ini akan merepresentasikan 6 bit data. Gambar 3.6 menunjukkan kode PN yang dihasilkan dengan karakteristik seperti di atas.



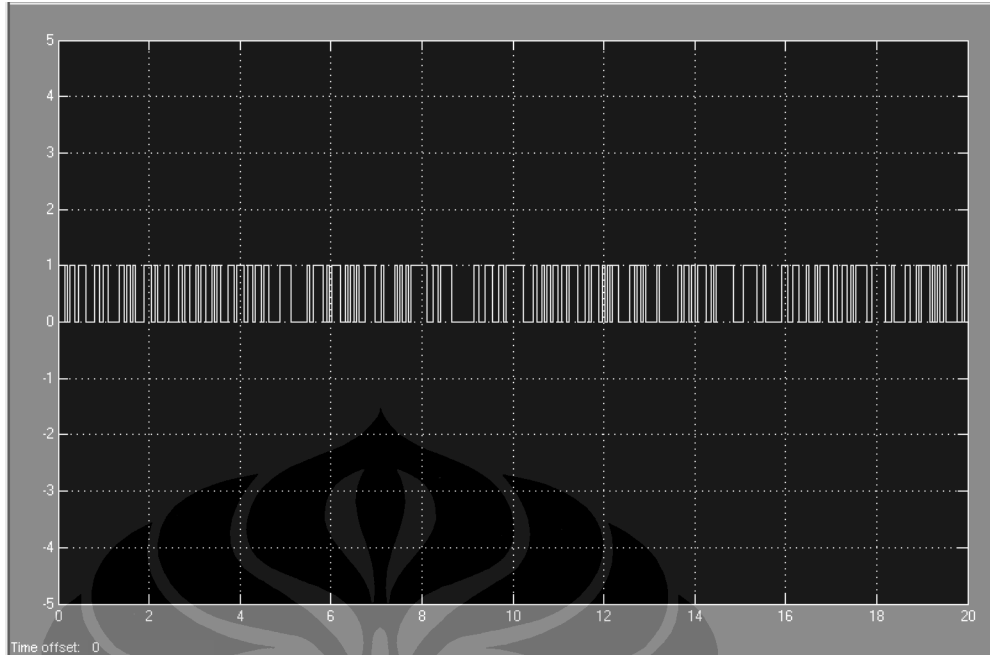
Gambar 3.6 Kode PN

3.1.2.6 Integer Delay

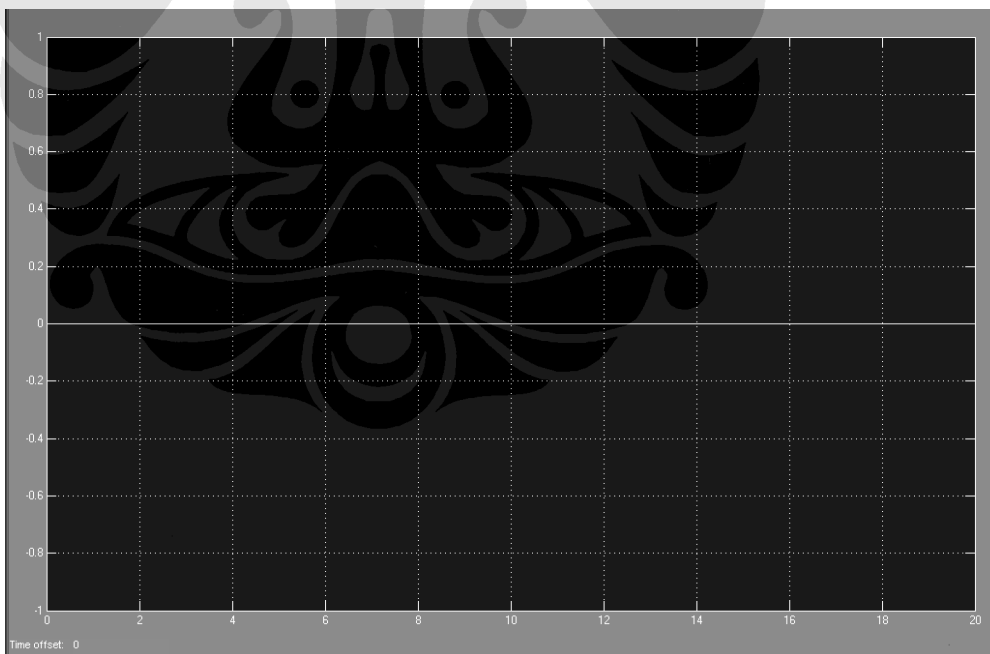
Blok ini berfungsi untuk menunda masukannya sebesar N periode. Blok ini diatur untuk menunda 4 periode masukkan (Z^{-4})

3.1.2.7 Selektor

Blok ini berfungsi untuk memilih keluaran agar sesuai dengan data aslinya. Jika kode PN pada bagian ini merupakan replika dari kode PN bagian pengirim, maka selektor akan mengeluarkan hasil yang sesuai dengan data yang dikirim, tetapi jika kode PN-nya tidak sama, maka selektor akan mengeluarkan nilai tidak 0. Hal inilah yang menjadi salah satu keunikan dari rangkaian CDMA, bahwa hanya data yang sesuai dengan kode PN yang sesuai saja, yang akan terbaca oleh selektor ini. Dan dengan cara inilah maka setiap pengguna tidak akan meng-*interferensi* sinyal pengguna lain, meskipun berada dalam satu frekuensi yang sama, yaitu karena setiap user dibedakan melalui sebuah kode yang unik. Gambar 3.7 memperlihatkan saat kode PN penerima merupakan replika dari pengirim dan Gambar 3.8 memperlihatkan saat kode PN penerima tidak sama dengan kode PN pengirim. Dari kedua gambar ini dapat disimpulkan bahwa selektor ini hanya akan bekerja saat kode PN pada bagian ini merupakan replika dari kode PN pengirim, jika tidak, blok ini hanya akan mengeluarkan nilai 0.



Gambar 3.7 Data keluaran saat kode PN penerima merupakan replika kode PN pengirim



Gambar 3.8 Data keluaran saat kode PN penerima bukan replika kode PN pengirim

3.1.2.8 Zero Order Hold

Blok ini akan menahan masukan untuk beberapa periode tertentu. Blok ini mempunyai 1 masukan dan 1 keluaran, yang dapat berupa skalar ataupun vektor. Dalam hal ini, ZOH disusun dengan periode sebesar [0.03 , 0.01]

3.1.2.9 Rate Transition

Blok ini mengirim data dari keluaran sebuah blok pada sebuah *rate* tertentu menuju ke suatu masukan blok yang beroperasi di *rate* lain. Blok ini memungkinkan untuk mengubah parameter keluaran suatu blok agar sesuai dengan masukan blok berikutnya, baik dalam *response time*, kebutuhan memori, dan parameter lainnya.

3.1.2.10 Data Type Conversion

Blok ini berfungsi untuk mengubah sebuah sinyal masukan dari tipe data tertentu menjadi tipe lain sesuai dengan skala parameter blok yang bersangkutan. Masukan data ke blok ini dapat berupa nilai *real* ataupun *complex* dan hasilnya akan sesuai dengan inputannya. Dalam hal ini, blok ini menggunakan tipe *Inherit via back propagation* (d disesuaikan dengan masukan blok berikutnya).

3.1.2.11 DAC

Blok *Digital to Analog Converter* (DAC) ini berfungsi untuk menyediakan sarana keluaran menuju *jack* keluaran analog pada DSK C6713. Saat kita menambahkan blok ini, maka sinyal yang diterima blok akan dikonversikan ke sinyal analog, baru setelah ini, *codec* akan mengirimkan sinyal analognya menuju *jack* keluaran.

3.1.2.12 C6713DSK

Blok ini berfungsi untuk memberi tujuan keluaran dari simulasi yang telah dibuat menuju *DSP board*. Dalam hal ini DSP board yang digunakan adalah DSK C6713 dengan CPU *clock* sebesar 225Mhz. Blok ini dapat dikatakan berfungsi untuk menjadi penghubung antara keluaran sistem pada simulasi dengan *DSP Board*.

3.1.2.13 Gain

Blok ini berfungsi untuk melipatgandakan keluarannya sesuai dengan karakteristik yang telah diatur. Blok ini dipakai untuk mengeluarkan nilai 0 dan 1 untuk blok selektor.

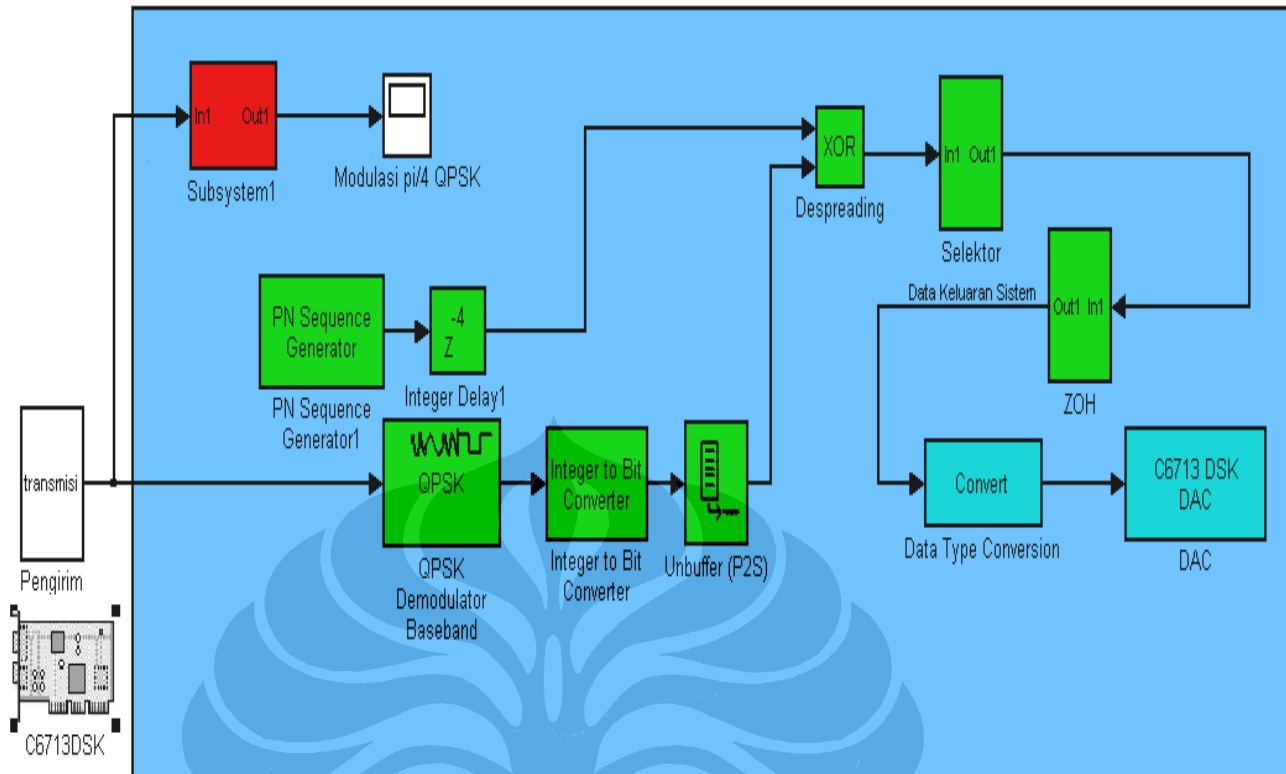
3.1.2.14 Multiport Switch

Blok ini berfungsi untuk memilih masukan dari beberapa masukan yang tersedia. Masukan yang pertama disebut *Control Input*, sedangkan masukan yang lain disebut *data input*. Nilai dari *control input* menentukan masukan mana yang akan dikeluarkan. Blok ini digunakan sebagai salah satu penyusun blok selektor.

3.2 RANCANG BANGUN SISTEM MENGGUNAKAN DSK TMS320C6713

Pada dasarnya rangkaian ini sama dengan rangkaian sebelumnya, hanya berbeda pada tujuan keluarannya. Jika untuk simulasi kita menggunakan *scope* sebagai penunjuk keluaran sistem, maka sekarang kita membuat keluarannya menuju ke DSP board dengan menggunakan blok penghubungnya, yaitu DAC dan blok *target Preferences*. Nantinya, setelah simulasi ini dijalankan dan terhubung dengan CCS, maka CCS akan mengeluarkan beberapa file ataupun *folder* penting yang adalah hasil dari olahan simulasi di simulink yang kesemuanya disimpan dalam *folder .pjt* seperti *folder Include, Libraries, Source*, dan beberapa file *.c*.

Langkah pertama dalam membangun simulasi dengan menggunakan *DSP board* adalah dengan menambahkan beberapa blok *targetting* ke dalam rangkaian simulasi. Dalam hal ini, karena penelitian ini mengkhususkan diri pada sistem penerima, maka hanya keluaran sistem saja yang akan diberi keluaran menuju DSP board (masukan sistem diambil dari blok generator saja) dengan menambahkan blok DAC sebagai tanda bahwa keluaran sistem akan dikirimkan ke sebuah *DSP board*. Setelah itu, kita juga perlu menentukan jenis *DSP board* yang kita gunakan dengan menambahkan blok DSK inisialisasi, dan dalam penelitian ini digunakan seri C6713. Gambar 3.9 memperlihatkan rancang bangun sistem menggunakan DSK TMS320C6713



Gambar 3.9 Rancang Bangun Sistem Menggunakan DSK TMS320C6713

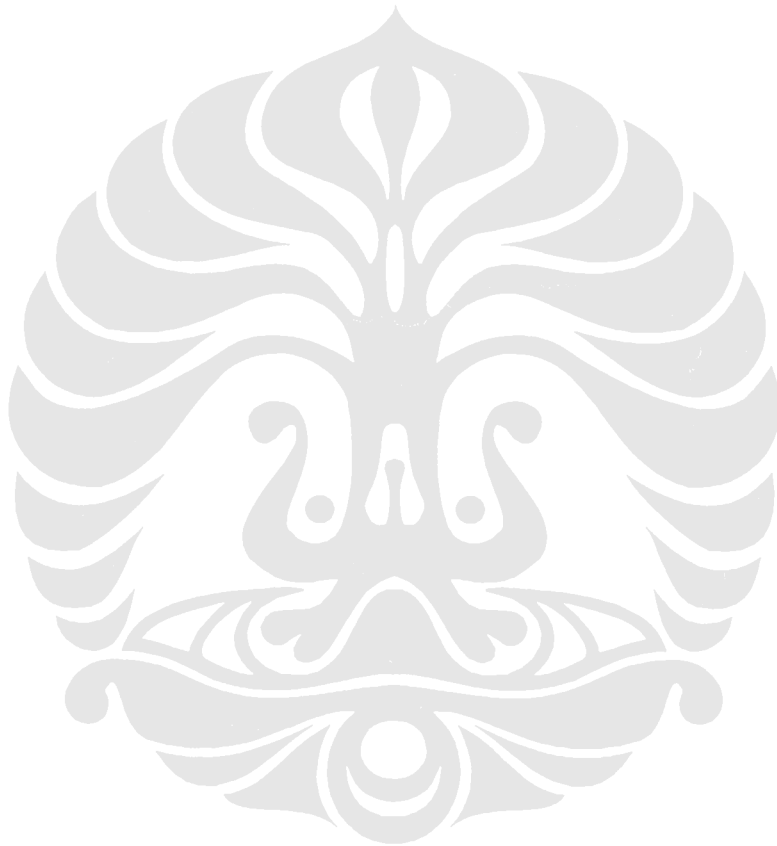
Sebelum diimplementasikan dalam *DSK board*, ada beberapa hal yang harus diperhatikan, seperti:

- a) Terdapat parameter – parameter tertentu (yang dapat diakses dari menu Toolbar ``Simulation → Configuration Parameter``) yang harus diubah, agar DSP dapat berfungsi dengan baik, hal ini yaitu:
 1. Pada pilihan *Configuration Parameter*, bagian *Real- Time Workshop*, pilihan *System Target File* diubah menjadi *ccslink_ert.tlc*
 2. Pada pilihan *Configuration Parameter*, bagian *Real- Time Workshop*, pilihan *System Stack Size (Bytes)* diubah menjadi 8192. Ukuran ini adalah ukuran yang sesuai dengan *DSP board*.
 3. Pada pilihan *Configuration Parameter*, bagian *Solver*, pilihan *solver option* diubah menjadi tipe *Fixed-Step* dan *discrete* untuk *solver*-nya

b) Dalam *Model Sheet* yang ingin kita simulasikan pada DSK, harus diberi *target preferences* yang berguna sebagai idetifikasi DSK board.

c) *Target option* diubah menjadi *external*.

Setelah parameter tersebut sudah diubah, maka kini kita mengimplementasikan sistem tersebut dengan menekan *icon Incremental Build*. Dan simulink akan bekerja secara sinkron dengan CCS dalam menjalankan simulasi tersebut



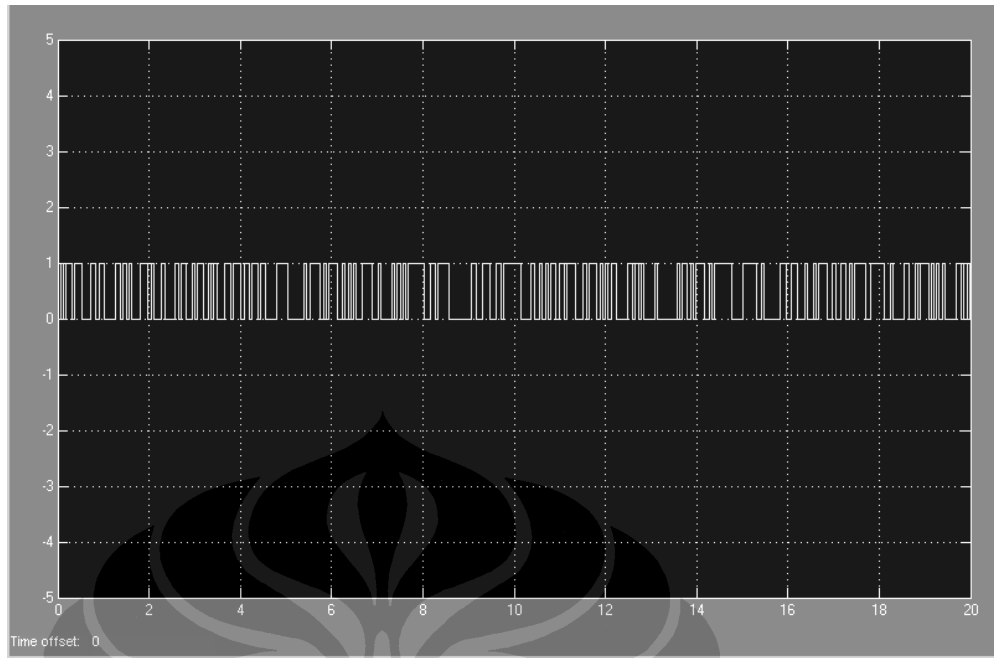
BAB IV

HASIL UJI COBA DAN ANALISIS

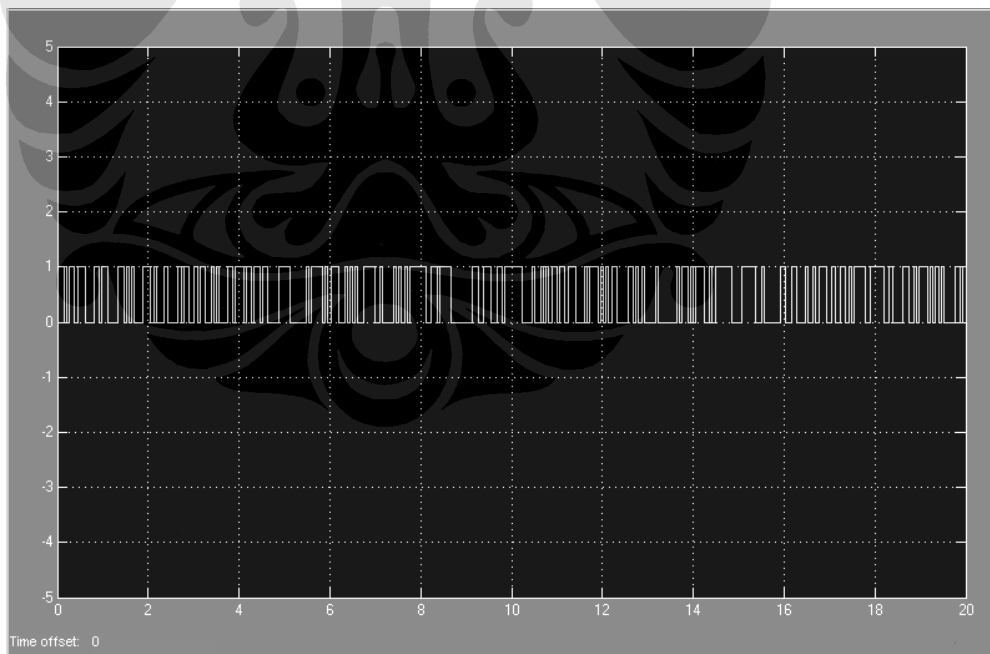
Uji coba rangkaian ini dilakukan dengan cara menganalisa kesamaan masukan dari sistem dan keluarannya, dan sesuai karakteristik CDMA yang telah dibahas sebelumnya, data yang dikeluarkan, seharusnya hanya data yang mempunyai kode PN yang sama dengan pengirimnya. Pengujian dilakukan dengan 2 metode, yaitu menggunakan Simulink (Input Simulink – Output Simulink) dan menggunakan DSP board (Input Simulink – DSK – Output Osiloskop), pada bagian pembuktian dengan Simulink, karena data yang diamati terlalu kasar untuk kasat mata, maka dalam sistem ini dibuat suatu sistem pembuktian untuk membuktikan kesamaan antara data terkirim dan yang diterima.

4.1 UJI COBA SIMULINK

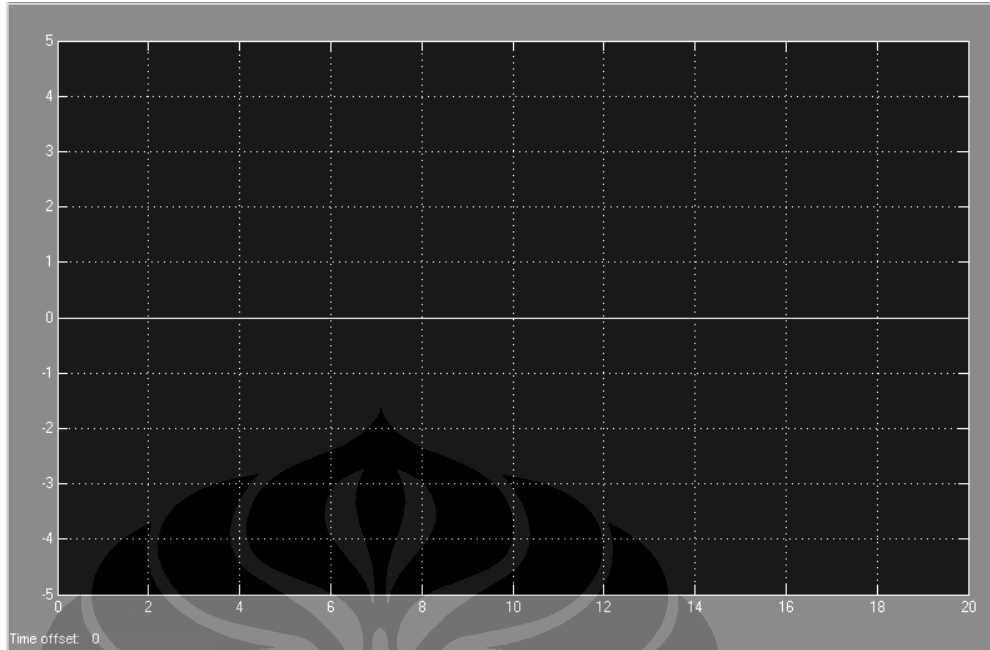
Pembuktian lewat Simulink dilakukan dengan suatu metode, yaitu dengan menggunakan blok *Logical Operator XOR*. Sesuai karakteristiknya, maka keluaran blok ini akan bernilai 0 jika kedua masukannya adalah sama, dan akan bernilai sesuatu jika kedua masukannya berbeda. Dari sifat inilah pembuktian akan dilakukan, maka masukan dari blok ini berasal dari 2 sumber, yaitu data asli dan data keluaran. Gambar 4.1 menunjukkan data masukan dari generator, Gambar 4.2 memperlihatkan hasil kombinasi data masukan dengan kode PN pengirim [1 1 1] pada keluaran sistem, dan Gambar 4.3 memperlihatkan hasil kombinasi data masukan dengan kode PN [1 1 1] pada keluaran blok XOR. Gambar 4.3 dapat terjadi karena blok *Logical Operator* tersebut mengolah 2 buah data yang bernilai sama, maka keluarannya akan bernilai 0.



Gambar 4.1 Data Masukan dari Generator



Gambar 4.2 hasil kombinasi data masukan dengan kode PN pengirim [1 1 1]



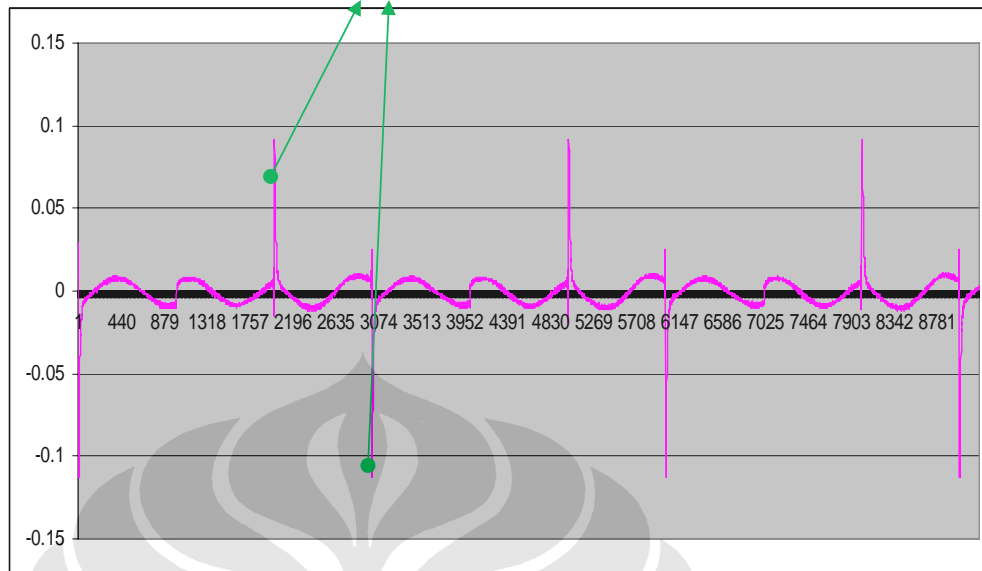
Gambar 4.3 Pembuktian melalui Blok XOR

Maka dari percobaan di atas, dapat dianalisa bahwa data yang diterima pada bagian pengirim, saat kode PN nya bernilai sama dengan pengirim adalah sama dengan data aslinya, karena setelah melalui blok XOR bernilai 0.

4.2 UJI COBA DSK TMS320C6713

Untuk pengujian dengan DSK TMS320C6713, kita mengamati keluaran sistem dengan menggunakan osiloskop yang dihubungkan langsung ke *Line-Out* DSP board. Osiloskop yang digunakan adalah osiloskop *digital TEKTRONIX*, yang dapat memberhentikan pergerakan data untuk suatu selang waktu tertentu dan memungkinkan penggunaanya untuk menganalisa data tersebut. Nantinya data hasil *plot* dapat dikirim menuju media penyimpanan *Floopy Disk*, yang disimpan dalam format *Microsoft excel*. Berikut adalah 8 gambar hasil *ploting* data dalam *Microsoft Excel* dari 5 selang waktu tertentu yang ditampilkan pada Gambar 4.4.

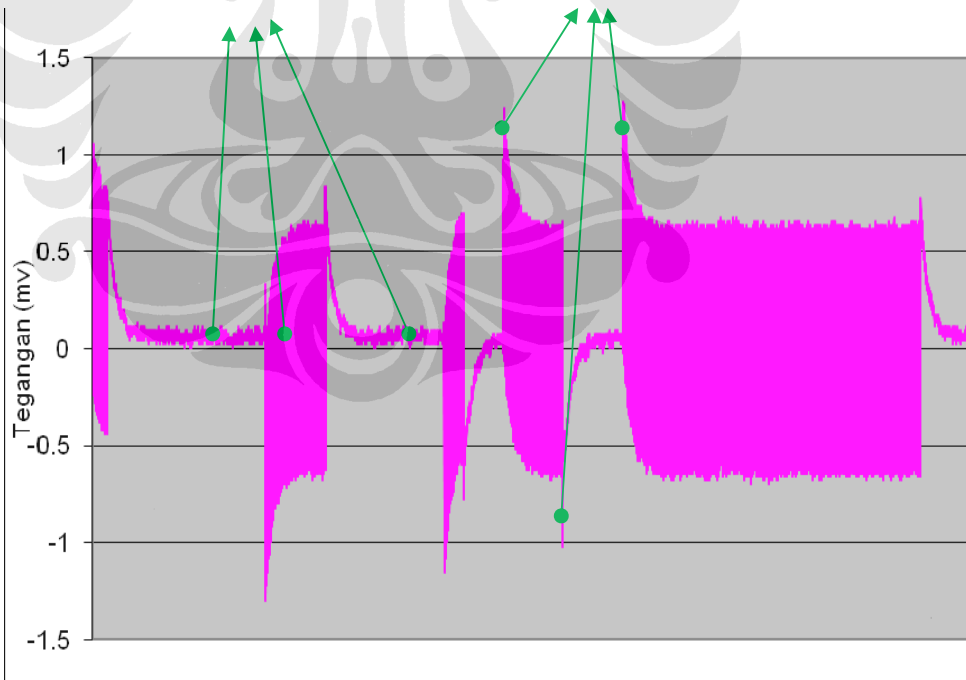
Spike Noise RC



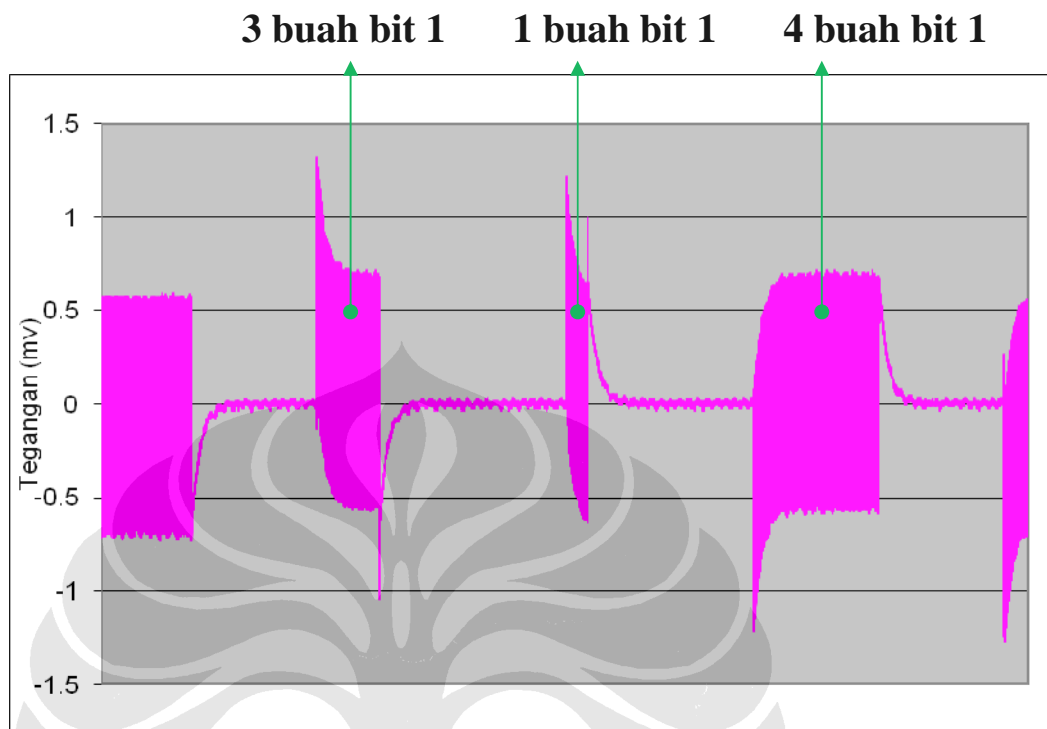
(a)

White Noise

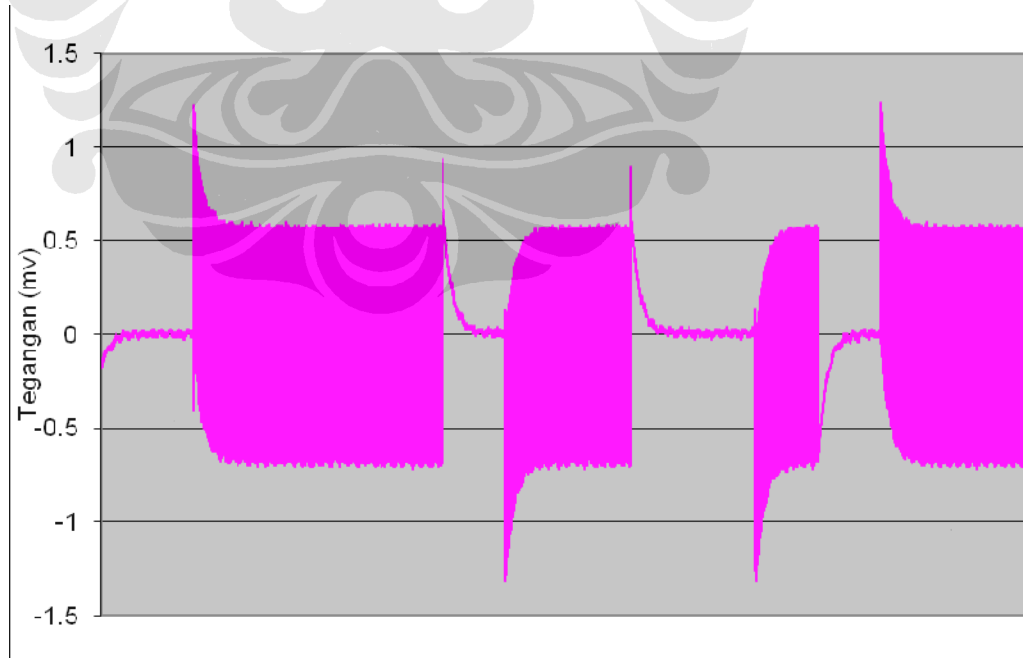
Spike Noise RC



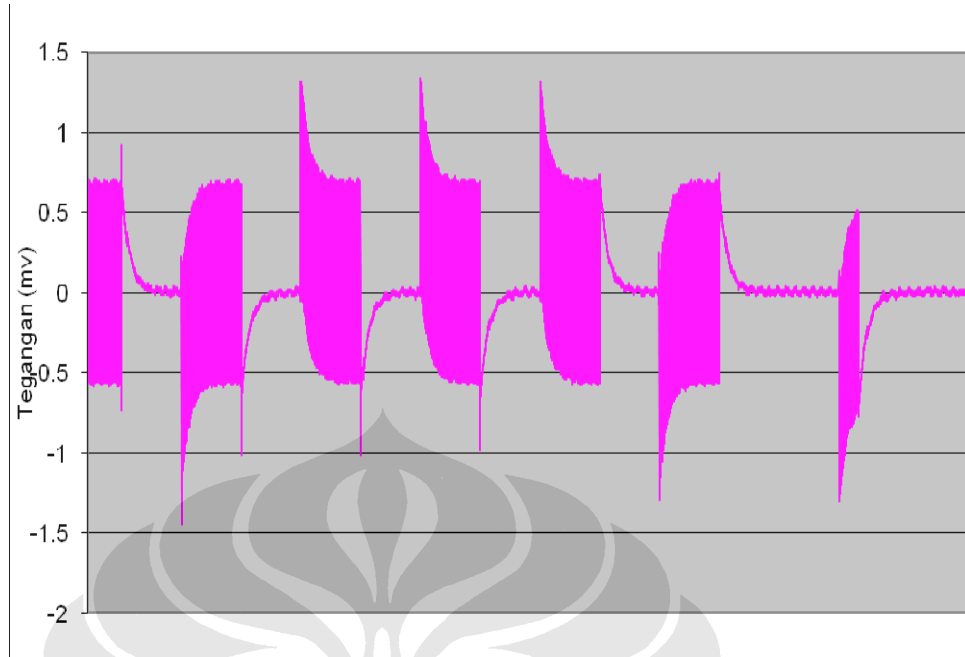
(b)



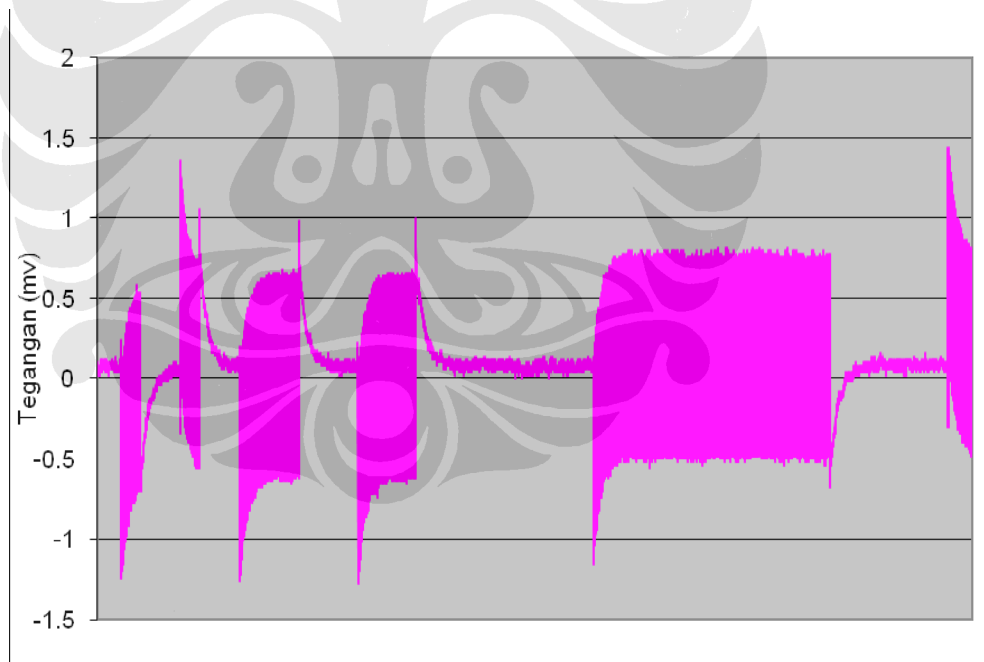
(c)



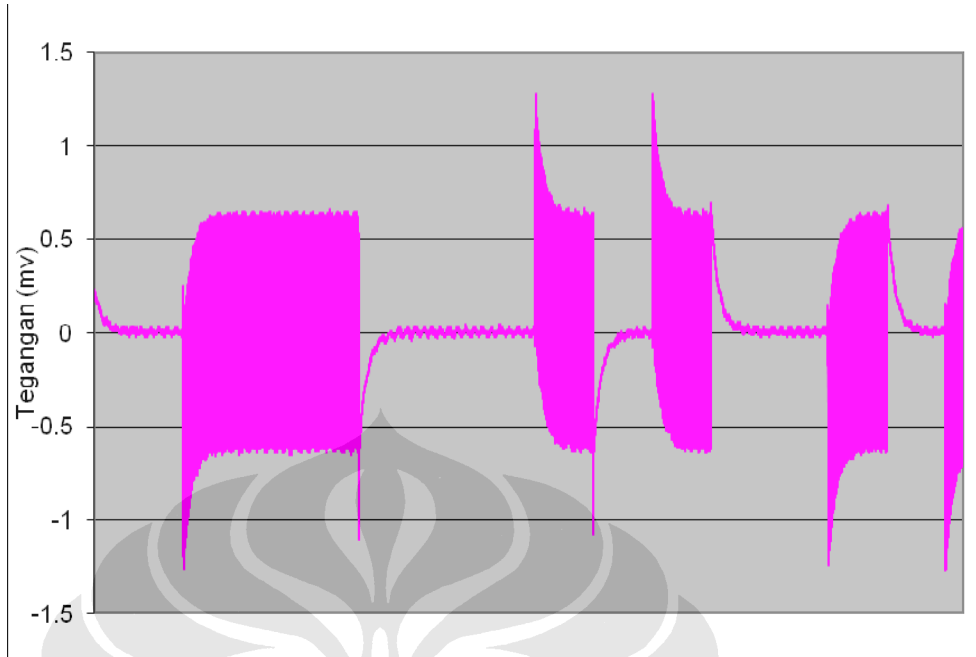
(d)



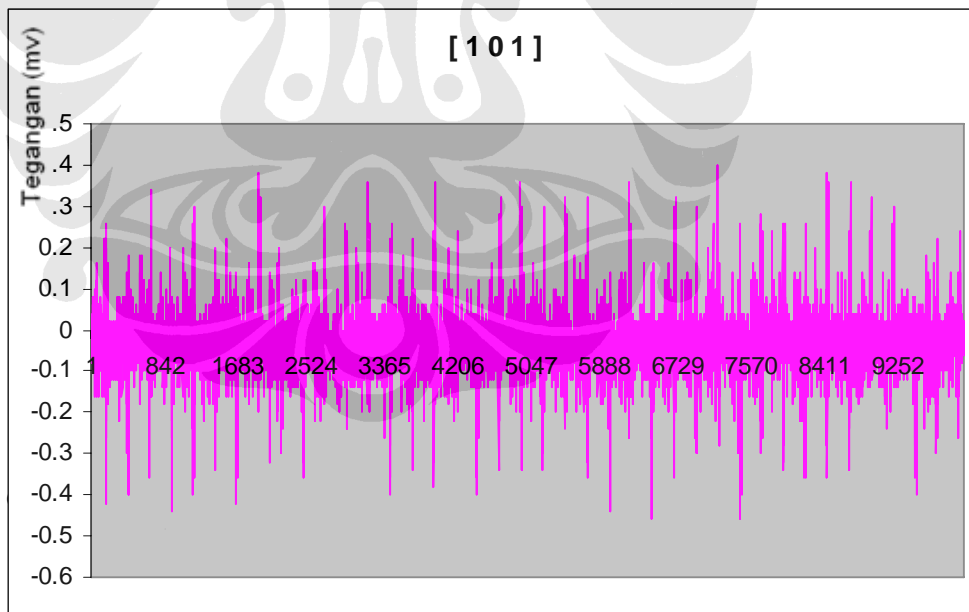
(e)



(f)



(g)



(h)

Gambar 4.4 (a) – (h) Keluaran Sistem dari DSP Board menggunakan Osiloskop

Dari kedelapan gambar diatas, dapat dilihat bahwa terdapat derau (*noise*) yang membuat hasil keluaran sistem tidak menjadi ideal, dan seluruh data diambil dalam satuan waktu ms, dengan sumbu Y adalah tegangan dengan satuan mv. Dari gambar 4.4 (a) dapat dilihat keluaran modulasi $\pi/4$ QPSK melalui osiloskop, dan dapat dilihat bahwa pada data yang digambarkan terdapat *noise RC* yang mengakibatkan keluaran sistem menjadi tidak ideal (keadaan ideal digambarkan oleh keluaran simulasi Simulink). *Noise* ini mengakibatkan perpindahan fasa pada modulasi QPSK ini seperti mempunyai nilai yang melonjak naik beberapa kali lipat dari yang seharusnya pada beberapa titik. Kondisi ini disebut ***Spike Noise RC***, seperti pada gambar yang ditunjuk pada anak panah. Derau ini terjadi karena adanya rangkaian RC baik pada Osiloskop maupun pada DSK. Rangkaian RC ini mempunyai keadaan *charging* dan *discharging*, RC akan mulai *charging* saat rangkaian masih bernilai 0, dan akan *discharging* saat rangkaian mengeluarkan bit 1, sehingga ada beberapa saat dimana nilai yang keluar begitu tinggi atau melonjak. Hal ini disebabkan karena tegangan keluaran ditambahkan juga dari hasil *discharging* RC. Besarnya pergeseran dari bentuk bit yang sempurna menurut sumbu waktu (T) dapat dihitung melalui rumus $T = 5 RC$.

Derau yang terjadi berikutnya adalah ***White Noise*** dan dapat dijelaskan jika kita mengingat bahwa terdapat suatu persentasi kesalahan untuk setiap teknik modulasi, yang besarnya ditentukan oleh perbandingan daya sinyal terhadap derau (S/N). Pada sistem digital, S/N biasanya dinyatakan dalam perbandingan energi tiap bit terhadap derau (E_b/N_0). Untuk menghubungkan S/N dengan E_b/N_0 , didefinisikan daya rata – rata S sinyal $s(t)$ selama **selang waktu T**, yaitu :

$$S = \frac{1}{T} \int s^2(t) dt = \frac{E_s}{T} \quad (1)$$

dimana E_s = energi tiap simbol. Untuk ***bit rate R***, energi rata – rata tiap bit adalah:

$$E_b = \frac{S}{R} = \frac{E_s}{T.R} = \frac{E_s}{\log_2 M} \quad (2)$$

dimana M adalah level pada sistem modulasi.

Jika derau kita asumsi terdistribusi secara *Gaussian* dan mempunyai spektrum yang rata, maka daya derau N merupakan perkalian dari **lebar pita**

frekuensi B dan daya rapat derau N_0 sehingga $N = N_0B$. Maka harga S/N dapat ditulis menjadi:

$$\frac{S}{N} = \frac{E_s/T}{N_0 \cdot B} = \frac{E_b \cdot R}{N_0 \cdot B}$$

dimana:

$$B = 2\pi f = 2\pi/T$$
$$T = 5RC$$

Persamaan persentasi kesalahan ini muncul dalam setiap modulasi dan akan dijumlahkan ke persamaan awal bentuk gelombang, dan karena hal inilah muncul suatu derau atau *white noise* yang terdapat pada gambar 4.4(b)-(g).

Gambar 4.4(b) hingga 4.4(g) memperlihatkan data keluaran sistem. Hal yang serupa menjadi analisa dari keluaran sistem yang tidak ideal. Setelah melalui pengukuran pada osiloskop, **dari gambar ini dapat disimpulkan bahwa setiap derau yang paling tipis mempunyai ketebalan yang sama**, yang menandakan derau ini merupakan suatu pola dari keluaran 1. Pada gambar (b) dapat dilihat suatu derau yang tipis di tengah gambar yang menandakan satu buah *logic* bernilai 1, pada derau berikutnya merupakan gabungan dari nilai 1 yang berdekatan dan menyatu, dan membuat ketebalannya semakin besar.

Penjelasan yang serupa berlaku untuk gambar – gambar berikutnya, dari gambar (c) juga dapat dilihat satu derau di tengah gambar yang memperlihatkan satu buah nilai 1. Derau – derau di sebelahnya merupakan gabungan dari beberapa derau yang membentuk beberapa nilai 1 secara berurutan. Sebagai contoh, derau di sebelah kirinya merupakan gabungan dari 2 buah derau, sehingga membentuk nilai [1 1]. Derau yang membentuk beberapa buah nilai 1 juga dapat dilihat pada gambar (d). Pada bagian ini dapat dilihat dengan jelas beberapa derau yang menempel yang menyusun beberapa buah nilai *logic* 1. Jika kita menggabungkan keseluruhan data, maka kita akan mendapatkan hasil yang sama dengan data yang dikirim maupun hasil simulasi.

Gambar (h) terkhusus menunjukkan keluaran sistem saat kode PN penerima berbeda dari kode PN pengirim ([1 0 1]). Dalam hasil simulasi diperlihatkan nilai keluaran yang tidak konstan 0 karena terdapat derau. Nilai gelombang ini hanya berkisar antara -0.3 hingga 0.4 mv, dan karena itu

gelombang ini tidak dapat disebut bit 1, karena jika dibandingkan dengan gambar sebelumnya baik lebar maupun nilai tiap titiknya adalah berbeda. Tiap bit 1 mempunyai lebar $\pm 1\text{cm}$, tetapi dalam gambar (h) tidaklah demikian, juga pada nilai tiap titik. Dari gambar dapat dilihat bahwa nilai rata – rata tegangan keluaran hanya berada pada nilai 0.1 mv, dimana seharusnya bit 1 mempunyai nilai 0.5 mv. Maka dapat disimpulkan bahwa gelombang ini adalah bernilai 0 yang mempunyai derau hasil dari *White Noise*.

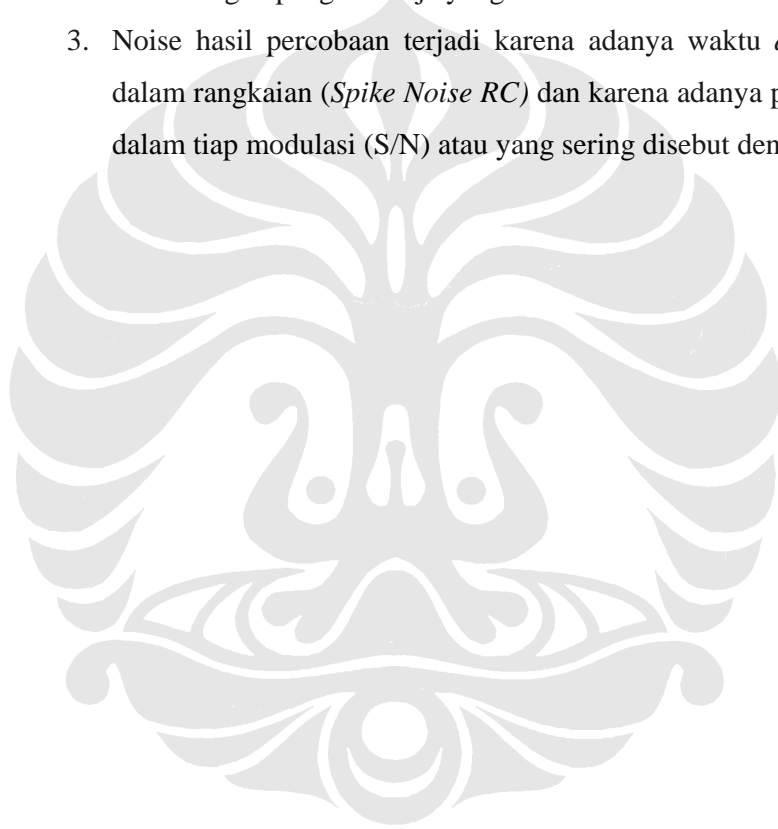
Dari Gambar ini juga dapat dijelaskan bahwa saat kode PN tidak sama dengan pengirim, maka data hasil keluaran tidak akan sama dengan data yang dikirim, hal ini nantinya akan dipakai untuk sistem pengirim dan penerima CDMA banyak pengguna (multi user). Setiap pengguna akan direpresentasikan dengan kode PN yang unik, dan kode PN yang berbeda hanya akan menjadi interferensi bagi sesama penggunanya. Saat kode PN bernilai [1 1 1], maka data yang keluar tidak akan sama dan mempunyai karakteristik berbeda. Tetapi dalam skripsi ini, PN code juga difungsikan sebagai selektor yang berfungsi memilih keluaran yang sesuai. Nilai [1 1 1] melambangkan karakteristik sebuah penggunanya, seperti pada gambar di atas. Dari gambar dapat dianalisa bahwa selain data dengan karakteristik [1 1 1] akan dianggap sebagai pengguna lain, yaitu data dengan karakteristik lain, yang berbeda dengan data asli.

BAB V

KESIMPULAN

Dari analisa simulasi, dapat disimpulkan beberapa hal berikut :

1. Sistem penerima CDMA dapat diaplikasikan pada DSK TMS 320C6713.
2. Pada rangkaian penerima ini, hanya data dengan PN code penerima yang sama dengan pengirim saja yang akan *Didencode*
3. Noise hasil percobaan terjadi karena adanya waktu *discharge* kapasitor dalam rangkaian (*Spike Noise RC*) dan karena adanya persentasi kesalahan dalam tiap modulasi (S/N) atau yang sering disebut dengan *White Noise*



DAFTAR ACUAN

- [1] Andrew Viterbi. *Principles of Spread Spectrum Communication*. Addison Wesley Longman. Massachusetts, 1995.
- [2] Gatot Santoso. "Sistem Selular CDMA", Graha Ilmu, 2003 Gambar 2.1 hal 34
- [3] Arman, D.D., "Penelitian Sistem Pengirim dan Penerima CDMA," Depok: Departemen Teknik Elektro Fakultas Teknik Universitas Indonesia., 2007. Gambar 2.11 hal 14
- [4] Wikipedia. *Phase Shift Keying*. Diakses tanggal 23 Maret 2008 dari Wikipedia.org
<http://www.wikipedia/Phase Shift Keying>
- [5] Vijay K.Garg. *Applications of CDMA in Wirelss/Personal Comuncations*. Prentice Hall. Diambil dari hal 18 persamaan (2.25)
- [6] Wikipedia. *Phase Shift Keying*. Diakses tanggal 23 Maret 2008 dari Wikipedia.org
<http://www.wikipedia/Phase Shift Keying>

DAFTAR PUSTAKA

Arman, D.D., "Penelitian Sistem Pengirim dan Penerima CDMA," Depok:
Departemen Teknik Elektro Fakultas Teknik Universitas Indonesia., 2007.

Garg, Vijay K., Smolik, Kenneth., Wilkes, Joseph E., "Applications of CDMA in
wireless/personal communications", Prentice Hall 2003

Santoso, Gatot. "Sistem Selular CDMA", Graha Ilmu, 2003

Viterbi, Andrew. "Principles of Spread Spectrum Communication". Addison
Wesley Longman. Massachusetts, 1995.

Chassaing, Rulph. "Digital Signal Processing and Applications with the C6713
and C6416 DSK", John Wiley & Sons, Inc, 2005.

MATLAB Link for Code Composer Studio Development Tools User's Guide.pdf
(C) COPYRIGHT 2002 by The MathWorks, Inc

MATLAB Link for Code Composer Studio Development Tools Release Note.pdf
(C) COPYRIGHT 2002 by The MathWorks, Inc

MATLAB Target Support Package™ TC6 3 User's Guide