



UNIVERSITAS INDONESIA



**STUDY AND DESIGN OF AN ACTIVE PURE SHIFTER
WITH GAIN BLOCK AMPLIFIER**

TESIS

**JAMES JOSIAS MAUTA
0906577955**

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
DEPOK
JULI 2011**



UNIVERSITAS INDONESIA



**STUDY AND DESIGN OF AN ACTIVE PURE SHIFTER
WITH GAIN BLOCK AMPLIFIER**

TESIS

Diajukan sebagai salahsatu syarat untuk memperoleh gelar MasterTeknik

**JAMES JOSIAS MAUTA
0906577955**

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
ELEKTRONIKA DIVAIS
DEPOK
JULI 2011**

HALAMAN PERYATAAN ORISINALITAS

Tesis ini adalah hasil karya saya sendiri,

Dan semua sumber baik yang dikutip maupun yang dirujuk

Telah saya nyatakan dengan benar.

Nama : JAMES JOSIAS MAUTA

NPM : 0906577955

Tanda tangan :

Tanggal : 04 Juli 2011

UNIVERSITE DE BREST

CERTIFICATE OF APPROVAL OF
MASTER PROFESSIONAL AND INTERNSHIP REPORT

Author's Name : **James Josias MAUTA**
Title of Report : *Study and design of an active pure phase shifter with gain block amplifier*
Faculty : Science, Technology and Health
Major : Electronic, Telecommunication and Network specialty in Electronic System of Communicating.

This is to certify that this internship report has been approved by the committee, and that credit should be given as follows, with a grade of SATISFACTORY, on July 4th, 2011.

Supervisor:

Mr. Marc Le Roy
Mr. André Pérennec

Examiners:

Mr. Gérard Tanné
Mr. Georges Ménexiadis
Mr. Noham Martin

Legalized by

The Director of Department of Electronic,
Université de Brest, France



The Director of Department of
Electrical Engineering
Universitas Indonesia, Indonesia



Mr. Muhammad Asvial

KATA PENGANTAR

Puji syukur saya panjatkan kepada Tuhan Yang Maha Esa, karena atas berkat dan rahmat-Nya, penulis dapat menyelesaikan tesis ini. Penulisan tesis ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Master Teknik Departemen Teknik Elektro pada Fakultas Teknik Universitas Indonesia. Penulis menyadari bahwa, tanpa bantuan dan bimbingan dari berbagai pihak, dari masa perkuliahan tahun pertama di Indonesia bahkan pada perkuliahan tahun ke dua di Prancis pada Université de Bretagne Occidentale (UBO) sampai penyusunan tesis ini, sangatlah sulit bagi penulis untuk menyelesaikan tesis ini terlebih lagi penulisan ini berbahasa Prancis. Oleh karena itu, penulis mengucapkan terima kasih kepada:

- (1) Monsieur Marc Le Roy dan Monsieur Anré Pérennec yang memberikan bimbingan teknis sepanjang pelaksanaan magang penelitian serta penyelesaian tesis pada Lab-STICC.
- (2) Monsieur Yves Quere yang memberikan solusi tempat magang penelitian.
- (3) Monsieur Gérard Tanné sebagai Ketua Jurusan Teknik Elektro serta sebagai Penanggung Jawab Master Professional tahun ke dua pada UBO yang selalu bersedia membimbing kami sepanjang kebutuhan kami.
- (4) Monsieur Irwan Katili sebagai Penanggung Jawab Program DDIP.
- (5) Mr. Djoko Hartanto sebagai Penanggung Jawab bidang Elektronika Divais pada Departemen Elektro FTUI yang selalu membimbing kami selama perkuliahan di Indonesia.
- (6) Istri tercinta, beserta anak-anakku, juga para orangtuaku beserta keluarga dan kerabat.
- (7) Sahabat serta kenalanku baik di Indonesia bahkan di kota Brest Prancis terkhusus bagi para rekan peserta DDIP 2009-2011.

Akhir kata penulis berharap Tuhan yang Maha Esa berkenan membalas segala kebaikan semua pihak. Harapan penulis, tesis ini bermanfaat bagi pengembangan ilmu.

Depok, 20 Juli 2011

Penulis

**HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI
TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS**

Sebagai sivitas akademik Universitas Indonesia, saya yang bertanda tangan di bawah ini:

Nama : James Josias Mauta
NPM : 0906577955
Program Studi : Elektronika Divais
Departemen : Teknik Elektro
Fakultas : Teknik
Jenis karya : Tesis

demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia Hak Bebas Royalti Noneksklusif (Non-exclusive Royalty-Free Right) atas karya ilmiah saya yang berjudul :

STUDY AND DESIGN OF AN ACTIVE PURE SHIFTER WITH GAIN BLOCK AMPLIFIER beserta perangkat yang ada. Dengan Hak Bebas Royalti Noneksklusif ini Universitas Indonesia berhak menyimpan, mengalihmedia/format-kan, mengelola dalam bentuk pangkalan data (database), merawat, dan memublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok

Pada tanggal : 20 Juli 2011

Yang menyatakan



(James Josias Mauta)

ABSTRAK

Nama : James Josias Mauta.
Program Studi : Elektornika Divais.
Judul : Penelitian pergeseran fasa menggunakan sirkuit aktif menggunakan penguat terintegrasi.

Tesis ini menuliskan sebuah metode synthesis khususnya desain pergeseran fasa frekuensi independen. Struktur inovatifnya adalah merupakan saluran transmisi dalam kaskade dengan sirkuit aktif, dalam hal ini menggunakan penguat terintegrasi. Berawal dari pelaksanaan beberapa simulasi yang terhadap karakteristik dari beberapa penguat yang tersedia, sampai pada perbandingan waktu delay negatif « TPG négatif » terhadap sebuah transistor. Kemudian hubungkan dengan sirkuit resonator yang memiliki desain sebuah pergeseran fasa murni. Hasil penelitian yang di temukan adalah pergeseran fasa pada $135^{\circ} \pm 10^{\circ}$ melalui sebuah band relatif sekitar 160% dengan gain 20dB. Akhirnya, perspektif yang berhubungan dengan pergeseran fasa terlaksana.

Kata kunci:

Pergeseran fasa aktif, penguat terintegrasi, waktu delay negative.

ABSTRACT

Name : James Josias Mauta.
Study Program : Electronics devices.
Title : Study and design of an active pure shifter with gain block amplifier

This paper describes a synthesis method dedicated to the design of frequency-independent phase shifters (PS). This innovative PS structure consists in a transmission line cascaded with a negative group delay (NGD) active circuit built with an integrated amplifier. Initially, simulations were made by using the characteristics of available amplifiers to compare the level of NGD to that obtained with a transistor. Then this NGD circuit with a gain block was used to design a frequency-independent phase shifter. A value of $135 \pm 10^\circ$ was obtained on a 160% relative bandwidth with a gain of 20 dB.

Keywords :
Active Phase Shifter, Integrated Amplifier, NGD.

RÉSUMÉ

Nom : MAUTA James-Josias.
Spécialité : Electronique des Systèmes Communicants.
Titre : Etude d'un déphaseur pur actif à base d'amplificateurs intégrés.

Ce document décrit une méthode de synthèse dédiée à la conception des déphaseurs indépendants de la fréquence. Cette structure innovante consiste en une ligne de transmission en cascade avec un circuit actif, ici, un amplificateur intégré. Dans un premier temps, des simulations ont été faites à partir des caractéristiques de différents amplificateurs disponibles, afin de comparer le niveau de TPG négatif par rapport à celui obtenu avec un transistor. Puis, l'association avec le circuit résonant a permis de concevoir un déphaseur pur. Une valeur de $135 \pm 10^\circ$ a été obtenue sur une bande relative de 160% avec un gain de 20 dB. Enfin, les perspectives liées à ce déphaseur sont présentées.

Mots clés :

Déphaseurs actifs, Amplificateurs, TPG Négatif.

DAFTAR ISI

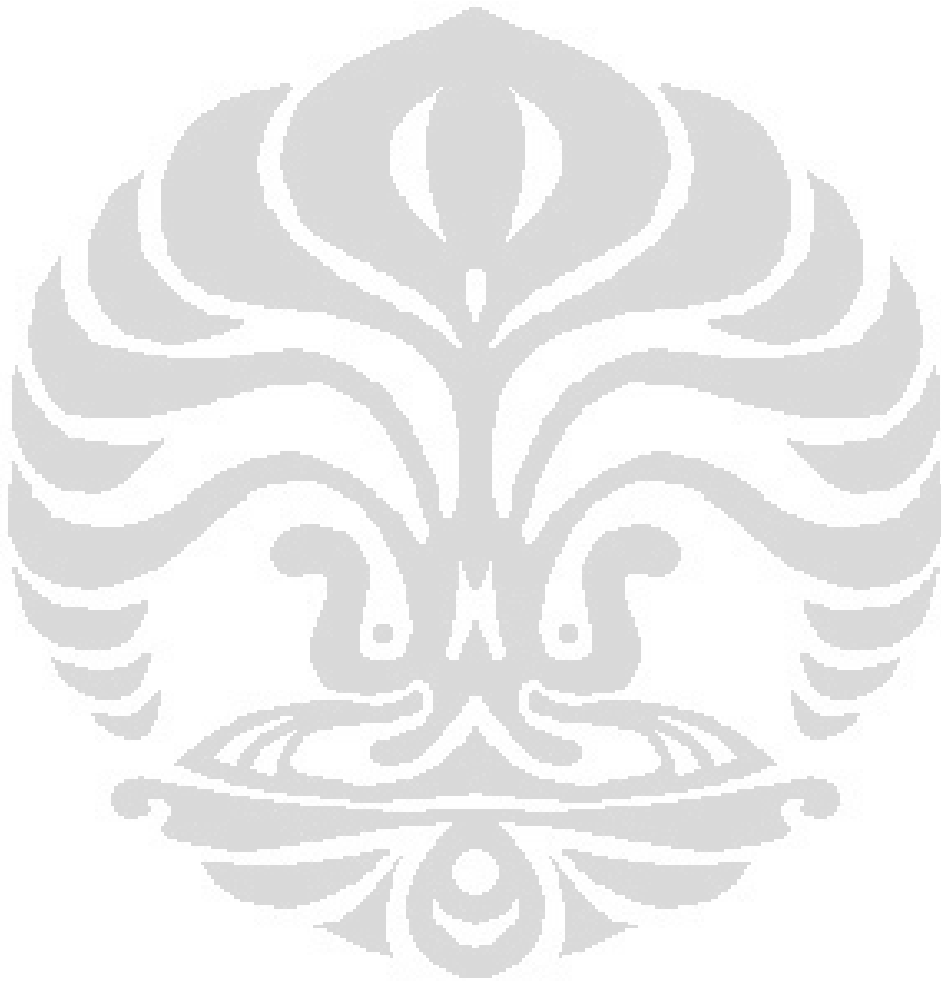
HALAMAN JUDUL.....	i
LEMBARAN PENGESAHAN.....	ii
HALAMAN PERYATAAN ORISINALITAS	iii
KATA PENGANTAR	iv
LEMBARAN PERSETUJUAN PUBLIKASI.....	v
ABSTRAK	vi
DAFTAR ISI.....	ix
DAFTAR GAMBAR	x
DAFTAR TABEL.....	xi
DAFTAR LAMPIRAN.....	xii
CHAPTER I. INTRODUCTION	1
CHAPTER II PRESENTATION DE L'ENTREPRISE.....	2
2.1 Genèse du Lab-STICC	2
2.2 Descriptif du Pôle MOM.....	3
2.3 Présentation de la Thématique Conception des Matériaux et des Dispositifs	3
CHAPTER III. CONTEXTE DE L'ETUDE	5
3.1 Contexte général	5
3.2 Circuit à TPG Négatif	7
a. Théorie (cellule à TPG négatif).....	7
b. Principe et méthode de synthèse	8
c. Justification de l'étude	12
CHAPTER IV. ETUDE D'UN DEPHASEUR PUR A BASE D'AMPLIFICATEURS INTEGRES	15
4.1 Comparaison Amplificateur et Transistor.....	15
4.2 Déphaseur 135° large-bande	16
4.3 Simulation et Conception.....	17
CHAPTER V. CONCLUSION	23
REFERENCES.....	24

DAFTAR GAMBAR

Figure 1.	Cellule à TPG Négatif : FET en cascade avec un circuit résonant RLC	5
Figure 2.	(a) Schéma bloc illustrant le principe de fonctionnement du déphaseur à phase constante (b) Allures des TPGs et phases des blocs TPG Négatif et TPG positive, et de leur somme	6
Figure 3.	Exemple de déphaseur 145° large-bande et comparaison simulation/mesure	11
Figure 4.	Circuit à TPG Négatif à base d'amplificateur	12
Figure 5.	Exemple de TPG Négatif sous ADS	13
Figure 6.	Comparaison	15
Figure 7.	Circuit avec l'amplificateur HMC476MP86.....	16
Figure 8.	L'Amplificateur HMC476MP86	17
Figure 9.	Circuit de simulation du TPG sous ADS à base de l'amplificateur HMC476MP86.....	18
Figure 10.	Les résultats de phase TPG	19
Figure 11.	Paramètres S.....	20
Figure 12.	Phases des blocs de TPG négatif, de TPG positive, et de leurs sommes (S21 = somme, S43 = TPG négatif, S65 = TPG positive)	20
Figure 13.	TPG ($\varphi_{S_{21}}$).....	21
Figure 14.	« Layout » du circuit	22

DAFTAR TABEL

Table 1. Les résultats de comparaison entre transistor et Amplificateur.....	16
--	----



DAFTAR LAMPIRAN

ANNEXE I

- Le circuit de simulation de la partie à TPG positif
- Le circuit de simulation de la partie à TPG négatif
- Paramètre des circuits sous ADS

ANNEXE II

- Le circuit total de simulation du TPG sous ADS

ANNEXE III

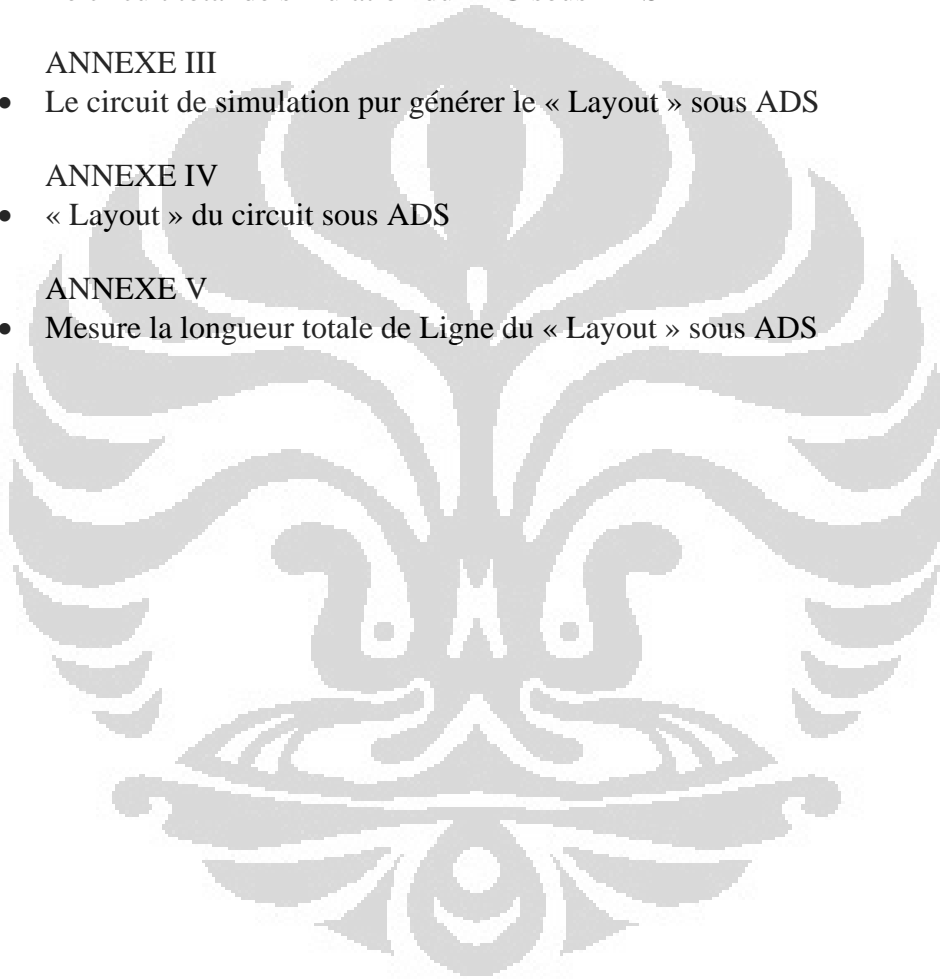
- Le circuit de simulation pur générer le « Layout » sous ADS

ANNEXE IV

- « Layout » du circuit sous ADS

ANNEXE V

- Mesure la longueur totale de Ligne du « Layout » sous ADS



CHAPTER I INTRODUCTION

Dans le cadre de ma formation en Master ESCO, je dois réaliser un stage de 4 mois en entreprise. Il m'a donc semblé essentiel de valoriser au maximum ce projet de fin d'études en portant mon choix sur le Lab-STICC (Laboratoire en Sciences et Techniques de l'Information, de la Communication et de la Connaissance) reconnue pour sa compétence, son innovation en recherche.

Le sujet du stage est l'étude d'un déphaseur (amplificateur + circuit résonant) pur actif, le but principal de ce stage était d'effectuer l'étude de déphaseurs purs actifs mis au point au point Lab-STICC. Cela nécessite l'étude de la partie amplification, hyperfréquences (transistor, amplificateur), et de la partie résonante (composant passifs localisés), le choix d'un amplificateur intégré pour la réalisation du déphaseur, puis l'étude et la simulation sous ADS (Circuit et Momentum). L'objectif principal du stage est de comparer les performances d'un déphaseur pur conçu avec un amplificateur intégré avec celles obtenues avec un transistor seul.

Ce travail a été effectué sous la responsabilité de M. Marc Le Roy et M. André Pérennec.

CHAPTER II PRESENTATION DE L'ENTREPRISE

2.1 Genèse du Lab-STICC

Laboratoire des sciences et techniques de l'information, de la communication et de la connaissance. Le Lab-STICC a été créé en janvier 2008. Il résulte de la fusion de quatre laboratoires :

- LEST (UMR CNRS 6165)
- TAMCIC (UMR CNRS 2872)
- LESTER (FRE CNRS 2734)
- SABRES (UBS EA 3371)

Ces laboratoires impliqués dans la création du Lab-STICC collaboraient scientifiquement, le plus souvent dans le cadre de projets bilatéraux.

Le Lab-STICC de Bretagne se veut ainsi un pôle de référence en recherche sur les systèmes communicants, étudiés aussi bien dans leur constitution matérielle et logicielle, que dans leur mise en œuvre sur des thématiques applicatives favorisées par le contexte local. L'intégration de ces deux aspects dans le Lab-STICC ouvre la voie à une valorisation importante de ses recherches.

J'ai réalisé mon stage dans l'équipe CMD (Thématique Conception des Matériaux et des Dispositifs) du Pôle MOM (Micro-Ondes et Matériaux)

2.2 Descriptif du Pôle MOM:

L'un des enjeux majeurs du secteur des télécommunications pour les années à venir est l'avènement de nouvelles filières technologiques permettant de réaliser des structures innovantes capables de répondre aux exigences des futures applications civiles, militaires ou encore environnementales. Dans le domaine des hyperfréquences, le défi à relever est clair : fabriquer à moindre coût des dispositifs non seulement performants en termes de caractéristiques électriques (bruit, linéarité, consommation) à des fréquences de plus en plus élevées, dépassant largement le domaine des ondes centimétriques, mais présentant également des fonctionnalités nouvelles (auto-polarisation, accordabilité, fonctionnement multi-standard, etc.) ainsi qu'une plus grande compacité. Ces

contraintes sont telles qu'elles rendent les technologies conventionnelles "obsolètes" et imposent une profonde mutation des dispositifs et systèmes actuels.

Le pôle MOM met en commun des compétences de physiciens, d'électroniciens et d'électromagnéticiens et constitue un pôle de recherche original sur le plan national, car apte à prendre en compte des problématiques interdisciplinaires, particulièrement pertinentes vis à vis des préoccupations « Télécoms » de manière générale, mais également dans des domaines connexes.

2.3 Présentation de la Thématique Conception des Matériaux et des

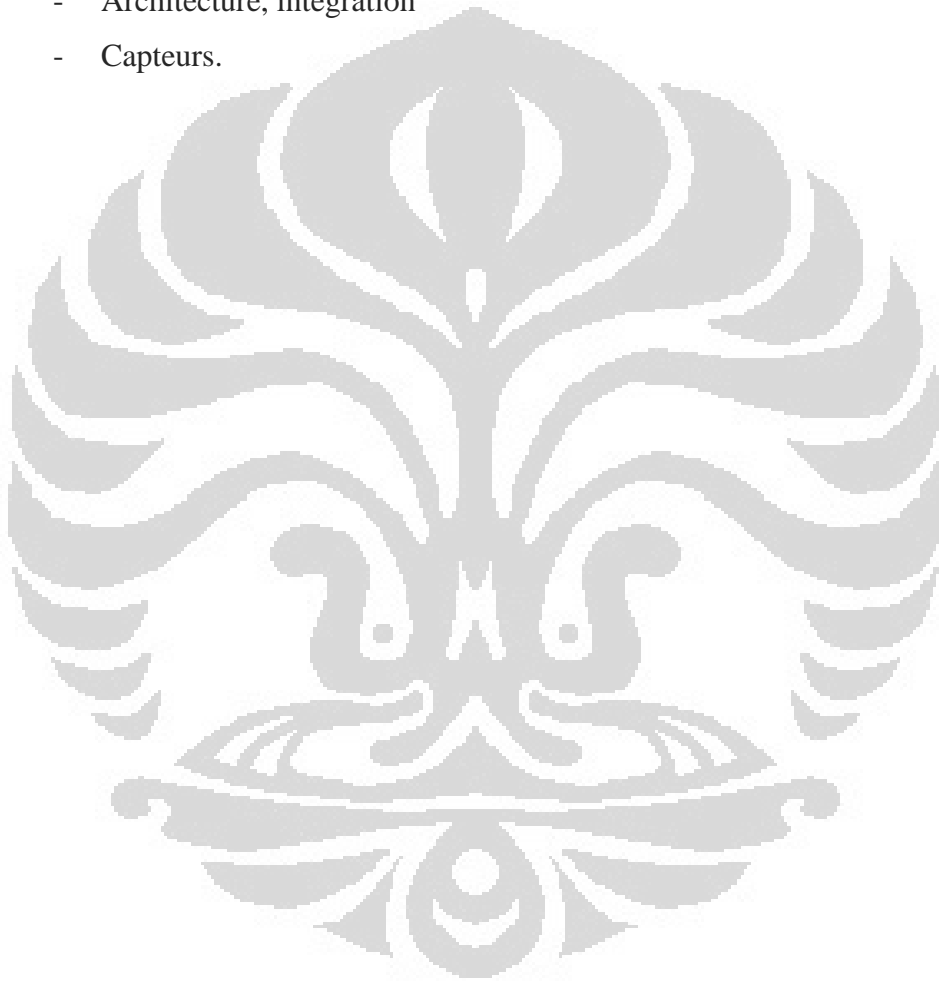
Dispositifs:

L'évolution des systèmes vers plus d'autonomie, d'adaptabilité et de reconfigurabilité pour sans cesse optimiser la qualité de la transmission et réception des systèmes communicants, amène cette thématique vers plusieurs objectifs:

1. Concevoir des fonctions et dispositifs innovants, permettant de lever des verrous technologiques majeurs relatifs à l'intégration de systèmes complexes,
2. Imaginer de nouvelles topologies de circuits élémentaires, permettant de simplifier considérablement leur intégration suivant des considérations de coût, de miniaturisation, d'interconnexion, de performances électriques,
3. Développer des méthodes de synthèse originales et de modélisation fine des fonctions et dispositifs, en partant d'une approche purement conceptuelle, puis en intégrant les différents critères technologiques et physiques successifs pour parvenir à une conception globale maîtrisée,
4. Qualifier systématiquement, par une confrontation entre résultats de simulation et de mesure, les dispositifs et systèmes réalisés.

Cette thématique comprend tous les aspects liés aux supports physiques des systèmes de Télécommunication. Ceux-ci incluent la physique et l'élaboration de matériaux pour les circuits et dispositifs et les technologies des circuits pour l'élaboration des diverses fonctions utiles aux systèmes de télécommunications (filtrage, amplification, détection, antennes, mesures) depuis les fréquences radio (mobiles) jusqu'à 110 GHz. Ce thème comporte donc les axes majeurs suivants:

- Approches multi-échelle et multi-physique
- Elaboration de composites
- Caractérisation EM des matériaux
- Transfert et application des matériaux
- Filtrage hyperfréquence et RF
- Antenne, antenne-réseau, fonctions associées
- Génération de signaux en ondes millimétriques
- Architecture, intégration
- Capteurs.



CHAPTER III CONTEXTE DE L'ETUDE

3.1. Contexte général

Durant la dernière décennie, des études théoriques et expérimentales ont [1-9] confirmé l'existence de Temps de Propagation de Groupe (TPG) négatif (Négatif Group Delay : NGD) en utilisant des circuits électroniques dans différentes configurations. Par définition, ce paramètre, ici noté τ est calculé analytiquement à partir de la phase en transmission $\varphi(\omega)$ en fonction de la pulsation ω par la relation :

$$\tau(\omega) = -\frac{\partial \varphi(\omega)}{\partial \omega} \quad (1)$$

Des études [2-6] ont montré que ce phénomène ne contredit pas le principe de causalité. Néanmoins, les démonstrateurs correspondants sont cependant, soit limités à quelques MHz [1-6], soit accompagnés de fortes pertes [7-9].

Pour surmonter ce problème, l'équipe « nouvelle topologies » du Lab-STICC a proposé pour la première fois, dans le domaine des hyperfréquences [10-13], une cellule active générant un TPG négatif (Figure 1) en utilisant un Transistor à Effet de Champ (TEC). En théorie, celui-ci sera modélisé par son schéma équivalent BF constitué d'une source de courant commandée en tension de transconductance g_m et de la résistance Drain-Source R_{ds} .

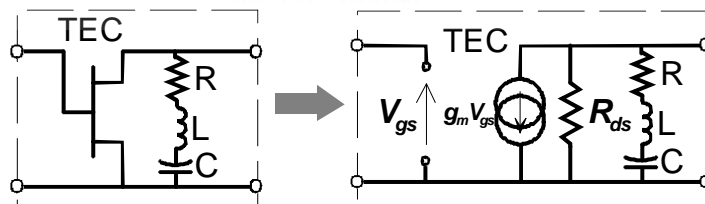


Figure 1. Cellule à TPG Négatif : FET en cascade avec un circuit résonant RLC.

Après proposition d'une méthode de synthèse, nous avons démontré analytiquement et expérimentalement [10-13] que ce circuit fournit un TPG toujours négatif à la résonance $\omega_0 = 1/\sqrt{LC}$. Grâce au transistor, cette cellule a la possibilité de générer du gain.

Les figures 2(a) et 2(b) illustrent le principe de fonctionnement de ce déphaseur à phase constante à base de circuit TPG Négatif. En cascadeant ce circuit à TPG négatif avec un dispositif à TPG positif (Positive Group Delay : PGD) de même valeur absolue (Figure 2(a)), l'ensemble forme ainsi un dispositif présentant un TPG nul ou bien une phase constante.

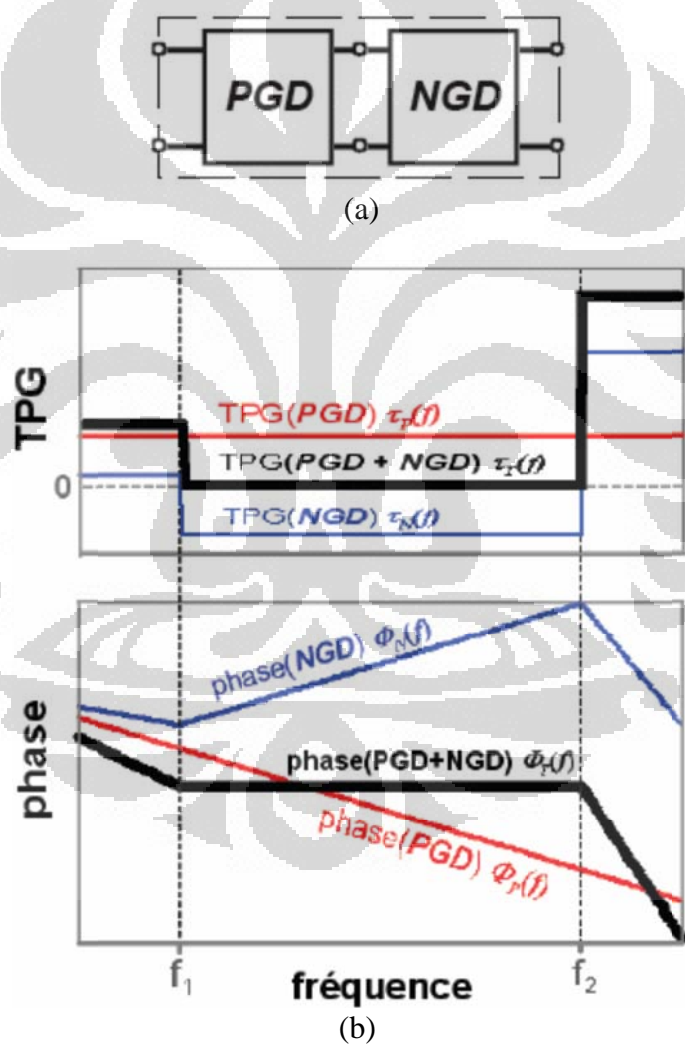


Figure 2. (a) Schéma bloc illustrant le principe de fonctionnement du déphaseur à phase constante (b) Allures des TPGs et phases des blocs TPG Négatif et TPG positive, et de leur somme.

Dans le cadre de la formation, la préparation à la vie professionnelle finalisée par un stage de fin d'étude a permis de développer un projet à caractère industriel et technologique.

Etape du Projet :

- Etude de déphaseurs purs actifs mis au point au Lab-STICC.
- Etude de la partie amplification hyperfréquences (transistors, amplificateurs).
- Etude de la partie résonante (composant passifs localisés).
- Le choix d'un amplificateur intégré pour la réalisation du déphaseur actif.
- Etudes et simulations sous ADS (Circuit et Momentum) d'un circuit déphaseur pur.
- Réalisation du déphaseur hyperfréquence en technologie microruban.
- Mesure du déphaseur sur analyseur de réseau vectoriel (VNA).
- Rédaction d'un rapport de stage synthétique avec l'ensemble des résultats obtenus.

3.2. Circuit à TPG Négatif

a. Théorie

Les déphaseurs sont des dispositifs très répandus dans le domaine microondes pour contrôler le pointage des réseaux d'antennes, dans les circuits de modulation/démodulation et en instrumentation scientifique. Récemment, des travaux [14] ont mis en avant les possibilités offertes par l'utilisation de lignes de transmission « main gauche » pour la conception de déphaseurs. En effet, l'obtention de valeurs de phases positives (mais à pente négative) est possible avec des dispositifs plus compacts qu'avec des lignes RH (main droite ou classique). Ces déphaseurs à lignes LH sont généralement structurés en deux branches à comportement dual (LH et RH). Le déphasage entre les deux branches de sortie LH et RH est donc constant sur une bande de fréquence donnée mais pas entre l'entrée et la sortie du dispositif. La topologie proposée ici permet d'obtenir une phase en transmission (et non un déphasage entre deux sorties) constante en fréquence. Cependant, ces déphaseurs, dénommés "déphaseurs purs" [16]-[17] présentent certains inconvénients : pertes importantes ou bande étroite ou encore

réalisation délicate. Pour éviter ces inconvénients, nous avons développé un nouveau principe [11]-[18] reposant sur l'utilisation d'un circuit à TPG négatif [10], présentant donc une phase en transmission à pente positive dans une bande de fréquence donnée. Pour obtenir une phase constante, nous associons ce circuit à une simple ligne de transmission dont la phase possède une pente identique mais de signe opposé.

La méthode pour réaliser un circuit à TPG négatif est d'abord présentée. Puis, le principe du déphaseur et sa méthode de synthèse sont détaillés. Un déphaseur 135° large-bande a été conçu.

b. Principe et méthode de synthèse

1.a. Principe

Les pertes importantes systématiquement présentes dans la bande de TPG négatif ou NGD (Negative Group Delay) ont imposé le choix d'une topologie active [6] (cellule NGD dans Fig. 1). Cette cellule permet l'obtention de TPG négatif et de gain simultanément sur une bande de fréquence large. Le principe (Fig. 1) consiste à associer deux étages, une ligne de transmission 50 Ω (TL) et la cellule NGD, présentant des pentes de phase identiques mais de signe opposé (ou des TPG constants de valeurs opposées).

1.b. Méthode de synthèse

Le schéma équivalent BF de la cellule NGD est présenté à la figure 3 et est constitué d'une source de courant commandée en tension de transconductance g_m et de la résistance drain-source R_{ds} . Les équations de synthèse d'un circuit à TPG négatif ont été initialement présentées dans [11]-[18] et malgré leur limitation BF, permettent une première approche complètement analytique assez proche des résultats finaux.

Ainsi, pour cette cellule, il a été démontré, expérimentalement et théoriquement que son TPG est toujours négatif à la fréquence de résonance, $\omega_0 = 1/\sqrt{LC}$:

$$\tau_0 = \frac{-2LR_{ds}Z_0}{R[Z_0R_{ds} + Z_0(R + R_{ds})]} \quad (1)$$

où Z_0 est l'impédance de référence (ici 50Ω). De plus, en choisissant un transistor possédant une valeur de g_m suffisamment importante ($>50\text{mS}$), cette cellule peut simultanément générer du gain à cette même fréquence:

$$|S_{21}(\omega_0)| = \frac{2RZ_0g_mR_{ds}}{[Z_0R_{ds} + R(Z_0 + R_{ds})]}, \quad (2)$$

tout en respectant les critères de fonctionnement des circuits actifs microondes (adaptation et stabilité).

Pour le déphaseur pur, l'objectif de la synthèse est donc de déterminer les valeurs des composants localisés et distribués du déphaseur pour obtenir une valeur de phase constante sur une bande de fréquence donnée.

Connaissant les expressions des phases des deux éléments constitutifs du déphaseur (équations (3)-(4)), l'expression du TPG total du déphaseur peut être déterminée :

$$\varphi_{TL}(\omega) = -\pi \frac{\omega}{2\omega_1} \quad (3)$$

$$\varphi_{NGD}(\omega) = \pi + \arctan \left[\frac{L(\omega^2 - \omega_0^2)}{R\omega} \right] - \arctan \left[\frac{L(Z_0 + R_{ds})(\omega^2 - \omega_0^2)}{\omega[Z_0R_{ds} + R(Z_0 + R_{ds})]} \right] \quad (4)$$

Le principe même du déphaseur impose d'avoir en théorie un TPG nul (phase constante) à la fréquence de résonance (ω_0) de la cellule à TPG négatif. A partir de cette condition (TPG=0), les expressions analytiques de synthèse suivantes sont déterminées :

$$R = \frac{GZ_0R_{ds}(Z_0 + R_m)}{2g_mZ_0R_{ds}R_m - S_{21}(Z_0 + R_{ds})(Z_0 + R_m)}, \quad (5)$$

où $G = |S_{21}(\omega_0)|$. La longueur totale physique des lignes pour la valeur du déphasage constant $\varphi = \varphi_{PS}(\omega_0)$ vaut :

$$d = \frac{c(\pi - \varphi)}{\omega_0 \sqrt{\epsilon_{eff}}}, \quad (6)$$

et les valeurs de la self et de la capacité :

$$L = \frac{R(\pi - \varphi)[Z_0(R + R_{ds}) + RR_{ds}]}{2\omega_0 Z_0 R_{ds}} \quad (7)$$

$$C = \frac{2Z_0 R_{ds}}{\omega_0 R(\pi - \Phi)[Z_0(R + R_{ds}) + RR_{ds}]} \quad (8)$$

Ces équations de synthèse s'appliquent à un déphaseur à une seule cellule. Pour obtenir une phase constante sur une largeur de bande importante, il est possible soit de cascader plusieurs cellules actives [18], soit d'utiliser un seul transistor associé à plusieurs cellules résonant à des fréquences différentes.

Un exemple de réalisation de déphaseur (JNM 2011) de 145° est présenté ci-dessous ainsi que les résultats associés :

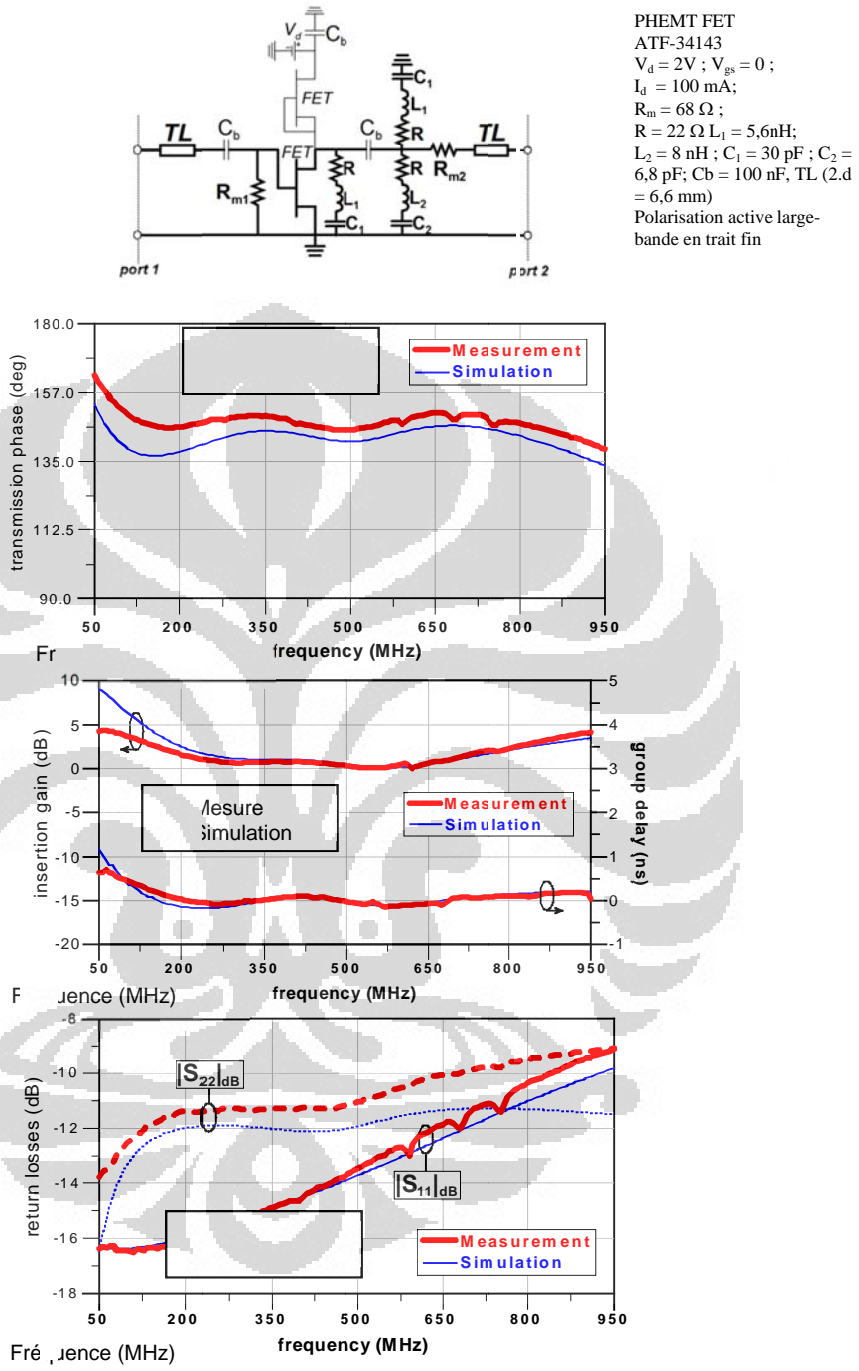


Figure 3. Exemple de déphaseur 145° large-bande et comparaison simulation/mesure.

c. Justification de l'étude

Dans cette étude on utilise un amplificateur avec un circuit RLC série pour obtenir un TPG Négatif. Les paramètres importants sont : l'impédance de l'entrée et de la sortie, le gain de transmission S_{21} , le coefficient de réflexion à l'entrée S_{11} , et le coefficient de réflexion à la sortie S_{22}

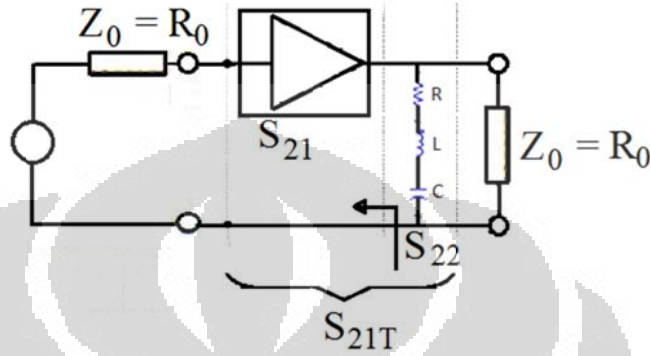


Figure 4. Circuit à TPG Négatif à base d'amplificateur.

Le paramètre S_{21} du circuit TPG Négatif de la Figure 4 s'écrit :

$$S_{21T} = \frac{|S_{21}|e^{j\varphi_{S_{21}}}}{1 + \frac{Z_0(1 + |S_{22}|e^{j\varphi_{S_{22}}})}{2\left(R + j\left(L\omega - \frac{1}{C\omega}\right)\right)}} \tag{9}$$

L'équation (14) est simplifiée sous la forme :

$$TPG_{S_{21T}} = TPG_t + TPG_{négative} \tag{10}$$

avec :

$$TPG_{négative} = \frac{R \cdot \left(|S_{22}| \cdot R \cdot \cos(\varphi_{S_{22}}) \cdot \frac{\partial \varphi_{S_{22}}}{\partial \omega} - 2 \cdot L \cdot \cos(\varphi_{S_{22}}) \right) \cdot \left(1 + |S_{22}| \cos(\varphi_{S_{22}}) - |S_{22}| \cdot R \cdot \sin(\varphi_{S_{22}}) \left(-|S_{22}| \cdot R \cdot \sin(\varphi_{S_{22}}) \cdot \frac{\partial \varphi_{S_{22}}}{\partial \omega} + 2 \cdot |S_{22}| \cdot L \cdot \sin(\varphi_{S_{22}}) \right) \right)}{R \cdot \left(1 + |S_{22}| \cdot \cos(\varphi_{S_{22}}) \right)^2 + \left(|S_{22}| \cdot R \cdot \sin(\varphi_{S_{22}}) \right)^2} \tag{11}$$

A partir des formules (10 et 11), en utilisant les paramètres suivants et pour un transistor EC2612 : Self $L = 1.6 * 10^{-9} H$, Résistor $R = 5.5 \Omega$, Temps de propagation groupe $TPG_{transistor} = 130 * 10^{-12} s$, coefficient de réflexion à la sortie $|S_{22}| = 0.15$, angle de réflexion à la sortie $\varphi_{S_{22}} = 0.075^\circ$, dérivée de l'angle de réflexion à la sortie $\frac{\partial \varphi_{S_{22}}}{\partial \omega} = -300 * 10^{-12} s$, on obtient par le calcul un $TPG_{S_{217}} = -4.1506 * 10^{-10}$ secondes.

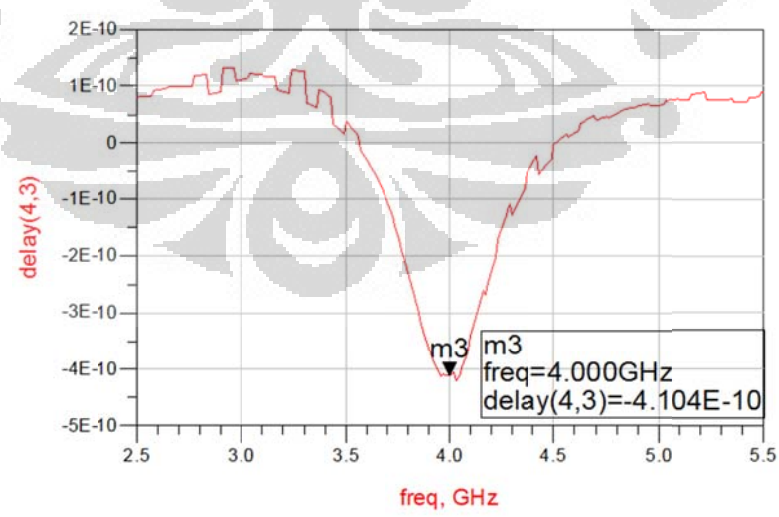
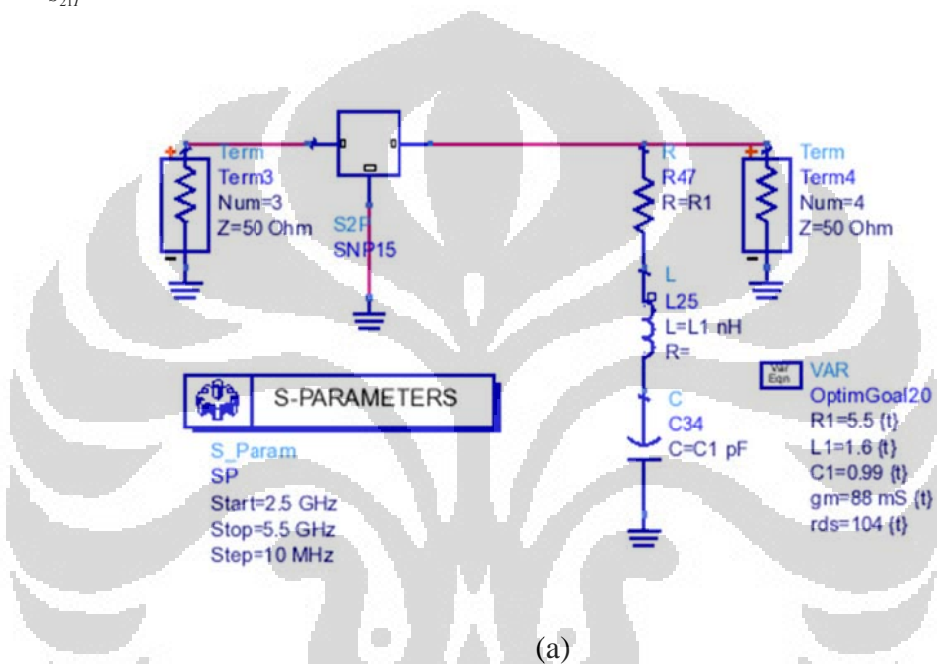
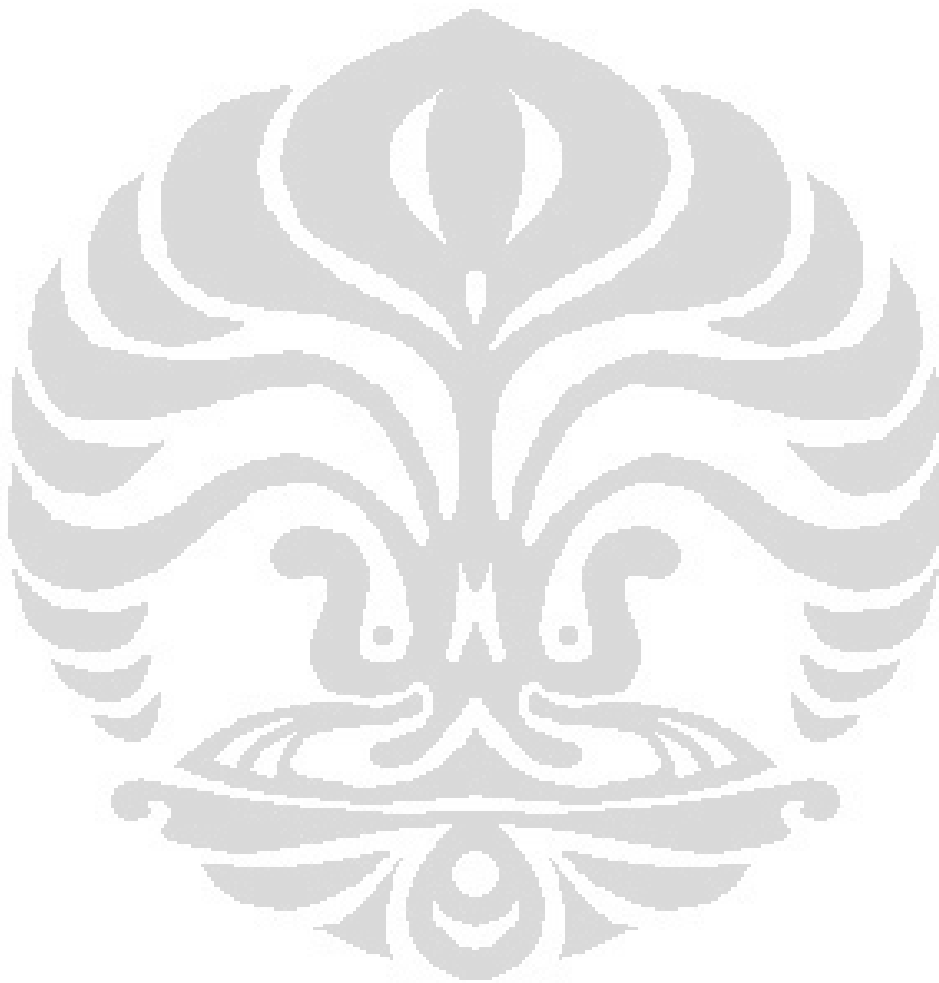


Figure 5. Exemple de TPG Négatif sous ADS
 (a) Circuit Amplificateur (b) le résultat sur graphe.

Les résultats obtenus par le calcul correspondent à courbe de la simulation sous ADS obtenue à partir des paramètres S « Figure 5 (b) » et valident donc ainsi les formules proposées.



CHAPTER IV ETUDE D'UN DEPHASEUR PUR A BASE D'AMPLIFICATEUR INTEGRE.

4.1. Comparaison Amplificateur et Transistor

L'objectif de ce travail consistait en la réalisation d'un circuit hybride mais au moment le stage, les composants n'étaient pas disponibles. Mon travail a donc porté sur le choix d'un amplificateur et sur la simulation et la conception d'un déphaseur pur.

Pour choisir un amplificateur nous avons pris comme référence les résultats obtenus précédemment à partir d'un transistor (recherches antérieures par Monsieur Blaise Ravelo, Monsieur André Pérennec et Monsieur Marc Le Roy). Ils ont utilisé le transistor EC2612.

Les courbes ci-dessous nous montrent les résultats de la comparaison entre quelques amplificateurs et ce transistor.

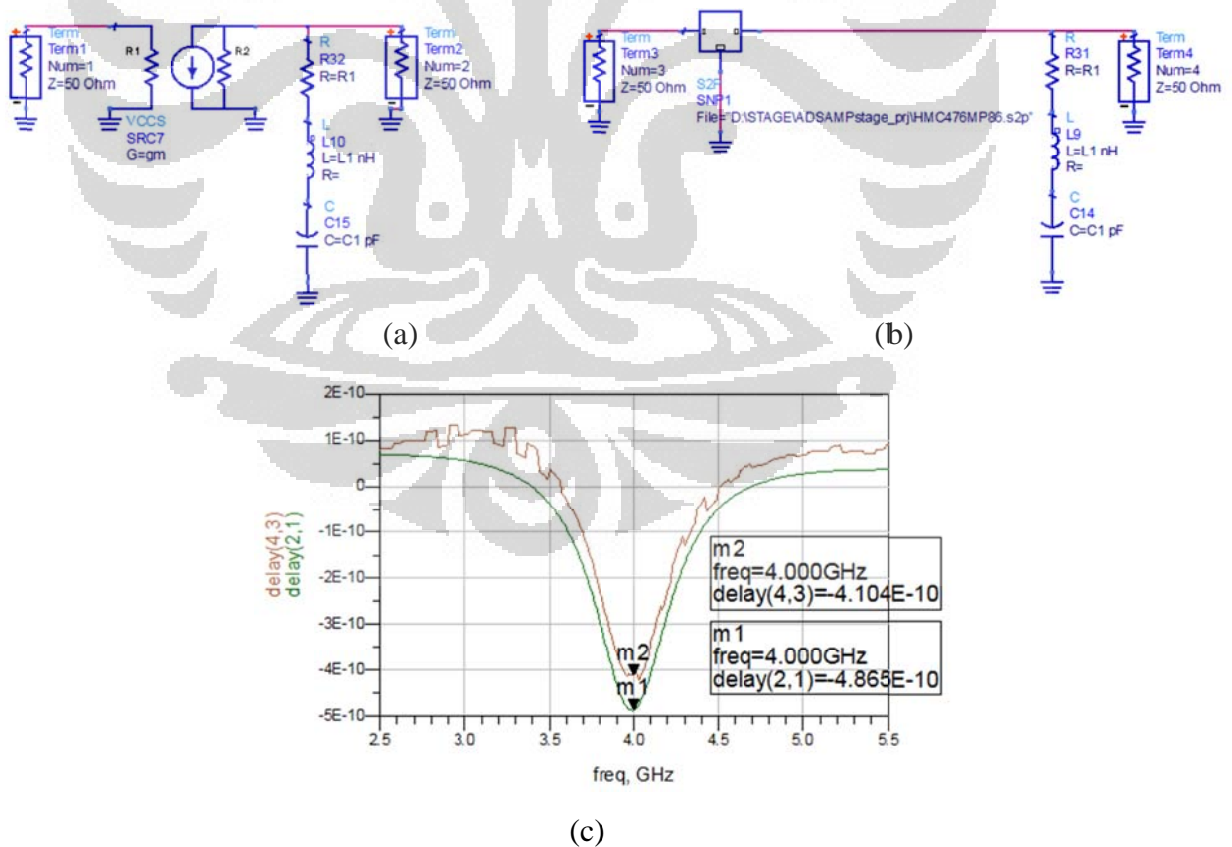


Figure 6. Comparaison, (a) Circuit à transistor, (b) Circuit à base d'amplificateur (c) le graphe de comparaison.

Le tableau de comparaison ci-dessus, résume les résultats pour différents amplificateurs.

On peut conclure que l'amplificateur qui a le TPG le plus proche de celui du transistor est le HMC476MP86 (-0.41056 ns)

Table 1. Les résultats de comparaison entre transistor et Amplificateur

Numéro	Type de Transistor	TPG (ns)
1	Référence (EC2612)	-0,4865
2	HMC478MP86	-0,3730
3	HMC476MP86	-0,4105
4	ERA_21SM_48mA_Plus25	-0,1765
5	ERA_1SM_48mA_Plus25	-0,1848
6	ERA_2_48mA_Plus25	-0,2187
7	GALI_1_48mA_Plus25	-0,2300

4.2. Déphaseur 135° large-bande

Pour valider le principe proposé, cette méthode de synthèse a été utilisée pour concevoir un déphaseur 135° compact et large bande à trois cellules RLC série en parallèle et un seul amplificateur. Comme pour le premier circuit réalisé (EC2612), la fréquence centrale a été choisie relativement basse, autour de 500 MHz, pour avoir des valeurs de composants localisés de valeurs standards (pas trop faibles) et pour limiter l'apparition de phénomènes parasites.

Les simulations présentées ici sont réalisées en utilisant le logiciel ADS pour prendre en compte le modèle de l'amplificateur (à partir de paramètres S) et les paramètres S des composants localisés.

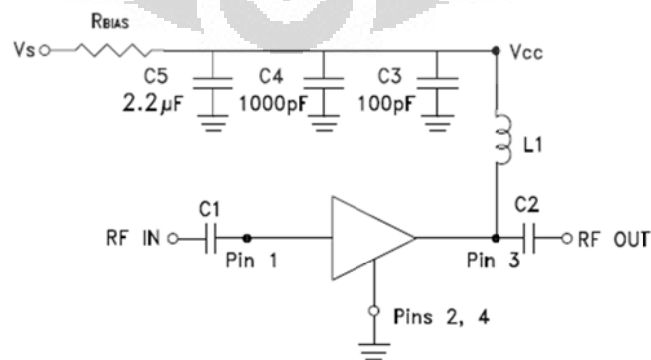


Figure 7. Circuit avec l'amplificateur HMC476MP86

La référence du circuit HMC476MP86 est disponible sur le site Internet des données <http://www.hittite.com/> feuille et peut être téléchargé à l'adresse :

http://www.hittite.com/content/documents/data_sheet/hmc476mp86.pdf .

4.3. Simulation et Conception

Les étapes de conception et de simulation sont :

1. Designer du circuit à TPG négatif.
2. Faire la simulation
3. Le « layout » sous ADS

Explication des étapes.

1. Designer du circuit à TPG négatif

La première étape concerne la création du schéma dans le logiciel schematic d'ADS,

On choisit les composants RLC de la bibliothèque « lumped components », pour l'amplificateur, nous utilisons :

(<http://www.hittite.com/products/view.html/view/HMC476MP86>) les paramètres S.

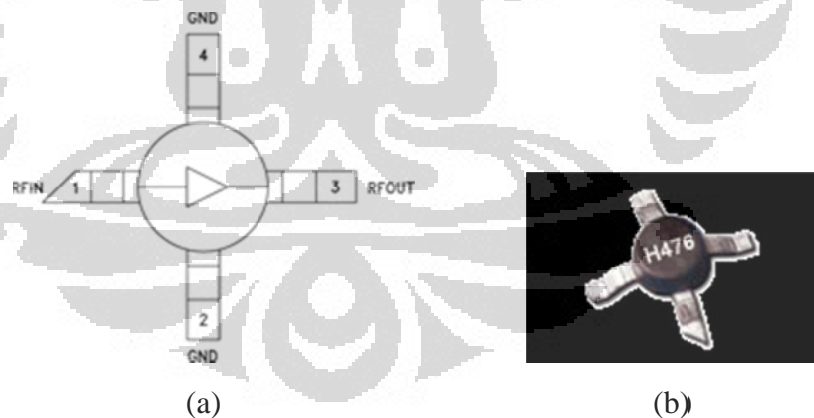


Figure 8. L'Amplificateur HMC476MP86
(a) schéma de principe (b) forme physique

Le HMC476MP86 est un amplificateur MMIC intégré (SMT block gain) courant la bande DC-6GHz à base de transistor bipolaire à hétérojonction SiGE (TBM)..

Pour pouvoir compare les performances d'un déphaseur à base d'amplificateur à celles du circuit à base de transistor, nous avons repris la même configuration et la même bande de la fréquence, c'est-à-dire :

- 3 circuits résonants
- Phase constante de 50 MHz à 1 GHz à 135° .

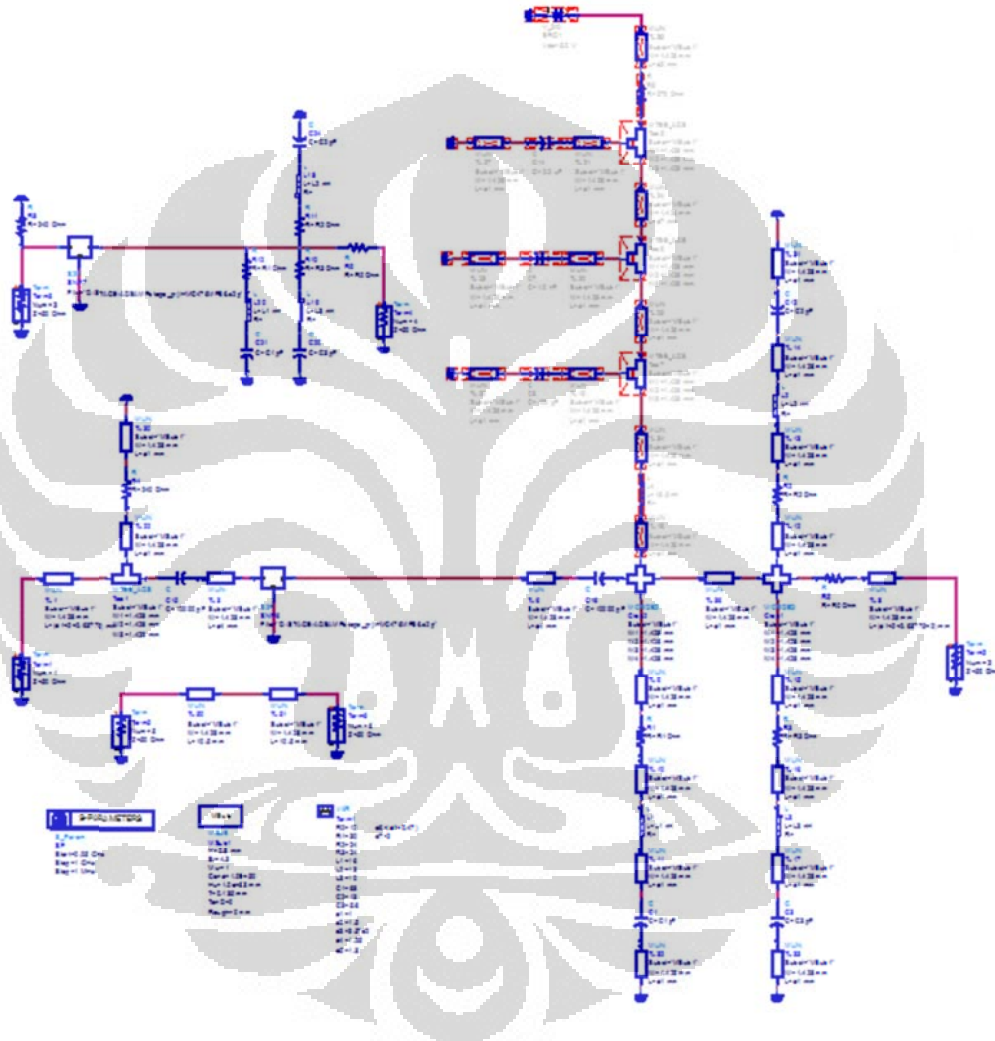


Figure 9. Circuit de simulation du TPG sous ADS
à base de l'amplificateur HMC476MP86

La Figure 9 montre un circuit du TPG sous ADS à base de l'amplificateur. Il y a : un amplificateur HMC476MP86, les trois circuits de résonant, deux résistances adaptation (une en parallèle sur l'entrée et une en série sur la sortie). La ligne de transmission à partir du port d'entrée jusqu'au port de sortie mesure

21 mm. Dans un circuit résonant, il y a trois composants importants, la résistance R, la Capacité C, et la Self L. On a utilisé un substrat FR4 de permittivité $\epsilon_r = 4.3$ et il faut défini la largeur W, sur la boite « MLIN » on clique « Tools » puis « LineCalc » et après « Start LineCalc », on considère permittivité FR4 = 4.3, la fréquence 10 GHz, et l'impédance = 50 Ohm et puis cliquez « Synthesize » on obtient $W = 1.428$ mm.

Pour la simulation de paramètre S, on fait fréquence de travail de 50 MHz à 1 GHz. Et en dernier on fait le réglage du valeur des composants des résonateurs RLC pour obtenir un bon résultat au niveau de l'angle, de la puissance, de l'adaptation et la variation de phase.

2. La simulation

Les résultats de simulation sont :

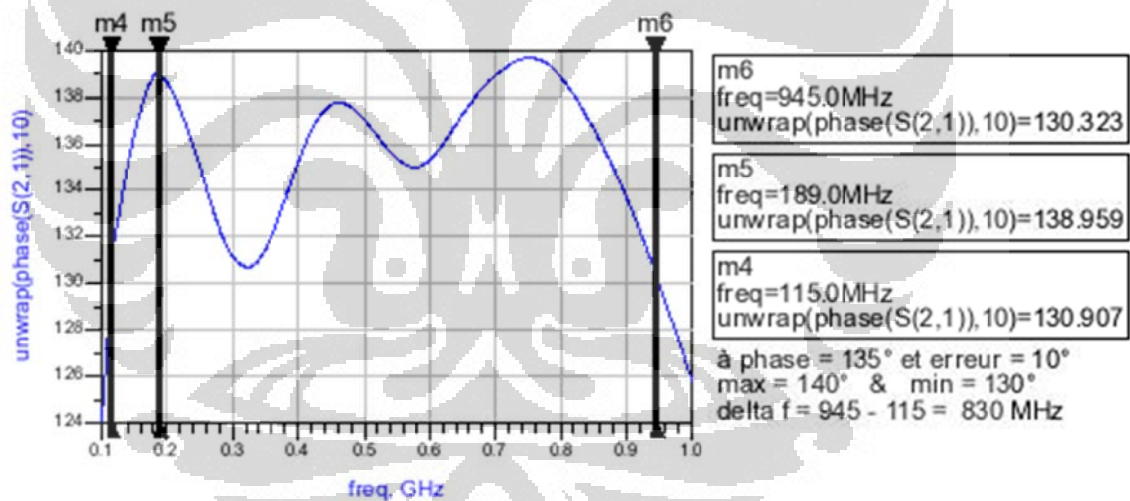


Figure 10. Les résultats de phase TPG.

La courbe « Figure 10. » montre un niveau de l'angle à $135^\circ \pm 10^\circ$, la bande passante est égale à 830 MHz, ça commence par à la fréquence minimum 115 MHz et jusqu'à la fréquence maximum de 945 MHz.

Pour obtenir cette valeur-là, on règle tous le composant RLC dans les trois circuits résonants, à l'aide de la fonction « Tuning » dans la simulation d'ADS.

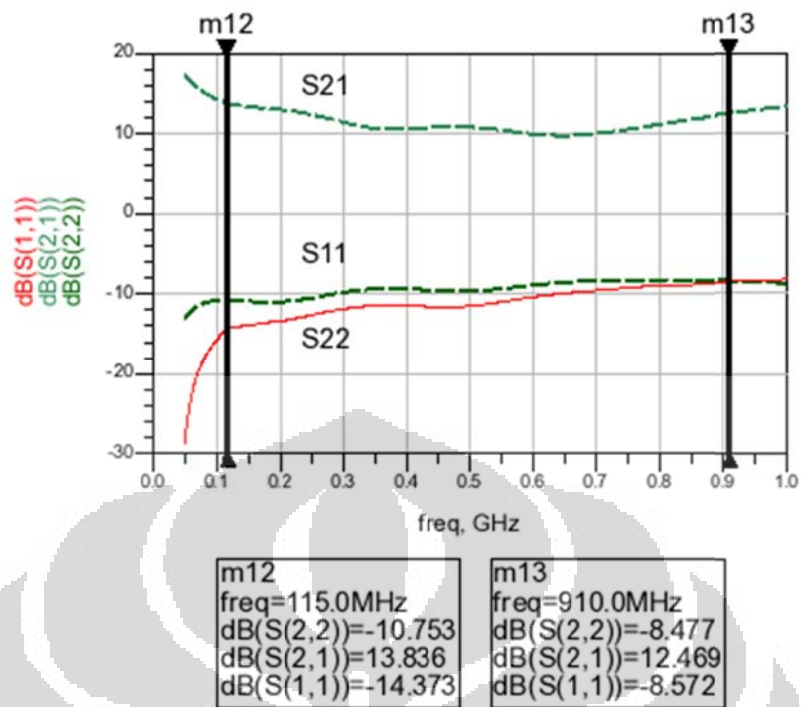


Figure 11. Paramètres S.

La Figure 11 une en sortie et en entrée de plus de 9 dB puis du un gain en transmission d'environ 9 dB.

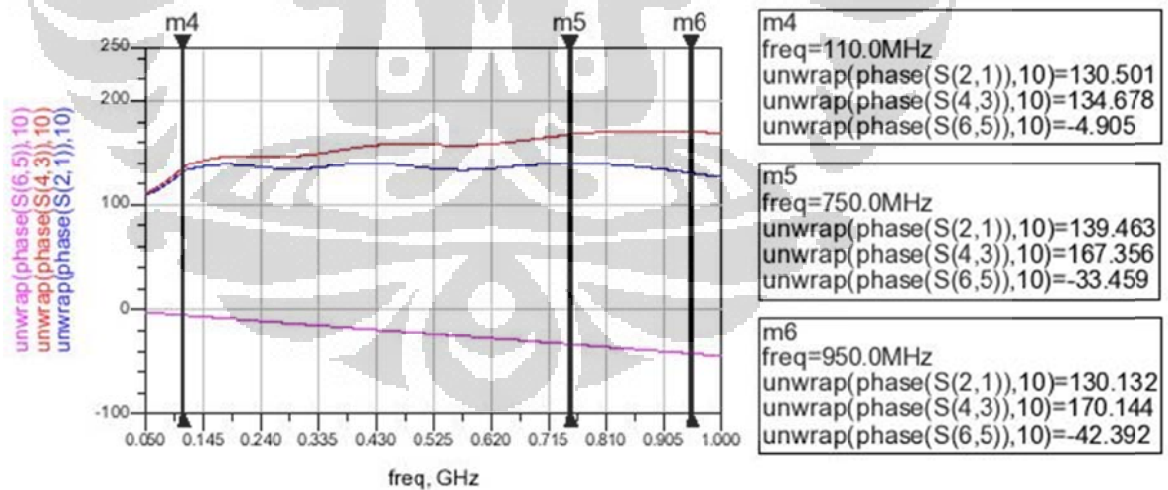
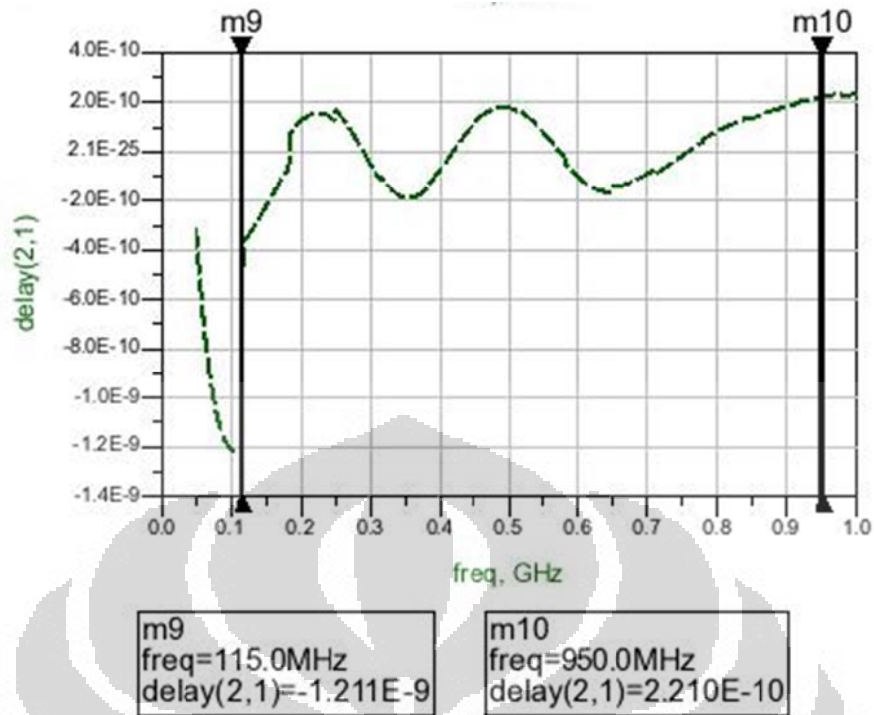


Figure 12. Phases des blocs de TPG négatif, de TPG positive, et de leurs sommes (S21 = somme, S43 = TPG négatif, S65 = TPG positive)

La Figure 11 correspond au principe décrit à la Figure 2 (b), la somme de la phase du circuit TPG positif et de celle du circuit à TPG négatif la permet l'obtention d'un phase constante à $135^\circ \pm 10^\circ$

Figure 13. TPG ($\varphi_{S_{21}}$)

La Figure 13 montre que le TPG entre 115 à 930 MHz est très proche de zéro.

3. Créé le « Layout » sous ADS

La dernière étape du designer concerne la création du « Layout » sous ADS, Les empreintes de ces composants sont disponibles sur internet, donc nous les avons téléchargés. Nous avons rajouté les composants dans la librairie d'ADS, pour pouvoir les utiliser.

La longueur totale du circuit est très importante car elle constitue la partie à TPG positive du circuit, il faut donc également prendre en compte la longueur des composants localisés.

Ensuite, nous devons aussi prendre des valeurs de composants qui soient disponibles dans le commerce.

Résultat de cette étape : il est possible de procéder à la fabrication du circuit en conformité avec le concept.

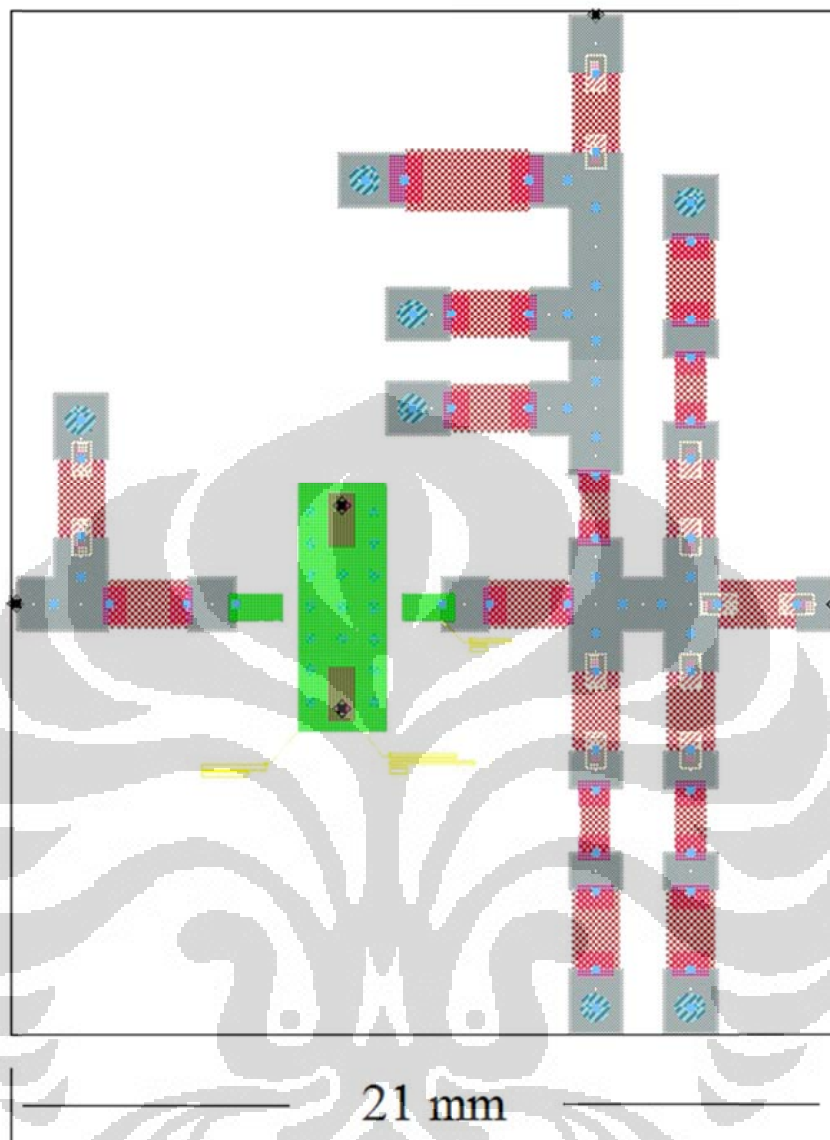


Figure 14. « Layout » du circuit.

La Figure 15 montre le tracé de notre circuit, qui est l'équivalent de celui de la Figure 9. Dans cette configuration, nous utilisons un circuit de polarisation en conformité avec les spécifications de l'amplificateur HMC476MP86 comme décrit dans le circuit de la Figure 7.

L'objectif final de notre travail est la réalisation de ce circuit. Toutefois, à l'heure actuelle, nous rencontrons des problèmes sur la disponibilité des composants.

CHAPTER V CONCLUSION

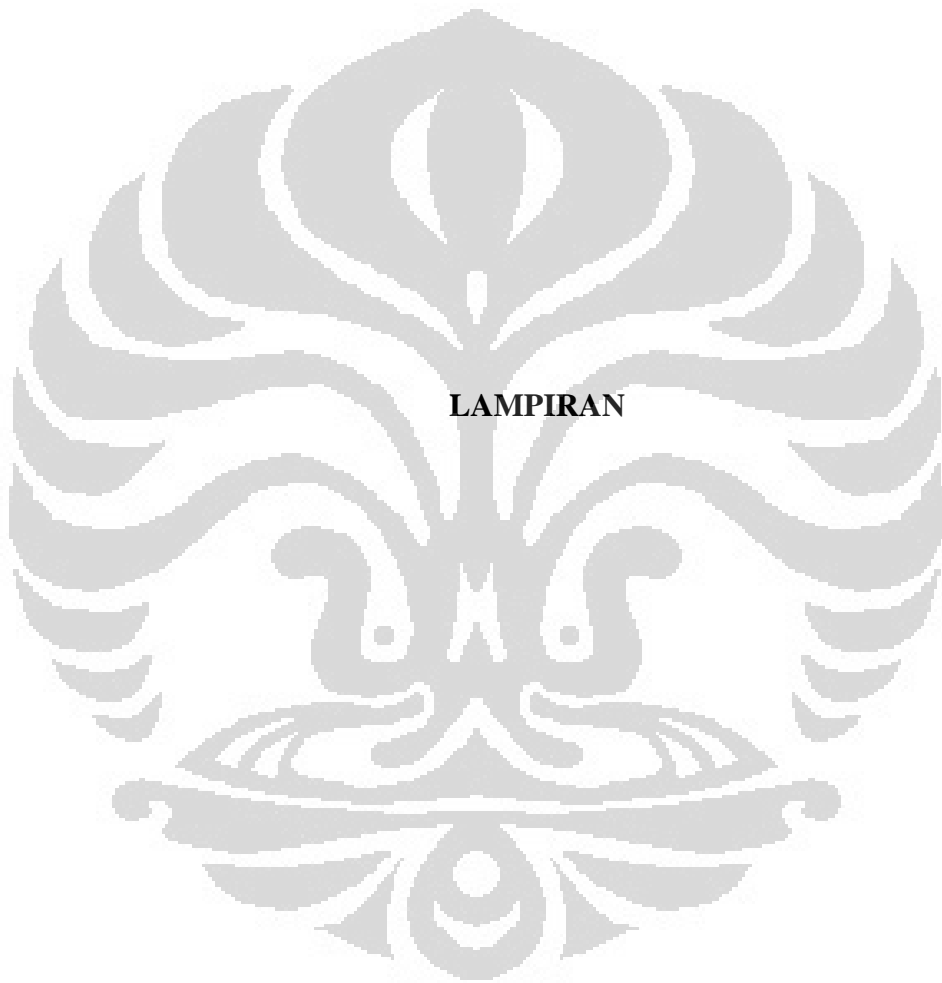
Un déphaseur PUR à base de circuit à TPG négatif a été développé et simulé. Nous avons proposé une topologie à base d'amplificateur intégré. Cette proposition semble permettre de bons résultats même si en valeur absolue la valeur de TPG négatif qu'il est possible d'obtenir est plus faible qu'avec un transistor. Cette solution présente cependant, a priori, l'avantage d'une stabilité et d'une adaptation entrée et sortie supérieure à la topologie précédente.



REFERENCES

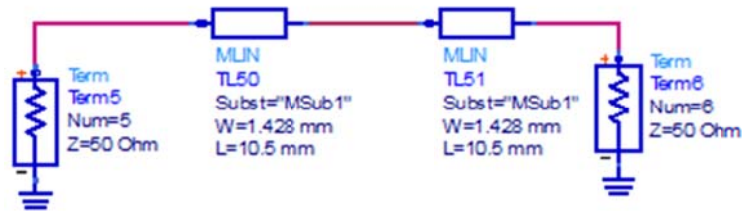
- [1] R. Y. Chiao, E. L. Bolda, J. Bowie, J. Boyce and M. W. Mitchell, « Superluminality and amplifiers », *Prog. Crystal Growth Charact. Mat.* 33, 1996, pp. 319-325.
- [2] M. W. Mitchell, and R.Y. Chiao, « Negative group delay and ‘fronts’ in a causal systems: an experiment with very low frequency bandpass amplifiers », *Phys. Lett. A*, Vol. 230, Jun. 1997, pp. 133-138.
- [3] M. W. Mitchell, and R.Y. Chiao, « Causality and negative group delays in a simple bandpass amplifier », *Am. J. Phys.*, Vol. 66, 1998, pp. 14-19.
- [4] M. Kitano, T. Nakanishi, and K. Sugiyama, « Negative group delay and superluminal propagation: an electronic circuit approach », *IEEE J. of Selected Topics in Quantum Electronics*, Vol. 9, No. 1, Feb. 2003, pp. 43-51.
- [5] T. Nakanishi, K. Sugiyama, and M. Kitano, « Demonstration of negative group delays in a simple electronic circuit », *Am. J. Phys.*, Vol. 70, Issue 11, 2002, pp. 1117-1121.
- [6] J. N. Munday, and R. H. Henderson, « Superluminal time advance of a complex audio signal », *Appl. Phys. Lett.*, Vol. 85, Jul. 2004, pp. 503-504.
- [7] S. Lucyszyn, I. D. Robertson, and A. H. Aghvami, « Negative group delay synthesiser », *Electron. Lett.*, Vol. 29, 1993, pp. 798-800.
- [8] G. V. Eleftheriades, O. Siddiqui, and Ashwin K. Iyer, « Transmission line for negative index media and associated implementations without excess resonators », *IEEE MWC Lett.*, Vol. 13, n° 2, Feb. 2003, pp. 51-53.
- [9] O. F. Siddiqui, S. J. Erickson, G. V. Eleftheriades, and M. Mojahedi, « Time-domain measurement of negative-index transmission-line metamaterials », *IEEE Trans. MTT*, Vol. 52, n°5, May 2004, pp. 1449-1453.
- [10] B. Ravelo, « Dispositifs à temps de propagation de groupe négatif : théorie, validations expérimentales et applications », Thèse de Doctorat, Lab-STICC (Laboratoire des Sciences et Techniques de l’Information, de la

- Communication et de la Connaissance), UMR CNRS 3192, UBO, Brest, France, Déc. 2008.
- [11] B. Ravelo, A. Pérennec, M. Le Roy, and Y. Boucher, « Active microwave circuit with negative group delay », IEEE MWCL, Vol. 17, Issue 12, Dec. 2007, pp. 861-863.
- [12] B. Ravelo, A. Pérennec, and M. Le Roy, « Synthesis of broadband negative group delay active circuits », IEEE MTT-S Symp. Dig., Honolulu (Hawaii), 2-9 June 2007, pp. 2177-2180.
- [13] B. Ravelo, M. Le Roy, and A. Pérennec, « Application of negative group delay active circuits to the design of broadband and constant phase shifters », Microwave and Optical Technology Letters, Vol. 50, n°12, Dec. 2008, pp. 3077-3080.
- [14] M. Antoniadis, and G.V. Eleftheriades, «Compact linear lead/lag metamaterial phase shifters for broadband applications », IEEE Antennas & Wireless Propag. Lett., Vol. 2, 2003, pp. 103-106.
- [15] Lee Cheng-Jung, Kevin M. K. H. Leong, and T. Itoh, « Broadband quadrature hybrid design using metamaterial transmission line and its application in the broadband continuous phase shifter », IEEE MTT-S Symp. Dig., Honolulu (Hawaii), 2-9 June 2007, pp. 1745-1748.
- [16] J.J.H. Wang, J.K. Tillery, G.T. Thompson, K.E. Bohannan, R.M. Najafabadi and M.A. Acre, “*A Multioctave-Band Photonically-Controlled, Low-Profile, Structurally-Embedded Phased Array with Integrated Frequency Independent Phase-Shifter*”, IEEE Int. Symp. on Phased Array Syst. and Tech., Boston, pp. 68-73, Oct. 15-18, 1996.
- [17] Y.J. Ko, J.Y. Park and J.U. Bu, “*Integrated RF MEMS Phase Shifters with Constant Phase Shift*”, IEEE MTT-S Symp., Philadelphia, June 2003, pp. 1489-1492
- [18] B. Ravelo, A. Pérennec, M. Le Roy, “Study and Application of Microwave Active Circuits with Negative Group Delay”, chapitre dans “Microwave and Millimeter Wave Technologies Modern UWB antennas and equipment”, 978-953-7619-67-1, InTech, 2010, pp.415-440.

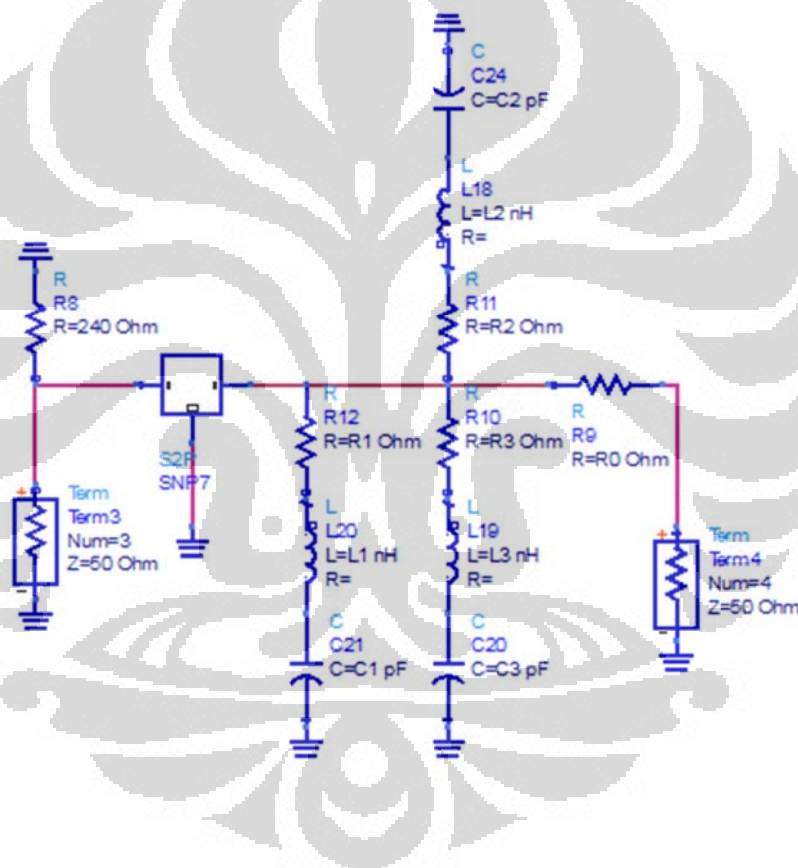


ANNEXE I

- Le circuit de simulation de la partie à TPG positif



- Le circuit de simulation de la partie à TPG négatif

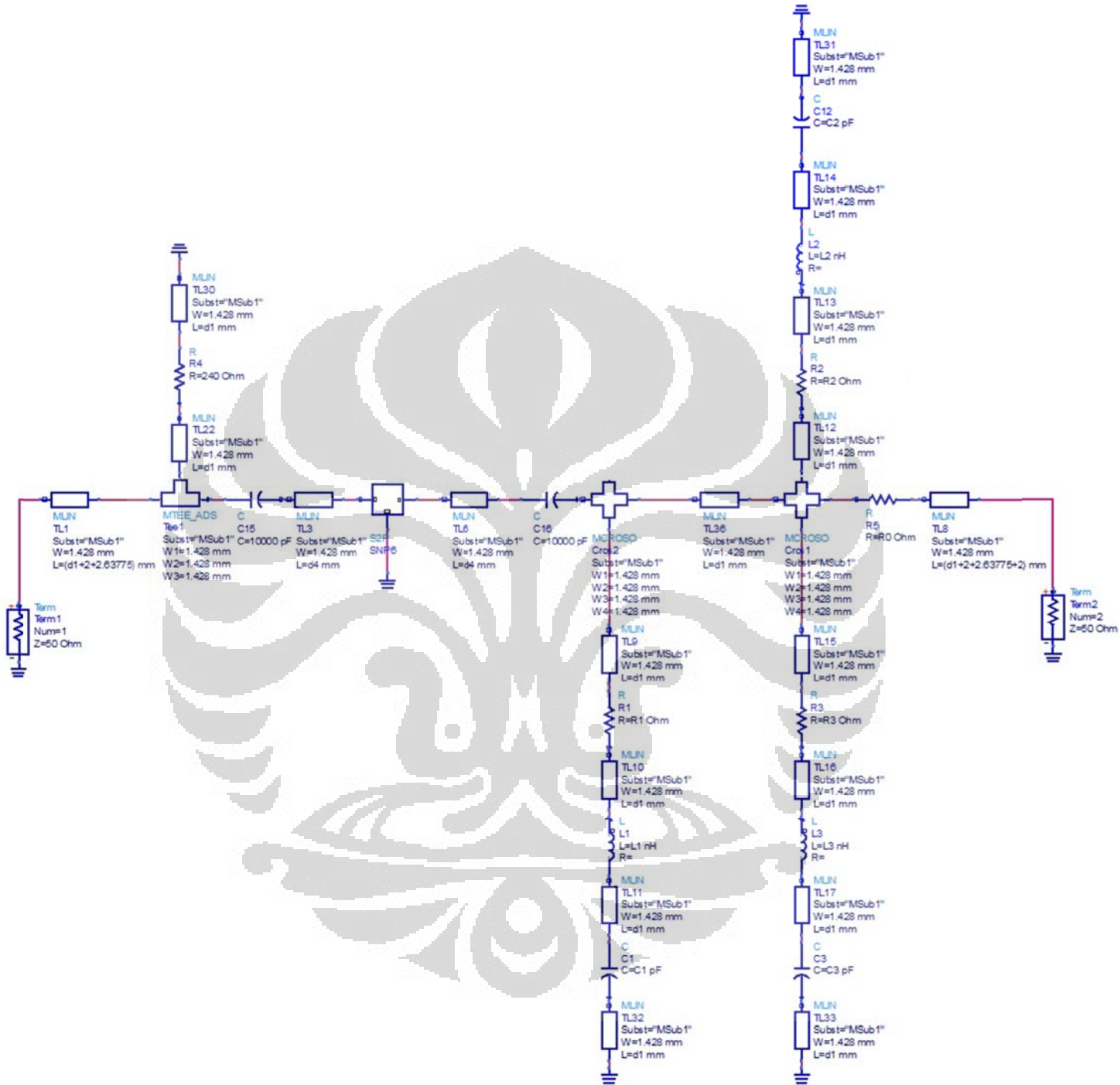


- Paramètre des circuits sous ADS

S-PARAMETERS	MSub	VAR
S_Param	MSUB	Term1
SP	MSub1	R0=12
Start=0.05 GHz	H=0.8 mm	R1=30
Stop=1 GHz	Er=4.3	R2=24
Step=1 MHz	Mur=1	R3=24
	Cond=1.0E+50	L1=16
	Hu=1.0e+33 mm	L2=13
	T=0.135 mm	L3=10
	TanD=0	C1=68
	Rough=0 mm	C2=13
		C3=5.6
		d1=1
		d2=1.5
		d3=3.5*d2
		d4=1.25
		d5=1.3
		d6=(d1+0.47)
		d7=2

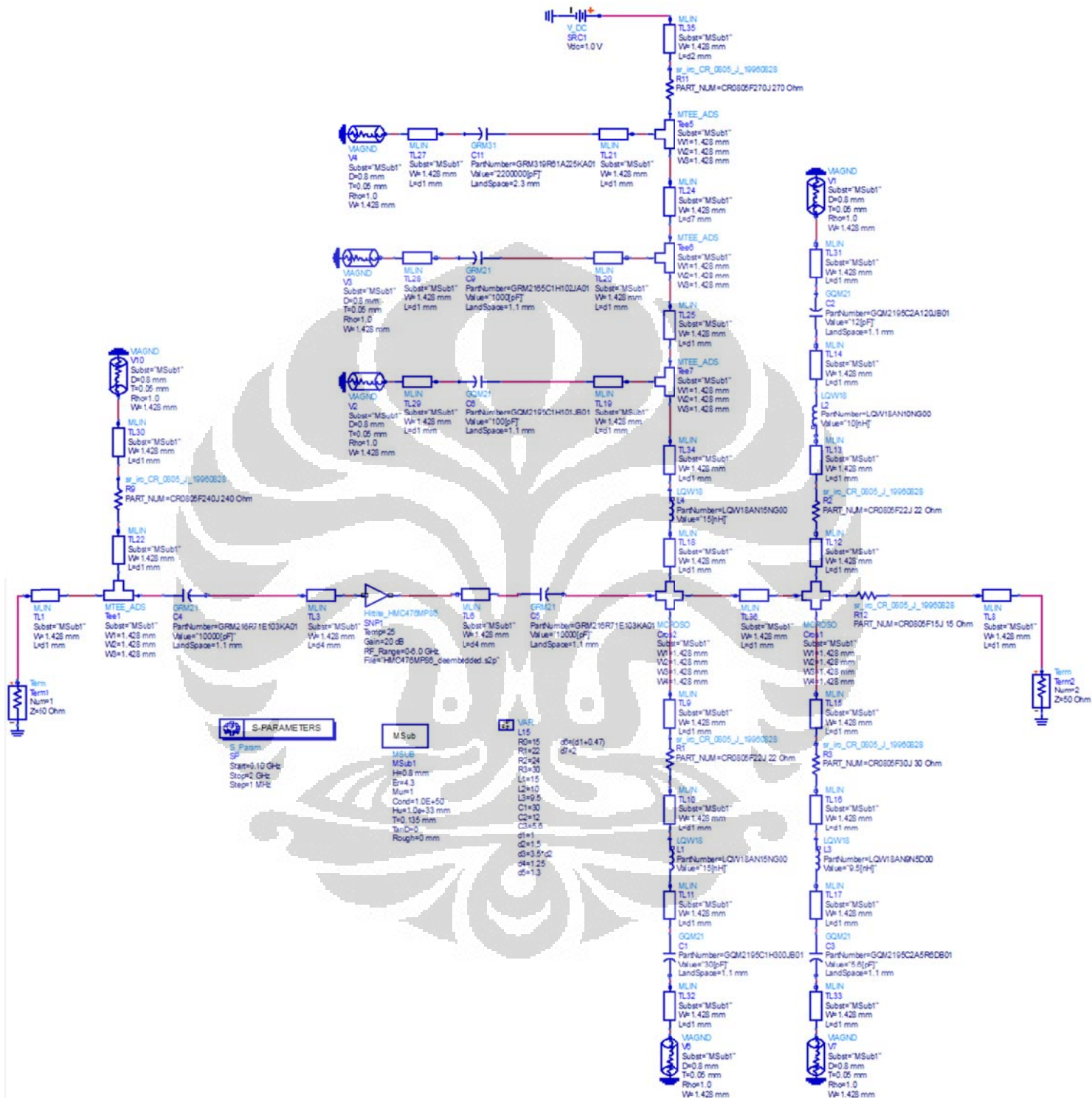
ANNEXE II

- Le circuit total de simulation du TPG sous ADS



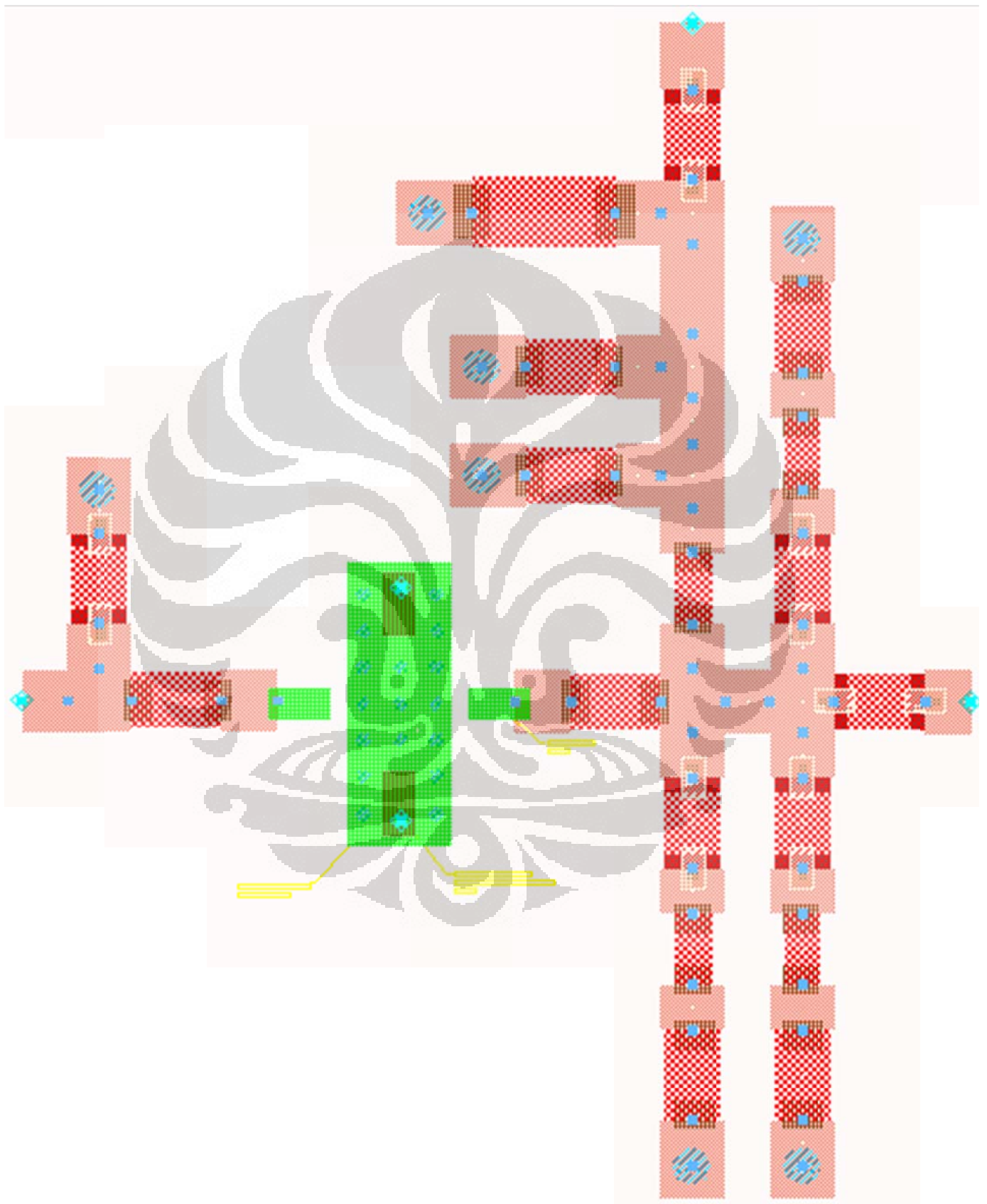
ANNEXE III

- Le circuit de simulation pur générer le « Layout » sous ADS



ANNEXE IV

- « Layout » du circuit sous ADS



ANNEXE V

- Mesure la longueur totale de Ligne du « Layout » sous ADS

