



**UNIVERSITAS INDONESIA**

**RANCANG BANGUN DAN ANALISA RANGKAIAN  
*WIDE RANGE VOLTAGE TO FREQUENCY CONVERTER*  
21,5 MHz**

**SKRIPSI**

**RIKO AFDHILLAH**

**07 06 16 6642**

**FAKULTAS TEKNIK  
PROGRAM STUDI TEKNIK ELEKTRO  
DEPOK  
JUNI 2012**



**UNIVERSITAS INDONESIA**

**RANCANG BANGUN DAN ANALISA RANGKAIAN  
*WIDE RANGE VOLTAGE TO FREQUENCY CONVERTER*  
21,5 MHz**

**SKRIPSI**

**Diajukan sebagai salah satu syarat untuk memperoleh gelar sarjana**

**RIKO AFDHILLAH**

**07 06 16 6642**

**FAKULTAS TEKNIK  
PROGRAM STUDI TEKNIK ELEKTRO  
DEPOK  
JUNI 2012**

## HALAMAN PERNYATAAN ORISINALITAS

Skripsi ini adalah hasil karya saya sendiri,  
dan semua sumber baik yang dikutip maupun dirujuk  
telah saya nyatakan dengan benar.

Nama : Riko Afdhillah

NPM : 0706166642

Tanda Tangan : 

Tanggal : 11 Juni 2012


## HALAMAN PENGESAHAN


Skripsi ini diajukan oleh :

Nama : Riko Afdhillah  
NPM : 0706166642  
Program Studi : Teknik Elektro  
Judul Skripsi : Rancang Bangun dan Analisa Rangkaian *Wide Range Voltage To Frequency Converter* 21,5 MHz

Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro Fakultas Teknik Universitas Indonesia.

### DEWAN PENGUJI

Pembimbing : Dr. Ir Agus Santoso Tamsir, MT. (  )

Penguji : Ir. Purnomo Sidi Priambodo M.Sc., Ph.D. (  )

Penguji : Dr. Ir Retno Wigajatri P. MS. (  )

Ditetapkan di : Depok

Tanggal : 28 Juni 2012

## KATA PENGANTAR

Puji syukur saya panjatkan kepada Allah SWT, karena atas rahmat dan karunia-Nya, saya dapat menyelesaikan skripsi ini dengan baik. Tidak lupa pula shalawat dan salam saya haturkan ke junjungan Nabi Besar Muhammad SAW. Penulisan skripsi ini dilakukan dalam rangka memenuhi salah satu syarat untuk mencapai gelar Sarjana Teknik Jurusan Teknik Elektro pada Fakultas Teknik Universitas Indonesia. Saya menyadari bahwa, tanpa bantuan dan bimbingan dari berbagai pihak, dari masa perkuliahan sampai pada penyusunan skripsi ini, sangatlah sulit bagi saya untuk menyelesaikan skripsi ini. Oleh karena itu, saya mengucapkan terima kasih kepada:

- (1) Dr. Ir. Agus Santoso Tamsir, M.T. selaku dosen pembimbing yang telah menyediakan waktu, tenaga, dan pikiran untuk mengarahkan saya dalam penyusunan skripsi ini;
- (2) Pihak Linear Technology yang telah banyak membantu dalam memperoleh data yang saya perlukan;
- (3) Ayahanda Hasan Basri, Ibunda Warni Wati, bang Oki Helfiska, kakak Hastika Febrini, bang Dody Admaja, Adik saya Rizky Annisa, Miftahul fajri, Wahyu Hadi Rizki dan Fakhri Hadi Rahman yang tidak pernah henti memberikan bantuan dukungan baik moral, material maupun doa;
- (4) Abang saya Alno Kurniawan, M.T. sebagai mentor dalam pengerjaan skripsi ini;
- (5) Sahabat yang telah banyak memberikan inspirasi kepada saya, terutama untuk teman angkatan 2007 Teknik Elektro Universitas Indonesia.

Akhir kata, saya berharap semoga Allah SWT berkenan membalas segala kebaikan semua pihak yang telah membantu dalam pengerjaan skripsi ini, yang tidak bisa saya sebutkan satu per satu. Semoga skripsi ini membawa manfaat bagi pengembangan ilmu pengetahuan.

Depok, 11 Juni 2012

Penulis

## HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS

---

---

Sebagai sivitas akademik Universitas Indonesia, saya yang bertanda tangan di bawah ini:

Nama : Riko Afdhillah  
NPM : 0706166642  
Program Studi : Teknik Elektro  
Departemen : Teknik Elektro  
Fakultas : Teknik  
Jenis karya : Skripsi

demikian demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia **Hak Bebas Royalti Noneksklusif (*Non-exclusive Royalty-Free Right*)** atas karya ilmiah saya yang berjudul :

Rancang Bangun dan Analisa Rangkaian *Wide Range Voltage To Frequency Converter* 21,5 MHz

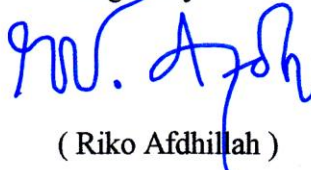
beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Noneksklusif ini Universitas Indonesia berhak menyimpan, mengalihmedia/formatkan, mengelola dalam bentuk pangkalan data (*database*), merawat, dan memublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok

Pada tanggal : 11 Juni 2012

Yang menyatakan

  
( Riko Afdhillah )

## ABSTRAK

Nama : Riko Afdhillah  
Program Studi : Teknik Elektro  
Judul : Rancang Bangun dan Analisa Rangkaian *Wide Range Voltage To Frequency Converter* 21,5 MHz

Skripsi ini membahas mengenai rancang bangun dan analisa Rangkaian *Wide Range Voltage To Frequency Converter*. Perancangan dilakukan dengan menggunakan *software* Multisim 11.0 dan Altium Designer Summer 2009, yang diterapkan pada papan PCB (*printed circuit board*). Rangkaian ini dibutuhkan dalam dunia komunikasi dan keperluan laboratorium, terutama rangkaian yang menghasilkan sinyal yang stabil dengan rentang frekuensi yang sangat lebar.

Berdasarkan rancangan desain rangkaian yang telah dilakukan oleh Jim Williams [3], dilakukan penyesuaian konfigurasi pada bagian *frequency divider*, yaitu pada IC74S74 yang berfungsi sebagai *toggle* dan *hold* dimana rangkaian ini akan membagi frekuensi *feedback* menjadi frekuensi yang lebih kecil. Selanjutnya dilakukan pemberian variasi terhadap nilai kapasitor kompensasi pada penguat *operational amplifier* yang akan mempengaruhi *loop sistem*.

Hasil yang diperoleh merupakan grafik uji linieritas dan grafik uji kestabilan alat. Untuk uji linieritas, didapatkan hasil koefisien korelasi R yang lebih besar pada kapasitor 0,1 $\mu$ F yaitu 0,999796 dimana nilai koefisien korelasi yang lebih mendekati nilai satu akan menunjukkan hasil linieritas yang lebih tinggi. Untuk uji kestabilan alat, didapatkan hasil koefisien korelasi R yang lebih kecil pada kapasitor 0,1 $\mu$ F yaitu 0,042569 dimana nilai koefisien korelasi yang lebih mendekati nilai nol akan menunjukkan hasil kestabilan yang lebih tinggi. Linieritas alat yang dihasilkan memiliki rentang dari 0 Hz hingga 21,5 MHz.

**Kata kunci :**

*Frequency divider*, *loop sistem*, kapasitor kompensasi, koefisien korelasi R, linieritas, kestabilan.

## ABSTRACT

Name : Riko Afdhillah  
Study Program : Teknik Elektro  
Title : Design and Analysis of Circuit Wide Range Voltage To  
Frequency Converter 21,5 MHz

This final project discusses the design and analysis of circuit Wide Range Voltage To Frequency Converter. The design is done using Multisim 11.0 and Altium Designer Summer 2009 software, which applied to the board PCB (printed circuit board). The circuit is needed in the world of communication and to obtain a stable signal with a very wide frequency range.

Based on the design of the circuit design was done by Jim Williams [3], made adjustments to the configuration of the frequency divider, which is the IC74S74 that serves as a toggle and hold circuit which divides the frequency of feedback into smaller frequency. Then performed giving the variation of the operational amplifier compensation capacitor on the amplifier that will affect the loop system.

The results obtained is the graph of linearity test and stability test tool. For the linearity test, showed a correlation coefficient R was greater in 0.1  $\mu$ F capacitor is 0.999796 which the correlation coefficient value which is closer to the value of one would indicate a higher linearity results. To test the stability of the instrument, showed a correlation coefficient R is smaller at 0.1  $\mu$ F capacitor is 0.042569 which the correlation coefficient values closer to zero value would indicate a higher stability results. Linearity of the resulting instrument has a range of 0 Hz to 21.5 MHz.

**Keyword :**

Frequency divider, loop system, the compensation capacitor, the correlation coefficient R, linearity, stability.



## DAFTAR ISI

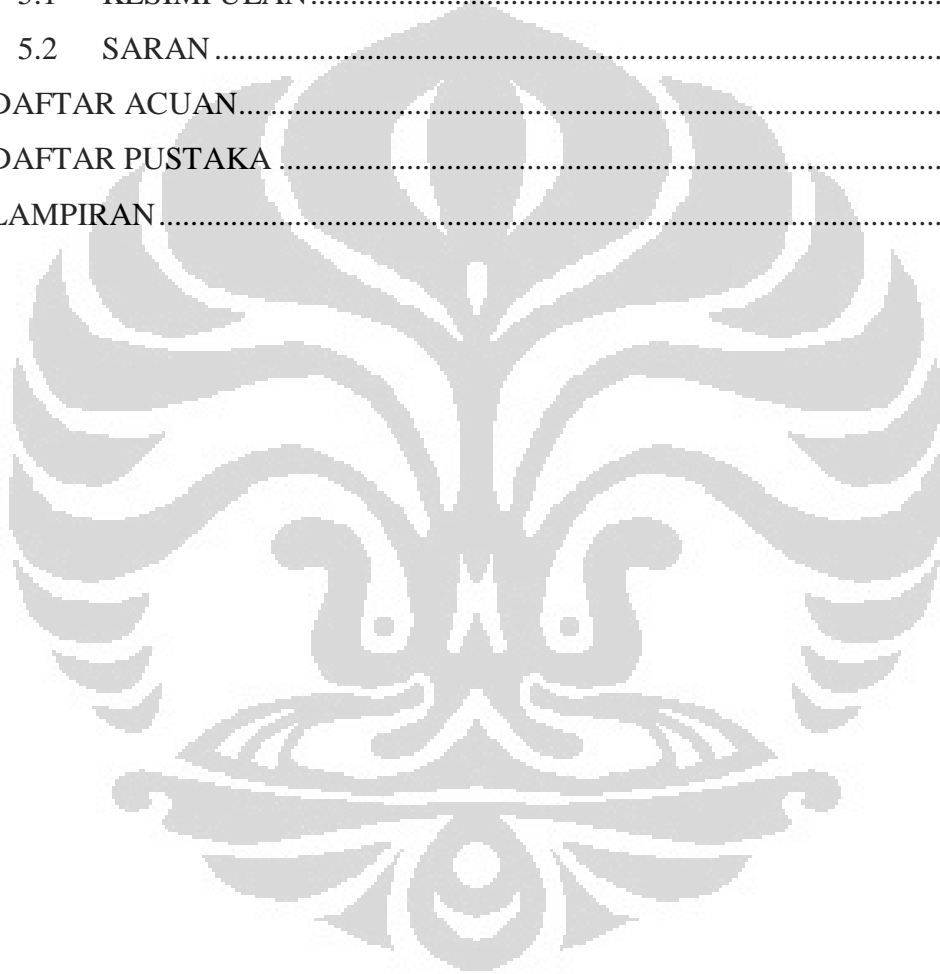
HALAMAN PERNYATAAN ORISINALITAS.....	ii
HALAMAN PENGESAHAN.....	iii
KATA PENGANTAR .....	iv
HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS.....	v
ABSTRAK.....	vi
ABSTRACT.....	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR.....	xiii
DAFTAR TABEL.....	xviii
BAB 1 PENDAHULUAN.....	1
1.1 Latar Belakang.....	1
1.2 Perumusan Masalah.....	3
1.3 Tujuan Penulisan.....	3
1.4 Ruang Lingkup Penelitian.....	4
1.5 Sistematika Penulisan .....	4
BAB 2 LANDASAN TEORI.....	5
2.1 Signal Generator .....	5
2.2 Rangkaian <i>Voltage to Frequency Converter</i> (30 MHz).....	8
2.3 Rangkaian <i>Core Oscillator</i> .....	10
2.3.1 <i>Schmitt Trigger</i> Osilator .....	10
2.3.2 Transistor <i>Current Source</i> (sumber arus) .....	12
2.3.3 Dioda <i>Schottky</i> .....	14
2.4 Rangkaian <i>Feedback</i> .....	15
2.4.1 Frequency Divider .....	15
2.4.1.1 D Flip-Flop IC 74LS74 .....	15
2.4.1.2 Integrated Circuit Counter 74LS90.....	17
2.4.2 IC (Integrated Circuit) LTC1043 Switched Capacitor.....	21
2.4.3 Chopper-Stabilized Operational Amplifier.....	22
2.5 Teori Literatur <i>Curve Fitting</i> .....	24

BAB 3 METODE PENELITIAN.....	25
3.1 Studi Literatur Tentang Penyesuaian Konfigurasi Pada Rangkaian Feedback .....	25
3.2 Pengaruh Kapasitor Kompensasi Pada <i>Operational Amplifier</i> Terhadap Kestabilan Alat <i>Voltage to Frequency Converter</i> 30 MHz	29
3.3 Studi Literatur Tentang Pemilihan Komponen Yang Digunakan .....	30
3.3.1 Pemilihan komponen <i>Core Oscillator</i> .....	30
3.3.2 Pemilihan komponen <i>Frequency Divider</i> .....	32
3.3.3 Pemilihan komponen rangkaian <i>Charge Pump</i> .....	32
3.3.4 Pemilihan komponen Penguat Integrator <i>Operational Amplifier</i>	32
3.4 Rancang Bangun Model Rangkaian <i>Voltage to Frequency</i> <i>Converter</i> 30 MHz .....	33
3.4.1 Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz .....	33
3.4.2 Rangkaian Power Supply .....	34
3.4.3 Rangkaian Voltage Reference Input .....	36
3.4.4 Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz .....	37
3.5 Testing dan Pengujian Model .....	38
3.5.1 Pengujian Sinyal Masukan dan Keluaran Dari IC 74S74 Dengan Menggunakan Simulasi Multisim 11.0 .....	38
3.5.1.1 Pengujian Sinyal Masukan dan Keluaran Dari IC74S74 Sebelum Direvisi .....	38
3.5.1.2 Pengujian Sinyal Masukan dan Keluaran Dari IC 74S74 Dengan Menggunakan Simulasi Multisim 11.0 Setelah Direvisi .....	39
3.5.2 Pengujian Rangkaian <i>Voltage To Frequency Converter</i> 30 MHz .....	40
BAB 4 ANALISA DATA .....	41
4.1 Analisa Rangkaian <i>Feedback Voltage to Frequency Converter</i> Menggunakan Software Multisim 11.0.....	41
4.1.1 Analisa rangkaian <i>Frequency Divider</i> Sebelum Direvisi .....	41
4.1.2 Analisa rangkaian <i>Frequency Divider</i> Setelah Direvisi .....	42

4.2	Analisa Tiap Stage Rangkaian <i>Voltage to Frequency Converter</i> Menggunakan <i>Oscilloscope Analog 35 MHz</i> .....	44
4.2.1	Hasil Pengujian sinyal masukan dari IC 74LS132 (titik-A) .....	44
4.2.2	Hasil Pengujian sinyal keluaran dari IC 74LS132 (titik-B) .....	45
4.2.3	Hasil Pengujian sinyal masukan dari IC 74LS74 (titik-C) .....	46
4.2.4	Hasil Pengujian sinyal keluaran dari IC 74LS74 (titik-D) .....	46
4.2.5	Hasil Pengujian sinyal keluaran pada IC 74LS90 (titik-E) .....	47
4.2.6	Hasil Pengujian sinyal pada keluaran IC LTC1043 <i>Switched Capacitor</i> sebagai sinyal masukan <i>operational amplifier</i> (titik-F) .....	48
4.2.7	Hasil Pengujian sinyal keluaran pada <i>operational amplifier</i> LTC1050 <i>Switched Capacitor</i> (titik-G) .....	49
4.2.8	Hasil Pengujian sinyal masukan pada kaki Basis Transistor 2N3906 (titik-H) .....	50
4.2.9	Hasil Pengujian sinyal pada kaki Kolektor Transistor 2N3906 (titik-I) .....	51
4.3	Analisa Rangkaian <i>Voltage to Frekuensi Converter 30 MHz</i> Menggunakan <i>PC Oscilloscope PICOSCOPE 3000 Series</i> .....	52
4.3.1	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter 30 MHz</i> Untuk Data Domain Waktu .....	53
4.3.1.1	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter 30 MHz</i> dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$ .....	53
4.3.1.2	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter 30 MHz</i> dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu\text{F}$ .....	57
4.3.1.3	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter 30 MHz</i> dengan Menggunakan Kapasitor Kompensasi 1 $\mu\text{F}$ .....	60
4.3.2	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter 30 MHz</i> Untuk Data Domain Frekuensi .....	64

4.3.2.1	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$ .....	64
4.3.2.2	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu\text{F}$ .....	67
4.3.2.3	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 1 $\mu\text{F}$ .....	70
4.3.2.4	Analisa Data Hasil Percobaan.....	72
4.3.3	Analisa Linieritas Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz.....	80
4.3.3.1	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$ .....	80
4.3.3.2	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu\text{F}$ .....	83
4.3.3.3	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz dengan Menggunakan Kapasitor Kompensasi 1 $\mu\text{F}$ .....	85
4.3.4	Analisa Kestabilan Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz.....	86
4.3.4.1	Analisa Kestabilan Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz Dengan Menggunakan Kapasitor 0.01 $\mu\text{F}$ .....	87
4.3.4.2	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz Dengan Menggunakan Kapasitor 0.1 $\mu\text{F}$ .....	88
4.3.4.3	Analisa Grafik Keluaran Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz Dengan Menggunakan Kapasitor 1 $\mu\text{F}$ .....	89

4.3.5	Analisa Pengaruh Nilai Kapasitor Kompensasi Pada Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz Untuk Uji Linieritas .....	90
4.3.6	Analisa Pengaruh Nilai Kapasitor Kompensasi Pada Rangkaian <i>Voltage to Frequency Converter</i> 21,5 MHz Untuk Uji Kestabilan .....	91
BAB 5 KESIMPULAN DAN SARAN.....		92
5.1	KESIMPULAN.....	92
5.2	SARAN .....	93
DAFTAR ACUAN.....		94
DAFTAR PUSTAKA .....		95
LAMPIRAN.....		96



## DAFTAR GAMBAR

Gambar 2.1. (a). Rangkaian Osilator tanpa <i>feedback</i> (Umpan Balik) (b). Bentuk gelombang keluaran osilator tanpa <i>feedback</i> .....	6
Gambar 2.2. (a) Blok rangkaian osilator dengan <i>feedback</i> (umpan balik) (b) Bentuk gelombang keluaran osilator dengan <i>feedback</i> .....	7
Gambar 2.3. Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz.....	10
Gambar 2.4. Rangkaian <i>Schmitt Trigger</i> Osilator.....	11
Gambar 2.5. Bentuk gelombang osilasi rangkaian <i>Schmitt Trigger</i> .....	11
Gambar 2.6. Rangkaian Transistor <i>Curret Source</i> .....	13
Gambar 2.7. Rangkaian Transistor <i>Current Source</i> pada alat VFC 30 MHz .	13
Gambar 2.8. Grafik <i>reverse leakage current</i> terhadap <i>reverse voltage</i> pada dioda 1N5711 .....	14
Gambar 2.9. Timing diagram D <i>flip-flop</i> sebagai fungsi <i>Toggle</i> .....	16
Gambar 2.10. (a) Rangkaian gerbang logika IC 74LS74 <i>Positive Edge- Triggered D Flip-Flop</i> (b) Konfigurasi pin dari komponen IC IC 74LS74 <i>Positive Edge-Triggered D Flip-Flop</i> .....	17
Gambar 2.11. Timing Diagram 4 bit <i>Binary Counter</i> .....	18
Gambar 2.12. Blok diagram rangkaian logika IC 74LS90.....	19
Gambar 2.13. Blok rangkaian IC LTC1043 <i>Switched Capacitor</i> .....	22
Gambar 2.14. Prinsip kerja <i>Chopper amplifier</i> .....	23
Gambar 3.1. Konfigurasi pin IC 74S74 pada rangkaian <i>voltage to frequency</i> 30 MHz.....	25
Gambar 3.2. Konfigurasi pin IC 74S74 pada rangkaian <i>voltage to frequency</i> 30 MHz (setelah direvisi) .....	28
Gambar 3.3. Timing diagram <i>positive edge triggered D flip-flop</i> sebagai fungsi <i>toggle</i> dan <i>hold</i> .....	29
Gambar 3.4. Rangkaian penguat integrator.....	29
Gambar 3.5. <i>Schematic</i> rangkaian <i>Voltage to Frequency Converter</i> 30 MHz.	33
Gambar 3.6. Desain PCB layout rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan Altium Designer Summer 2009 .....	34
Gambar 3.7. <i>Schematic</i> rangkaian <i>power supply</i> .....	35

Gambar 3.8. Desain PCB <i>layout</i> rangkaian <i>power supply</i> menggunakan Altium Designer Summer 2009 .....	35
Gambar 3.9. <i>Schematic</i> rangkaian <i>Positive voltage reference</i> .....	36
Gambar 3.10. Desain PCB <i>layout</i> rangkaian <i>voltage reference</i> menggunakan Altium Designer Summer 2009 .....	36
Gambar 3.11. Foto Rangkaian <i>Voltage to Frequency Converter</i> 30 MHz .....	37
Gambar 3.12. Rangkaian <i>frequency divider</i> skala dua sebelum direvisi .....	38
Gambar 3.13. Grafik <i>oscilloscope</i> dari IC 74S74 sebagai <i>frequency divider</i> skala dua .....	38
Gambar 3.14. Rangkaian <i>frequency divider</i> skala dua setelah direvisi.....	39
Gambar 3.15. Grafik <i>oscilloscope</i> dari IC 74S74 sebagai <i>frequency divider</i> skala dua .....	39
Gambar 3.16. Titik-titik tempat pengujian rangkaian <i>Voltage To Frequency Converter</i> 30 MHz.....	40
Gambar 4.1. Hasil pengamatan dari IC 74S74 sebagai <i>frequency divider</i> skala dua sebelum direvisi.....	41
Gambar 4.2. Hasil pengamatan simulasi dari IC 74S74 sebagai <i>frequency divider</i> skala dua setelah direvisi.....	43
Gambar 4.3. Sinyal masukan IC 74LS132.....	44
Gambar 4.4. Sinyal keluaran rangkaian <i>voltage to frequency converter</i> 30 MHz .....	45
Gambar 4.5 Sinyal masukan IC 74LS74.....	46
Gambar 4.6. sinyal keluaran IC 74LS74 .....	47
Gambar 4.7. Sinyal keluaran keluaran IC 74LS90 .....	48
Gambar 4.8. keluaran IC LTC1043 <i>Switched Capacitor</i> sebagai sinyal masukan <i>operational amplifier</i> .....	49
Gambar 4.9. Sinyal keluaran IC <i>operational amplifier</i> LTC1050 (DC-coupled) .....	50
Gambar 4.10. Sinyal keluaran IC <i>operational amplifier</i> LTC1050 (AC-coupled) .....	50
Gambar 4.11. Sinyal masukan pada kaki Basis Transistor 2N3906 (DC-coupled) .....	51

Gambar 4.12. Sinyal masukan pada kaki Basis Transistor 2N3906 (AC-coupled) .....	51
Gambar 4.13. Sinyal keluaran pada kaki kolektor 2N3906 (AC-coupled) .....	52
Gambar 4.14. Sinyal keluaran pada kaki kolektor 2N3906 (DC-coupled) .....	52
Gambar 4.15. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,00 volt.....	53
Gambar 4.16. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,50 volt.....	54
Gambar 4.17. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,00 volt.....	54
Gambar 4.18. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,50 volt.....	55
Gambar 4.19. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,00 volt.....	55
Gambar 4.20. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,50 volt.....	56
Gambar 4.21. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 3,00 volt.....	56
Gambar 4.22. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,00 volt.....	57
Gambar 4.23. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,50 volt.....	57
Gambar 4.24. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,00 volt.....	58
Gambar 4.25. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,50 volt.....	58
Gambar 4.26. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,00 volt.....	59
Gambar 4.27. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,50 volt.....	59
Gambar 4.28. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 3,00 volt.....	60



Gambar 4.29. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,00 volt.....	60
Gambar 4.30. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 0,50 volt.....	61
Gambar 4.31. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,00 volt.....	61
Gambar 4.32. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 1,50 volt.....	62
Gambar 4.33. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,00 volt.....	62
Gambar 4.34. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 2,50 volt.....	63
Gambar 4.35. Grafik keluaran rangkaian <i>Voltage to Frequency Converter</i> 30 MHz menggunakan tegangan referensi input 3,00 volt.....	63
Gambar 4.36. Grafik Spektrum sinyal keluaran rangkaian <i>voltage to frequency converter</i> 30 MHz ( $C_1$ ) .....	66
Gambar 4.37. Grafik Spektrum sinyal keluaran rangkaian <i>voltage to frequency converter</i> 30 MHz ( $C_2$ ) .....	69
Gambar 4.38. Grafik Spektrum sinyal keluaran rangkaian <i>voltage to frequency converter</i> 30 MHz ( $C_3$ ) .....	72
Gambar 4.39. Karakteristik <i>switching</i> IC 74LS132 .....	77
Gambar 4.40. Pengaruh frekuensi harmonik terhadap bentuk sinyal dalam domain waktu .....	78
Gambar 4.41. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_1$ ) .....	80
Gambar 4.42. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_1$ setelah proses linierisasi) .....	81
Gambar 4.43. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_2$ ) .....	83
Gambar 4.44. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_2$ setelah proses linierisasi) .....	84

Gambar 4.45. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_3$ ) .....	85
Gambar 4.46. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_3$ setelah proses linierisasi) .....	86
Gambar 4. 47. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_1$ ).....	87
Gambar 4. 48. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_2$ ).....	88
Gambar 4. 49. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_3$ ).....	89
Gambar 4.50. Grafik gabungan dari beberapa nilai kapasitor kompensasi.....	90



## DAFTAR TABEL

Tabel 2.1. Perbandingan dari beberapa jenis osilator .....	7
Tabel 2.2. Fungsi dari rangkaian BCD <i>count</i> IC 74LS90 .....	20
Tabel 2.3. Fungsi dari rangkaian <i>Bi-Quinary count</i> IC 74LS90 .....	20
Tabel 2.4. Perbandingan antara <i>operational amplifier</i> jenis <i>bipolar</i> dengan <i>chopper stabilized</i> .....	23
Tabel 3.1. Fungsi <i>integrated circuit</i> 74S74 <i>positive edge triggered D flip-</i> <i>flop</i> .....	26
Tabel 3.2. Proses <i>present</i> dan <i>next state integrated circuit</i> 74S74 sebelum direvisi .....	26
Tabel 3.3. Proses <i>present</i> dan <i>next state integrated circuit</i> 74S74 setelah direvisi .....	27
Tabel 3.4. Perbandingan dari beberapa jenis teknologi <i>Integrated Circuit</i> .....	31
Tabel 4.1. Data Frekuensi keluaran rangkaian <i>voltage to frequency</i> <i>converter</i> 30 MHz.....	73
Tabel 4.2. Data Tegangan keluaran maksimum rangkaian <i>voltage to</i> <i>frequency converter</i> 30 MHz.....	78

# BAB 1 PENDAHULUAN

## 1.1 Latar Belakang

Dunia teknologi saat ini berkembang sangat pesat sekali, terutama dalam bidang komunikasi dan sensor. Awalnya manusia berkomunikasi jarak jauh satu sama lain menggunakan kode atau isyarat berupa cahaya dan asap. Namun, dengan hadirnya teknologi yang melengkapi kehidupan manusia, kebutuhan manusia dapat teratasi dengan mudah. Semua perangkat elektronik yang berkaitan dengan komunikasi, baik itu jarak dekat ataupun jarak jauh, biasanya menggunakan suatu rangkaian khusus yang menghasilkan sinyal yang berperan sebagai pembawa (Carrier) sinyal informasi dari satu tempat ke tempat yang lain. Rangkaian ini disebut rangkaian *Oscillator* (Voltage to Frequency Converter). Prinsipnya, rangkaian ini akan mengubah energi DC menjadi sinyal AC dengan range frekuensi tertentu. Sebagai contoh, pada pemancar radio, dimana sinyal informasi frekuensi rendah akan dimodulasikan dengan sinyal carrier yang dihasilkan oleh osilator. Contoh lain, osilator juga digunakan untuk menghasilkan isyarat horizontal dan vertikal untuk mengontrol berkas elektron pada pesawat TV dan masih banyak lagi penerapan rangkaian ini, seperti pada kalkulator, komputer dan transmitter RF.

Untuk menghasilkan sinyal komunikasi yang bagus dan stabil, dibutuhkan pula suatu rangkaian yang handal dan stabil serta mempunyai akurasi yang tinggi. Saat ini, sudah ada beberapa jenis osilator yang bisa kita temukan, mulai dari *LC* osilator, *Crystal* osilator maupun *Schmitt Trigger* osilator.

*Schmitt Trigger* osilator mempunyai keunggulan pada rentang frekuensi yang sangat lebar, oleh karena itu osilator jenis ini sangat unik dan banyak dikembangkan oleh para ilmuwan untuk kebutuhan instrumentasi ataupun kebutuhan penelitian.

Seorang *staff scientist* dari perusahaan *Linear Technology*, Jim Williams (July,1985) mempublikasikan sebuah rangkaian osilator yang disebut “Voltage to Frequency Converter” dengan rentang frekuensi dari 0 Hz hingga 30kHz [1]. Rangkaian ini menggunakan variasi tegangan input sebesar 0 hingga 3 volt DC, dengan *linearity* sebesar 0,005%. Pada rangkaian ini digunakan konsep *charge*

*pump* sebagai feedback dari amplifier sedangkan output dari amplifier digunakan sebagai clock pada IC *charge pump* untuk menghasilkan sinyal keluaran.

Beberapa tahun kemudian, Jim Williams (August,1986) mempublikasikan rancangan osilator yang menggunakan *CMOS Ring Oscillator* sebagai core osilatornya [2]. Rangkaian ini membutuhkan Inverter sebagai *core oscillator* nya. Dengan konfigurasi tertentu, rangkaian ini menghasilkan frekuensi sebesar 1 Hz hingga 1.2 MHz. Dengan variasi tegangan dari 0 volt hingga 5 volt dan *linearity* sebesar 0,05%. Rangkaian ini menghasilkan frekuensi yang jauh lebih tinggi dibandingkan rangkaian sebelumnya, namun terjadi *trade off* pada nilai linieritasnya.

Masih pada tahun yang sama (1986), Jim Williams memperbaiki rangkaian osilator sebelumnya. Untuk mendapatkan frekuensi yang lebih tinggi lagi, Jim Williams menggunakan *Schmitt Trigger* sebagai Core osilatornya dan transistor berkecepatan switching tinggi untuk reset pada bagian core-nya [3]. Dikarenakan frekuensi yang dihasilkan cukup tinggi berkisar 1 Hz hingga 30 MHz, maka untuk pengolahan selanjutnya frekuensi ini harus diturunkan, caranya yaitu dengan menggunakan *digital divider*. Proses ini dibutuhkan dikarenakan sistem menggunakan konsep *charge pump* yang hanya mampu menerima frekuensi yang lebih rendah, yaitu dibawah 5 MHz.

Prinsip yang dipakai oleh Jim Williams merupakan ide yang sangat jenius, dengan menggunakan pembagian frekuensi pada *feedback* dan membandingkannya dengan tegangan input sebagai referensi, akan didapatkan output yang mempengaruhi bentuk osilasi dari *core* osilator agar mempunyai rentang frekuensi yang sangat lebar. Dengan perubahan rangkaian yang telah dilakukan oleh Jim Williams, maka rangkaian ini menjadi sangat sensitif dan dibutuhkan beberapa kriteria yang harus diperhatikan agar mendapatkan hasil keluaran yang optimal.

Salah satu aplikasi dari penelitian ini, dibutuhkan dalam penelitian yang dilakukan oleh Dr.Ir. Agus Santoso Tamsir, M.T. yaitu penelitian tentang molekular sensor dimana dibutuhkan rangkaian osilator yang akurat dan stabil. Osilasi gangguan yang digunakan oleh sensor berasal dari osilator yang dapat dirubah rentang frekuensinya terutama dengan rentang frekuensi yang cukup lebar

[4]. Dari latar belakang tersebut, penulis mencoba mencari tahu, menganalisis bagian apa saja pada rangkaian yang perlu perlakuan khusus dan mencari tahu apakah rancangan dapat langsung diaplikasikan dalam bentuk nyata.

## 1.2 Perumusan Masalah

Berdasarkan latar belakang dan keterkaitan masalah yang terjadi diatas, maka permasalahan utama yang akan dibahas adalah membangun sistem yang sudah dirancang oleh penulis sebelumnya yaitu Jim Williams, menganalisis fungsi dari setiap blok rangkaian dan mencari tahu perlakuan khusus apa yang harus diterapkan pada rangkaian ataupun komponen tersebut. Semua perlakuan tersebut diharapkan dapat memberikan gambaran beberapa kriteria yang penting dalam membangun atau menerapkan suatu rangkaian osilator terutama rangkaian osilator tanpa *LC* ataupun *crystal* yang mempunyai rentang frekuensi yang sangat lebar.

Adapun beberapa masalah pokok yang akan dibahas dalam penulisan skripsi ini adalah :

1. Prinsip kerja dari rangkaian *wide range* osilator (*Voltage to Frequency Converter*) dengan rentang frekuensi dari 1 Hz hingga 30 MHz.
2. Membangun rangkaian *Wide Range Voltage to Frequency Converter* berdasarkan referensi desain Jim Williams.
3. Analisa pengaruh pemberian variasi nilai kapasitor kompensasi pada rangkaian *Wide Range Voltage to Frequency Converter*.
4. Analisa linieritas dan kestabilan dari rangkaian *Wide Range Voltage to Frequency Converter*.

## 1.3 Tujuan Penulisan

Tujuan dari penulisan skripsi ini adalah untuk :

1. Membangun rancangan desain rangkaian *Wide Range Voltage to Frequency Converter* dengan rentang frekuensi 1 Hz hingga 30 MHz dari Jim Williams.
2. Menentukan faktor apa saja yang berpengaruh terhadap kinerja dari rangkaian *Wide Range Voltage to Frequency Converter* tersebut.
3. Melakukan Uji linieritas dan Kestabilan Rangkaian.

4. Mengetahui apakah rangkaian *Wide Range Voltage to Frequency Converter* tersebut benar dapat diterapkan dalam bentuk nyata.

#### **1.4 Ruang Lingkup Penelitian**

Untuk mendapatkan proses pengerjaan skripsi yang lebih terfokus, maka dibuat suatu ruang lingkup diantaranya :

1. Frekuensi rangkaian *Voltage to Frequency Converter* yang diharapkan mempunyai rentang 1 Hz hingga 30 MHz.
2. Simulasi rangkaian menggunakan *software Multisim 11.0*.
3. Perancangan design PCB rangkaian menggunakan *software Altium Designer Summer 2009*.
4. Pemberian tegan referensi input dilakukan dalam setiap kenaikan 0,05 volt DC dengan rentang dari 0 volt hingga 3 volt DC.

#### **1.5 Sistematika Penulisan**

##### **BAB 1 Pendahuluan**

Bab 1 berisi gambaran permasalahan secara umum yang diangkat dalam penelitian ini. Bab ini menjelaskan latar belakang masalah, rumusan masalah, tujuan penelitian, dan sistematika penulisan penelitian ini.

##### **BAB 2 Landasan Teori**

Bab 2 berisi tentang tinjauan literatur, termasuk didalamnya pembahasan tentang spesifikasi komponen yang digunakan.

##### **Bab 3 Metodologi Penelitian**

Bab 3 berisi tentang proses pengerjaan yang akan dilakukan dalam penelitian skripsi ini. Pada bab ini akan dibahas mengenai prosedur penelitian, metode pengambilan data, metode pengolahan data, dan proses membangun alat.

##### **Bab 4 Pembahasan**

Berisi tentang pengumpulan data dan proses mengolah data penelitian. Hasil penelitian digunakan untuk modifikasi rangkaian aslinya.

##### **Bab 5 Kesimpulan**

Pada bab ini akan diceritakan tentang kesimpulan yang dapat diambil dari hasil pengolahan dan analisis data yang telah dilakukan.

## BAB 2 LANDASAN TEORI

### 2.1 Signal Generator

*Signal Generator* merupakan rangkaian yang dapat mengubah energi DC untuk membangkitkan sinyal AC dengan bentuk gelombang tertentu. Prinsipnya, rangkaian tidak membutuhkan sinyal input untuk mendapatkan sinyal outputnya. Besarnya nilai tegangan dan frekuensi output dapat diatur sesuai dengan kebutuhan.

Rangkaian *Signal Generator* (osilator) terdiri dari tiga bagian utama yaitu:

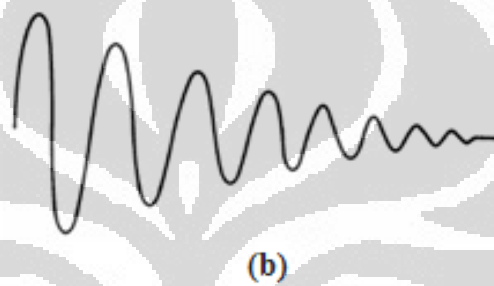
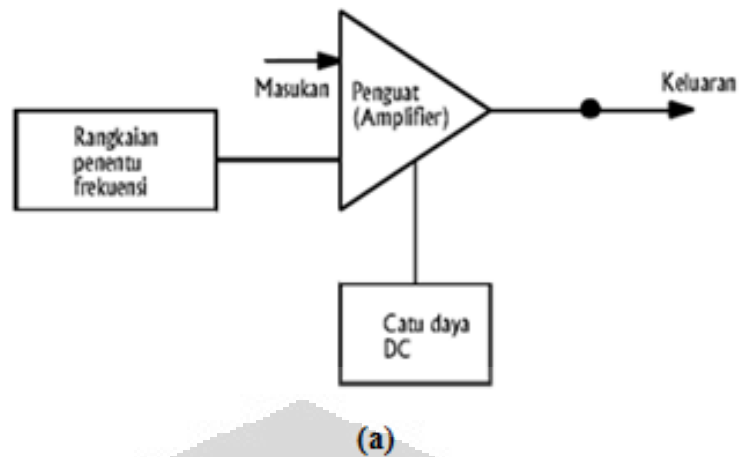
- a. Rangkaian Penguat berfungsi untuk menguatkan sinyal input.
- b. Rangkaian *Feedback* (Umpan Balik) berfungsi untuk membalikkan sebagian sinyal output kebagian inputnya.
- c. Rangkaian penentu frekuensi yang membangkitkan frekuensi yang didapat dari kombinasi beberapa komponen seperti resistor, induktor maupun kapasitor.

Ada beberapa kriteria yang digunakan untuk merancang sebuah osilator [5], yaitu:

- a. Pergeseran fasa penguat dan umpan balik harus memenuhi  $2\pi n$ . Dimana  $n=0,1,2,3\dots$
- b. Besarnya perolehan penguatan dari penguat dan umpan balik harus sama dengan 1.

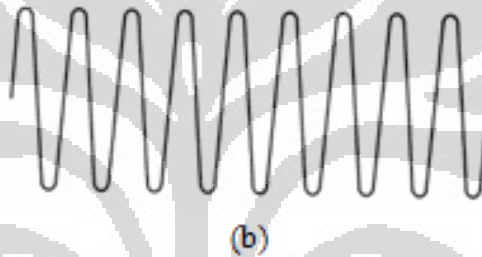
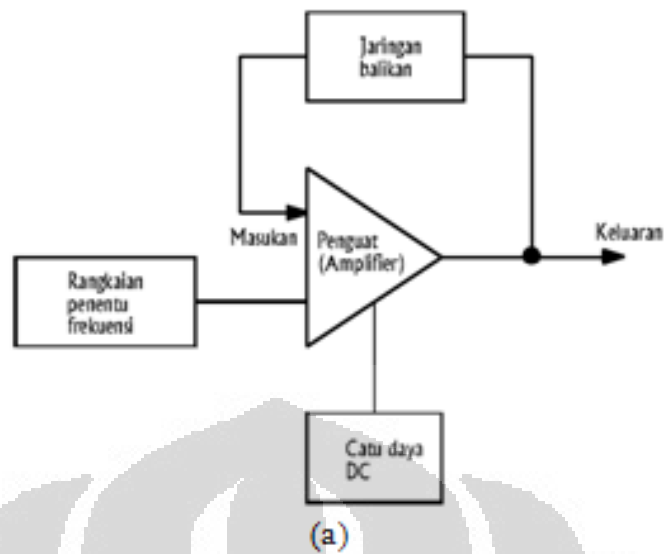
Berikut ini adalah rangkaian osilator yang tidak mempunyai bagian umpan balik, sehingga yang terjadi adalah kehilangan sinyal yang disebabkan oleh disipasi energi pada rangkaian setelahnya.





Gambar 2.1. (a). Rangkaian Osilator tanpa *feedback* (Umpan Balik) (b). Bentuk gelombang keluaran osilator tanpa *feedback*

*Feedback* ada dua jenis, yaitu positif dan negatif. Jika tegangan negatif *feedback* digunakan, maka akan menyebabkan penurunan dari penguatan rangkaian, tetapi akan didapatkan impedansi input yang lebih tinggi, impedansi output yang lebih rendah dan menyebabkan *gain* (penguatan) amplifier menjadi stabil serta akan menaikkan frekuensi *cut-off* sistem. Jika tegangan positif yang digunakan untuk mempengaruhi sinyal input, maka sinyal *feedback* akan mempengaruhi sistem penguatan untuk menjadi osilasi pada rentang frekuensi tertentu [6].



Gambar 2.2. (a) Blok rangkaian osilator dengan *feedback* (umpan balik) (b) Bentuk gelombang keluaran osilator dengan *feedback*

Ada beberapa jenis *signal generator* diantaranya yaitu osilator LC, osilator kristal dan *Schmitt Trigger* osilator. Satu sama lain memiliki kelebihan dan kekurangan yang dijelaskan pada tabel 2.1 berikut [7]:

Tabel 2.1. Perbandingan dari beberapa jenis osilator

Tipe Osilator	Tipikal Akurasi Frekuensi	Tipikal Rentang Frekuensi	Tunability (Pengaturan)	Keterangan
Kristal	0.005%	10kHz – 200MHz	Jelek	Sangat stabil, pada dasarnya mengurangi akurasi dan membutuhkan rangkaian yang rumit untuk dapat di atur

				rentang frekuensinya.
LC	10%	1Hz – 25 MHz	Baik	Membutuhkan pemilihan komponen yang tepat untuk mendapatkan hasil yang maksimal.
(Logical Schmitt Trigger)	0.08%	1Hz – 100 MHz	Baik	Membutuhkan pengetahuan yang baik dalam mendesain rangkaian dan pemilihan komponen yang tepat untuk mendapatkan hasil yang terbaik.

## 2.2 Rangkaian *Voltage to Frequency Converter* (30 MHz)

Rangkaian *Voltage to Frequency* (Tegangan ke Frekuensi) Jim Williams [3] mempunyai frekuensi output maksimal sebesar 30 MHz dan frekuensi terkecil 1 Hz, dengan perubahan input tegangan dari nol (0) volt hingga tiga (3) volt. Untuk mendapatkan sistem yang stabil, namun punya rentang frekuensi yang sangat lebar, Jim Williams merancang suatu rangkaian dengan menggunakan prinsip *Schmitt Trigger Oscillator*. *Feedback* yang digunakan adalah *digital feedback* dengan menambahkan suatu blok rangkaian *switched capacitor* sebagai *charge pump* untuk pengendali perubahan rentang frekuensi dari sistem seperti yang tampak pada gambar 2.3. Ada beberapa blok rangkaian utama yang digunakan untuk menganalisa sistem ini yaitu bagian *core oscillator*, *frequency divider*, *switched capacitor*, *opamp* dan *current source*.

Yang pertama adalah bagian *core oscillator* (inti osilator) yaitu rangkaian *schmitt trigger* osilator yang biasa disebut *relaxation* osilator menggunakan gerbang logika NAND. Rangkaian ini dirancang sedemikian rupa sehingga dapat menghasilkan frekuensi maksimum sekitar 30 MHz. Dengan konfigurasi yang tepat, rangkaian ini akan menghasilkan bentuk gelombang berbentuk persegi dengan *duty cycle* sebesar 50%. Pada alat VFC 30 MHz terdapat sedikit perbedaan

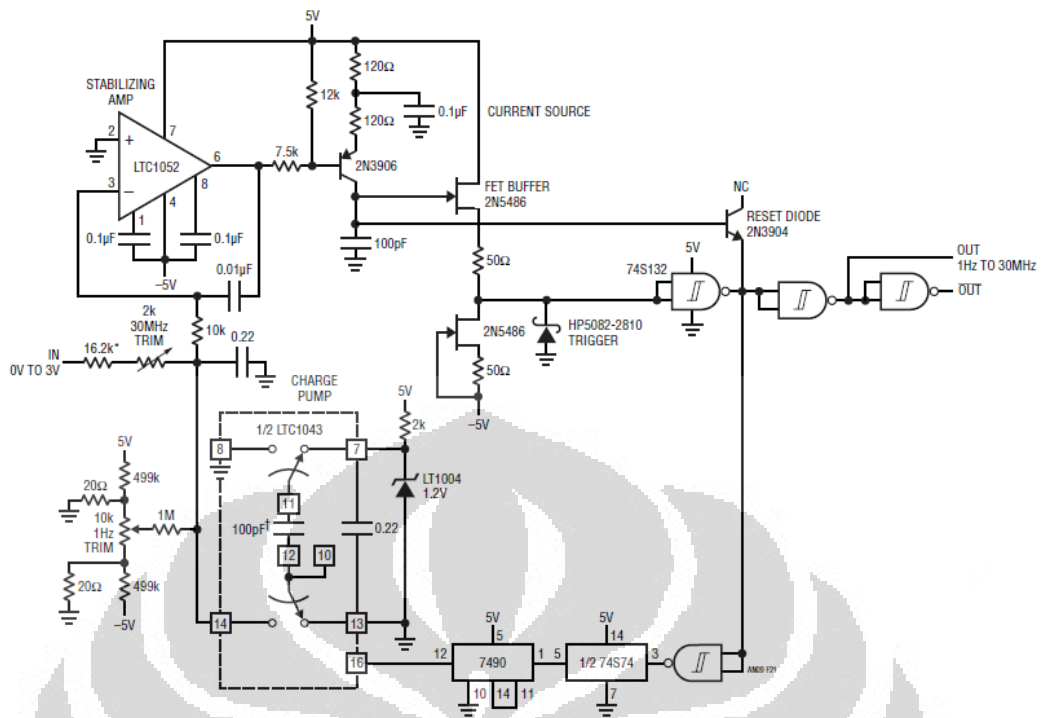
dengan rangkaian *relaxation* osilator biasa, yaitu pada komponen resistor diganti dengan menggunakan transistor NPN jenis 2N3904. Sehingga osilator akan mereset outputnya dalam waktu yang lebih cepat dibandingkan dengan konfigurasi *relaxation* osilator biasa.

Kedua adalah bagian *frequency divider*. Salah satu alasan digunakannya rangkaian ini adalah ambang batas frekuensi dari rangkaian *switched capacitor* cukup rendah yaitu sebesar 3 MHz hingga maksimum 5 MHz [8]. bagian ini akan membagi frekuensi yang lebih besar menjadi kecil, sehingga mampu diterima oleh rangkaian selanjutnya. Frekuensi dibagi dengan faktor 20, sehingga frekuensi *feedback* turun menjadi 1.5 MHz.

Komponen utama yang berperan penting dalam pengendalian frekuensi sistem adalah bagian *switched capacitor*. Dimana rangkaian ini mengubah isyarat frekuensi menjadi *charge pump* atau suntikan arus yang akan dibandingkan dengan tegangan referensi input. Rangkaian ini merupakan prinsip dasar dari *frequency to voltage converter*. Dengan kata lain, sistem ini memanfaatkan prinsip *voltage to frequency converter* dan *frequency to voltage converter* sekaligus.

Selanjutnya sinyal ini akan dibandingkan dan diperkuat oleh rangkaian *Operational Amplifier* dengan konfigurasi penguat *integrator* dan *komparator* sekaligus. *Operational Amplifier* harus memiliki *noise floor* yang kecil sehingga rangkaian mempunyai keluaran yang stabil.

Hasil dari opamp akan diterjemahkan menjadi perubahan bias arus oleh yang masuk ke rangkaian *current source* untuk disuplai ke kapasitor pada bagian *core osilator*. Secara tidak langsung hal ini juga akan mempengaruhi proses *charge-discharge* dari kapasitor pada *core*, hasilnya juga akan mempengaruhi *ramp* dan *reset* dari *core* osilator yang berujung mempengaruhi besarnya nilai frekuensi yang dihasilkan oleh sistem.



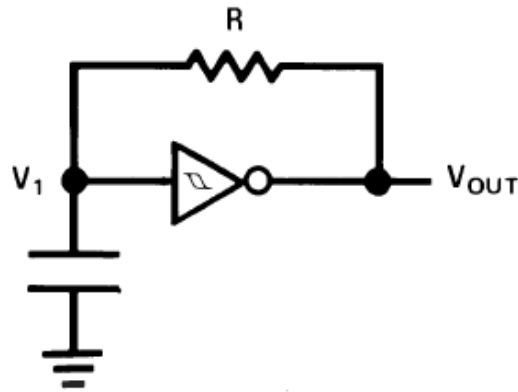
Gambar 2.3. Rangkaian *Voltage to Frequency Converter* 30 MHz

### 2.3 Rangkaian *Core Oscillator*

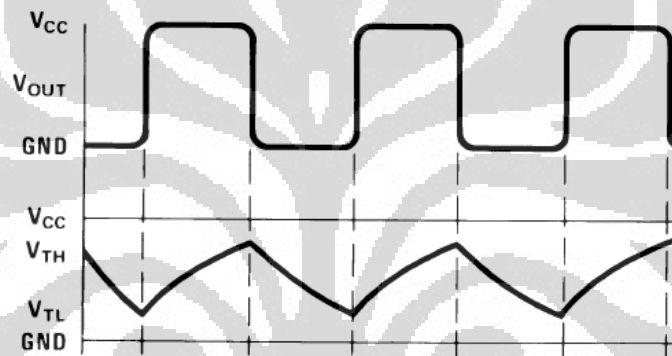
Rangkaian *Core Oscillator* ini memiliki tiga rangkaian utama yaitu rangkaian *Schmitt Trigger Oscillator*, *Transistor Current Source* dengan penambahan rangkaian *FET buffer* dan *Dioda Schottky* yang akan dijelaskan sebagai berikut,

#### 2.3.1 *Schmitt Trigger Osilator*

Rangkaian *Schmitt Trigger Oscillator* dapat menghasilkan sinyal berbentuk *square wave* atau sinyal persegi. Dalam *Application Note* salah satu perusahaan komponen elektronika *Fairchild Semiconductor*, disebutkan bahwa hanya dengan menggunakan satu buah dari rangkaian *schmitt trigger inverter* akan menghasilkan osilasi [9], dengan bentuk rangkaian seperti dijelaskan dalam gambar berikut :



Gambar 2.4. Rangkaian *Schmitt Trigger* Osilator



Gambar 2.5. Bentuk gelombang osilasi rangkaian *Schmitt Trigger*

Rangkaian ini memanfaatkan kerja dari *inverter schmitt trigger* itu sendiri, disaat tegangan  $V_1$  kapasitor berayun pada batas tegangan *thresholds* (tegangan kerja) dari *schmitt trigger*, maka output dari *schmitt trigger* akan berayun pada tegangan suplai dari rangkaian. Pada saat tegangan  $V_1$  berada pada batas bawah tegangan *threshold*  $V_{TL}$ , maka input *schmitt trigger* berada pada kondisi *low*, sedangkan output akan berada pada kondisi *high* dikarenakan rangkaian merupakan *inverter* yang akan merubah suatu kondisi dari *low* menjadi *high* dan begitu pula sebaliknya. Dengan demikian rangkaian sudah berhasil menghasilkan gelombang sendiri atau berosilasi. Untuk menentukan frekuensi osilasi dari *schmitt trigger* osilator ini digunakan persamaan sebagai berikut [10]:

$$f_o = \frac{1}{t_1 + t_2} = \frac{1}{RC \ln \left[ \left( \frac{V_{CC} - V_{T^-}}{V_{CC} - V_{T^+}} \right) \left( \frac{V_{T^+}}{V_{T^-}} \right) \right]} \quad (2.1)$$

Dimana  $f_o$  merupakan nilai frekuensi output,  $V_{T^+}$  merupakan nilai *threshold* positif dari *inverter* dan  $V_{T^-}$  merupakan nilai *threshold* negatif dari *inverter*.

### 2.3.2 Transistor *Current Source* (sumber arus)

Sumber arus dapat diambil dari hasil keluaran transistor seperti konfigurasi pada gambar 2.6. Besarnya nilai arus yang mengalir pada kaki kolektor tergantung pada konfigurasi nilai  $R_1$ ,  $R_2$ ,  $R_E$ , dan faktor penguatan dari komponen transistor itu sendiri ( $\beta$ ). Sedangkan pada gambar 2.7 tampak adanya tambahan rangkaian FET *buffer* yang akan memberikan sedikit *delay* terhadap arus yang diberikan untuk rangkaian selanjutnya.

Dalam mendesain suatu rangkaian sumber arus, ada beberapa hal yang perlu diperhatikan. Pertama besarnya nilai komponen  $R_E$  dipilih sedemikian rupa sehingga nilai tahanannya kecil, namun cukup untuk memberikan bias arus agar tercapainya konfigurasi yang stabil. Biasanya besarnya tegangan pada  $R_E$  mempunyai faktor sebesar  $n$  kali dibandingkan dengan tegangan  $V_{EB}$ . Skala yang diambil berkisar  $1 \leq n \leq 4$  [11].

Kedua, dipilih besarnya nilai  $R_2$  agar didapatkan  $I_2$  dengan faktor sebesar  $m$  kali dibandingkan  $I_B$ . Hal ini dilakukan untuk mengurangi adanya kesalahan akibat perubahan nilai  $\beta$  dikarenakan perubahan temperature komponen. Skala yang diambil berkisar  $m \geq 9$  [11]. Syarat tersebut harus dipenuhi jika ingin mendapatkan konfigurasi yang stabil pada penerapan rangkaian.

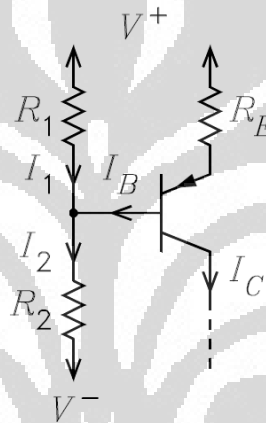
Untuk mencari besarnya nilai  $R_E$ ,  $R_1$  dan  $R_2$  dapat menggunakan persamaan sebagai berikut :

$$R_E = \frac{\alpha n V_{BE}}{I_C} = \frac{\beta n V_{BE}}{(1 + \beta) I_C} \quad (2.2)$$

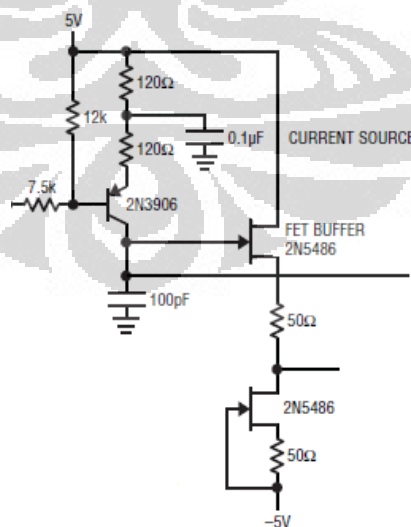
$$R_1 = \frac{\beta(V^+ - V^- - (n+1)V_{BE}}{(m+1)I_C} \quad (2.3)$$

$$R_2 = \frac{\beta(n+1)V_{BE}}{mI_C} \quad (2.4)$$

Dimana  $R_E$  merupakan resistor yang terhubung langsung dengan kaki emitor transistor dan  $R_1$  dan  $R_2$  merupakan resistor yang bertugas untuk memberikan bias arus terhadap transistor.



Gambar 2.6. Rangkaian Transistor Current Source



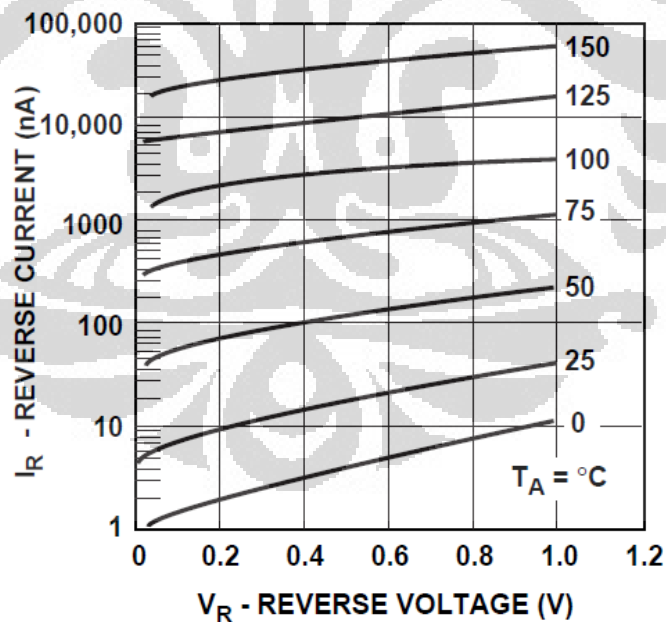
Gambar 2.7. Rangkaian Transistor *Current Source* pada alat VFC 30 MHz



### 2.3.3 Dioda Schottky

Dioda *schottky* merupakan komponen yang hampir sama dengan dioda biasa pada umumnya, namun untuk dioda *schottky* bedanya terletak pada bahan yang dipakai untuk membuat *junction* (sambungan). Bahan yang dipakai merupakan sambungan antara metal dan semikonduktor tipe-n atau tipe-p. Setelah proses penyambungan antara metal dan semikonduktor, akan terjadi aliran arus dari semikonduktor melewati penyambungan dan membentuk *barrier* (deplesi) pada daerah penyambungan. Dikarenakan daerah deplesinya tidak terlalu besar maka tegangan minimal yang dibutuhkan elektron untuk dapat melewati daerah deplesi akan menjadi kecil.

Keuntungan dari dioda *schottky* yang pertama yaitu didapaknya tegangan *forward* yang lebih kecil ( $V_f$ ), kedua didapaknya tegangan *breakdown* yang cukup besar, dan didapaknya *leakage current* (arus bocor) yang sangat kecil pada saat kondisi diberikan *reverse bias* (bias mundur), biasanya dalam skala *pikoampere* ataupun *nanoampere* [12].



Gambar 2.8. Grafik *reverse leakage current* terhadap *reverse voltage* pada dioda 1N5711

Dioda 1N5711 merupakan salah satu jenis dioda *schottky* yang beredar di pasaran. Apabila dilihat dari grafik *reverse leakage current* terhadap *reverse voltage* pada gambar 2.8 diatas, maka dioda 1N5711 mempunyai *reverse leakage current* maksimum sebesar 200 nA dengan *reverse voltage* sebesar 1 volt pada suhu 50°C.

## 2.4 Rangkaian *Feedback*

Rangkaian *feedback* atau umpan balik berfungsi sebagai penyeimbang dari suatu sistem untuk mendapatkan output yang lebih stabil sekaligus sebagai rangkaian referensi penentu frekuensi keluaran alat.

### 2.4.1 Frequency Divider

Ada beberapa cara yang bisa digunakan dalam membagi frekuensi, salah satunya adalah dengan menggunakan rangkaian *flip-flop* ataupun *digital counter*. Untuk mengolah sinyal *square wave*, maka yang paling efektif adalah dengan menggunakan cara ini. Dengan sifat dari suatu penghitung atau *counter*, suatu sinyal input yang mempunyai frekuensi tinggi akan terbagi menjadi lebih kecil, tergantung dari konfigurasi dari rangkaian *counter* itu sendiri. Secara sederhana, jika suatu *counter* dapat menghitung menjadi sepuluh kali, maka disaat sinyal input sudah berdetak sepuluh kali barulah output berdetak satu kali. Dengan demikian *counter* berhasil membagi frekuensi menjadi sepuluh kali dari frekuensi inputnya.

#### 2.4.1.1 D Flip-Flop IC 74LS74

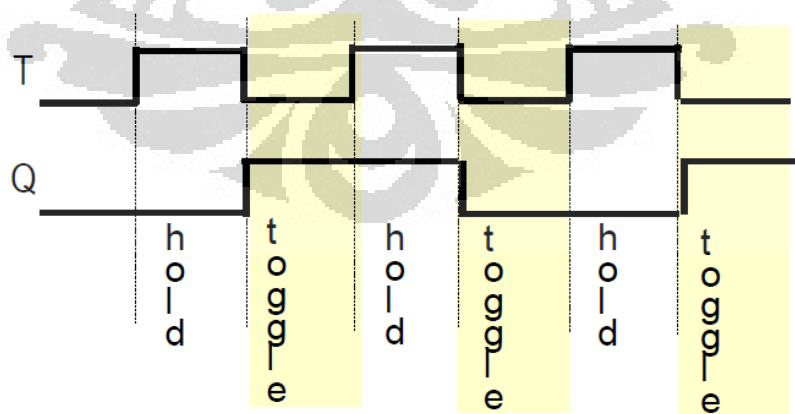
Rangkaian D *flip-flop* merupakan rangkaian yang tersusun atas beberapa gerbang logika seperti terlihat pada gambar 2.10(a) yang mempunyai sifat sebagai penghasil getaran sinyal atau *multivibrator*. Pada dasarnya flip-flop jenis ini memiliki dua pin masukan data dan satu pin *enable* (kendali), tetapi untuk masukan data kedua diambil dari kebalikan (*invert*) masukan pertama. Sesuai dengan fungsinya, D *flip-flop* berarti data atau *delay* (tertunda), dengan kata lain rangkaian akan mengeluarkan nilai data ataupun menjadi *delay*, dimana pada saat kondisi ini, *flip-flop* dapat mengingat nilai bit atau kondisi terakhir dari nilai

keluaranya. Fenomena inilah yang dimanfaatkan pada rangkaian pembagi frekuensi.

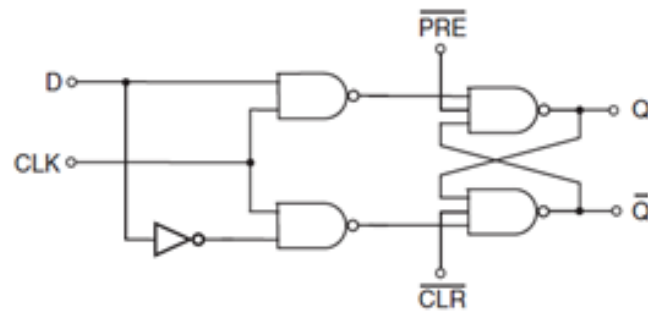
Pada saat pin kendali berada pada kondisi *low* (0), maka *flip-flop* akan bekerja sebagai fungsi tunda yang hanya menampilkan nilai kondisi terakhir dari *flip-flop*. Sedangkan disaat pin kendali diberikan kondisi *high* (1), maka *flip-flop* akan menjadi aktif untuk menampilkan nilai output berikutnya yang bergantung pada masukan pin D.

Jika pin D dihubungkan dengan pin output  $Q'$  maka *flip-flop* akan berfungsi sebagai *toggle* dan *hold* yaitu dimana nilai output bergantung pada perubahan nilai *clock* atau nilai kendali yang diberikan. Untuk nilai kendali *low* (0), maka *flip-flop* akan bersifat sebagai *toggle* dimana nilai output akan berubah kondisi dari nilai sebelumnya. Sedangkan untuk nilai kendali *high* (1), maka *flip-flop* akan bersifat sebagai *hold* atau menahan nilai bit data terakhir dari keluaran *flip-flop* itu sendiri. Dari gambar 2.9 terlihat bahwa setiap dua kali perubahan nilai input *toggle* hanya akan menyebabkan satu kali perubahan kondisi nilai pada outputnya. Maka dapat disimpulkan bahwa rangkaian D *flip-flop* ini bekerja sebagai pembagi frekuensi skala 2.

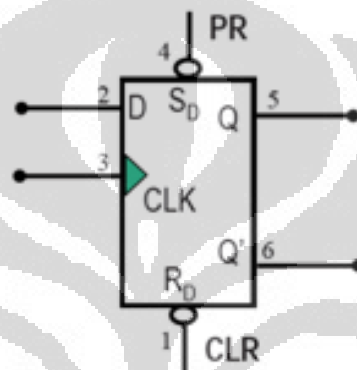
Menurut proses *trigger* dari komponen digital, rangkaian D *flip-flop* dibedakan menjadi dua jenis yaitu *positive edge triggered* dan *negative edge triggered*. IC 74LS74 merupakan jenis *positive edge triggered* D *flip-flop*. Dimana *flip-flop* akan bekerja setelah mendapat *trigger* tepian positif pada inputnya.



Gambar 2.9. Timing diagram D *flip-flop* sebagai fungsi *Toggle*



(a)



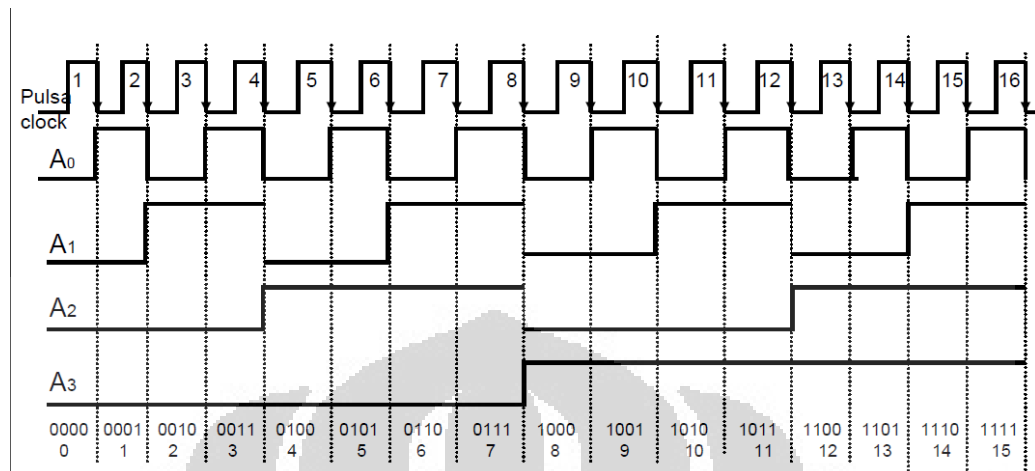
(b)

Gambar 2.10. (a) Rangkaian gerbang logika IC 74LS74 *Positive Edge-Triggered D Flip-Flop* (b) Konfigurasi pin dari komponen IC IC 74LS74 *Positive Edge-Triggered D Flip-Flop*

#### 2.4.1.2 Integrated Circuit Counter 74LS90

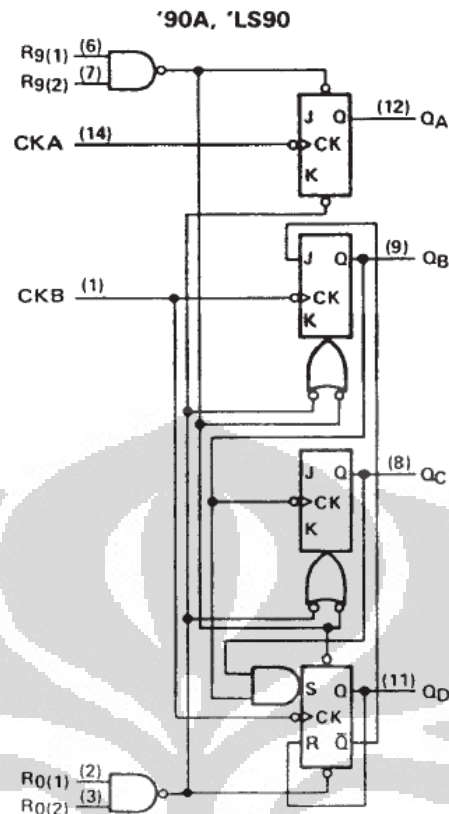
Rangkaian counter terdiri atas beberapa *flip-flop* yang disusun untuk melakukan pencacahan. IC jenis 74LS90 melakukan pencacahan yang dimulai dari nol (0) hingga sembilan (9). Setiap *flip-flop* akan di *drive* oleh rangkaian pembangkit sinyal ataupun dari *flip-flop* sebelumnya. *Counter* yang menghasilkan pencacahan biner disebut *binary counter*, dimana setiap bit membutuhkan satu buah *flip-flop*. Untuk mendapatkan pencacahan sebanyak 10 kali, dengan kata lain empat bit yaitu dalam bilangan biner 1001 (dalam desimal 9) maka dibutuhkan *flip-flop* sebanyak 4 buah. Pada gambar 2.11 terlihat bahwa dengan menggunakan 4 buah *flip-flop* didapatkan hasil pencacahan maksimum sebanyak 16 kali atau dengan perhitungan  $2^n$ ,  $n$  merupakan banyaknya bit. Dikarenakan ada 4 bit maka nilai pencacahan maksimumnya  $2^4$  menjadi 16 kali. Untuk mendapatkan Hasil

output untuk BCD *count* diperoleh dari nilai bit yang berurutan yaitu paling besar  $A_3$   $A_2$   $A_1$  dan bit paling kecil  $A_0$ .



Gambar 2.11. Timing Diagram 4 bit *Binary Counter*

IC 74LS90 ini termasuk kedalam jenis *Asynchronous Counter* atau *Ripple Counter*, dimana output dari *flip-flop* pada bit dengan level yang lebih rendah menjadi input dari *flip-flop* pada bit berlevel lebih tinggi. Dengan kata lain, input *clock* dari masing-masing *flip-flop* berasal dari output *flip-flop* yang lain. Pada gambar 2.12 terlihat 4 buah *flip-flop*, dimana pada IC ini *clock* dibedakan menjadi dua yaitu *clock* CKA dan *clock* CKB. Pada *flip-flop* pertama dengan input *clock* CKA terpisah dari *flip-flop* yang lain. *Flip-flop* pertama akan menghitung sebanyak dua kali, sedangkan ketiga *flip-flop* yang lain menghitung sebanyak lima kali. Sehingga didapatkan nilai pencacahan sebanyak 5 dikali 2 yaitu 10 kali pencacahan. Jika dilihat pada gambar 2.11 timing diagram dari 4 bit *binary counter*, maka output akan menjadi kembali nol atau *reset* pada hitungan kesepuluh dan kembali mengulang pencacahan dari awal.



Gambar 2.12. Blok diagram rangkaian logika IC 74LS90

Hasil output dengan konfigurasi BCD ini tidak akan mendapatkan duty cycle sebesar 50%, karena nilai output yang bernilai *high* hanya 2 bagian dari 10 perhitungan seperti terlihat pada tabel 2.2. Untuk mengatasi masalah ini, konfigurasi rangkaian dirubah menjadi *Bi-Quinary*, yaitu konfigurasi yang menghubungkan output Qd dengan input CKA, dan bagian Qa diambil sebagai output *Bi-Quinary*.

Dari tabel 2.3 terlihat bahwa setelah hitungan kesepuluh, nilai keluaran Qa mempunyai *duty cycle* sebesar 50%, yaitu lima kali hitungan untuk nilai *low* dan lima kali hitungan untuk nilai *high*.

Tabel 2.2. Fungsi dari rangkaian BCD *count* IC 74LS90

HITUNGAN	OUTPUT			
	Qd	Qc	Qb	Qa
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

Tabel 2.3. Fungsi dari rangkaian *Bi-Quinary count* IC 74LS90

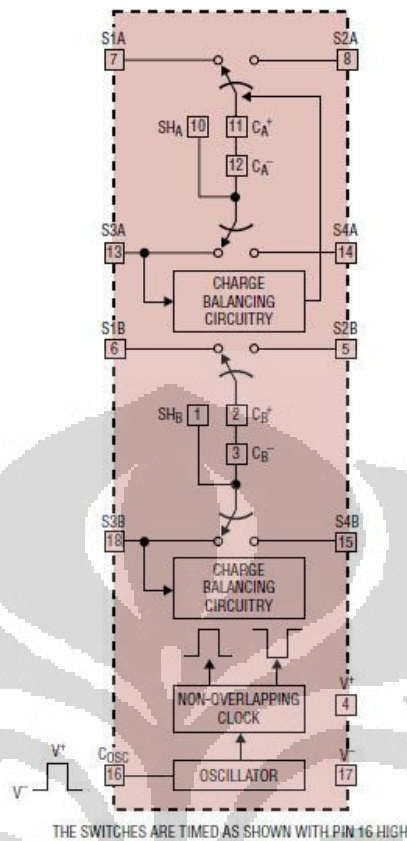
HITUNGAN	OUTPUT			
	Qa	Qb	Qc	Qd
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

## 2.4.2 IC (Integrated Circuit) LTC1043 Switched Capacitor

IC LTC1043 *Switched Capacitor* merupakan buatan perusahaan komponen elektronika Linear Technology. IC ini terdiri dari dua blok rangkaian dan berfungsi sebagai *switch* (saklar). Saklar ini terhubung langsung dengan kapasitor eksternal yang ditambahkan sebagai tempat penyimpanan arus sementara. IC ini memiliki dua sisi yaitu bagian input tegangan dan output tegangan, dimana kondisi dari saklar bekerja sesuai dengan frekuensi sendiri dari luar komponen. IC jenis ini mampu menerima pengendali berupa CMOS *clock* atau pewaktu pulsa. Besarnya frekuensi output bisa diatur dengan mengatur besarnya nilai kapasitansi dari kapasitor eksternal tambahan.

Prinsipnya, pada saat frekuensi input pada pin 16 gambar 2.13 berada dalam kondisi high, maka kedua blok saklar berada pada sisi kiri yaitu pin 7 dan 13 untuk saklar pertama (atas), dan pin 6 dan 18 pada saklar kedua (bawah). Bagian ini disebut bagian input tegangan yang besarnya dapat diatur sesuai kebutuhan, pada kondisi ini pula kapasitor yang sudah ditambahkan pada pin 11 dan 12 untuk saklar pertama dan pin 2 dan 3 untuk saklar kedua, akan terisi atau *charging*. Disaat kondisi frekuensi input berubah menjadi *low*, maka kondisi saklar juga akan berubah sesuai dengan pin- pin yang behadapan denganya seperti pada gambar 2.13, kondisi seperti ini disebut pelepasan atau *discharge* oleh kapasitor. Dengan konfigurasi yang berbeda terhadap nilai kapasitor eksternal yang ditambahkan, maka frekuensi pelepasan muatan dapat diatur. Dengan kata lain, IC ini telah merubah isyarat frekuensi menjadi suntikan arus (*charge pump*) yang dapat dimanfaatkan sebagai *frequency to voltage converter* ataupun *voltage to frequency converter*.





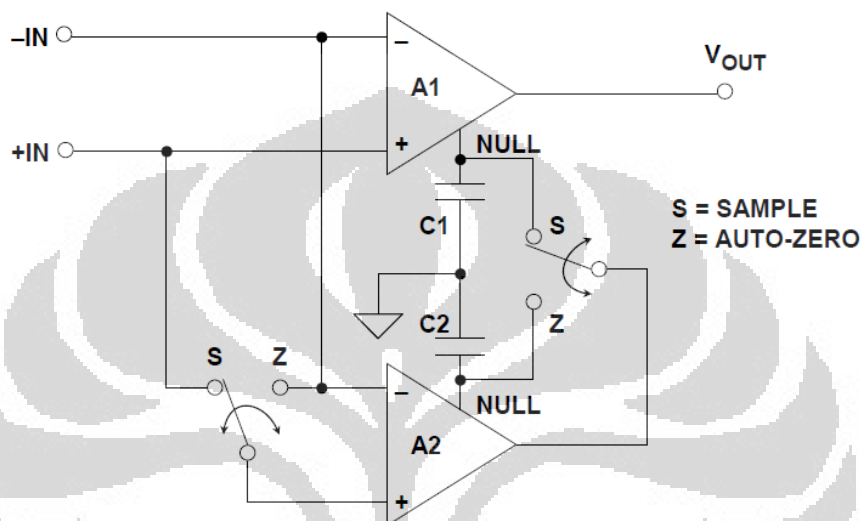
Gambar 2.13. Blok rangkaian IC LTC1043 *Switched Capacitor*

### 2.4.3 Chopper-Stabilized Operational Amplifier

*Chopper Stabilized operational amplifier* merupakan salah satu jenis penguat yang mempunyai fungsi khusus yaitu *chopper stabilized* atau disebut juga dengan *auto-zero operational amplifier* dimana rangkaian ini akan mengurangi tegangan *offset* input dan *noise* tegangan frekuensi rendah pada *operational amplifier*.

Pada dasarnya *operational amplifier* ini memiliki dua penguat yaitu A1 sebagai penguat utama, dan A2 sebagai pengendali tegangan *offset* input dari penguat A1. A2 akan memberikan tegangan yang sesuai hingga tegangan *offset* input dari penguat A1 menjadi nol. Pada gambar 2.14 terlihat bahwa disaat *switch* berada pada kondisi S (*sample*), maka tegangan *offset* input penguat A1 akan menjadi bernilai nol karena A2 mengendalikan pin *offset null* penguat A1. Perlu diingat juga bahwa penguat A2 mempunyai tegangan *offset* input, maka penguat

A2 harus terlebih dahulu berada dalam kondisi *offset nulling*, yaitu dengan cara menghubungkan langsung kedua input A2 lalu outputnya dihubungkan ke pin *offset null*-nya sendiri, dengan kata lain *switch* berada pada kondisi Z (*auto-zero*). Untuk menjaga agar tiap penguat A1 ataupun A2 mempunyai tegangan *offset* input bernilai nol, maka diberikan kapasitor tambahan C1 dan C2. Biasanya kapasitor ini sudah dipasang dalam bentuk chip.



Gambar 2.14. Prinsip kerja *Chopper amplifier*

Berikut perbandingan antara *operational amplifier* jenis yang *bipolar* dengan jenis *chopper*,

Tabel 2.4. Perbandingan antara *operational amplifier* jenis *bipolar* dengan *chopper stabilized*

PARAMETER	BIPOLAR		CHOPPER
	OP177/AD707	LM741	LTC1050/52
INPUT OFFSET VOLTAGE	25 $\mu$ V	5 mV	5 $\mu$ V
NOISE BW 0.1 Hz – 10 Hz	0.238 $\mu$ V p-p	-	1.6 $\mu$ V p-p
0.01 Hz – 1 Hz	0.135 $\mu$ V p-p	-	0.6 $\mu$ V p-p

Dari tabel diatas, *operational amplifier* dengan jenis *chopper stabilized* memiliki tegangan *offset* input yang lebih kecil dibandingkan dengan *operational amplifier* jenis bipolar.

## 2.5 Teori Literatur *Curve Fitting*

*Curve Fitting* merupakan metode dimana mencari kurva yang mewakili serangkaian titik data, salah satunya adalah dengan menggunakan *regresi linier*. Regresi ini dipakai apabila terdapat tingkat kesalahan yang cukup signifikan, atau menandakan adanya *noise*. Tujuannya adalah mencari suatu kurva tunggal yang mewakili pola umum perilaku data. Biasanya dalam bentuk fungsi  $y = a_1x + a_0$ . Untuk menentukan nilai koefisien tersebut digunakan persamaan berikut,

$$a_1 = \frac{n \sum x_i y_i - \sum x_i \sum y_i}{n \sum x_i^2 - (\sum x_i)^2} \quad (2.5)$$

$$a_0 = \bar{y} - a_1 \bar{x} \quad (2.6)$$

Untuk mendapatkan koefisien determinasi dan koefisien korelasi digunakan persamaan berikut,

$$S_t = \sum (y_i - \bar{y})^2 \quad (2.7)$$

$$S_r = \sum (y_i - a_0 - a_1 x_i)^2 \quad (2.8)$$

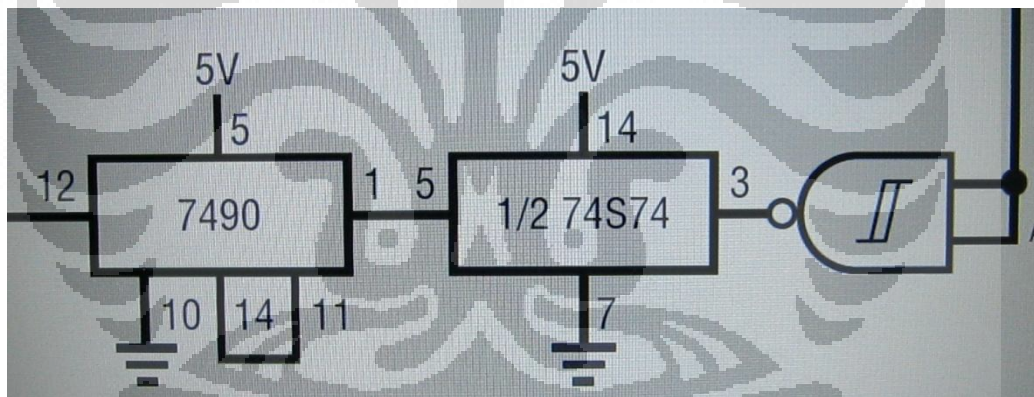
$$R^2 = \frac{S_t - S_r}{S_t} \quad (2.9)$$

Untuk mencari koefisien korelasi R dapat diambil dari akar koefisien determinasi. Koefisien korelasi R terletak antara -1 dan +1. Bila Y cenderung naik seiring dengan kenaikan X, maka garis regresi memiliki kemiringan positif ( $a_1 > 0$ ) dan R akan bernilai positif, dalam hal ini dikatakan terdapat korelasi positif atau langsung. Bila Y cenderung turun seiring dengan kenaikan X maka garis regresi memiliki kemiringan negatif ( $a_1 < 0$ ) dan R akan bernilai negatif, dalam hal ini dikatakan terdapat korelasi negatif atau terbalik. Jika semua titik-titik observasi tepat di atas garis regresi maka R akan bernilai +1 atau -1, dalam hal ini dikatakan terdapat korelasi sempurna. Jika garis regresi horisontal ( $a_1 = 0$ ) maka  $r^2 = 0$  dan  $r = 0$ , dikatakan tak ada korelasi antar variabel Y dan X.

## BAB 3 METODE PENELITIAN

### 3.1 Studi Literatur Tentang Penyesuaian Konfigurasi Pada Rangkaian Feedback

Rangkaian *feedback* berfungsi sebagai pengendali dan faktor utama yang menentukan kestabilan dari rangkaian *wide range voltage to frequency converter*. Setelah melakukan pengamatan terhadap rangkaian Jim Williams, ternyata diperlukan penyesuaian pada desain rangkaian tersebut, yaitu pada bagian *frequency divider* yang dikerjakan oleh komponen IC 74S74. Komponen ini berfungsi sebagai pembagi frekuensi skala dua, sehingga frekuensi outputnya akan menjadi setengah kali lebih kecil dibandingkan dengan inputnya. Pada gambar 3.1 terlihat bahwa konfigurasi pin komponen yang terpakai hanya 4 buah, yaitu pin 14 sebagai suplai positif, pin 7 sebagai suplai negatif, pin 3 sebagai input, dan pin 5 sebagai output.



Gambar 3.1. Konfigurasi pin IC 74S74 pada rangkaian *voltage to frequency* 30 MHz

Dari konfigurasi pin IC 74S74 yang terpakai, dapat diasumsikan bahwa rangkaian ini tidak dapat bekerja sebagai *frequency divider* skala dua. Hal ini dikarenakan prinsip kerja dari komponen IC 74S74 yang mengharuskan IC bekerja sebagai *Toggle dan Hold* tidak terpenuhi, dimana nilai *next state*-nya harus memenuhi persamaan berikut :

$$Q(t + \Delta) = Q'(t) \quad (3.1)$$

Tabel 3.1. Fungsi *integrated circuit 74S74 positive edge triggered D flip-flop*

MODE OPERASI	INPUT				OUTPUT	
	PRE'	CLR'	CLK	D	Q	Q'
Asinkron Set	L	H	X	X	H	L
Asinkron Reset	H	L	X	X	L	H
Not Used	L	L	X	X	H	L
Sinkron Set	H	H	↑	H	H	L
Sinkron Reset	H	H	↑	L	L	H
Hold	H	H	L	X	Q <sub>0</sub>	Q <sub>0</sub> '

Tabel 3.2. Proses *present dan next state integrated circuit 74S74* sebelum direvisi

MODE OPERASI	INPUT		OUTPUT		KONDISI
	CLK	D	Q	Q'	
Sinkron Reset	↑	L	L	H	Keluaran Low
Hold	L	L	L	H	Hold
Sinkron Reset	↑	L	L	H	Keluaran Low
Hold	L	L	L	H	Hold
Sinkron Reset	↑	L	L	H	Keluaran Low
Hold	L	L	L	H	Hold
Sinkron Reset	↑	L	L	H	Keluaran Low
Hold	L	L	L	H	Hold
Sinkron Reset	↑	L	L	H	Keluaran Low
Hold	L	L	L	H	Hold

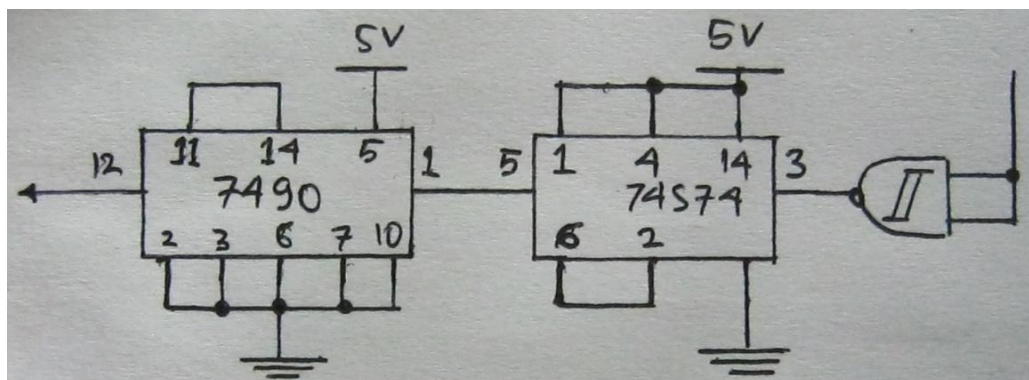
Berdasarkan konfigurasi dari rangkaian yang belum direvisi, konfigurasi pin PRE' dan CLR' dihubungkan ke suplai positif. Pada tabel 3.1 dapat dilihat bahwa daerah yang berwarna biru merupakan daerah kerja dari IC 74S74. Selanjutnya, bagian input D dan keluaran Q' tidak dihubungkan kemana-mana seperti pada gambar 3.1. Lambang ↑ merupakan simbol dari *positive edge triggered*.

Sebagai contoh dari tabel 3.2 terlihat bahwa pada saat pertama, kondisi operasi merupakan *sinkron reset*. Jika input CLK awal bernilai *high*, maka output Q bernilai *low*, dikarenakan pin D pada IC 74S74 berada dalam kondisi input *low*, sedangkan output Q' akan bernilai *high*. Untuk kondisi kedua, nilai output Q tidak akan berubah karena nilai CLK sudah terlebih dahulu berubah dari *high* menjadi *low*, pada kondisi ini nilai output sebelumnya akan dipertahankan atau *hold*. Sehingga perubahan nilai input CLK tidak akan berpengaruh terhadap nilai output Q.

Tabel 3.3. Proses *present* dan *next state integrated circuit* 74S74 setelah direvisi

MODE OPERASI	INPUT		OUTPUT		KONDISI
	CLK	D	Q	Q'	
Sinkron Set	↑	H	H	L	Masa transisi naik
Hold	L	L	H	L	Hold
Sinkron Reset	↑	L	L	H	Masa transisi turun
Hold	L	H	L	H	Hold
Sinkron Set	↑	H	H	L	Masa transisi naik
Hold	L	L	H	L	Hold
Sinkron Reset	↑	L	L	H	Masa transisi turun
Hold	L	H	L	H	Hold
Sinkron Set	↑	H	H	L	Masa transisi naik
Hold	L	L	H	L	Hold

Untuk mendapatkan fungsi *toggle* dan *hold*, maka konfigurasi pin PRE' dan CLR' dihubungkan ke suplai positif. Pada tabel 3.1 dapat dilihat bahwa daerah yang berwarna biru merupakan daerah kerja dari fungsi *toggle* dan *hold*. Selanjutnya, keluaran Q' harus dihubungkan dengan bagian input D seperti pada gambar 3.2. Dikarenakan IC 74S74 ini merupakan jenis *positive edge triggered D flip-flop*, maka komponen sudah aktif disaat diberikan input tepian positif pada *trigger*.

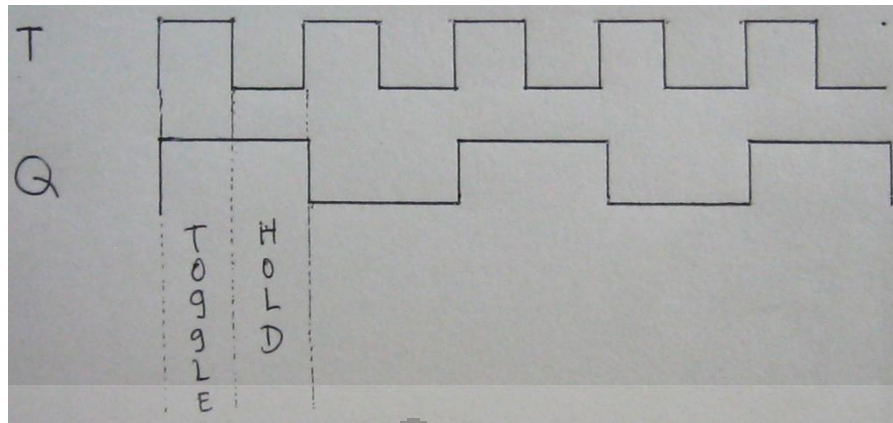


Gambar 3.2. Konfigurasi pin IC 74S74 pada rangkaian *voltage to frequency* 30 MHz (setelah direvisi)

Sebagai contoh dari tabel 3.2 terlihat bahwa pada saat pertama, kondisi operasi merupakan *sinkron set*. Jika input CLK awal bernilai *high*, maka output Q diharuskan untuk bernilai *high* (aktif), sedangkan output Q' bernilai *low*. Pada tabel 3.1, kondisi ini seharusnya tercapai apabila input D bernilai *high*, tetapi karena keluaran Q' dihubungkan dengan input D, nilai keduanya tidak boleh berbeda. Maka Q' harus menyamakan nilai outputnya dengan input D yaitu dengan merubah nilai input D dari *high* menjadi bernilai *low* seperti pada tabel 3.2 yang ditandai dengan warna coklat. Nilai output Q tidak akan berubah karena nilai CLK sudah terlebih dahulu berubah dari *high* menjadi *low*, pada kondisi ini nilai output sebelumnya akan dipertahankan atau *hold*. Sehingga perubahan nilai input D tidak akan berpengaruh terhadap nilai output Q, yang mempengaruhi nilai output hanyalah nilai dari CLK yang berfungsi sebagai *toggle*.

Gambar 3.3 menunjukkan bahwa, pada saat input toggle bernilai *high*, maka output Q bernilai *high* pula, namun disaat input *toggle* bernilai *low*, flip-flop akan mempertahankan kondisi nilai terakhir outputnya yaitu *high*. Proses ini berlangsung terus menerus sehingga menyebabkan waktu tempuh untuk satu buah gelombang penuh menjadi lebih lama sebanyak dua kali lipat dibanding waktu tempuh satu gelombang penuh untuk frekuensi inputnya, sedangkan frekuensinya menjadi setengah kali lebih kecil dibanding frekuensi inputnya.



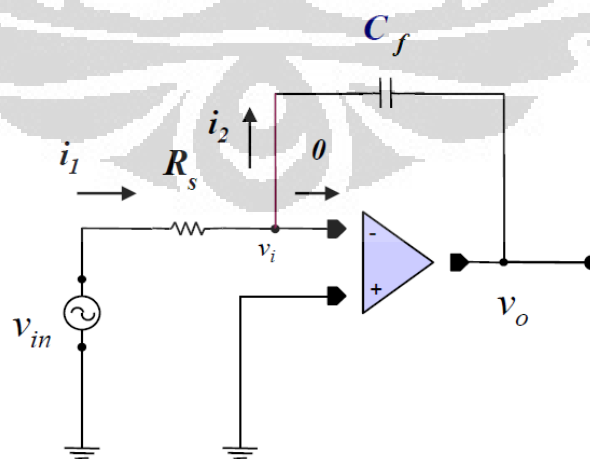


Gambar 3.3. Timing diagram *positive edge triggered D flip-flop* sebagai fungsi *toggle* dan *hold*

### 3.2 Pengaruh Kapasitor Kompensasi Pada *Operational Amplifier* Terhadap Kestabilan Alat *Voltage to Frequency Converter* 30 MHz

Rangkaian *voltage to frequency converter* 30MHz memiliki konfigurasi penguat Integrator. Dimana pada penguat ini terdapat satu kapasitor kompensasi yang digunakan sebagai faktor penentu frekuensi *cut off* atau frekuensi kerja dari *operational amplifier* sehingga sinyal input mengalami fungsi integrasi sesuai dengan persamaan sebagai berikut :

$$V_{out} = \frac{-1}{R_s R_f} \int_0^t V_{in} dt \quad (3.2)$$



Gambar 3.4. Rangkaian penguat integrator



Besarnya nilai Kapasitor kompensasi pada gambar 3.4 memiliki pengaruh yang signifikan terhadap loop sistem [2], dengan demikian dapat diasumsikan bahwa dengan merubah besarnya nilai kapasitor kompensasi, juga akan merubah kestabilan dari loop sistem. Sumber arus konstan akan membangkitkan tegangan yang melintasi kapasitor  $C_f$  pada *operational amplifier*. Bentuk gelombang  $V_c$  terhadap waktu akan membentuk *tanjakan* atau *ramp*. Untuk konfigurasi inverting, maka output *operational amplifier* akan bernilai negatif yang nantinya akan mempengaruhi bias arus ke bagian *core* osilator.

Frekuensi *cut off* dari penguat integrator *operational amplifier* dapat dihitung dengan menggunakan persamaan sebagai berikut:

$$f = \frac{1}{2\pi R_s C_f} \quad (3.3)$$

Berdasarkan asumsi tersebut, penulis menjadikan nilai dari kapasitor kompensasi  $C_f$  sebagai suatu variabel yang akan diteliti. Ada beberapa variasi kapasitor kompensasi  $C_f$  yang digunakan yaitu 0.01  $\mu\text{F}$ , 0.1  $\mu\text{F}$ , dan 1  $\mu\text{F}$ . Data diambil dengan perubahan nilai tegangan referensi input sebesar 0.05 volt, dimulai dari 0 volt hingga 3 volt sehingga data yang didapatkan sebanyak 60 data untuk fungsi waktu dan 60 data untuk fungsi frekuensi. Setiap kapasitor kompensasi mendapat perlakuan yang sama.

### 3.3 Studi Literatur Tentang Pemilihan Komponen Yang Digunakan

#### 3.3.1 Pemilihan komponen *Core Oscillator*

Bagian *core oscillator* terdiri dari komponen kapasitor 100pF, Transistor 2N3904 dan IC 74S132. Dari ketiga jenis komponen tersebut, yang tidak tersedia di pasaran Indonesia adalah komponen IC 74S132 NAND *Schmitt Trigger*. Komponen jenis ini merupakan komponen jenis lama yang sudah *obsolete*. Dalam dunia elektronika, IC logic dibedakan dalam tiga jenis yaitu jenis bipolar (TTL), jenis CMOS dan jenis BiCMOS. IC 74S132 termasuk jenis IC TTL.

Perbedaan dari beberapa jenis *integrated circuit logic* tampak seperti pada tabel 3.3 berikut,

Tabel 3.4. Perbandingan dari beberapa jenis teknologi *Integrated Circuit*

Jenis	Kode Komponen	Keterangan
Bipolar	74	Jenis IC TTL standar tanpa kode huruf
	74L	Low Power, sangat lambat
	H	High Speed, produksi tahun 1970-an
	S	Schottky, High Speed (obsolete), produksi tahun 1970-an
	LS	Low Power Schottky
	AS	Advanced Schottky
	ALS	Advanced Low Power Schottky
	F	Faster
CMOS	C	CMOS
	HC	High Speed CMOS, sama seperti LS
	HCT	High Speed CMOS
	AC	Advanced CMOS, sama seperti S dan F
	AHC	Advanced High Speed CMOS, 3 kali lebih cepat dari HC
	VHC	Very High Speed CMOS
BiCMOS	BCT	TTL-Compatible Input Threshold, untuk buffer
	ABT	Faster, lebih cepat dari BCT

IC 74S132 sudah tidak dapat ditemukan di pasar Indonesia karena sudah tidak di produksi lagi, maka untuk menggantikan komponen dengan fungsi yang sama, penulis menggunakan komponen dengan jenis IC 74LS132 yang masih banyak tersedia di pasaran indonesia. Untuk pembuatan *protoype* rangkaian *Voltage to Frequency Converter* 30MHz digunakan komponen 74LS132 sebagai *core oscillator*-nya.

### 3.3.2 Pemilihan komponen *Frequency Divider*

Komponen yang digunakan dalam *frequency divider* adalah IC 74S74 sebagai gerbang NAND *schmitt trigger* dan IC 7490 sebagai *decade counter*. Kedua jenis IC ini juga sangat sulit ditemukan dipasaran Indonesia. Hal ini diketahui setelah dilakukan pengecekan di beberapa website dan survei di beberapa toko yang menjual komponen elektronika di Indonesia. Untuk menggantikan komponen dengan fungsi yang sama, maka digunakan IC 74LS74 dan IC 74LS90 yang masih banyak dijual dipasaran Indonesia.

### 3.3.3 Pemilihan komponen rangkaian *Charge Pump*

Ada beberapa komponen utama penyusun rangkaian *charge pump*, diantaranya Komponen yang digunakan yaitu, *regulator diode* LT1004 sebagai *voltage reference* pada *charge pump*, kapasitor jenis WESCO#32-P-120ppm/°C, dan IC LTC1043 *switched capacitor. Integrated circuit* yang digunakan pada *charge pump* merupakan salah satu jenis *integrated circuit* yang diproduksi oleh perusahaan komponen elektronika Linear Technology. Komponen ini cukup sulit ditemukan di pasaran, namun masih bisa ditemukan di toko komponen elektronika yang menjual komponen *integrated circuit* dengan fungsi khusus.

Untuk regulator diode LT1004 tidak ditemukan dipasaran indonesia, maka komponen ini diganti dengan regulator diode LM385 1,2 Volt yang fungsinya sama dengan LT1004. Sama halnya pula untuk komponen kapasitor, setelah melakukan survei di beberapa toko yang menjual komponen elektronika, kapasitor dengan jenis yang sama persis juga tidak ditemukan. Komponen kapasitor yang digunakan diganti dengan jenis *silver mica*.

### 3.3.4 Pemilihan komponen Penguat Integrator *Operational Amplifier*

Rangkaian penguat integrator *Operational Amplifier* ini terdiri dari beberapa komponen penyusun utama, diataranya yaitu kapasitor kompensasi dan IC *Operational Amplifier* LTC1052 *chopper stabilized*. Untuk komponen kapasitor kompensasi dibutuhkan kapasitor produksi perusahaan WIMA, yang biasa digunakan untuk rangkaian audio. Setelah melakukan survei di beberapa toko komponen elektronika, IC operational amplifier LTC1052 *chopper stabilized*

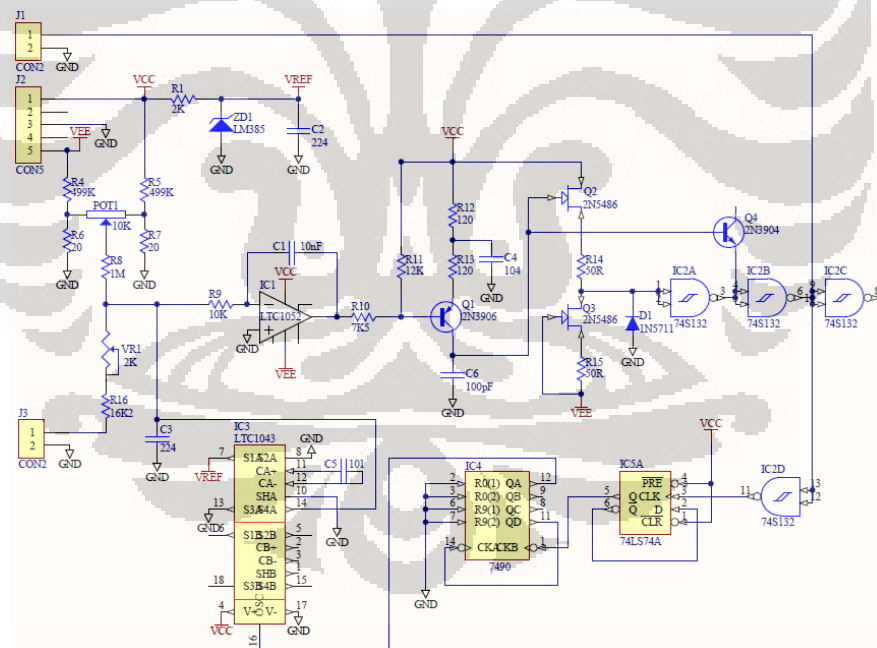
tidak ditemukan, namun diganti dengan jenis yang sama yaitu LTC1050 *chopper stabilized* dan kapasitor kompensasi produksi WIMA.

### 3.4 Rancang Bangun Model Rangkaian *Voltage to Frequency Converter* 30 MHz

Untuk membangun rangkaian *voltage to frequency converter* 30 MHz, ada beberapa langkah yang dilakukan yaitu dimulai dari survei komponen serta pembelian komponen, proses desain *schematic* dan proses desain *layout printed circuit board* (PCB) menggunakan software Altium Designer Summer 2009, proses pembuatan papan *printed circuit board*, proses penyolderan komponen hingga proses pemaketan rangkaian.

#### 3.4.1 Rangkaian *Voltage to Frequency Converter* 30 MHz

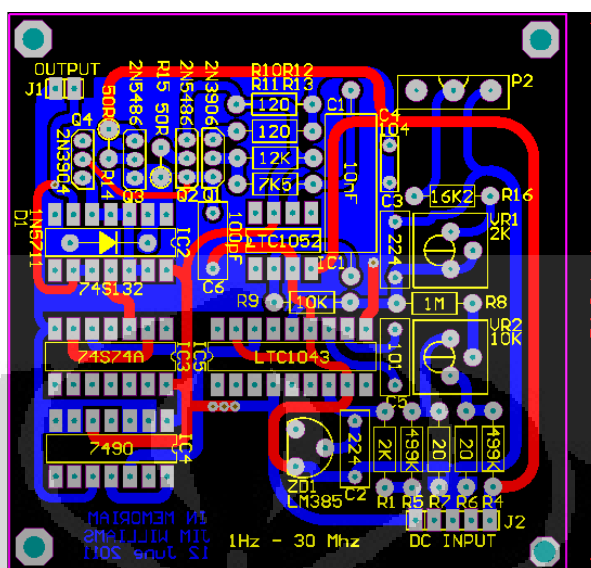
Gambar *schematic* rangkaian *Voltage to Frequency Converter* 30 MHz setelah dilakukan penyesuaian konfigurasi adalah sebagai berikut,



Gambar 3.5. *Schematic* rangkaian *Voltage to Frequency Converter* 30 MHz

Setelah membuat desain *Schematic* rangkaian *voltage to frequency converter* 30 MHz, selanjutnya proses yang dilakukan adalah pembuatan desain *printed circuit board layout* dengan menggunakan software Altium Designer Summer

2009. Gambar 3.6 merupakan hasil dari desain yang sudah siap untuk dicetak pada papan *printed circuit board*.



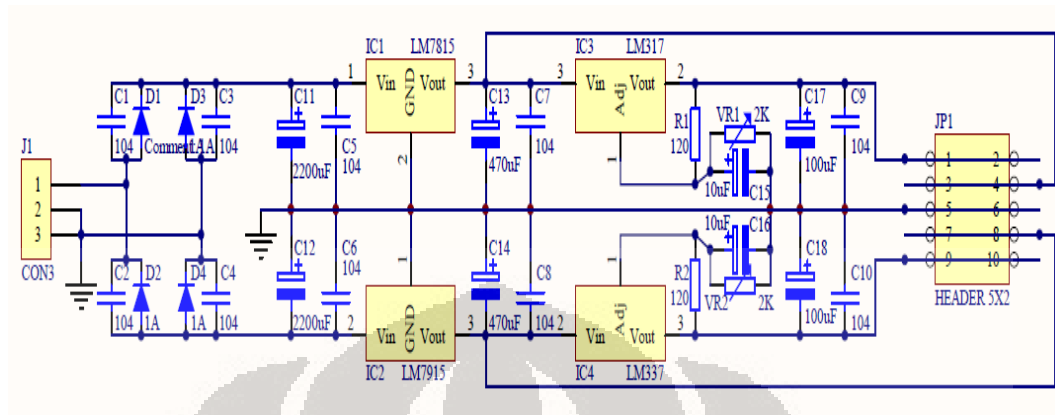
Gambar 3.6. Desain PCB layout rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan Altium Designer Summer 2009

*Printed circuit board layout* didesain dengan menggunakan *dual layer*, yaitu *layer* bawah dan *layer* atas. Untuk yang berwarna biru, merupakan jalur rangkaian yang berada pada *layer* bagian bawah, sedangkan yang berwarna merah merupakan jalur rangkaian yang berada pada *layer* bagian atas. Dimensi dari *Printed circuit board* berkisar 7.6 cm x 7.6 cm untuk panjang dan lebarnya. Rangkaian ini nantinya akan dikoneksikan dengan rangkaian *power supply* dan rangkaian *voltage reference input*.

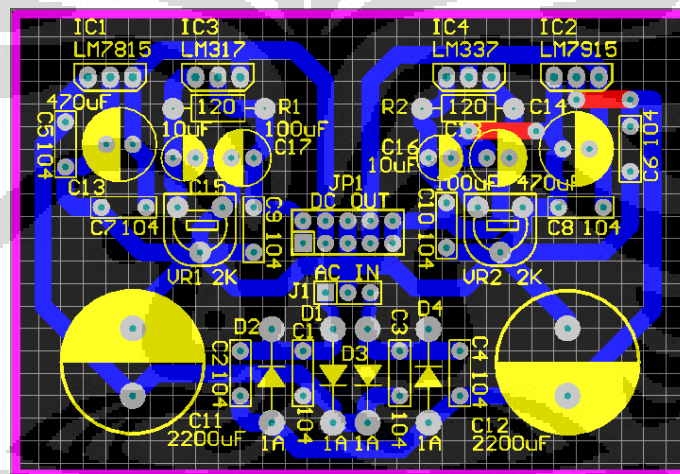
### 3.4.2 Rangkaian Power Supply

Rangkaian *power supply* yang digunakan merupakan rangkaian suplai simetris dengan tegangan keluaran  $VCC+$  sebesar 5 Volt dan  $VCC-$  sebesar -5 Volt, seperti yang tampak pada gambar 3.7 dibawah. Rangkaian suplai tegangan terdiri dari *trafo step-down* yang dihubungkan melalui konektor CON3, masukkan dari trafo merupakan tegangan bolak balik 220 Volt dan keluarannya merupakan tegangan 18 Volt. Selanjutnya tegangan bolak balik tersebut diubah menjadi

tegangan searah menggunakan regulator LM7815 dan LM7915. Rangkaian ini didesain untuk mempunyai variasi tegangan maksimum hingga  $\pm 15$  Volt.



Gambar 3.7. Schematic rangkaian power supply



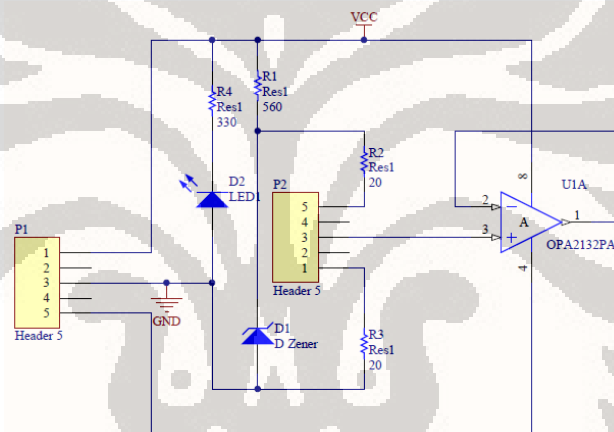
Gambar 3.8. Desain PCB layout rangkaian power supply menggunakan Altium Designer Summer 2009

*Printed circuit board layout* untuk rangkaian power supply didesain dengan menggunakan *dual layer*, yaitu *layer* bawah dan *layer* atas. Untuk yang berwarna biru, merupakan jalur rangkaian yang berada pada *layer* bagian bawah, sedangkan yang berwarna merah merupakan jalur rangkaian yang berada pada *layer* bagian atas. Dimensi dari *printed circuit board* berkisar 7.5 cm x 6 cm untuk panjang dan lebarnya. Rangkaian ini nantinya akan dikoneksikan dengan

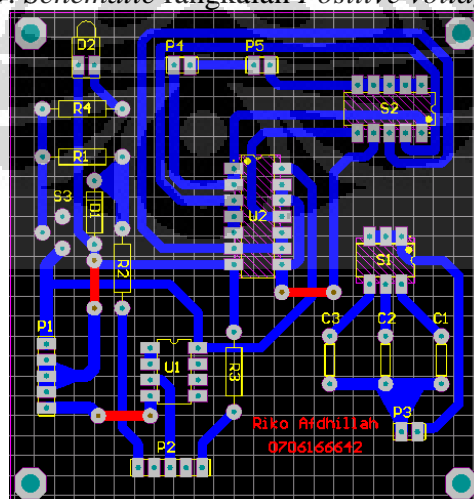
rangkaian utama *voltage to frequency converter* 30 MHz dan rangkaian *voltage reference input*.

### 3.4.3 Rangkaian Voltage Reference Input

Rangkaian *Voltage Reference input* berfungsi sebagai suplai tegangan referensi yang akan dibandingkan dengan sinyal dari rangkaian *feedback* sebelum dimasukkan ke bagian penguat *operational amplifier*. Tegangan keluaran dari rangkaian ini dapat divariasikan dari 0 Volt hingga 3,2 Volt. Untuk mengubah variasi nilai tegangan keluarannya digunakan potensiometer yang terhubung dengan konektor P2. Keluaran tegangan dari potensiometer dimasukkan ke buffer terlebih dahulu sebelum digunakan oleh rangkaian selanjutnya seperti yang tampak pada gambar 3.9.



Gambar 3.9. Schematic rangkaian *Positive voltage reference*

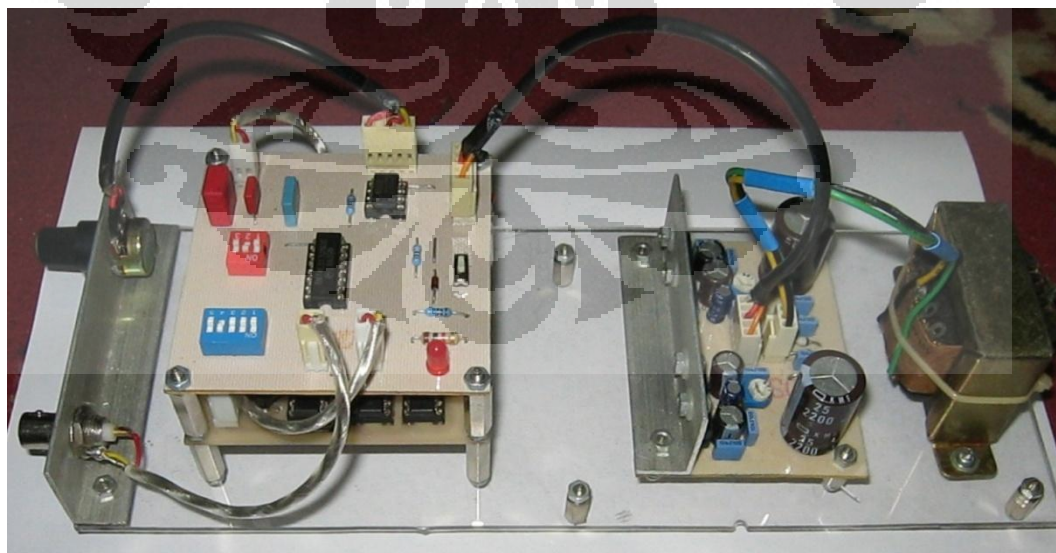


Gambar 3.10. Desain PCB layout rangkaian *voltage reference* menggunakan Altium Designer Summer 2009

*Printed circuit board layout* untuk rangkaian *voltage reference* didesain dengan menggunakan *dual layer*, yaitu *layer* bawah dan *layer* atas. Untuk yang berwarna biru, merupakan jalur rangkaian yang berada pada *layer* bagian bawah, sedangkan yang berwarna merah merupakan jalur rangkaian yang berada pada *layer* bagian atas. Dimensi dari *Printed circuit board* berkisar 7.5 cm x 6 cm untuk panjang dan lebarnya. Rangkaian ini nantinya akan dikoneksikan dengan rangkaian utama *voltage to frequency converter* 30 MHz dan rangkaian *power supply*.

#### 3.4.4 Rangkaian Voltage to Frequency Converter 30 MHz

Gambar 3.11 dibawah ini merupakan hasil gabungan dari beberapa rangkaian yang digunakan sebagai rangkaian *Voltage to Frequency Converter* 30 MHz. Pada bagian sebelah kiri terdapat panel kabel BNC untuk output rangkaian dan potensiometer yang digunakan sebagai pengatur variasi tegangan referensi input. Lalu terdapat dua susun papan PCB sebelah kanan dari panel depan. Bagian bawah dari susunan papan PCB merupakan rangkaian utama yaitu rangkaian *voltage to frequency converter* 30 MHz. Bagian di atasnya merupakan bagian rangkaian *voltage reference input*. Untuk bagian *power supply* terletak pada sebelah kanan dari gambar 3.11.



Gambar 3.11. Foto Rangkaian *Voltage to Frequency Converter* 30 MHz

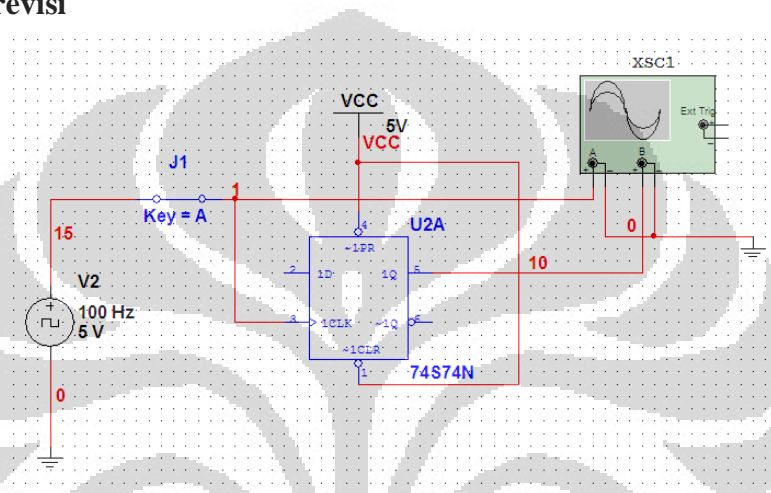


### 3.5 Testing dan Pengujian Model

#### 3.5.1 Pengujian Sinyal Masukan dan Keluaran Dari IC 74S74 Dengan Menggunakan Simulasi Multisim 11.0

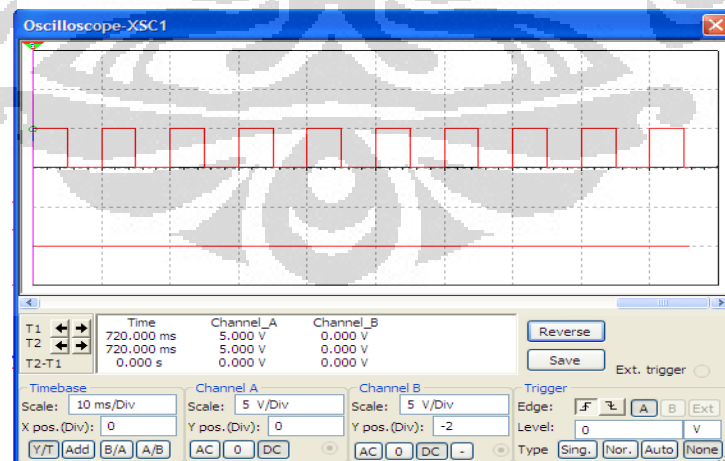
Pengujian IC 74S74 dilakukan dengan menggunakan Simulasi Multisim 11.0 untuk rangkaian sebelum dan sesudah direvisi berdasarkan asumsi kesalahan rangkaian *feedback* yang telah dijelaskan sebelumnya pada sub-bab 3.1.

##### 3.5.1.1 Pengujian Sinyal Masukan dan Keluaran Dari IC74S74 Sebelum Direvisi



Gambar 3.12. Rangkaian *frequency divider* skala dua sebelum direvisi

Hasil dari pengamatan *osilloscope* terhadap sinyal masukan dan keluaran IC 74S74 adalah sebagai berikut,

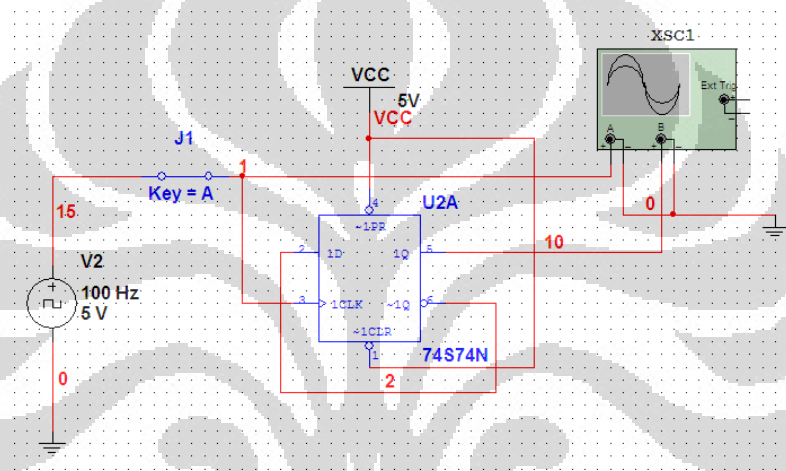


Gambar 3.13. Grafik *oscilloscope* dari IC 74S74 sebagai *frequency divider* skala dua

Seperti yang tampak pada gambar 3.13, sinyal yang berada sebelah atas merupakan sinyal masukan dari IC 74S74 dengan menggunakan *channel A* pada *osilloscope*, sedangkan sinyal yang berada pada bagian bawah merupakan sinyal keluaran dari IC 74S74 dengan menggunakan *channel B*.

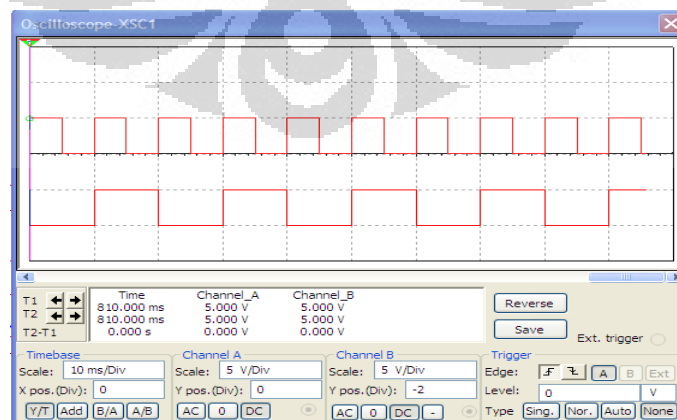
### 3.5.1.2 Pengujian Sinyal Masukan dan Keluaran Dari IC 74S74 Dengan Menggunakan Simulasi Multisim 11.0 Setelah Direvisi

Rangkaian *frequency divider* skala dua ini diberi tegangan input berbentuk *square* dengan frekuensi sebesar 100 Hz dan amplitudo tegangan sebesar 5 Volt seperti pada gambar 3.14 berikut,



Gambar 3.14. Rangkaian *frequency divider* skala dua setelah direvisi

Pada gambar 3.14 diatas tampak bahwa pin keluaran Q' dihubungkan dengan pin input D. Hasil dari pengamatan *osilloscope* terhadap sinyal masukan dan keluaran IC 74S74 adalah sebagai berikut,

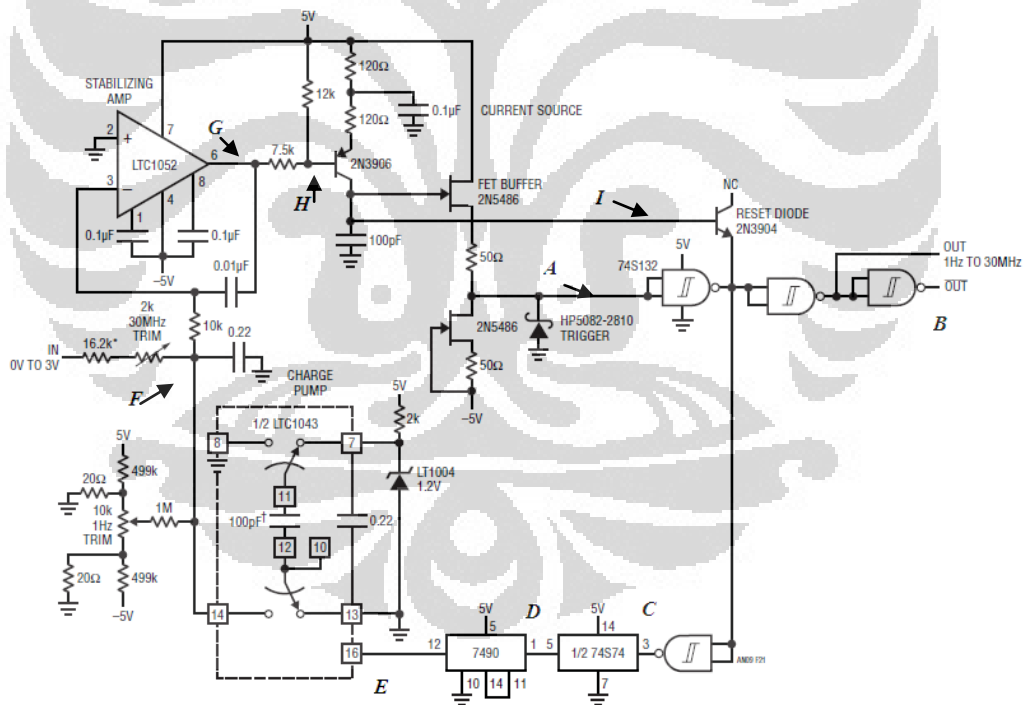


Gambar 3.15. Grafik *oscilloscope* dari IC 74S74 sebagai *frequency divider* skala dua

Seperti yang tampak pada gambar 3.15, sinyal yang berada sebelah atas merupakan sinyal masukan dari IC 74S74 dengan menggunakan *channel A* pada *oscilloscope*, sedangkan sinyal yang berada pada bagian bawah merupakan sinyal keluaran dari IC 74S74 dengan menggunakan *channel B*.

### 3.5.2 Pengujian Rangkaian Voltage To Frequency Converter 30 MHz

Pengujian dilakukan dengan menggunakan *real time oscilloscope* 32 MHz. Besarnya tegangan referensi input yang diberikan pada rangkaian *voltage to frequency converter* 30 MHz yaitu sebesar 1,00 Volt. Hasil pengujian disimpan dalam bentuk foto sinyal *oscilloscope*. Pada gambar 3.16 berikut terdapat titik-titik yang menjadi tempat pengujian dan pengambilan foto sinyal pada *oscilloscope*,



Gambar 3.16. Titik-titik tempat pengujian rangkaian *Voltage To Frequency Converter* 30 MHz

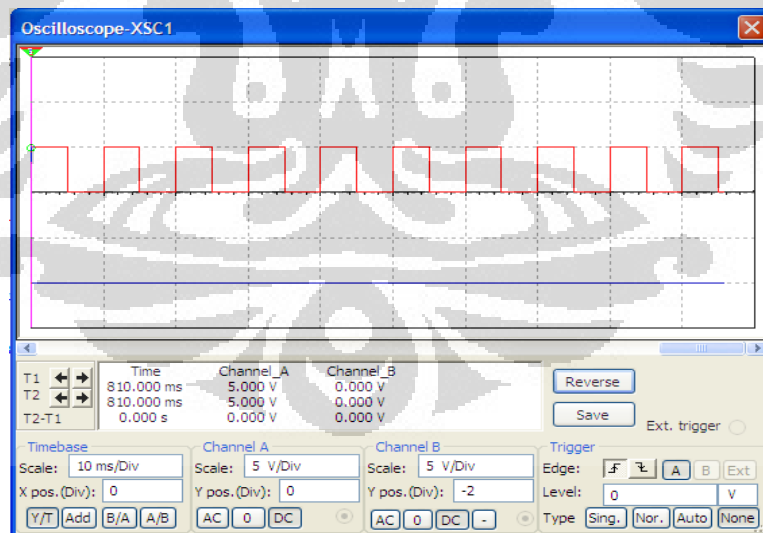
## BAB 4 ANALISA DATA

### 4.1 Analisa Rangkaian *Feedback Voltage to Frequency Converter* Menggunakan Software Multisim 11.0

Berdasarkan percobaan yang sudah dilakukan seperti yang telah dibahas pada bab 3 sebelumnya, rangkaian *frequency divider* dirancang dengan menggunakan Software Multisim 11.0. untuk dianalisa bentuk sinyal masukan dan keluaran dari rangkaian.

#### 4.1.1 Analisa rangkaian *Frequency Divider* Sebelum Direvisi

Rangkaian *frequency divider* sebelum direvisi merupakan rangkaian yang berasal dari desain asli yang diberikan pada *aplication note* oleh jim williams. Berdasarkan hipotesa yang telah dilakukan, bahwa rangkaian ini tidak bisa melakukan fungsinya sebagai pembagi frekuensi skala dua. Settingan *oscilloscope* yang digunakan yaitu skala amplitudo tegangan 5 volt/div dan skala waktu 10msec/div. Gambar sinyal simulasi untuk rangkaian *frequency divider* sebelum direvisi adalah sebagai berikut,



Gambar 4.1. Hasil pengamatan dari IC 74S74 sebagai *frequency divider* skala dua sebelum direvisi

Dari hasil pengujian yang dilakukan terlihat pada gambar 4.1 bahwa sinyal yang berwarna merah merupakan sinyal masukan dari IC 74S74 dengan menggunakan *channel A* pada *osilloscope*, sedangkan sinyal yang berwarna biru

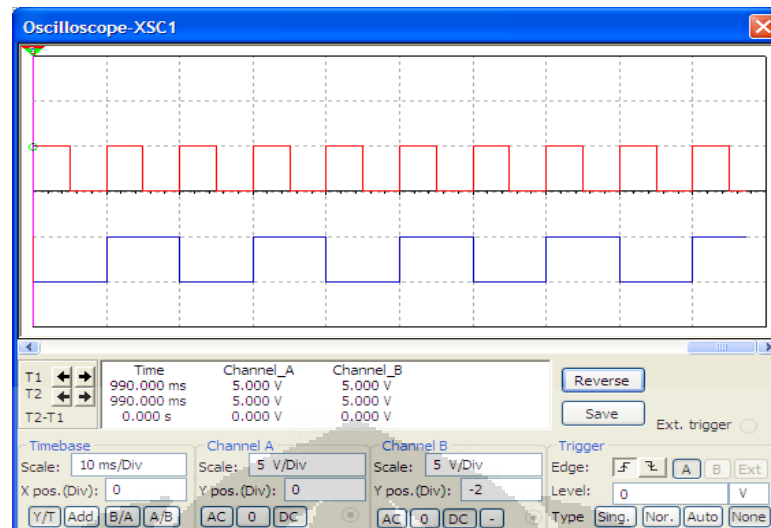
merupakan sinyal keluaran dari IC 74S74 dengan menggunakan *channel B*. *Coupling oscilloscope* yang digunakan adalah *coupling DC*. Untuk *channel B* posisi Y berada pada posisi -2, artinya posisi nol volt *channel B* berada dibawah posisi dari *channel A* yaitu pada posisi -2.

Gambar 4.1 menunjukkan bahwa dengan sinyal input sebesar 100 Hz terbaca pada *oscilloscope channel A* dengan waktu tempuh untuk satu gelombang penuh sebesar 10 ms, maka frekuensi yang terbaca menjadi  $1/T$  yaitu 100 Hz. Untuk sinyal output pada *oscilloscope channel B* menunjukkan tidak terjadi proses pembagian skala dua, malah yang terbaca hanya nilai nol Volt. Dengan kata lain rangkaian dengan konfigurasi ini tidak bisa melakukan fungsinya sebagai rangkaian pembagi frekuensi skala dua.

Berdasarkan konfigurasi rangkaian *frequency divider* seperti yang telah dibahas pada bab 3 sebelumnya, Rangkaian dengan desain seperti yang terdapat pada *application note* Jim Williams belum memenuhi fungsi IC 74S74 D *flip-flop* sebagai *toggle* dan *hold* yang bertugas membagi frekuensi sinyal input menjadi setengah lebih kecil.

#### **4.1.2 Analisa rangkaian *Frequency Divider* Setelah Direvisi**

Rangkaian *frequency divider* setelah direvisi merupakan rangkaian yang penulis anjurkan untuk konfigurasi rangkaian *frequency divider* skala dua. Berdasarkan hipotesa yang telah dilakukan, bahwa rangkaian ini seharusnya dapat melakukan fungsinya sebagai pembagi frekuensi skala dua. *Settingan oscilloscope* yang digunakan masih sama, yaitu skala amplitudo tegangan 5 volt/div dan skala waktu 10msec/div. Gambar sinyal simulasi untuk rangkaian *frequency divider* setelah direvisi adalah sebagai berikut,



Gambar 4.2. Hasil pengamatan simulasi dari IC 74S74 sebagai *frequency divider* skala dua setelah direvisi

Dari hasil pengujian yang dilakukan terlihat pada gambar 4.2 bahwa sinyal yang berwarna merah merupakan sinyal masukan dari IC 74S74 dengan menggunakan *channel A* pada *oscilloscope*, sedangkan sinyal yang berwarna biru merupakan sinyal keluaran dari IC 74S74 dengan menggunakan *channel B*. *Coupling oscilloscope* yang digunakan adalah *coupling DC*. Untuk *channel B* posisi Y berada pada posisi -2, artinya posisi nol volt *channel B* berada dibawah posisi dari *channel A* yaitu pada posisi -2.

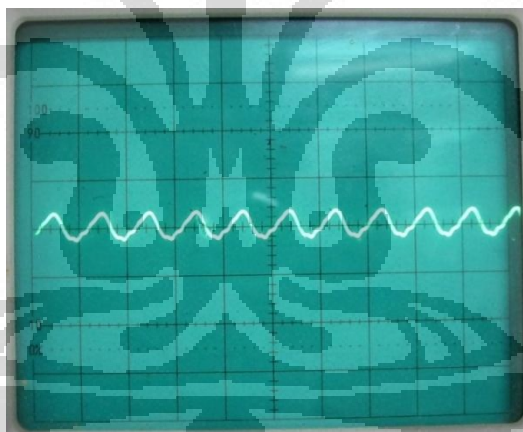
Gambar 4.2 menunjukkan bahwa dengan sinyal input sebesar 100 Hz terbaca pada *oscilloscope channel A* dengan waktu tempuh untuk satu gelombang penuh sebesar 10 ms, maka frekuensi yang terbaca menjadi  $1/T$  yaitu 100 Hz. Untuk sinyal output pada *oscilloscope channel B* menunjukkan bahwa waktu tempuh yang dibutuhkan untuk satu gelombang penuh yaitu sebesar 20 ms, maka frekuensi yang terbaca menjadi  $1/T$  yaitu 50 Hz. Dengan kata lain rangkaian dengan konfigurasi ini bisa melakukan fungsinya sebagai rangkaian pembagi frekuensi skala dua. Hal ini terbukti dari frekuensi output yang besarnya hanya setengah dari frekuensi sinyal inputnya.

## 4.2 Analisa Tiap Stage Rangkaian *Voltage to Frequency Converter* Menggunakan *Oscilloscope Analog 35 MHz*

Berdasarkan pengujian yang telah dilakukan terhadap rangkaian *voltage to frequency converter* pada bab 3, maka besarnya tegangan referensi input yang diberikan yaitu sebesar 1,00 Volt. Hasil dari pengujian rangkaian *voltage to frequency converter* dengan tegangan referensi input sebesar 1,00 Volt adalah sebagai berikut,

### 4.2.1 Hasil Pengujian sinyal masukan dari IC 74LS132 (titik-A)

Gambar 4.3 adalah sinyal masukan IC 74LS132 dengan menggunakan coupling-AC, skala Amplitudo tegangan 1 Volt/div dan skala waktu 0.1 $\mu$ sec/div. Sinyal masukan seperti pada gambar 4.3 berbentuk *ramp* dan *reset*. Pola seperti ini merupakan pola yang dibentuk oleh perubahan tegangan pada kapasitor 100 pF yang terhubung dengan kaki kolektor transistor 2N3906 setelah melewati rangkaian FET *buffer*.



Gambar 4.3. Sinyal masukan IC 74LS132

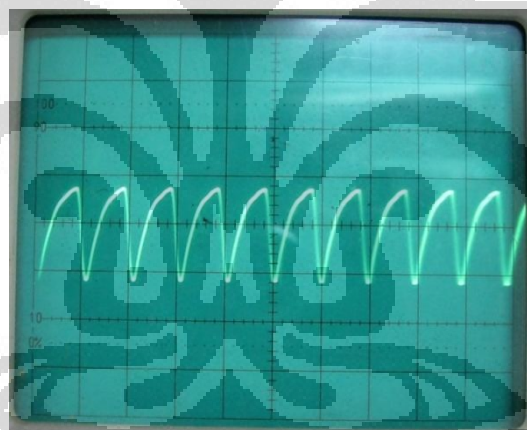
Pada gambar 4.3 tampak sinyal mengalami proses *ramp* dan *reset* dalam waktu 0,1 $\mu$ sec, maka besarnya nilai frekuensi yang terbaca yaitu mendekati 10 MHz. Nilai frekuensi diperoleh dengan menggunakan rumus  $f = 1/T$ . Jika dibandingkan dengan hasil frekuensi dari perhitungan ideal, maka hasil frekuensi *ramp* dan *reset* harus bernilai 10 MHz. Dari hasil pembacaan sinyal berdasarkan gambar 4.3 diatas, tampak bahwa rangkaian sudah bekerja pada tahap *ramp* dan *reset* di titik-A dengan frekuensi mendekati 10 MHz.



Perlu diperhatikan lagi bahwa penggunaan *probe oscilloscope* yang berbeda, maka akan menghasilkan bentuk sinyal yang berbeda pula. Ada beberapa jenis *probe oscilloscope* yang dapat mempengaruhi amplitudo tegangan dari sinyal yang diukur dan ada pula yang dapat mempengaruhi bentuk dari sinyal, dalam hal ini terdapat pengaruh *rise time* dan *fall time* dari sinyal.

#### 4.2.2 Hasil Pengujian sinyal keluaran dari IC 74LS132 (titik-B)

Selanjutnya dilakukan pengujian pada sinyal keluaran IC 74LS132 yaitu pada titik-B. Hasil foto *osilloscope* diambil dengan menggunakan coupling-AC, skala Amplitudo tegangan 1 Volt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.4 menunjukkan bahwa waktu tempuh yang dibutuhkan oleh sinyal untuk satu gelombang penuh adalah 0.1 $\mu$ sec, maka besarnya nilai frekuensi yang terbaca yaitu mendekati 10 MHz. Nilai frekuensi diperoleh dengan cara yang sama seperti pada titik-A.



Gambar 4.4. Sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz

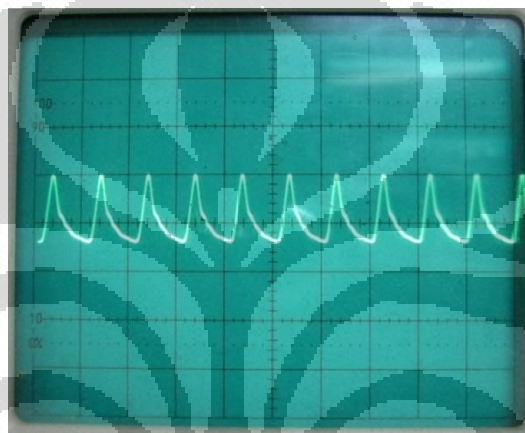
Hasil sinyal keluaran pada gambar 4.4 diatas merupakan hasil sinyal keluaran dari rangkaian *voltage to frequency converter* 30 MHz. Jika dibandingkan dengan perhitungan ideal, maka pemberian tegangan referensi input sebesar 1,00 Volt akan menghasilkan frekuensi output sebesar 10MHz. Dari hasil pembacaan sinyal berdasarkan gambar 4.4 diatas, maka besarnya frekuensi keluaran dari rangkaian *voltage to frequency converter* 30 MHz untuk tegangan referensi input sebesar 1,00 Volt adalah 10 MHz.



#### 4.2.3 Hasil Pengujian sinyal masukan dari IC 74LS74 (titik-C)

Pada titik-C dilakukan pengujian untuk melihat bentuk sinyal masukan dari IC 74LS74. Konfigurasi *oscilloscope* yang digunakan yaitu *coupling-AC*, skala Amplitudo tegangan 1 Volt/div dan skala waktu 0.1 $\mu$ sec/div.

Gambar 4.5 menunjukkan bahwa waktu tempuh sinyal yang dibutuhkan untuk satu gelombang penuh adalah 0.1 $\mu$ sec, maka besarnya nilai frekuensi yang terbaca yaitu mendekati 10 MHz. Tegangan *peak-to-peak* yang dihasilkan sebesar 1,4 Volt.

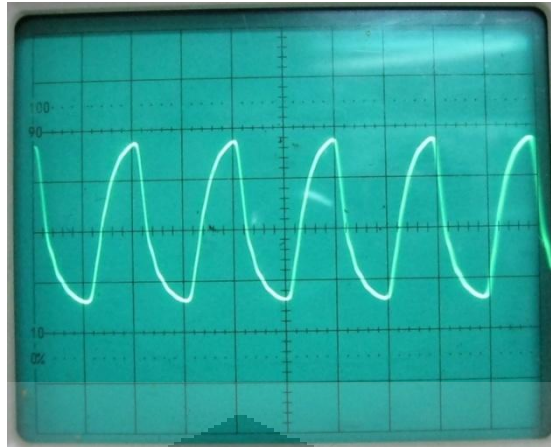


Gambar 4.5 Sinyal masukan IC 74LS74

Hasil sinyal keluaran pada gambar 4.5 merupakan hasil sinyal keluaran yang sefasa dengan sinyal pada titik-A. Jika dibandingkan dengan perhitungan ideal, maka besarnya frekuensi masukan pada IC 74LS74 seharusnya adalah 10 MHz, dari hasil pembacaan sinyal *oscilloscope* pada gambar 4.5 diatas, frekuensi yang terbaca mendekati 10MHz.

#### 4.2.4 Hasil Pengujian sinyal keluaran dari IC 74LS74 (titik-D)

Pengujian sinyal keluaran IC 74LS74 pada titik-D tampak pada gambar 4.6. Hasil foto *osilloscope* diambil dengan menggunakan *coupling-AC*, skala Amplitudo tegangan 1 Volt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.6 menunjukkan bahwa waktu tempuh yang dibutuhkan oleh sinyal untuk satu gelombang penuh adalah 0,2  $\mu$ sec, maka besarnya nilai frekuensi yang terbaca yaitu mendekati 5 MHz. Tegangan *peak-to-peak* yang dihasilkan sebesar 3 Volt.

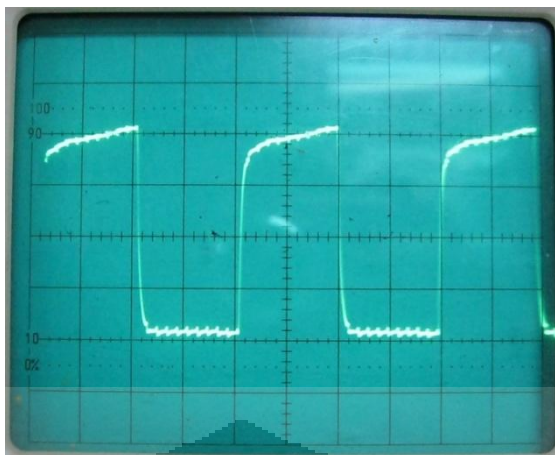


Gambar 4.6. sinyal keluaran IC 74LS74

Hasil sinyal keluaran pada gambar 4.6 diatas merupakan hasil sinyal keluaran dari rangkaian *frequency divider* skala dua pada *feedback*. Jika dibandingkan dengan perhitungan ideal, maka pemberian tegangan referensi input sebesar 1,00 Volt akan menghasilkan frekuensi output sebesar 10MHz. Untuk titik-D, frekuensi akan dibagi menjadi setengah dari frekuensi inputnya, yaitu dari 10MHz menjadi 5MHz. Dari hasil pembacaan sinyal berdasarkan gambar 4.6 diatas, maka besarnya frekuensi pada titik-D mendekati 5MHz.

#### 4.2.5 Hasil Pengujian sinyal keluaran pada IC 74LS90 (titik-E)

Pada titik-C dilakukan pengujian untuk melihat bentuk sinyal keluaran dari IC 74LS90. Konfigurasi *oscilloscope* yang digunakan yaitu coupling-AC, skala Amplitudo tegangan 1 Volt/div dan skala waktu 0.5 $\mu$ sec/div. Gambar 4.7 menunjukkan bahwa waktu tempuh yang dibutuhkan oleh sinyal untuk satu gelombang penuh adalah 2  $\mu$ sec, maka besarnya nilai frekuensi yang terbaca yaitu mendekati 500KHz. Tegangan *peak-to-peak* yang dihasilkan sebesar 4 Volt.

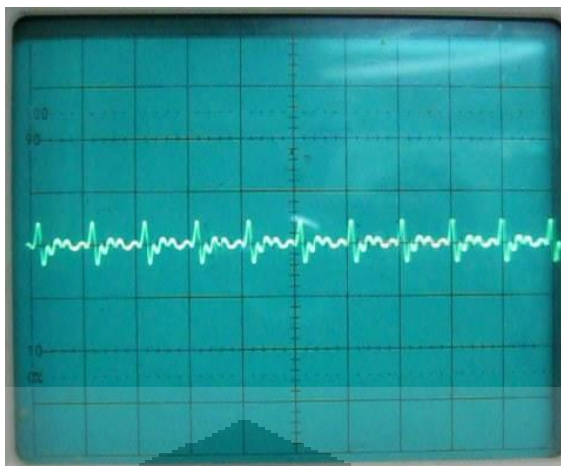


Gambar 4.7. Sinyal keluaran keluaran IC 74LS90

Hasil sinyal keluaran pada gambar 4.7 diatas merupakan hasil sinyal keluaran dari rangkaian *frequency divider* skala sepuluh pada *feedback*. Jika dibandingkan dengan perhitungan ideal, maka pemberian tegangan referensi input sebesar 1,00 Volt akan menghasilkan frekuensi output sebesar 10MHz. Untuk titik-E, frekuensi akan dibagi menjadi 20 kali lebih kecil dari frekuensi inputnya. Hal ini terjadi karena rangkaian *frequency divider* sebelumnya yaitu IC 74LS74 akan membagi nilai frekuensi dua kali lebih kecil dari frekuensi inputnya, sedangkan IC 74LS90 akan membagi frekuensi 10 kali lebih kecil, maka nilai total pembagi yang dilakukan oleh kedua rangkaian *frequency divider* ini menjadi 20. Dari hasil pembacaan sinyal berdasarkan gambar 4.7, besarnya frekuensi pada titik-E mendekati 500 KHz.

#### 4.2.6 Hasil Pengujian sinyal pada keluaran IC LTC1043 *Switched Capacitor* sebagai sinyal masukan operational *amplifier* (titik-F)

Pada titik-F dilakukan pengujian untuk melihat bentuk sinyal keluaran dari IC LTC1043 *Switched Capacitor*. Konfigurasi *oscilloscope* yang digunakan yaitu coupling-AC dan coupling-DC, skala Amplitudo tegangan 0,2 mVolt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.8 menunjukkan bahwa sinyal yang terbentuk merupakan nilai perbedaan rata-rata diantara keluaran dari rangkaian *charge pump* dengan tegangan referensi input yang diberikan.

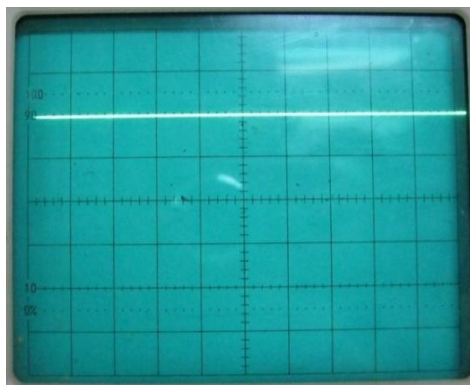


Gambar 4.8. keluaran IC LTC1043 *Switched Capacitor* sebagai sinyal masukan *operational amplifier*

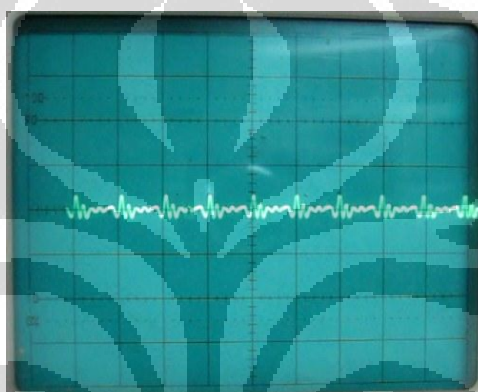
Dari hasil pengambilan foto sinyal pada titik-F ini didapatkan bahwa konfigurasi *coupling-AC* ataupun *coupling-DC* tidak memperlihatkan perbedaan pengukuran, dengan kata lain sinyal yang diolah pada titik ini adalah bias arus. Pada gambar 4.8 tampak sinyal dengan amplitudo *peak-to-peak* sebesar 160 mVolt. Perbedaan nilai pada titik *summing junction* ini menyebabkan *operational amplifier* diberikan bias arus dengan level tertentu untuk menghasilkan bias arus pada kaki basis transistor 2N3906.

#### 4.2.7 Hasil Pengujian sinyal keluaran pada *operational amplifier* LTC1050 *Switched Capacitor* (titik-G)

Pada titik-G dilakukan pengujian untuk melihat bentuk sinyal keluaran dari IC *operational amplifier* LTC1050. Konfigurasi *oscilloscope* yang digunakan yaitu *coupling-DC*, skala Amplitudo tegangan 2Volt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.9 menunjukkan bahwa tegangan DC yang dihasilkan *operational amplifier* sebesar 4 Volt.



Gambar 4.9. Sinyal keluaran IC *operational amplifier* LTC1050 (DC-coupled)



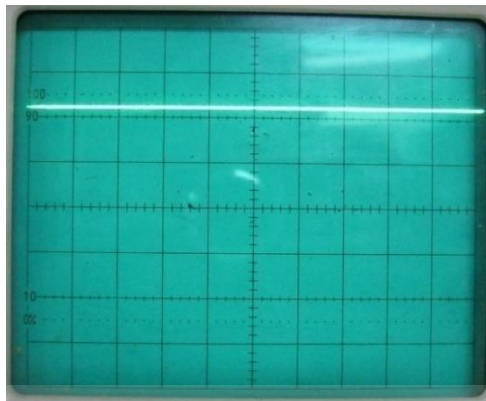
Gambar 4.10. Sinyal keluaran IC *operational amplifier* LTC1050 (AC-coupled)

Bentuk sinyal yang tampak pada gambar 4.10 merupakan sinyal dengan konfigurasi coupling AC. Skala Amplitudo tegangan yang digunakan adalah 0.2mVolt/div dan skala waktu yang digunakan 0.1 $\mu$ sec/div. Hasil dari pengujian menunjukkan terdapat fluktuasi pada tegangan DC yang dihasilkan oleh *operational amplifier* sebesar 0,12mVolt.

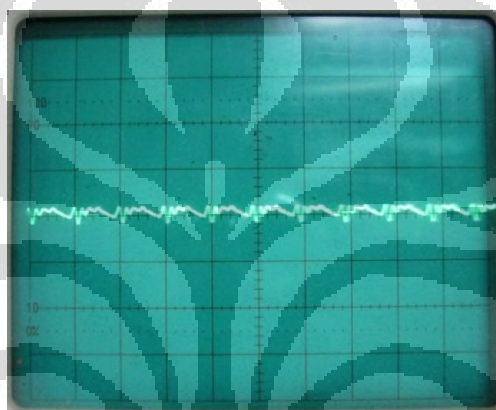
#### 4.2.8 Hasil Pengujian sinyal masukan pada kaki Basis Transistor 2N3906 (titik-H)

Pada titik-H dilakukan pengujian untuk melihat bentuk sinyal keluaran dari IC *operational amplifier* LTC1050. Konfigurasi *oscilloscope* yang digunakan yaitu coupling-DC, skala Amplitudo tegangan 2Volt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.11 menunjukkan bahwa tegangan DC yang masuk ke kaki basis transistor 2N3906 sebesar 4,4 volt.





Gambar 4.11. Sinyal masukan pada kaki Basis Transistor 2N3906 (DC-coupled)

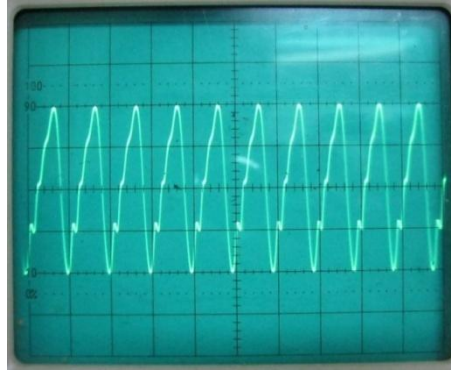


Gambar 4.12. Sinyal masukan pada kaki Basis Transistor 2N3906 (AC-coupled)

Konfigurasi *oscilloscope* yang digunakan yaitu *coupling-AC*, skala Amplitudo tegangan 0,2mVolt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.12 menunjukkan terdapat fluktuasi pada tegangan DC yang masuk ke kaki basis transistor 2N3906 sebesar 0,08mVolt.

#### 4.2.9 Hasil Pengujian sinyal pada kaki Kolektor Transistor 2N3906 (titik-I)

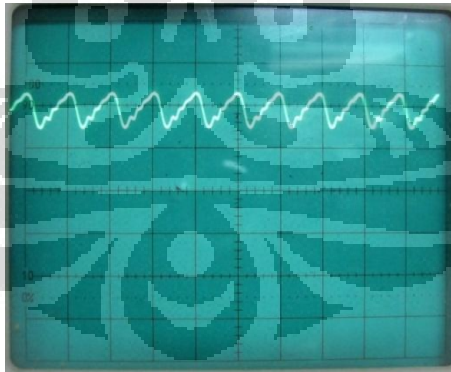
Pada titik-I dilakukan pengujian untuk melihat bentuk sinyal keluaran dari kaki Kolektor Transistor 2N3906. Konfigurasi *oscilloscope* yang digunakan yaitu *coupling-AC*, skala amplitudo tegangan 0,2mVolt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.13 menunjukkan bahwa tegangan *peak-to-peak* yang terbentuk pada kaki kolektor transistor 2N3906 adalah sebesar 0.8mVolt.



Gambar 4.13. Sinyal keluaran pada kaki kolektor 2N3906 (AC-coupled)

Pada gambar 4.13 tampak bahwa sinyal berbentuk *ramp* dan *reset* dengan selang waktu tertentu. Proses *ramp* terlihat sedikit lebih lama dibandingkan dengan proses *reset* pada sinyal. Hal ini disebabkan adanya rangkaian FET *buffer* yang memberikan sedikit *delay* terhadap arus yang masuk kedalam kapasitor.

Pada titik-I dilakukan pula pengujian untuk melihat bentuk sinyal keluaran dari kaki Kolektor Transistor 2N3906 dengan konfigurasi coupling-DC, skala amplitudo tegangan 1Volt/div dan skala waktu 0.1 $\mu$ sec/div. Gambar 4.14 menunjukkan bahwa tegangan DC yang terbentuk pada kaki kolektor transistor 2N3906 adalah sebesar 2,2 Volt.



Gambar 4.14. Sinyal keluaran pada kaki kolektor 2N3906 (DC-coupled)

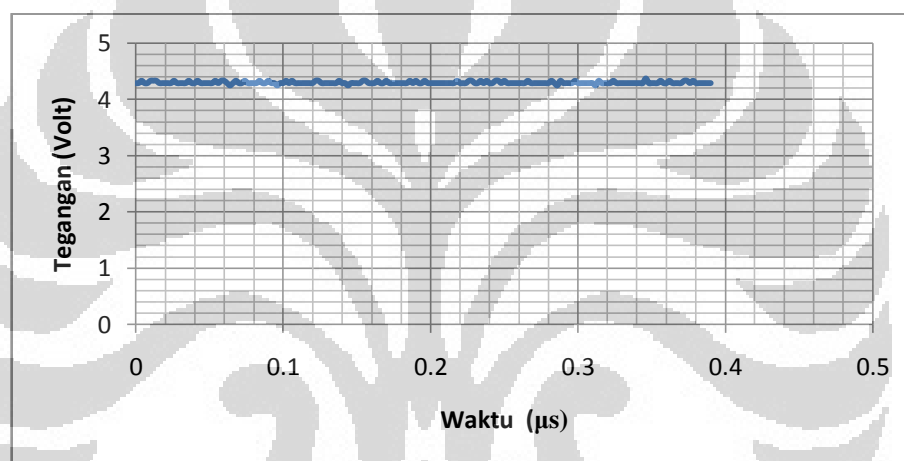
#### **4.3 Analisa Rangkaian Voltage to Frekuensi Converter 30 MHz Menggunakan PC Oscilloscope PICOSCOPE 3000 Series**

Dari alat yang sudah dibangun diambil sinyal keluarannya dengan menggunakan *PC Oscilloscope PICOSCOPE 3000 Series*, data yang diperoleh yaitu dalam bentuk data waktu dan data spektrum.

### 4.3.1 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz Untuk Data Domain Waktu

Data dalam domain waktu diolah dengan menggunakan *microsoft excel*, sehingga didapatkan grafik hubungan antara waktu dengan amplitudo tegangan. Data yang akan dibahas pada bab analisa ini hanya sebagian saja, karena diasumsikan sudah cukup mewakili dari keseluruhan data yang diperoleh. Pada bagian ini lebih khusus dibahas tentang bentuk dari sinyal output rangkaian. Konfigurasi *oscilloscope* yang digunakan yaitu coupling DC.

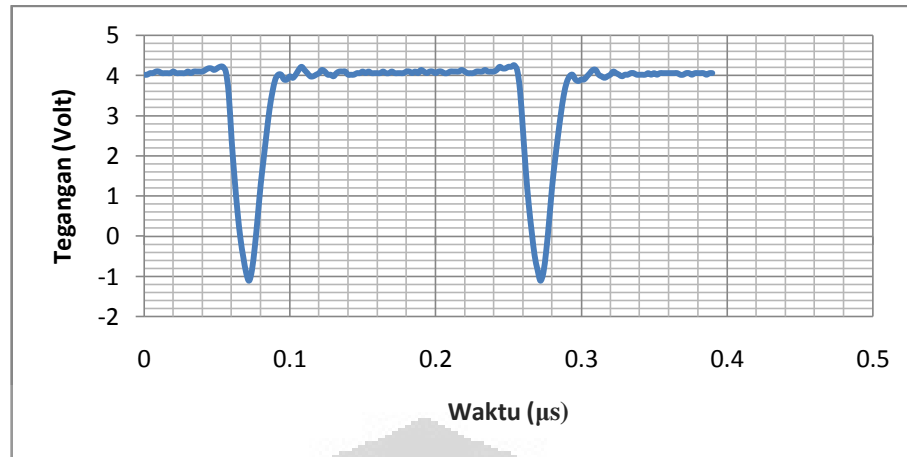
#### 4.3.1.1 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$



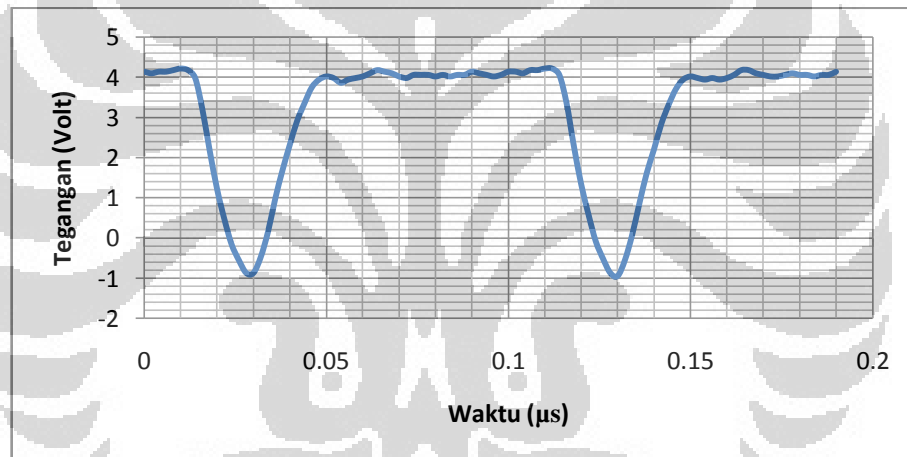
Gambar 4.15. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,00 volt

Pada gambar 4.15 diatas, tampak bahwa tegangan yang dihasilkan berkisar 4,3 volt dengan sedikit *noise* yang timbul pada puncak sinyal. Dengan tegangan referensi input sebesar 0,00 volt, maka alat belum bekerja sebagai penghasil frekuensi. *Noise* yang dihasilkan merupakan pengaruh dari probe *oscilloscope* ataupun dari *oscilloscope* nya sendiri, dikarenakan *oscilloscope* yang digunakan merupakan *oscilloscope* digital, dimana pada saat pembacaan tampilan *oscilloscope* sebelum dihubungkan dengan alat uji sudah terlihat adanya *noise* yang dihasilkan.

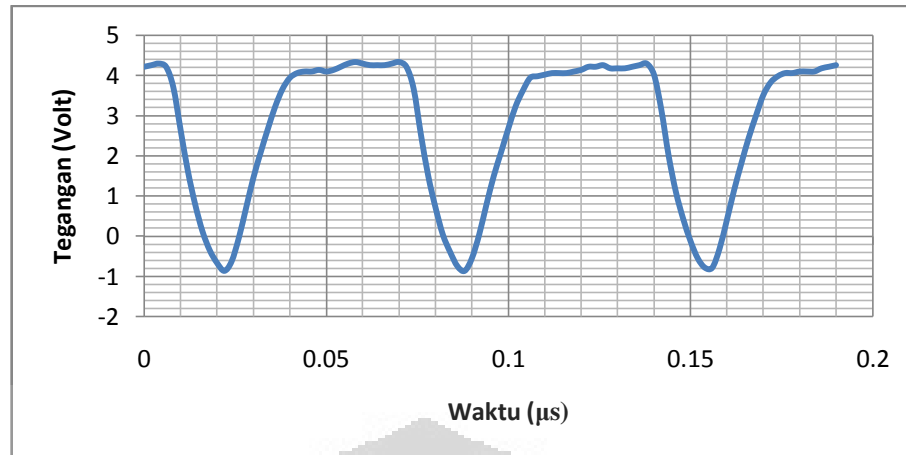




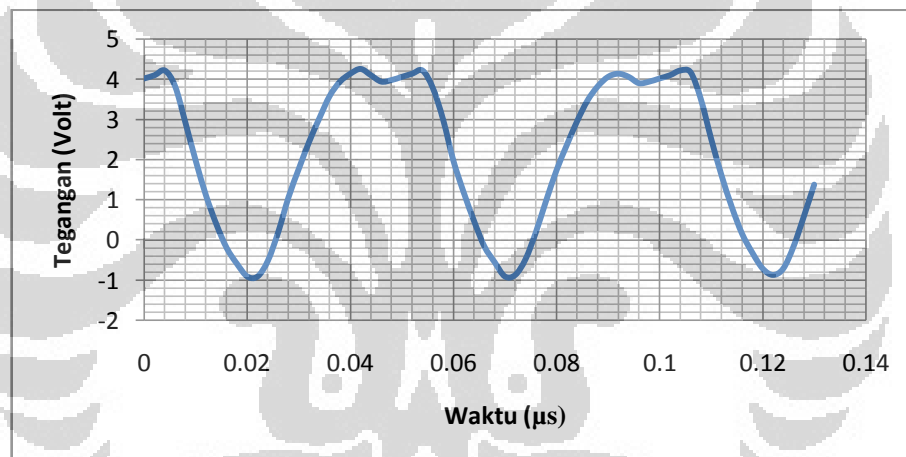
Gambar 4.16. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,50 volt



Gambar 4.17. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,00 volt

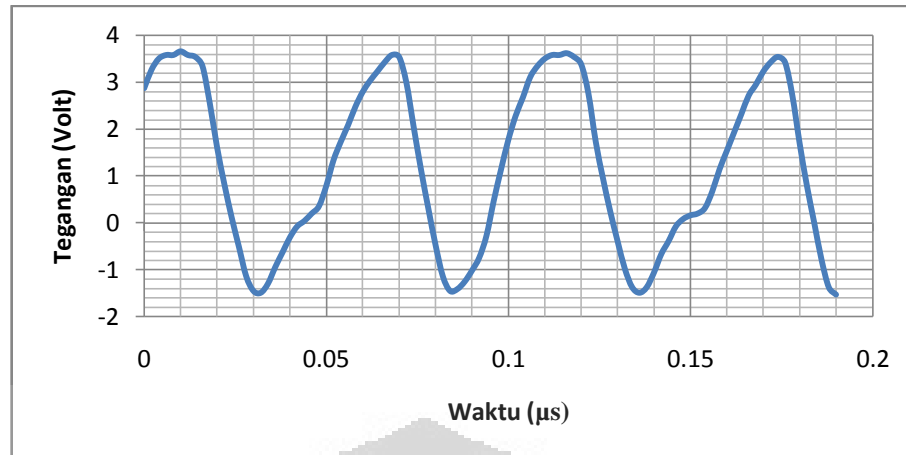


Gambar 4.18. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,50 volt

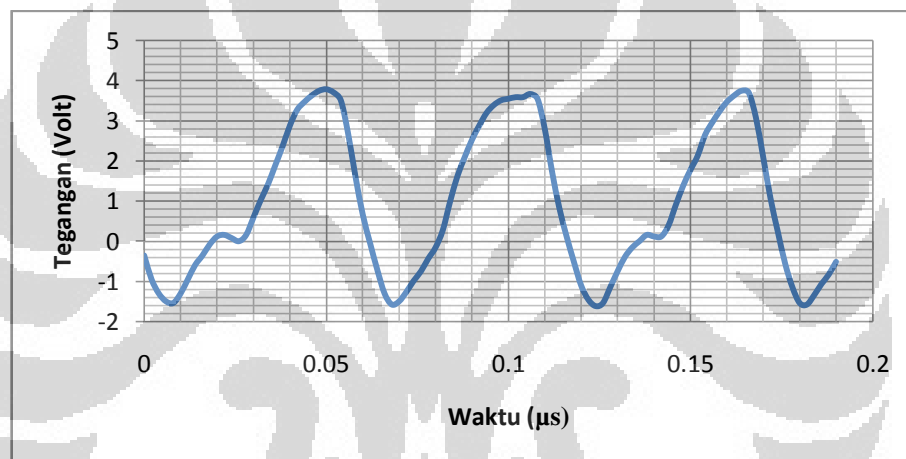


Gambar 4.19. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,00 volt

Pada gambar 4.16 sampai gambar 4.19 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak* dengan adanya *noise* yang timbul pada puncak sinyal. Rentang amplitudo tegangan yang dihasilkan dari -1 volt hingga 4,2 volt. Adanya tegangan negatif merupakan pengaruh dari *grounding* yang kurang baik pada rangkaian. Semakin besar tegangan referensi input yang diberikan, maka *noise* pada puncak sinyal menjadi semakin terlihat berkurang.



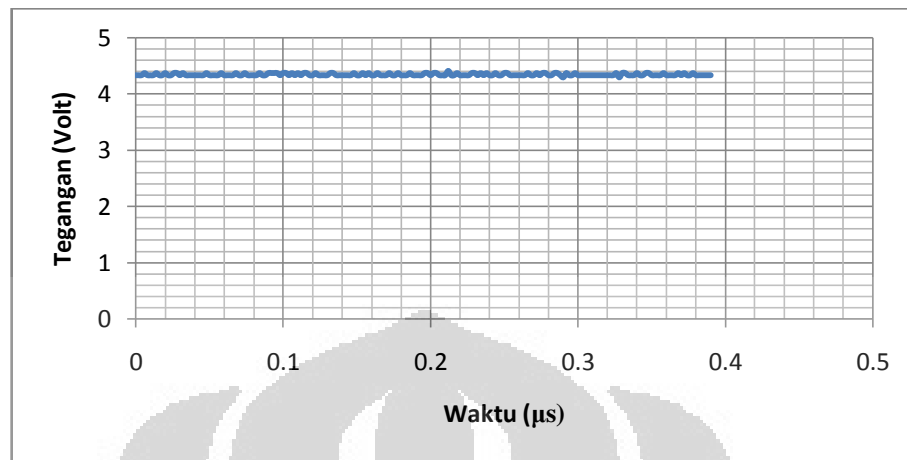
Gambar 4.20. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,50 volt



Gambar 4.21. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 3,00 volt

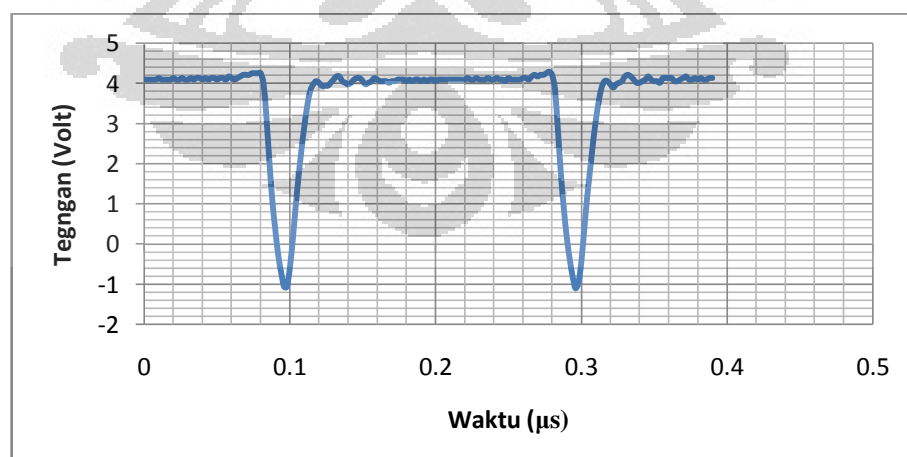
Pada gambar 4.20 dan gambar 4.25 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak*. Dengan menggunakan tegangan referensi input sebesar 2,50 volt, seharusnya alat akan bekerja menghasilkan frekuensi sebesar 25 MHz, tetapi pada grafik tidak menunjukkan adanya perubahan frekuensi. Begitu juga dengan pemberian tegangan referensi input sebesar 3 volt grafik tidak menunjukkan adanya perubahan frekuensi.

#### 4.3.1.2 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu\text{F}$

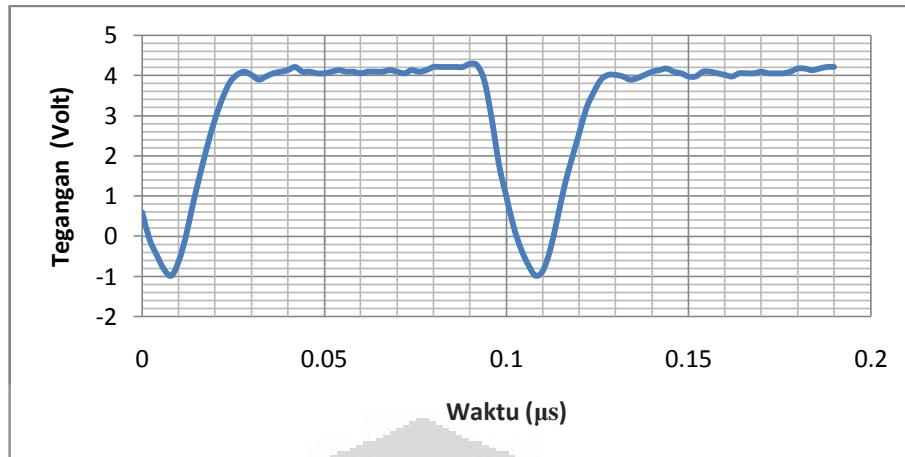


Gambar 4.22. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,00 volt

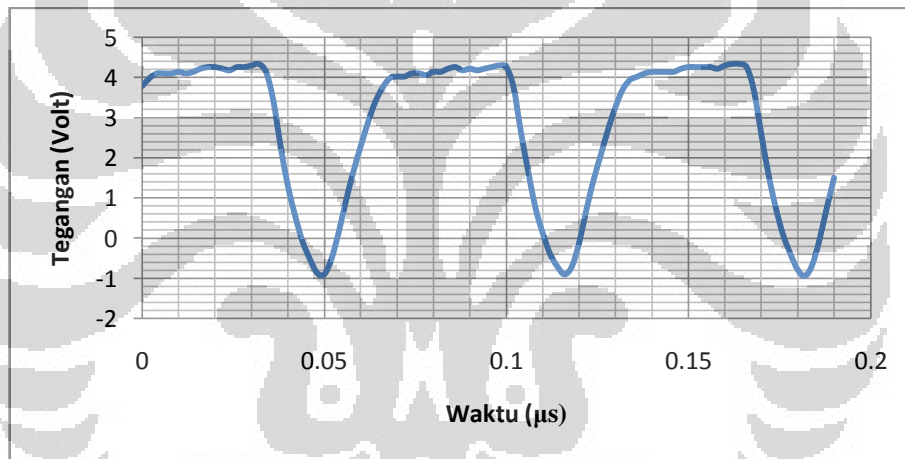
Pada gambar 4.22 diatas, tampak bahwa tegangan yang dihasilkan berkisar 4,4 volt dengan sedikit *noise* yang timbul pada puncak sinyal. Dengan tegangan referensi input sebesar 0,00 volt, maka alat belum bekerja sebagai penghasil frekuensi. *Noise* yang dihasilkan merupakan pengaruh dari probe *oscilloscope* ataupun dari *oscilloscope* nya sendiri, dikarenakan *oscilloscope* yang digunakan merupakan *oscilloscope* digital, dimana pada saat pembacaan tampilan *oscilloscope* sebelum dihubungkan dengan alat uji sudah terlihat adanya *noise* yang dihasilkan.



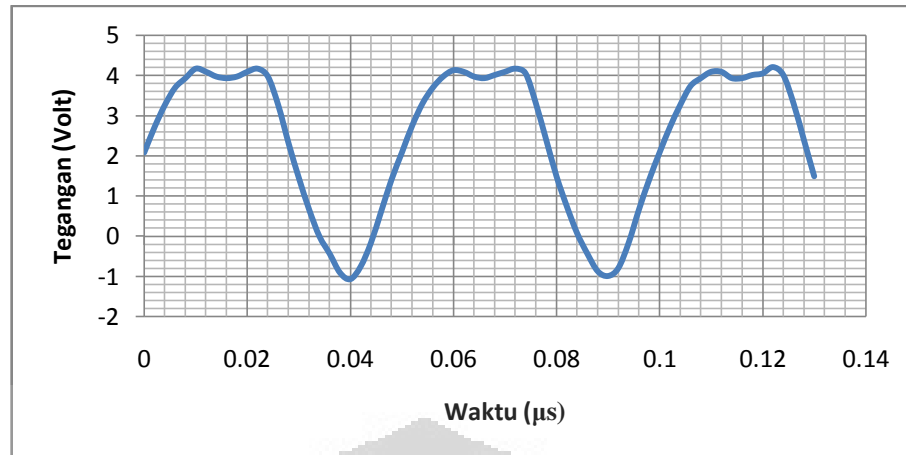
Gambar 4.23. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,50 volt



Gambar 4.24. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,00 volt

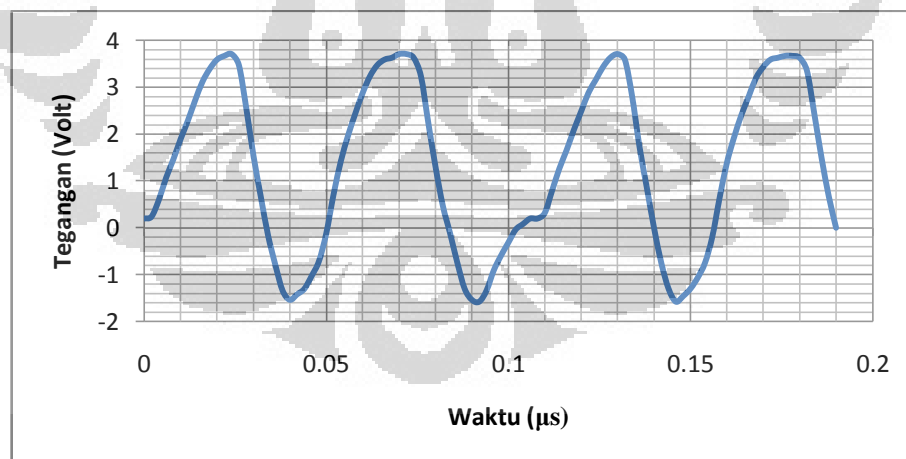


Gambar 4.25. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,50 volt

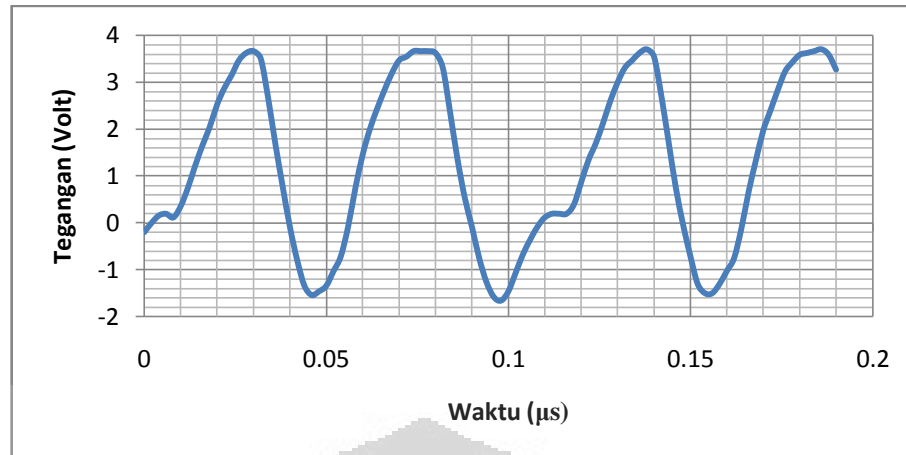


Gambar 4.26. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,00 volt

Pada gambar 4.23 sampai gambar 4.26 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak* dengan adanya *noise* yang timbul pada puncak sinyal. Rentang amplitudo tegangan yang dihasilkan dari -1 volt hingga 4,2 volt. Adanya tegangan negatif merupakan pengaruh dari *grounding* yang kurang baik pada rangkaian. Semakin besar tegangan referensi input yang diberikan, maka *noise* pada puncak sinyal menjadi semakin terlihat berkurang.



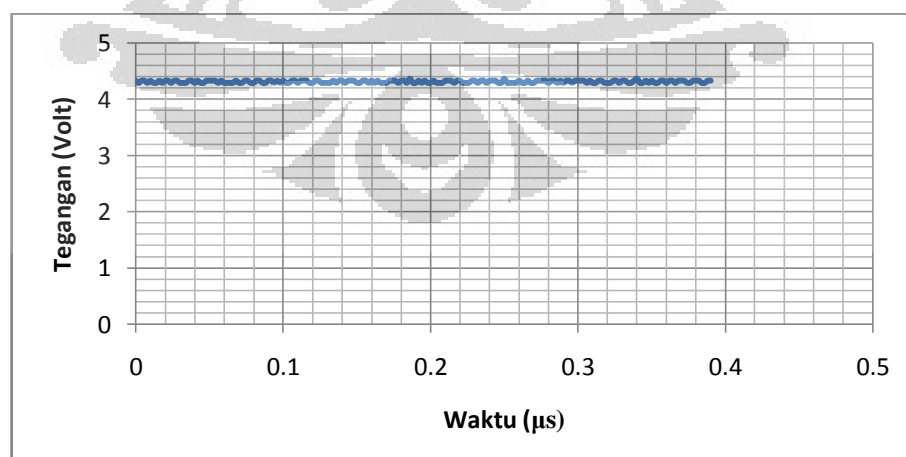
Gambar 4.27. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,50 volt



Gambar 4.28. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 3,00 volt

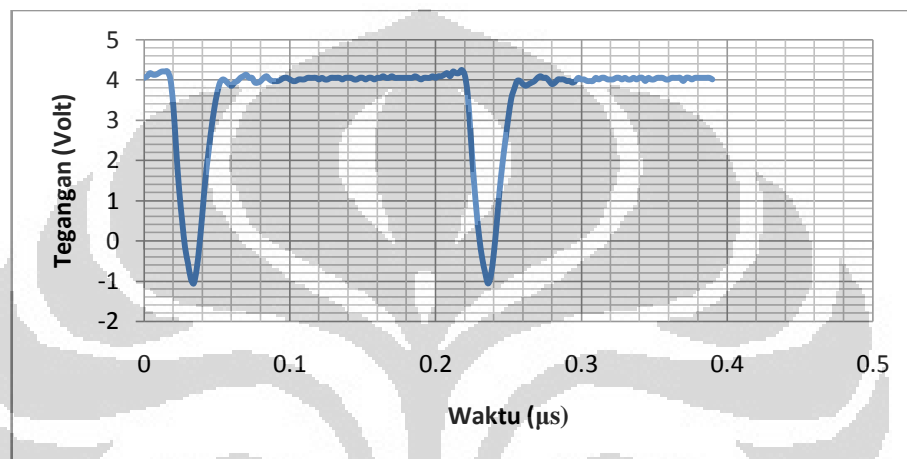
Pada gambar 4.27 dan gambar 4.28 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak*. Dengan menggunakan tegangan referensi input sebesar 2,50 volt, seharusnya alat akan bekerja menghasilkan frekuensi sebesar 25 MHz, tetapi pada grafik tidak menunjukkan adanya perubahan frekuensi. Begitu juga dengan pemberian tegangan referensi input sebesar 3 volt grafik tidak menunjukkan adanya perubahan frekuensi.

#### 4.3.1.3 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 1 $\mu\text{F}$

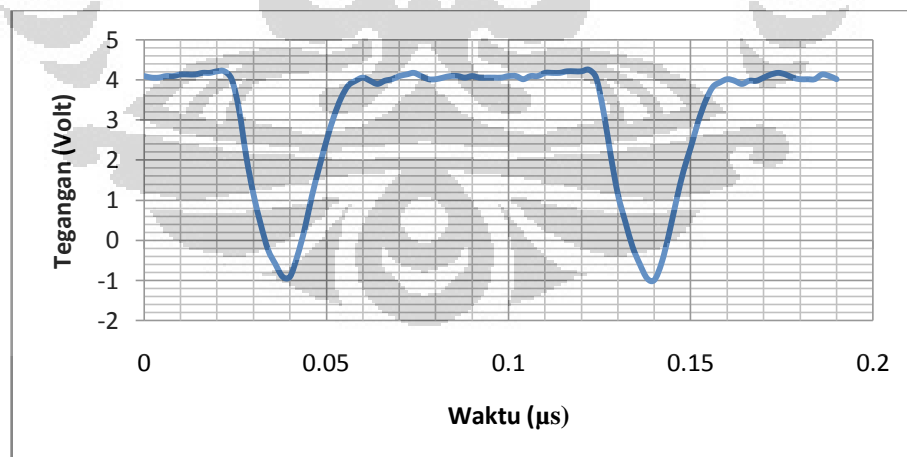


Gambar 4.29. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,00 volt

Pada gambar 4.29 diatas, tampak bahwa tegangan yang dihasilkan berkisar 44 volt dengan sedikit *noise* yang timbul pada puncak sinyal. Dengan tegangan referensi input sebesar 0,00 volt, maka alat belum bekerja sebagai penghasil frekuensi. *Noise* yang dihasilkan merupakan pengaruh dari probe *oscilloscope* ataupun dari *oscilloscope* nya sendiri, dikarenakan *oscilloscope* yang digunakan merupakan *oscilloscope* digital, dimana pada saat pembacaan tampilan *oscilloscope* sebelum dihubungkan dengan alat uji sudah terlihat adanya *noise* yang dihasilkan.

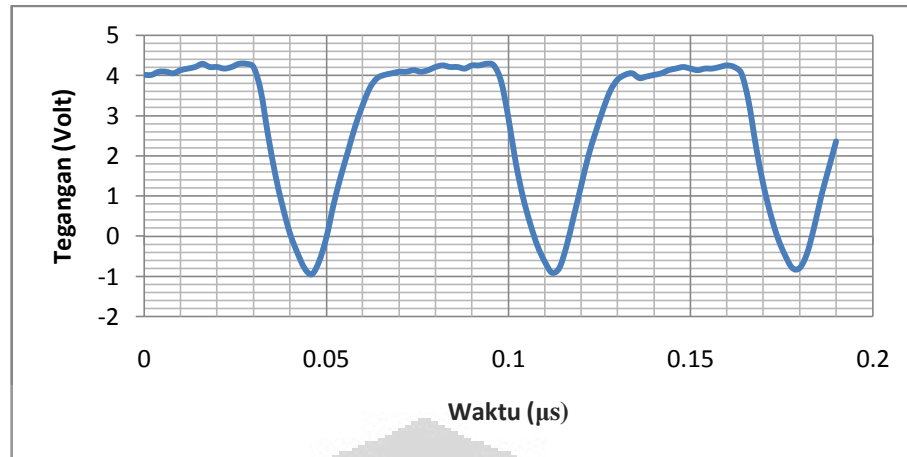


Gambar 4.30. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 0,50 volt

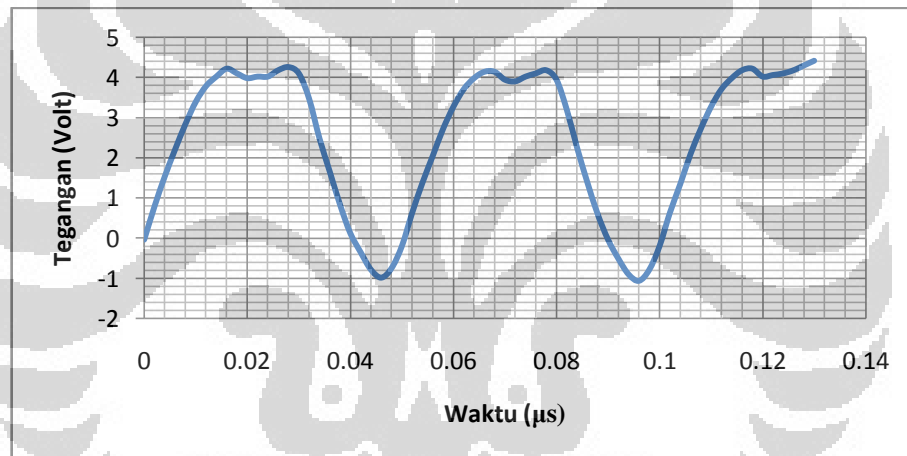


Gambar 4.31. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,00 volt



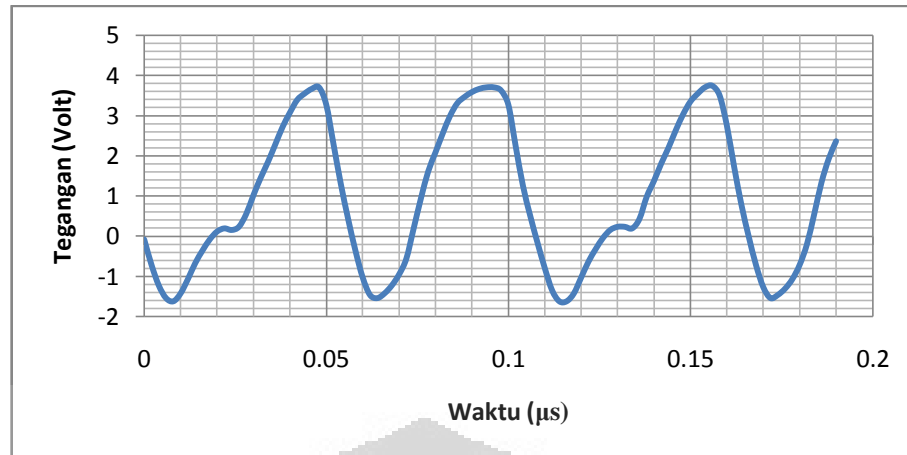


Gambar 4.32. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 1,50 volt

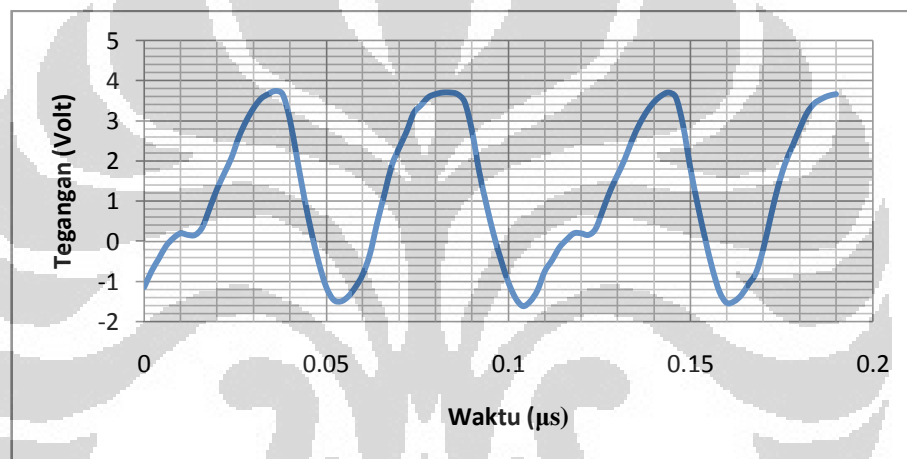


Gambar 4.33. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,00 volt

Pada gambar 4.30 sampai gambar 4.33 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak* dengan adanya *noise* yang timbul pada puncak sinyal. Rentang amplitudo tegangan yang dihasilkan dari -1 volt hingga 4,2 volt. Adanya tegangan negatif merupakan pengaruh dari *grounding* yang kurang baik pada rangkaian. Semakin besar tegangan referensi input yang diberikan, maka *noise* pada puncak sinyal menjadi semakin terlihat berkurang.



Gambar 4.34. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 2,50 volt



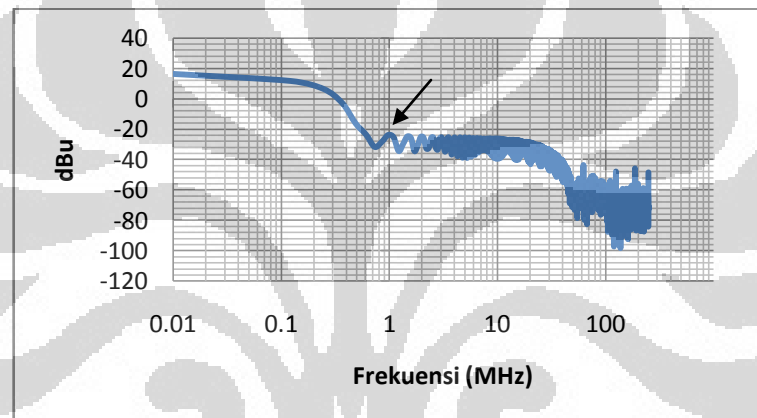
Gambar 4.35. Grafik keluaran rangkaian *Voltage to Frequency Converter* 30 MHz menggunakan tegangan referensi input 3,00 volt

Pada gambar 4.34 dan gambar 4.35 diatas, tampak bahwa tegangan yang dihasilkan berkisar 5,2 volt *peak-to-peak*. Dengan menggunakan tegangan referensi input sebesar 2,50 volt, seharusnya alat akan bekerja menghasilkan frekuensi sebesar 25 MHz, tetapi pada grafik tidak menunjukkan adanya perubahan frekuensi. Begitu juga dengan pemberian tegangan referensi input sebesar 3 volt grafik tidak menunjukkan adanya perubahan frekuensi.

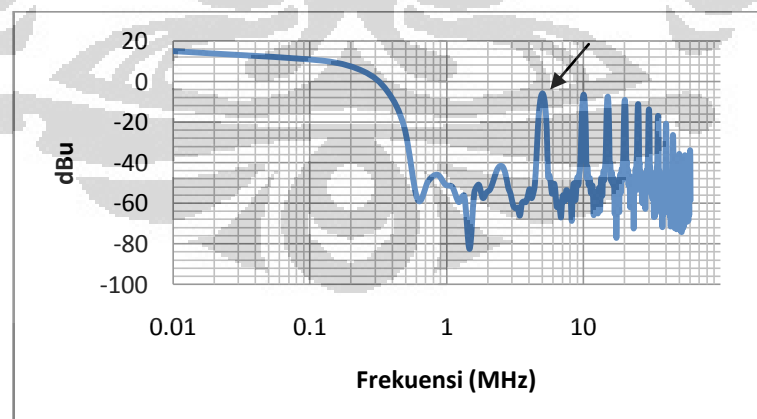
### 4.3.2 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz Untuk Data Domain Frekuensi

Data spektrum yang diperoleh dari *picoscope* merupakan data frekuensi dan intensitas daya dalam dBu. Untuk mencari nilai frekuensi dari grafik spektrum, maka harus terlebih dahulu mencari frekuensi yang dominan atau disebut juga frekuensi *fundamental*. Pada Grafik diberi tanda panah sebagai hasil pembacaan grafik spektrum yang nantinya semua data akan dimasukkan kedalam satu tabel frekuensi dan tegangan referensi input.

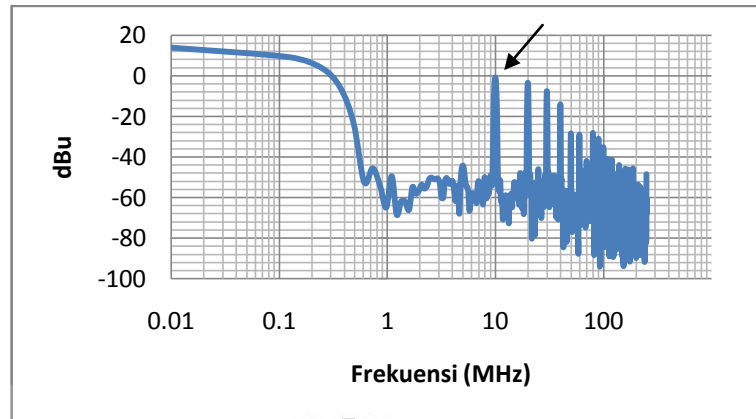
#### 4.3.2.1 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$



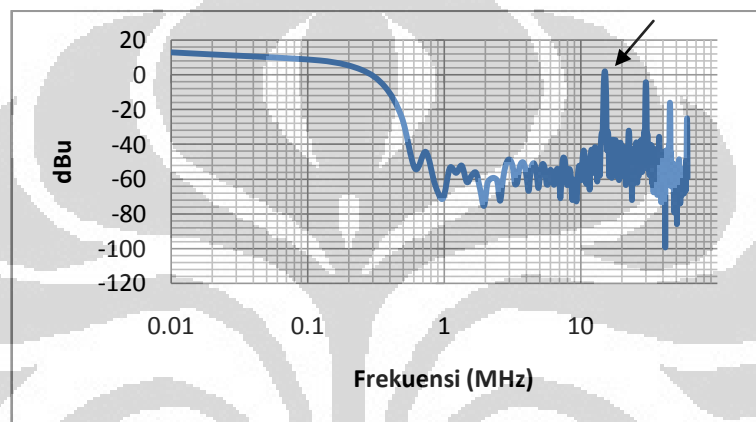
(a) Tegangan referensi input 0,05 volt



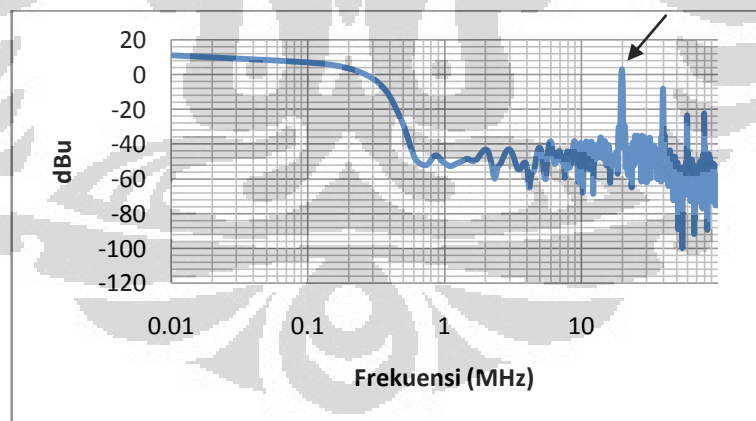
(b) Tegangan referensi input 0,5 volt



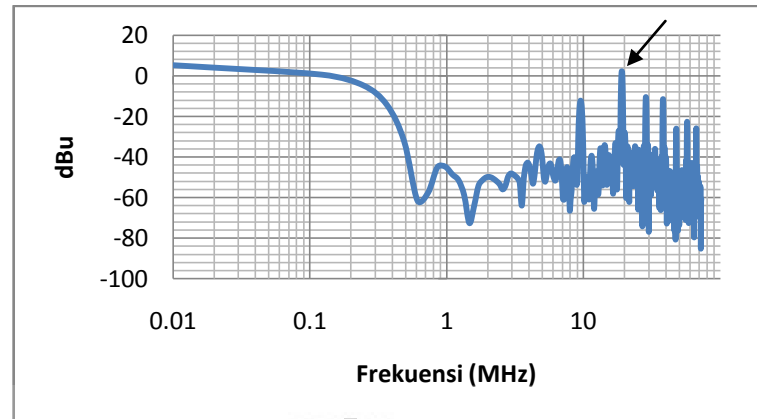
(c) Tegangan referensi input 1 volt



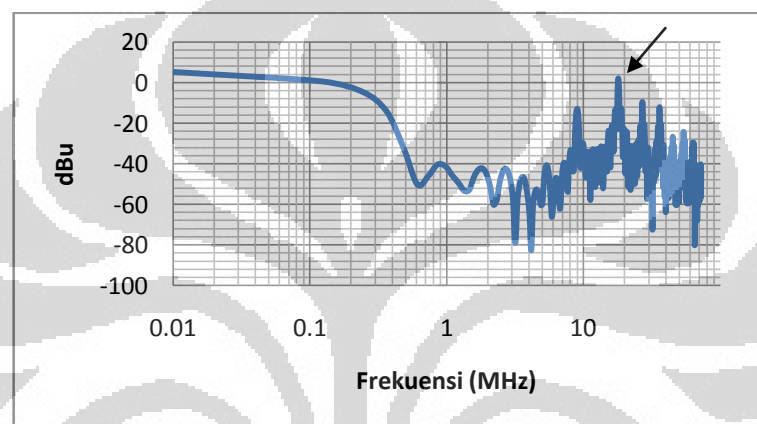
(d) Tegangan referensi input 1,5 volt



(e) Tegangan referensi input 2 volt



(f) Tegangan referensi input 2,5 volt



(g) Tegangan referensi input 3 volt

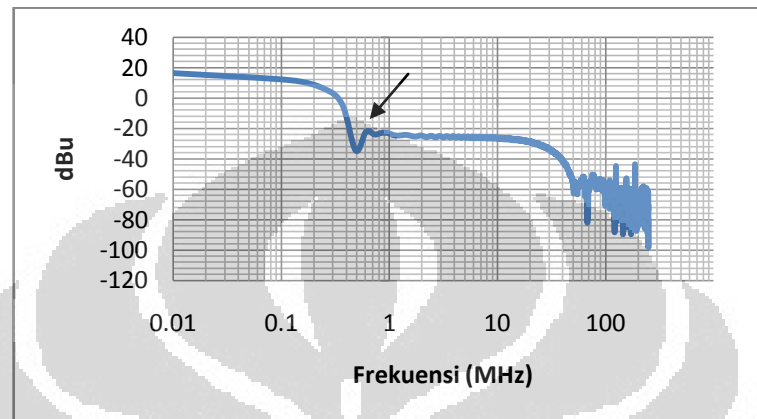
Gambar 4.36. Grafik Spektrum sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz ( $C_1$ )

Untuk menentukan frekuensi sinyal yang terdapat pada gambar 4.36 (a) hingga (g), dapat dilihat dari frekuensi yang paling fundamental pada grafik, seperti yang diberi tanda panah. Dari masing-masing gambar 4.35 (a) hingga (e) besarnya nilai frekuensi output yang terbaca adalah 0,85449 MHz, 5,00488 MHz, 10,00977 MHz, 14,89258 MHz dan 19,77539 MHz. Pada gambar 4.36 (a) hingga (e) tampak bahwa dengan kenaikan nilai tegangan referensi input, juga akan menaikkan nilai frekuensi output yang terbaca. Sedangkan untuk gambar 4.36 (f) dan (g) tidak memperlihatkan adanya kenaikan nilai frekuensi output disaat tegangan referensi inputnya dinaikkan. Frekuensi yang dihasilkan adalah 18,55469 MHz untuk gambar 4.36 (f), dan 18,67676 MHz untuk gambar 4.36 (g).

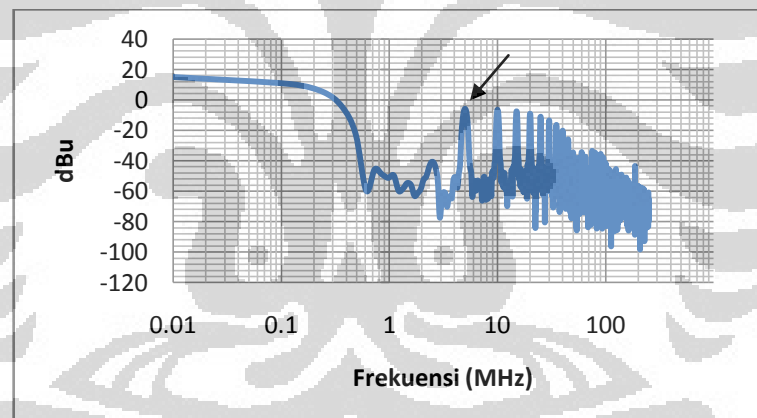
Pada grafik sinyal spektrum untuk kapasitor kompensasi 0.01  $\mu$ F, tampak terjadi pengulangan terhadap puncak sinyal frekuensi yang memiliki level daya

yang cukup tinggi. Pengulangan tersebut merupakan salah satu jenis *noise* yang disebut distorsi. Karena pengulangan tersebut terjadi dalam tiap kelipatan frekuensi dominannya, maka peristiwa ini disebut distorsi harmonik.

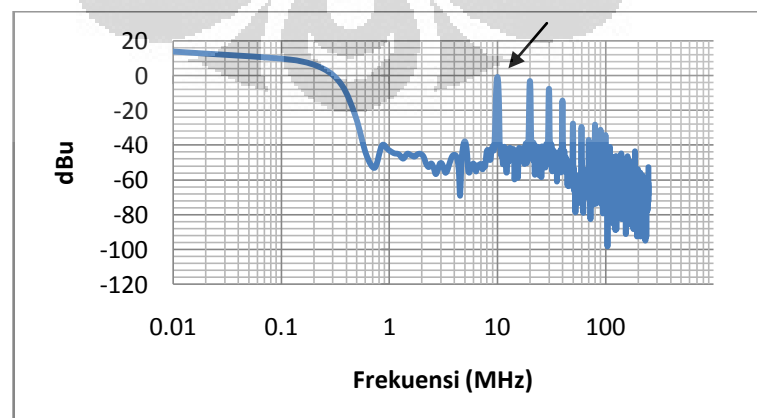
#### 4.3.2.2 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu\text{F}$



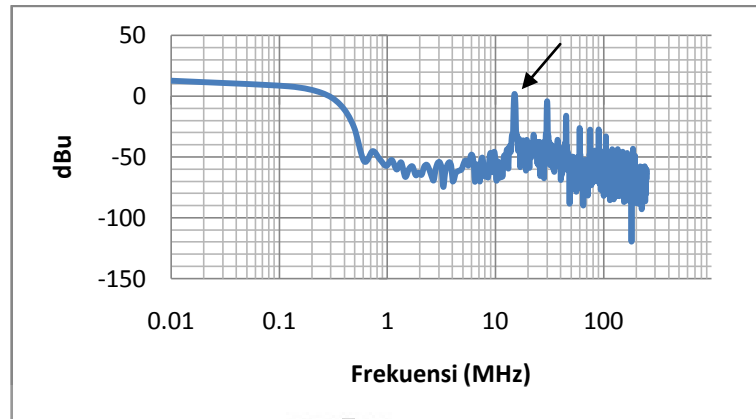
(a) Tegangan referensi input 0,05 volt



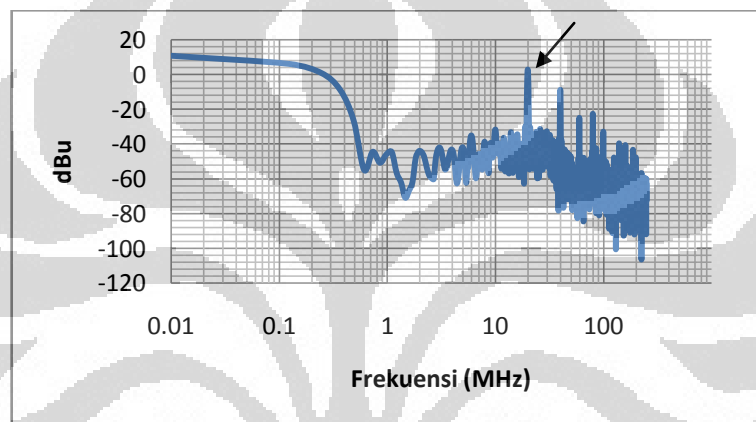
(b) Tegangan referensi input 0,5 volt



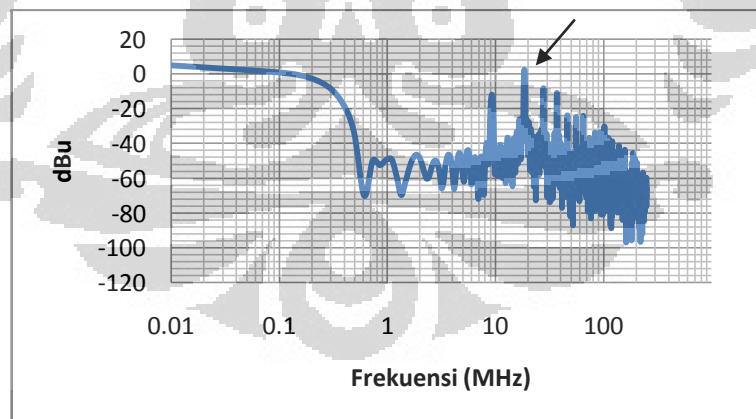
(c) Tegangan referensi input 1 volt



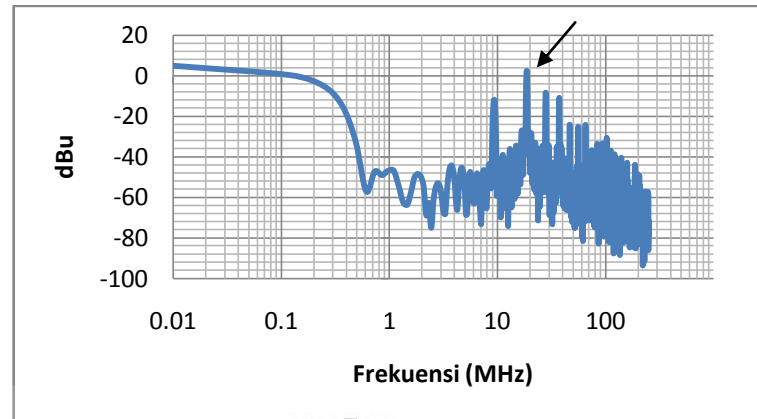
(d) Tegangan referensi input 1,5 volt



(e) Tegangan referensi input 2 volt



(f) Tegangan referensi input 2,5 volt



(g) Tegangan referensi input 3 volt

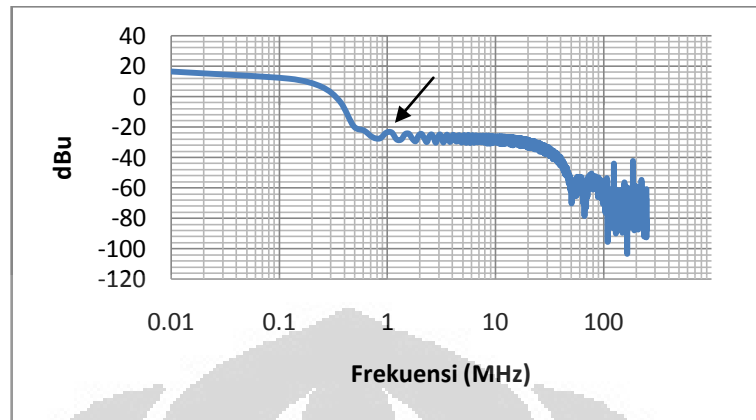
Gambar 4.37. Grafik Spektrum sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz ( $C_2$ )

Perlakuan yang sama dilakukan pula untuk gambar 4.37 (a) hingga (e), dimana frekuensi outputnya berturut-turut yaitu 0,48828 MHz, 5,00488 MHz, 10,00977 MHz, 15,01465 MHz dan 19,89746 MHz. Pada gambar 4.37 (a) hingga (e) tampak bahwa dengan menaikkan nilai tegangan referensi input, juga akan menaikkan nilai frekuensi output yang terbaca. Sedangkan untuk gambar 4.37 (f) dan (g) tidak memperlihatkan adanya kenaikan nilai frekuensi output disaat tegangan referensi inputnya dinaikkan. Frekuensi yang dihasilkan adalah 18,55469 MHz untuk gambar 4.37 (f), dan 18,67676 MHz untuk gambar 4.37 (g).

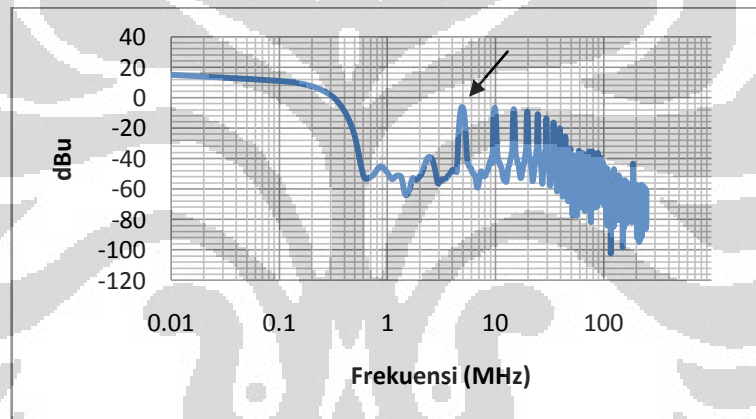
Pada grafik sinyal spektrum untuk kapasitor kompensasi 0.1  $\mu$ F, tampak terjadi pengulangan terhadap puncak sinyal frekuensi yang memiliki level daya yang cukup tinggi. Pengulangan tersebut merupakan salah satu jenis *noise* yang disebut distorsi. Karena pengulangan tersebut terjadi dalam tiap kelipatan frekuensi dominannya, maka peristiwa ini disebut distorsi harmonik.



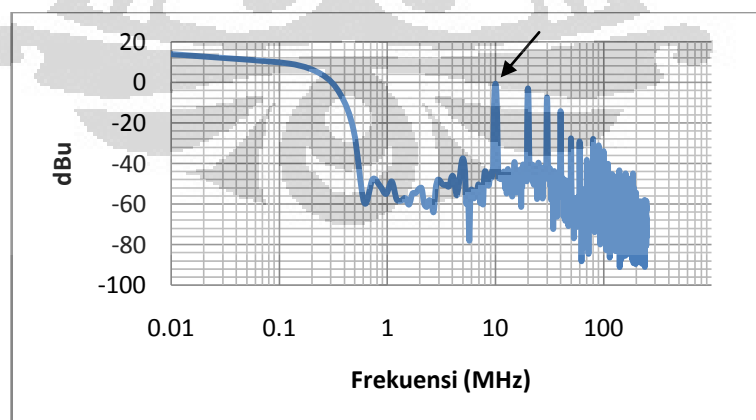
### 4.3.2.3 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 1 $\mu\text{F}$



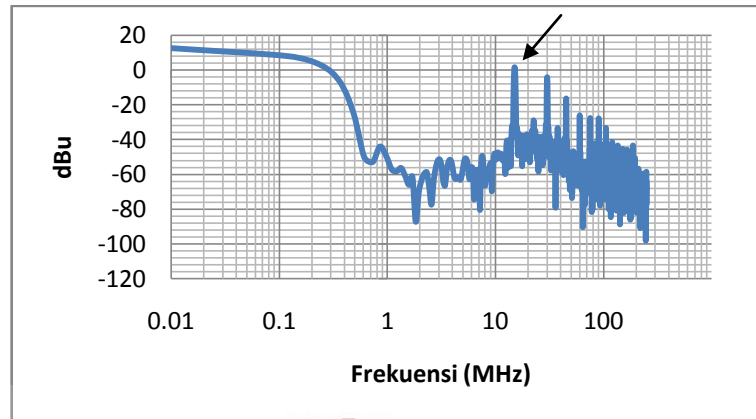
(a) Tegangan referensi input 0,05 volt



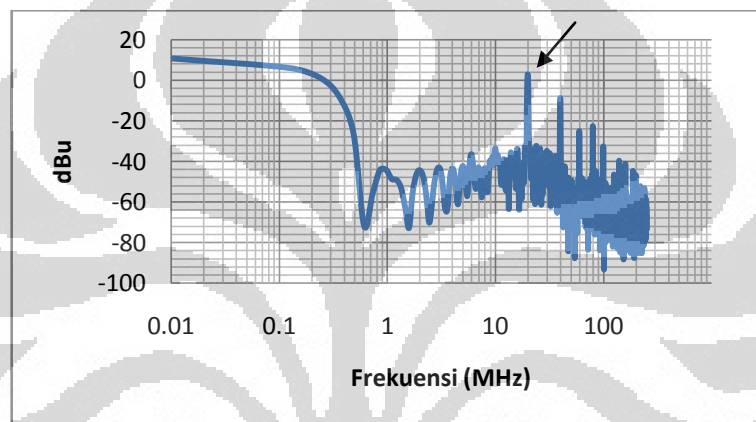
(b) Tegangan referensi input 0,5 volt



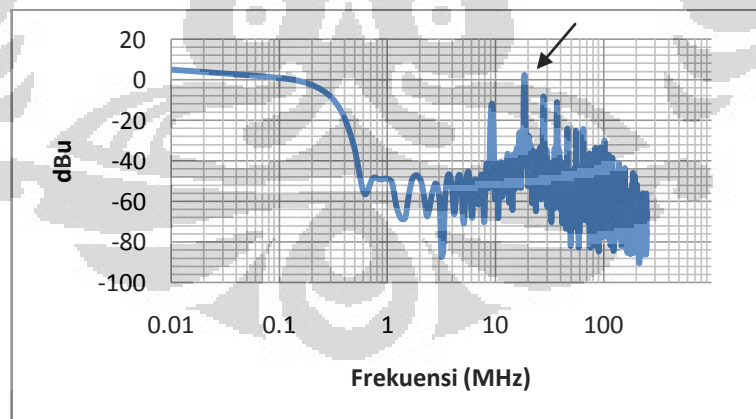
(c) Tegangan referensi input 1 volt



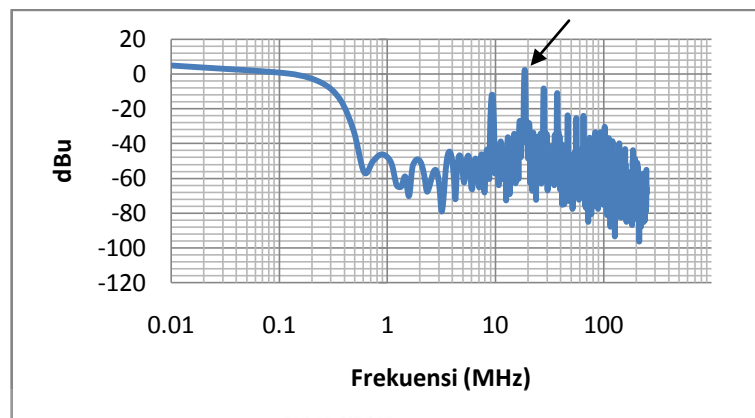
(d) Tegangan referensi input 1,5 volt



(e) Tegangan referensi input 2 volt



(f) Tegangan referensi input 2,5 volt



(g) Tegangan referensi input 3 volt

Gambar 4.38. Grafik Spektrum sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz ( $C_3$ )

Perlakuan yang sama dilakukan untuk gambar 4.38 (a) hingga (e), dimana frekuensi outputnya berturut-turut yaitu 0,97656 MHz, 4,88281 MHz, 10,00977 MHz, 15,01465 MHz dan 19,89746 MHz. Pada gambar 4.38 (a) hingga (e) tampak bahwa dengan kenaikan nilai tegangan referensi input, juga akan menaikkan nilai frekuensi output yang terbaca. Sedangkan untuk gambar 4.38 (f) dan (g) tidak memperlihatkan adanya kenaikan nilai frekuensi output disaat tegangan referensi inputnya dinaikkan. Frekuensi yang dihasilkan adalah 18,55469 MHz untuk gambar 4.38 (f), dan 18,67676 MHz untuk gambar 4.38 (g).

Pada grafik sinyal spektrum untuk kapasitor kompensasi 1  $\mu\text{F}$ , tampak terjadi pengulangan terhadap puncak sinyal frekuensi yang memiliki level daya yang cukup tinggi. Pengulangan tersebut merupakan salah satu jenis *noise* yang disebut distorsi. Karena pengulangan tersebut terjadi dalam tiap kelipatan frekuensi dominannya, maka peristiwa ini disebut distorsi harmonik.

#### 4.3.2.4 Analisa Data Hasil Percobaan

Data grafik spektrum dari sinyal keluaran alat diambil untuk dimasukkan kedalam tabel 4.1 berikut untuk diolah menjadi pengujian linieritas dan pengujian pengaruh variasi nilai kapasitor kompensasi.

Tabel 4.1. Data Frekuensi keluaran rangkaian *voltage to frequency converter* 30 MHz

Tegangan Referensi Input	Frekuensi Output (MHz)		
	Kapasitor Kompensasi C1	Kapasitor Kompensasi C2	Kapasitor Kompensasi C3
0,00 Volt	0	0	0
0,05 Volt	0,8544922	0,4882813	0,9765625
0,10 Volt	0,9765625	0,9765625	0,9765625
0,15 Volt	1,464844	1,464844	1,464844
0,20 Volt	1,821055	1,953125	1,953125
0,25 Volt	2,441406	2,441406	2,441406
0,30 Volt	2,929688	2,929688	2,929688
0,35 Volt	3,417969	3,417969	3,540039
0,40 Volt	3,90625	3,90625	3,90625
0,45 Volt	4,394531	4,394531	4,394531
0,50 Volt	5,004883	5,004883	4,882813
0,55 Volt	5,615234	5,615234	5,371094
0,60 Volt	5,981445	5,981445	5,859375
0,65 Volt	6,469727	6,347656	6,469727
0,70 Volt	6,835938	6,958008	6,958008
0,75 Volt	7,446289	7,446289	7,446289
0,80 Volt	7,93457	7,8125	7,93457
0,85 Volt	8,544922	8,422852	8,544922
0,90 Volt	9,033203	9,033203	9,033203

0,95 Volt	9,521484	9,521484	9,399414
1,00 Volt	10,00977	10,00977	10,00977
1,05 Volt	10,25391	10,37598	10,37598
1,10 Volt	10,98633	11,1084	11,1084
1,15 Volt	11,35254	11,47461	11,71875
1,20 Volt	11,84082	11,71875	11,84082
1,25 Volt	12,3291	12,20703	12,3291
1,30 Volt	13,06152	12,93945	12,93945
1,35 Volt	13,5498	13,67188	13,67188
1,40 Volt	14,03809	14,03809	14,16016
1,45 Volt	14,52637	14,52637	14,52637
1,50 Volt	14,89258	15,01465	15,01465
1,55 Volt	15,25879	15,38086	15,38086
1,60 Volt	16,11328	15,74707	15,74707
1,65 Volt	16,72363	16,23535	16,11328
1,70 Volt	17,08984	17,33398	17,33398
1,75 Volt	17,33398	17,7002	17,7002
1,80 Volt	17,82227	17,82227	17,94434
1,85 Volt	18,67676	18,31055	18,31055
1,90 Volt	19,04297	19,04297	19,04297
1,95 Volt	19,40918	19,53125	19,53125
2,00 Volt	19,77539	19,89746	19,89746
2,05 Volt	20,38574	20,38574	20,26367

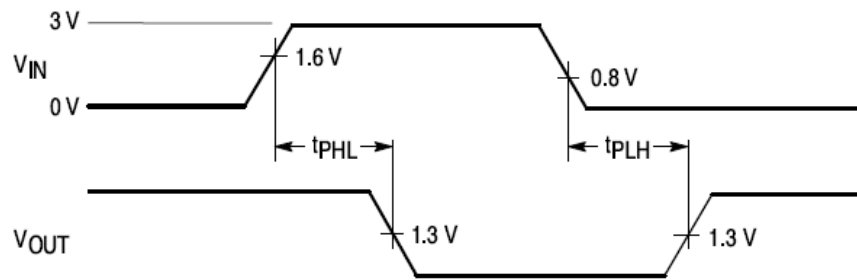
2,10 Volt	21,48438	20,75195	20,75195
2,15 Volt	21,85059	21,60645	21,60645
2,20 Volt	19,16504	17,82227	17,82227
2,25 Volt	19,16504	17,82227	17,82227
2,30 Volt	19,04297	18,06641	18,31055
2,35 Volt	19,04297	18,43262	18,18848
2,40 Volt	19,0427	18,43262	18,43262
2,45 Volt	19,04297	18,55469	18,55469
2,50 Volt	19,04297	18,55469	18,55469
2,55 Volt	19,04297	18,55469	18,55469
2,60 Volt	19,04297	18,55469	18,55469
2,65 Volt	19,04297	18,55469	18,43262
2,70 Volt	19,04297	18,55469	18,67676
2,75 Volt	18,79883	18,55469	18,55469
2,80 Volt	18,55469	18,55469	18,55469
2,85 Volt	18,43262	18,67676	18,67676
2,90 Volt	18,06641	18,67676	18,67676
2,95 Volt	17,94434	18,67676	18,55469
3,00 Volt	17,94434	18,67676	18,67676

Setelah semua data frekuensi masuk kedalam tabel 4.1 diatas, tampak bahwa setelah tegangan referensi input melewati 2,15 volt, terjadi penurunan terhadap nilai frekuensi dan selanjutnya frekuensi berada dalam kondisi relatif konstan yaitu berkisar 18,5 MHz. Hal ini terjadi karena kecepatan switching dari komponen *cor oscillator* yang digunakan yaitu IC 74LS132 tidak cukup untuk

bekerja pada rentang hingga 30 MHz. Begitu juga dengan rangkaian *frequency divider* dari alat menggunakan IC 74LS74 dan 74LS90.

Pada *datasheet* komponen yang terdapat pada bagian lampiran tampak bahwa, waktu tunda propagasi dari *low* ke *high* dan dari *high* ke *low* akan mempengaruhi kerja maksimum dari komponen. Sebagai contoh *propagation delay time* atau waktu tunda propagasi untuk IC 74LS132 dari *low* ke *high* yaitu sekitar 22 ns dan waktu tunda propagasi untuk IC 74LS132 dari *high* ke *low* yaitu sekitar 22 ns seperti pada gambar 4.39. Maka waktu tunda propagasi total dari IC 74LS132 adalah 44 ns yaitu penjumlahan dari kedua waktu tunda propagasi. Untuk frekuensi sinyal maksimum yang dapat diproses oleh IC 74LS132 adalah  $f=1/T$  yaitu  $f=1/44$  ns sekitar 22,7 MHz. Namun dari data grafik sinyal keluaran alat menunjukkan bahwa frekuensi maksimum kerja dari alat adalah 21,5 MHz. Nilai yang diberikan oleh *datasheet* komponen merupakan kondisi yang ideal, pada praktiknya masih terdapat kesalahan kerja pada komponen, yaitu dipengaruhi oleh beban yang diberikan, suhu pengukuran yang berbeda dan kualitas komponen yang diukur juga berbeda serta untuk contoh perhitungan frekuensi sinyal maksimum kerja diatas hanya jika sinyal input mempunyai waktu propagasi yang sangat kecil sekali. Hal inilah yang menyebabkan adanya perbedaan nilai yang didapat.

Sedangkan jika dibandingkan untuk komponen IC 74S132, waktu tunda propagasi untuk IC 74S132 dari *low* ke *high* ( $t_{PLH}$ ) yaitu sekitar 10,5 ns dan waktu tunda propagasi untuk IC 74S132 dari *high* ke *low* ( $t_{PHL}$ ) yaitu sekitar 13 ns. Maka waktu tunda propagasi total dari IC 74S132 adalah 23,5 ns yaitu penjumlahan dari kedua waktu tunda propagasi. Untuk frekuensi sinyal maksimum yang dapat diproses oleh IC 74S132 adalah  $f=1/T$  yaitu  $f=1/23,5$  ns sekitar 42,5 MHz. Namun IC jenis 74S132 sudah tidak bisa ditemukan lagi dipasaran indonesia karena IC jenis ini sudah *obsolete* atau sudah lama dan tidak diproduksi lagi, sedangkan yang banyak beredar dipasaran Indonesia adalah jenis IC74LS132. Gambar karakteristik *switching* dari IC 74LS132 adalah sebagai berikut,



Gambar 4.39. Karakteristik *switching* IC 74LS132

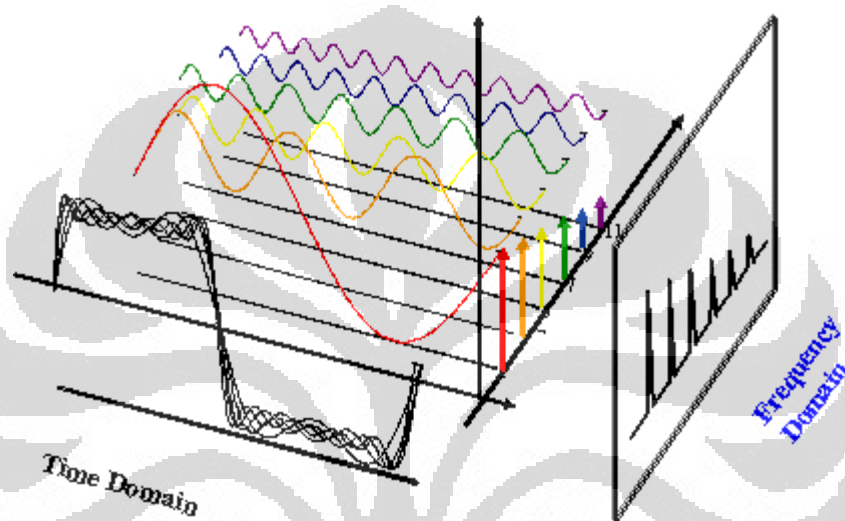
Hal ini juga terjadi pada komponen IC74LS74 dan IC 74LS90 yang digunakan pada bagian *frequency divider*. Kemampuan *switching* dari kedua komponen tersebut berbeda dibandingkan dengan komponen IC 74S74 dan IC 7490, meskipun memiliki fungsi yang sama untuk keduanya.

Dari grafik data domain waktu dan data spektrum memperlihatkan adanya *noise* yang dihasilkan. Noise ini dapat berupa *spurious*, *harmonic* dan *sub-harmonic*. Untuk data domain waktu tampak bahwa pada puncak sinyal terjadi goyangan yang terlihat sebagai *noise*. Pada dasarnya sumber *noise* ini dapat dihasilkan oleh *probe* pengujian, *grounding* rangkaian yang kurang bagus dan tentunya pengaruh dari komponen alat itu sendiri. Namun ada satu hal yang paling dominan disaat suatu alat menggunakan komponen aktif seperti *choppeer stabilized operational amplifier* dimana komponen ini menggunakan sistem *auto switching* untuk mengolah data inputnya, proses *switching* ini bertujuan untuk meminimalkan tegangan *offset* input dan *offset drift* input. Dampaknya proses *switching* ini akan menghasilkan transient kecil pada frekuensi *chopping*, yang akan tercampur dengan frekuensi input atau frekuensi utama dan menghasilkan distorsi yang disebut sebagai *intermodulation distortion*. Noise ini akan terlihat jelas pada grafik spektrum yaitu adanya pengulangan dari frekuensi dominan, kejadian ini akan terlihat sebagai pengulangan puncak-puncak frekuensi tetapi semakin lama levelnya akan semakin menurun.

Jika di-ilustrasikan dalam bentuk visual, maka akan terlihat jelas pengaruh yang ditimbulkan dari *intermodulation distortion* terhadap bentuk sinyal dalam domain waktu seperti pada gambar 4.40. Pada gambar tampak bahwa adanya beberapa sinyal dalam domain frekuensi yang mempunyai fasa yang berbeda,



sehingga disaat tercampur membentuk gelombang kecil pada puncak dan lembah dari sinyal. Untuk rangkaian alat *voltage to frequency converter* 30 MHz hanya terlihat *noise* pada puncak sinyal, sedangkan pada lembah sinyal hampir tidak terlihat. Hal ini dikarenakan proses reset pada sinyal yang terjadi sangat cepat sehingga hampir tidak sempat terbentuk *noise* pada lembah sinyal. *Noise* yang terbentuk pada domain waktu disebut *jitter* dan *noise* yang terbentuk pada domain frekuensi disebut *phase noise*.



Gambar 4.40. Pengaruh frekuensi harmonik terhadap bentuk sinyal dalam domain waktu

Selanjutnya data tegangan output maksimum dan data frekuensi output dimasukkan pada tabel 4.2 untuk diolah menjadi grafik pengujian kestabilan dari rangkaian *voltage to frequency converter* 30 MHz.

Tabel 4.2. Data Tegangan keluaran maksimum rangkaian *voltage to frequency converter* 30 MHz

Frekuensi Output Untuk Kapasitor Kompensasi $C_1$ (MHz)	Tegangan Output $V_{max}$ Kapasitor Kompensasi $C_1$ (Volt)	Frekuensi Output Untuk Kapasitor Kompensasi $C_2$ (MHz)	Tegangan Output $V_{max}$ Kapasitor Kompensasi $C_2$ (Volt)	Frekuensi Output Untuk Kapasitor Kompensasi $C_3$ (MHz)	Tegangan Output $V_{max}$ Kapasitor Kompensasi $C_3$ (Volt)
0	4.29134	0	4.33071	0	4.33071
0.85449	4.29134	0.48828	4.29134	0.97656	4.29134
0.97656	4.2126	0.97656	4.29134	0.97656	4.25197

1.46484	4.2126	1.46484	4.25197	1.46484	4.25197
1.82106	4.2126	1.95313	4.25197	1.95313	4.25197
2.44141	4.2126	2.44141	4.2126	2.44141	4.25197
2.92969	4.2126	2.92969	4.2126	2.92969	4.25197
3.41797	4.17323	3.41797	4.25197	3.54004	4.25197
3.90625	4.2126	3.90625	4.25197	3.90625	4.25197
4.39453	4.2126	4.39453	4.25197	4.39453	4.25197
5.00488	4.2126	5.00488	4.25197	4.88281	4.25197
5.61523	4.2126	5.61523	4.25197	5.37109	4.25197
5.98145	4.25197	5.98145	4.25197	5.85938	4.25197
6.46973	4.2126	6.34766	4.25197	6.46973	4.25197
6.83594	4.2126	6.95801	4.25197	6.95801	4.25197
7.44629	4.2126	7.44629	4.25197	7.44629	4.25197
7.93457	4.2126	7.8125	4.25197	7.93457	4.25197
8.54492	4.2126	8.42285	4.25197	8.54492	4.25197
9.0332	4.2126	9.0332	4.25197	9.0332	4.25197
9.52148	4.2126	9.52148	4.25197	9.39941	4.25197
10.0098	4.2126	10.0098	4.25197	10.0098	4.25197
10.2539	4.2126	10.376	4.2126	10.376	4.2126
10.9863	4.25197	11.1084	4.25197	11.1084	4.25197
11.3525	4.2126	11.4746	4.25197	11.7188	4.25197
11.8408	4.25197	11.7188	4.25197	11.8408	4.29134
12.3291	4.25197	12.207	4.25197	12.3291	4.25197
13.0615	4.2126	12.9395	4.25197	12.9395	4.25197
13.5498	4.25197	13.6719	4.25197	13.6719	4.25197
14.0381	4.25197	14.0381	4.25197	14.1602	4.25197
14.5264	4.25197	14.5264	4.25197	14.5264	4.29134
14.8926	4.25197	15.0147	4.25197	15.0147	4.25197
15.2588	4.25197	15.3809	4.25197	15.3809	4.25197
16.1133	4.25197	15.7471	4.25197	15.7471	4.25197
16.7236	4.25197	16.2354	4.25197	16.1133	4.25197
17.0898	4.33071	17.334	4.29134	17.334	4.29134
17.334	4.33071	17.7002	4.33071	17.7002	4.33071
17.8223	4.29134	17.8223	4.33071	17.9443	4.33071
18.6768	4.29134	18.3106	4.33071	18.3106	4.33071
19.043	4.29134	19.043	4.33071	19.043	4.33071
19.4092	4.25197	19.5313	4.29134	19.5313	4.29134
19.7754	4.2126	19.8975	4.2126	19.8975	4.29134
20.3857	4.25197	20.3857	4.25197	20.2637	4.29134
21.4844	4.2126	20.752	4.17323	20.752	4.17323
21.8506	4.17323	21.6065	4.13386	21.6065	4.13386

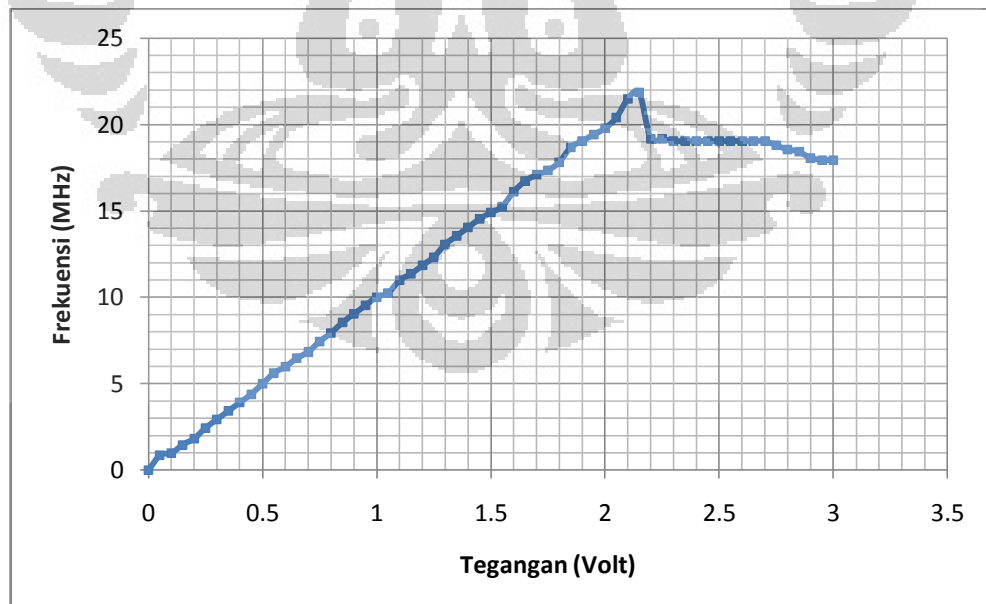
Dari tabel 4.2 tampak bahwa tegangan maksimum yang ditampilkan oleh alat menunjukkan hasil yang mempunyai sedikit gejolak pada beberapa titik data dikarenakan adanya *noise* yang ditimbulkan oleh alat yang menyebabkan perubahan terhadap puncak maksimum pada data tegangan untuk domain waktu.

#### 4.3.3 Analisa Linieritas Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz

Untuk menguji linieritas dari sinyal keluaran rangkaian *voltage to frekuensi converter* 30 MHz dilakukan beberapa tahap pengolahan. Pertama pembuatan grafik hubungan antara tegangan dan frekuensi dari hasil data pada tabel 4.1 untuk masing-masing nilai kapasitor kompensasi 0,01  $\mu\text{F}$ , 0,1  $\mu\text{F}$  dan 1  $\mu\text{F}$ . Selanjutnya dilakukan proses *curve fitting* yaitu dengan menggunakan metode *regresi linear* dan mencari koefisien korelasi R dari data.

Berikut ini merupakan grafik hubungan antara tegangan referensi input yang diberikan pada alat dan frekuensi output yang dihasilkan oleh alat. Tegangan referensi diukur dalam satuan Volt, sedangkan frekuensi dalam satuan MHz.

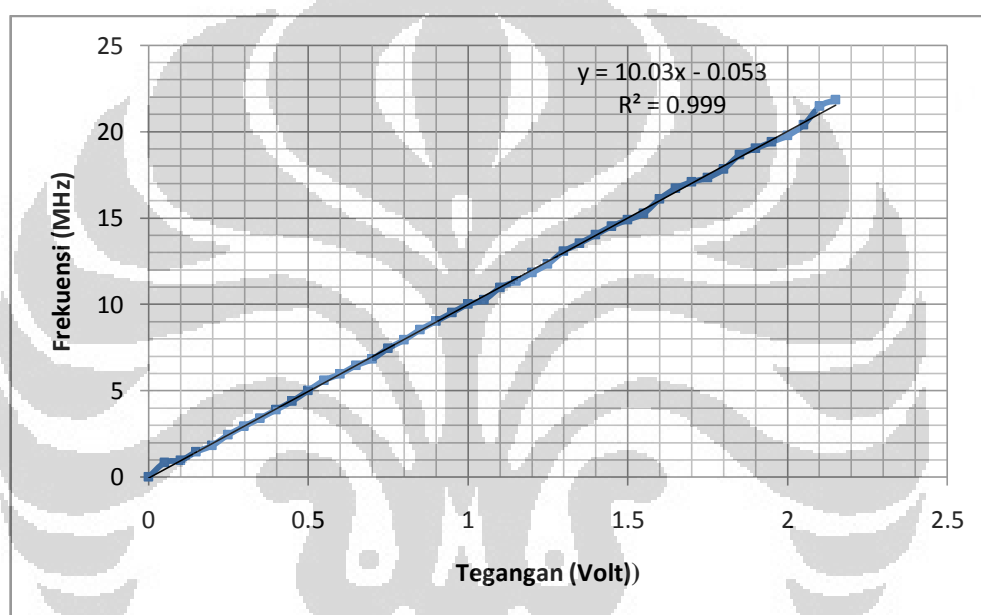
##### 4.3.3.1 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.01 $\mu\text{F}$



Gambar 4.41. Grafik hubungan tegangan referensi input dengan frekuensi output (C<sub>1</sub>)

Pada gambar 4.41 tampak bahwa terjadi penurunan frekuensi setelah mendapat tegangan referensi diatas 2,15 volt. Berdasarkan sub-bab sebelumnya bahwa, alat hanya mampu mengeluarkan frekuensi maksimum sebesar 21,5 MHz.

Diasumsikan linieritas dari alat *voltage to frequency converter* 30 MHz ini hanya memiliki rentang 0 Hz hingga 21,5 MHz. Maka proses analisa data untuk mencari linieritas sinyal keluaran rangkaian *voltage to frekuensi converter* 30 MHz ini hanya dilakukan dengan menggunakan data dari 0 Hz hingga 21,5 MHz dengan rentang tegangan referensi input dari 0 volt hingga 2,15 volt.



Gambar 4.42. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_1$  setelah proses linierisasi)

Setelah dilakukan proses *regresi linear*, pada gambar 4.42 didapatkan persamaan  $y = 10,03727x - 0,05365$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,999429$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,999714$ .

Koefisien korelasi dapat dicari dengan menggunakan persamaan statistik, berikut contoh perhitungan untuk mencari persamaan fungsi grafik dan koefisien determinasi serta koefisien korelasi.

Untuk menentukan fungsi  $y = a_1x + a_0$  digunakan persamaan berikut,

$$a_1 = \frac{n \sum x_i y_i - \sum x_i \sum y_i}{n \sum x_i^2 - (\sum x_i)^2} = \frac{(44 \times 685,86838) - (47,3 \times 472,40212)}{(44 \times 68,585) - 2237,29} = 10,03727$$

$$a_0 = \bar{y} - a_1 \bar{x} = 10,73641 - (10,03727 \times 2237,29) = -0,05365$$

Untuk mendapatkan koefisien determinasi dan koefisien korelasi digunakan persamaan berikut,

$$S_t = \sum (y_i - \bar{y})^2 = 2700,442$$

$$S_r = \sum (y_i - a_0 - a_1 x_i)^2 = 1,021665$$

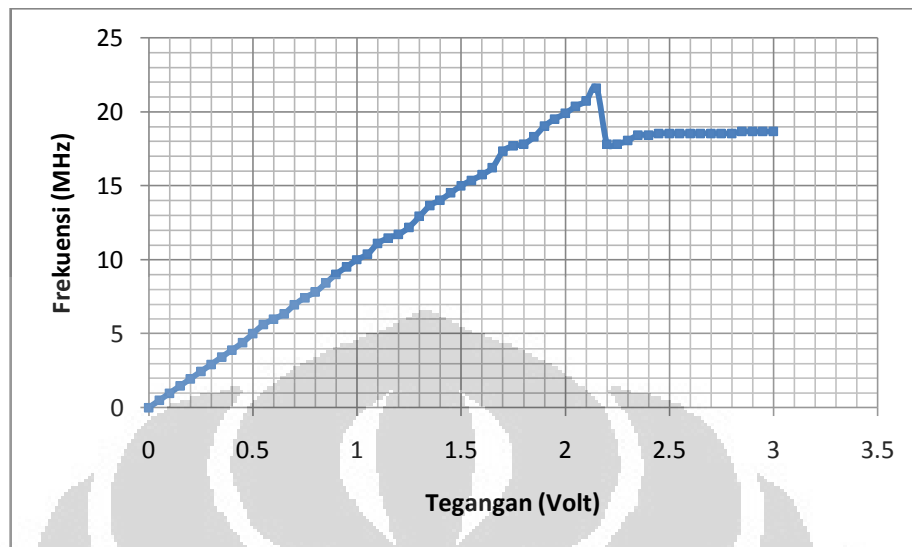
$$R^2 = \frac{S_t - S_r}{S_t} = \frac{2700,442 - 1,021665}{2700,442} = 0,999429$$

Untuk mencari koefisien korelasi R dapat diambil dari akar koefisien determinasi, yaitu  $R = 0,999714$ . Proses pengolahan data ini dilakukan untuk ketiga variasi kapasitor kompensasi.

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat besar mendekati nilai dapat dikatakan bahwa grafik sinyal keluaran alat sangat mendekati linear. Menurut ilmu statistik dimana hubungan koefisien korelasi dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol maka grafik akan sangat tidak linear, tetapi jika nilai koefisien korelasi semakin mendekati nilai satu maka semakin mendekati linear pula suatu grafik.

Pada grafik hubungan tegangan referensi input dengan frekuensi output untuk kapasitor kompensasi  $0,01 \mu\text{F}$  yaitu pada gambar 4.42 terdapat fluktuasi pada pemberian tegangan referensi input  $0,05 \text{ volt}$  yang seharusnya mempunyai frekuensi sebesar  $500 \text{ kHz}$  tetapi yang terbaca melainkan  $854,492 \text{ kHz}$ .

#### 4.3.3.2 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 0.1 $\mu$ F

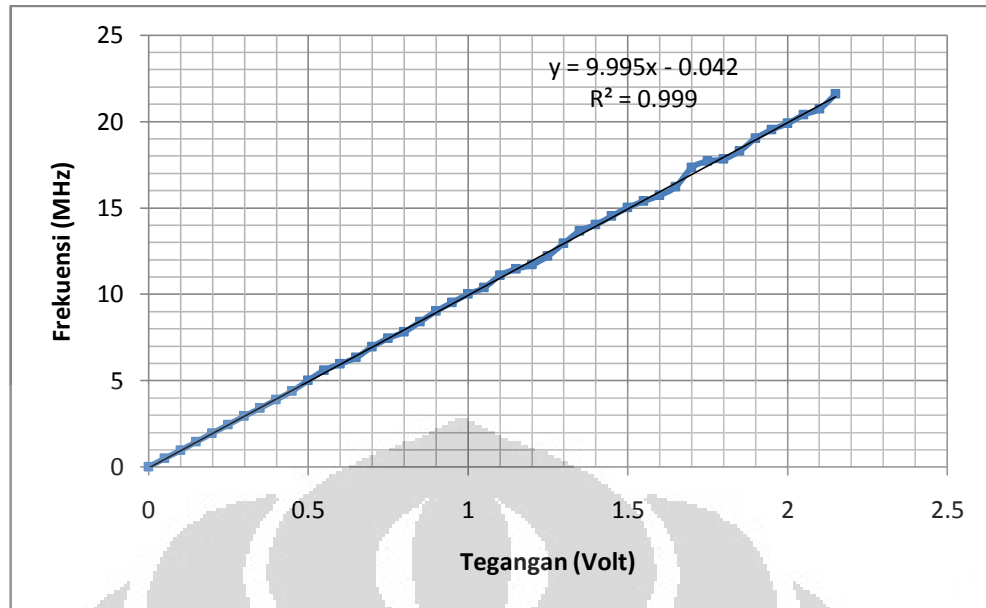


Gambar 4.43. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_2$ )

Pada gambar 4.43 tampak bahwa terjadi penurunan frekuensi setelah mendapat tegangan referensi diatas 2,15 volt. Berdasarkan sub-bab sebelumnya bahwa, alat hanya mampu mengeluarkan frekuensi maksimum sebesar 21,5 MHz.

Diasumsikan linieritas dari alat *voltage to frequency converter* 30 MHz ini hanya memiliki rentang 0 Hz hingga 21,5 MHz. Maka proses analisa data untuk mencari linieritas sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz ini hanya dilakukan dengan menggunakan data dari 0 Hz hingga 21,5 MHz dengan rentang tegangan referensi input dari 0 volt hingga 2,15 volt.

Setelah dilakukan proses *regresi linear*, pada gambar 4.44 didapatkan persamaan  $y = 9,995883x - 0,042169$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,999593$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,999796$ .

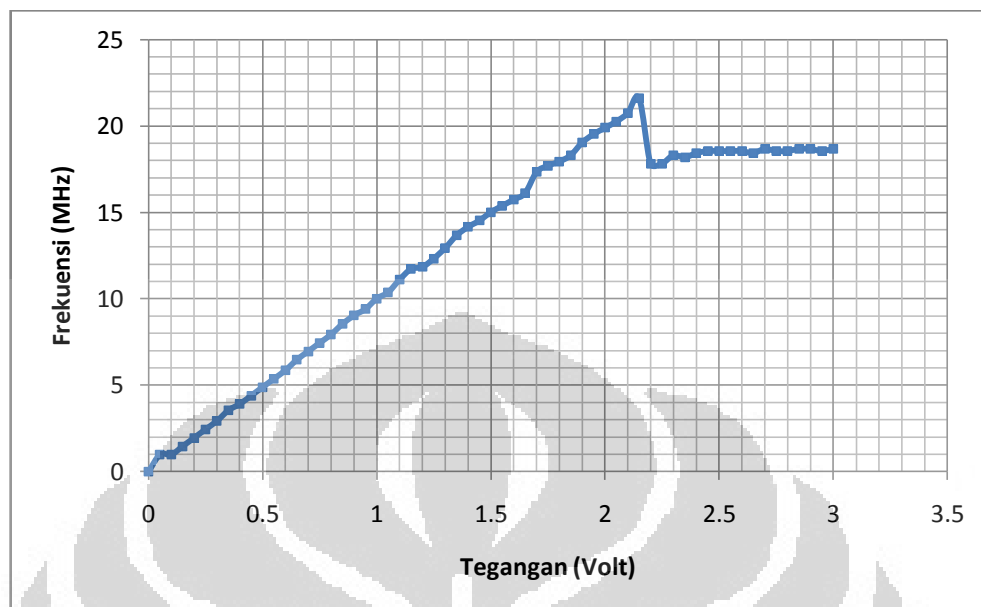


Gambar 4.44. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_2$  setelah proses linierisasi)

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat besar mendekati nilai dapat dikatakan bahwa grafik sinyal keluaran alat sangat mendekati linear. Menurut ilmu statistik dimana hubungan koefisien korelasi dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol maka grafik akan sangat tidak linear, tetapi jika nilai koefisien korelasi semakin mendekati nilai satu maka semakin mendekati linear pula suatu grafik.

Pada grafik hubungan tegangan referensi input dengan frekuensi output untuk kapasitor kompensasi  $0.1 \mu\text{F}$  yaitu pada gambar 4.44 tidak terdapat fluktuasi pada pemberian tegangan referensi input  $0,05$  volt yang seharusnya mempunyai frekuensi sebesar  $500 \text{ kHz}$  yang terbaca cukup akurat yaitu  $488,281 \text{ kHz}$ .

### 4.3.3.3 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 30 MHz dengan Menggunakan Kapasitor Kompensasi 1 $\mu$ F



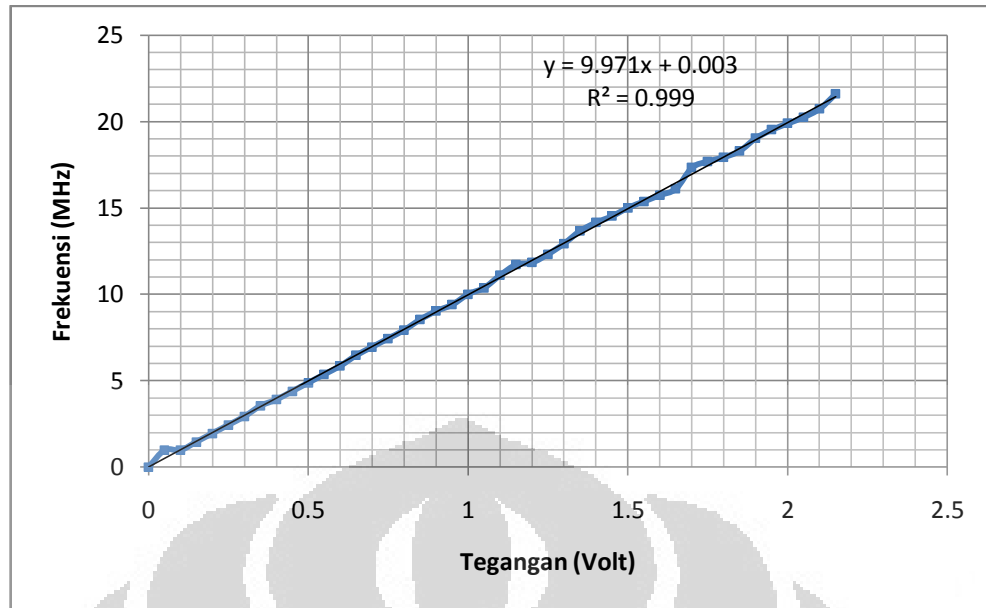
Gambar 4.45. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_3$ )

Pada gambar 4.45 tampak bahwa terjadi penurunan frekuensi setelah mendapat tegangan referensi diatas 2,15 volt. Berdasarkan sub-bab sebelumnya bahwa, alat hanya mampu mengeluarkan frekuensi maksimum sebesar 21,5 MHz.

Diasumsikan linieritas dari alat *voltage to frequency converter* 30 MHz ini hanya memiliki rentang 0 Hz hingga 21,5 MHz. Maka proses analisa data untuk mencari linieritas sinyal keluaran rangkaian *voltage to frequency converter* 30 MHz ini hanya dilakukan dengan menggunakan data dari 0 Hz hingga 21,5 MHz dengan rentang tegangan referensi input dari 0 volt hingga 2,15 volt.

Setelah dilakukan proses *regresi linear*, pada gambar 4.46 didapatkan persamaan  $y = 9,971227x + 0,003699$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,999413$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,999706$ .





Gambar 4.46. Grafik hubungan tegangan referensi input dengan frekuensi output ( $C_3$  setelah proses linierisasi)

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat besar mendekati nilai dapat dikatakan bahwa grafik sinyal keluaran alat sangat mendekati linear. Menurut ilmu statistik dimana hubungan koefisien korelasi dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol maka grafik akan sangat tidak linear, tetapi jika nilai koefisien korelasi semakin mendekati nilai satu maka semakin mendekati linear pula suatu grafik.

Pada grafik hubungan tegangan referensi input dengan frekuensi output untuk kapasitor kompensasi  $1 \mu\text{F}$  yaitu pada gambar 4.46 terdapat fluktuasi pada pemberian tegangan referensi input  $0,05$  volt yang seharusnya mempunyai frekuensi sebesar  $500$  kHz tetapi yang terbaca melainkan  $976,563$  kHz.

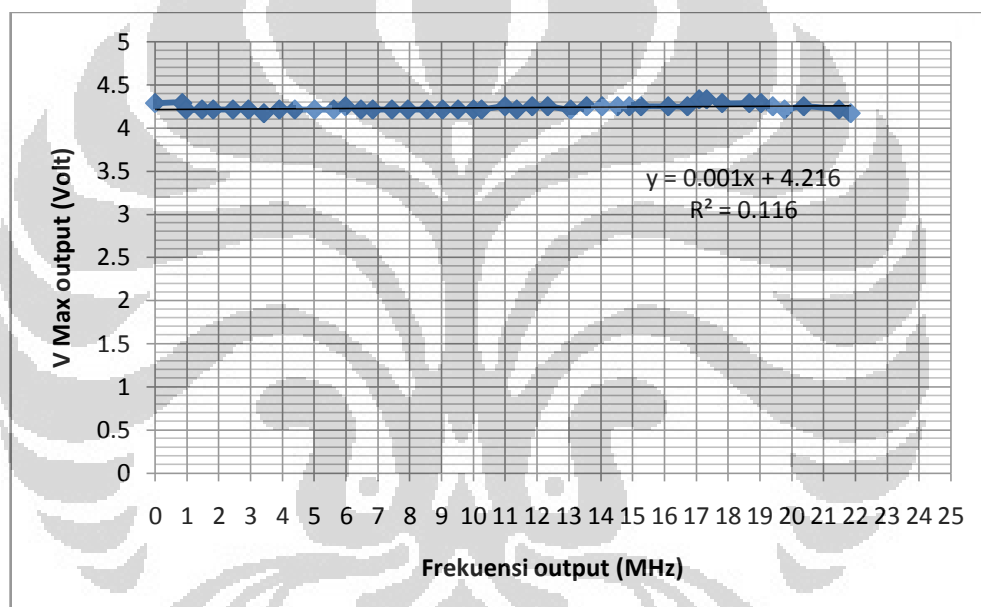
#### 4.3.4 Analisa Kestabilan Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 21,5 MHz

Untuk menguji kestabilan dari sinyal keluaran rangkaian *voltage to frequency converter* 21,5 MHz dilakukan beberapa tahap pengolahan. Pertama pembuatan grafik hubungan antara frekuensi output dan tegangan output dari hasil data pada tabel 4.2 untuk masing-masing nilai kapasitor kompensasi  $0,01 \mu\text{F}$ ,  $0,1 \mu\text{F}$  dan  $1$

$\mu\text{F}$ . Selanjutnya dilakukan proses *curve fitting* yaitu dengan menggunakan metode *regresi linear* dan mencari koefisien korelasi R dari data.

Berikut ini merupakan grafik hubungan antara frekuensi output dan tegangan output maksimum (V Max) yang dihasilkan oleh alat. Frekuensi yang diukur dalam satuan MHz, sedangkan tegangan output maksimum diukur dalam satuan volt.

#### 4.3.4.1 Analisa Kestabilan Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 21,5 MHz Dengan Menggunakan Kapasitor 0.01 $\mu\text{F}$



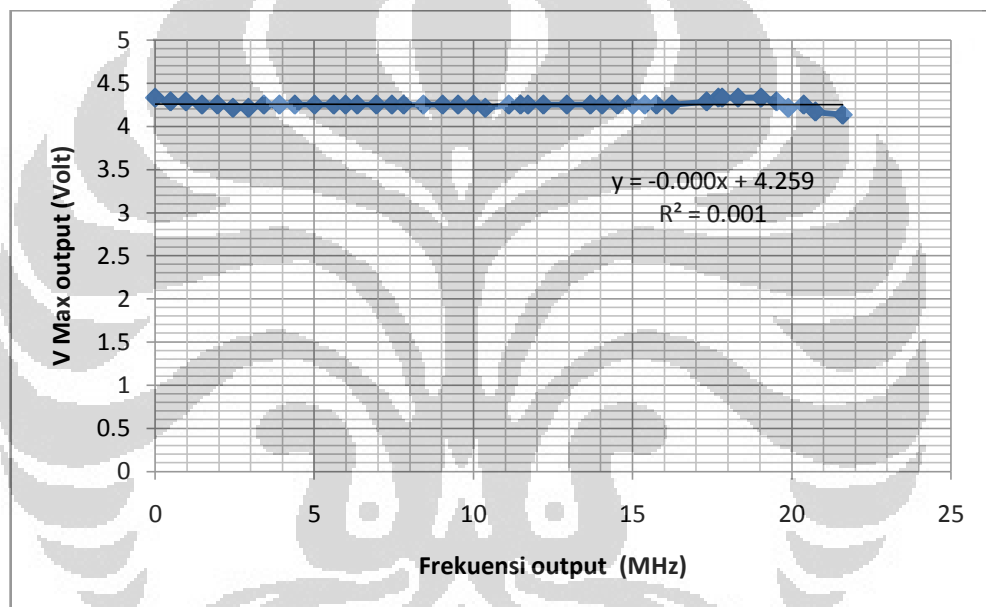
Gambar 4. 47. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_1$ )

Setelah dilakukan proses *regresi linear*, pada gambar 4.47 didapatkan persamaan  $y = 0,001914x + 4,216202$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,116056$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,340669$ .

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat kecil, dapat dikatakan bahwa grafik tegangan maksimum sinyal keluaran sangat stabil. Secara keseluruhan alat sudah menunjukkan tegangan maksimum yang

hampir konstan. Menurut ilmu statistik dimana hubungan koefisien korelasi dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol, dalam kasus ini garis regresi horisontal (gradien mendekati nol) maka tidak ada hubungan antara frekuensi output dengan tegangan maksimum output atau dapat dikatakan tegangan maksimum output selalu konstan dan tidak dipengaruhi oleh perubahan frekuensi output.

#### 4.3.4.2 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 21,5 MHz Dengan Menggunakan Kapasitor 0.1 $\mu\text{F}$



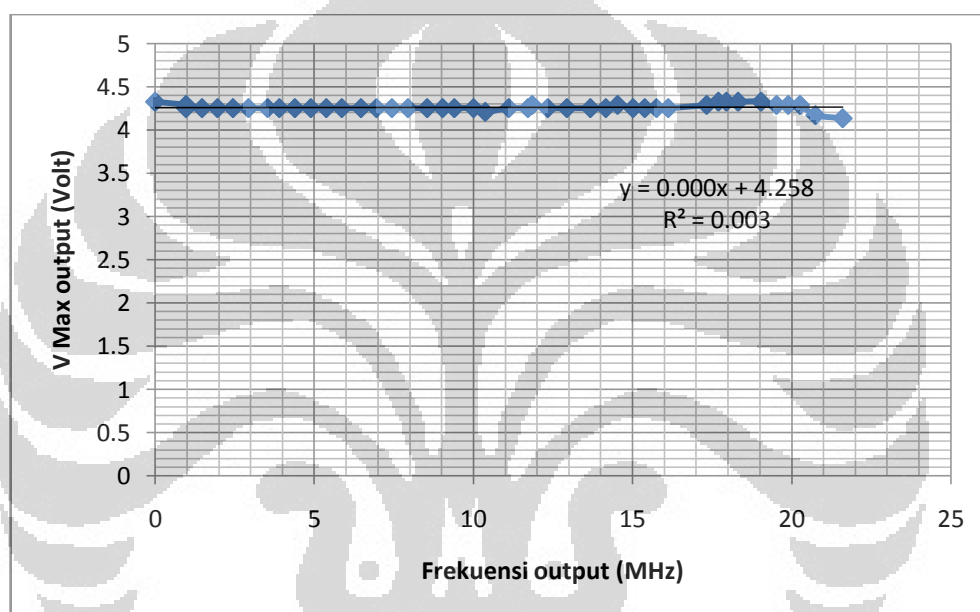
Gambar 4. 48. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_2$ )

Setelah dilakukan proses *regresi linear*, pada gambar 4.48 didapatkan persamaan  $y = -0,000249x + 4,259152$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,001812$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,042569$ .

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat kecil, dapat dikatakan bahwa grafik tegangan maksimum sinyal keluaran sangat stabil. Secara keseluruhan alat sudah menunjukkan tegangan maksimum yang hampir konstan. Menurut ilmu statistik dimana hubungan koefisien korelasi

dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol, dalam kasus ini garis regresi horisontal (gradien mendekati nol) maka tidak ada hubungan antara frekuensi output dengan tegangan maksimum output atau dapat dikatakan tegangan maksimum output selalu konstan dan tidak dipengaruhi oleh perubahan frekuensi output.

#### 4.3.4.3 Analisa Grafik Keluaran Rangkaian *Voltage to Frequency Converter* 21,5 MHz Dengan Menggunakan Kapasitor 1 $\mu$ F



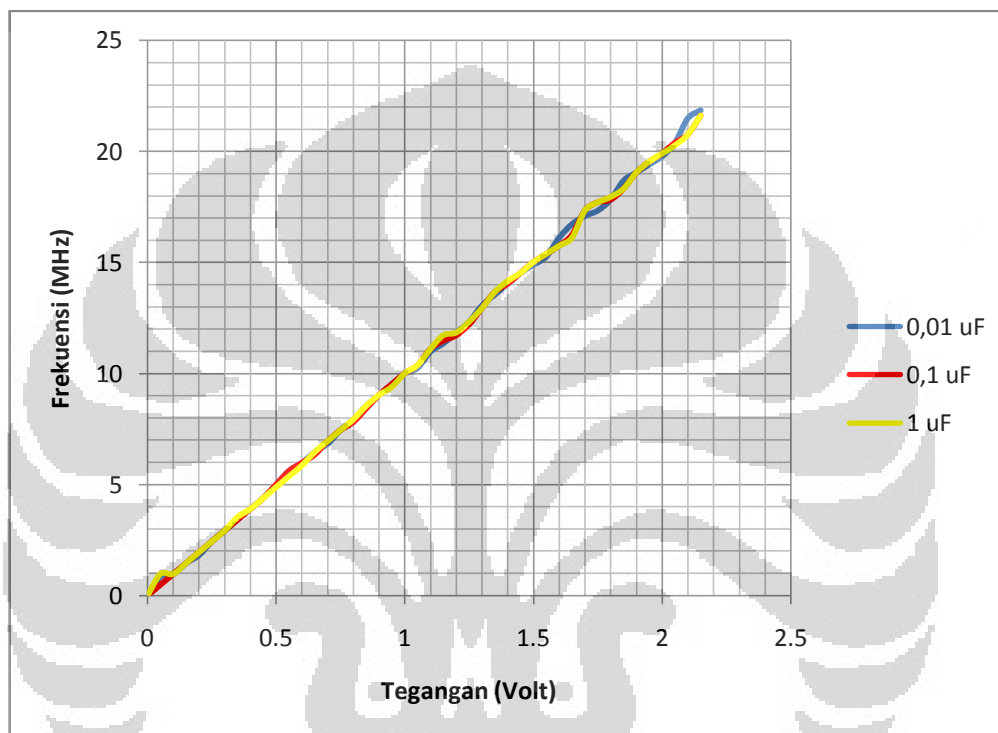
Gambar 4. 49. Grafik hubungan frekuensi output dengan tegangan output maksimum ( $C_3$ )

Setelah dilakukan proses *regresi linear*, pada gambar 4.49 didapatkan persamaan  $y = 0,000349x + 4,258051$  dan proses pencarian nilai koefisien determinasi yaitu sebesar  $R^2 = 0,003659$ . Koefisien korelasi merupakan Akar dari koefisien determinasi, sehingga didapatkan koefisien korelasi sebesar  $R = 0,060486$ .

Dari hasil koefisien korelasi dapat dilihat bahwa dengan nilai yang sangat kecil, dapat dikatakan bahwa grafik tegangan maksimum sinyal keluaran sangat stabil. Secara keseluruhan alat sudah menunjukkan tegangan maksimum yang hampir konstan. Menurut ilmu statistik dimana hubungan koefisien korelasi dengan linieritas suatu grafik yaitu jika semakin mendekati nilai nol, dalam kasus

ini garis regresi horisontal (gradien mendekati nol) maka tidak ada hubungan antara frekuensi output dengan tegangan maksimum output atau dapat dikatakan tegangan maksimum output selalu konstan dan tidak dipengaruhi oleh perubahan frekuensi output.

#### 4.3.5 Analisa Pengaruh Nilai Kapasitor Kompensasi Pada Rangkaian Voltage to Frequency Converter 21,5 MHz Untuk Uji Linieritas



Gambar 4.50. Grafik gabungan dari beberapa nilai kapasitor kompensasi

Dari ketiga grafik untuk variasi nilai kapasitor kompensasi, grafik dengan nilai kapasitor kompensasi 0,1  $\mu\text{F}$  memiliki nilai koefisien korelasi yang lebih besar yaitu  $R = 0,999796$  dibandingkan dengan grafik kapasitor kompensasi 0,01  $\mu\text{F}$  dan 1  $\mu\text{F}$  yaitu  $R = 0,999714$  dan  $R = 0,999706$ . Dengan demikian grafik dengan kapasitor kompensasi 0,1  $\mu\text{F}$  lebih linear dibandingkan dengan grafik kapasitor kompensasi yang lain, meskipun perbedaannya tidak terlalu signifikan. Fluktuasi yang terjadi dibawah tegangan referensi input 0,05 volt sangat sulit untuk diamati, dikarenakan harus memberikan tegangan referensi yang lebih kecil dari 0,05 volt, sedangkan pemberian tegangan hanya dilakukan dengan memberikan tegangan yang divariasikan dengan menggunakan potensiometer. Hal inilah yang

menyebabkan sulitnya untuk memberikan perubahan tegangan referensi input yang lebih kecil lagi.

Pada grafik hubungan tegangan referensi input dengan frekuensi output didapatkan persamaan kurva sebagai berikut, untuk kapasitor kompensasi 0,01  $\mu\text{F}$  memiliki persamaan  $y_1 = 10,03727x - 0,05365$ , untuk kapasitor kompensasi 0,1  $\mu\text{F}$  memiliki persamaan  $y_2 = 9,995883x - 0,042169$  dan untuk kapasitor kompensasi 1  $\mu\text{F}$  memiliki persamaan  $y_3 = 9,971227x + 0,003699$ . Nilai koefisien didepan  $x$  pada persamaan merupakan nilai gradien dari kurva yang menunjukkan suatu karakteristik dari sistem rangkaian *wide range voltage to frequency converter*. Sedangkan nilai  $x$  merupakan nilai tegangan referensi input yang diberikan. Jika dimasukkan nilai tegangan tertentu pada persamaan, maka akan didapatkan suatu pengali bernilai mendekati 10 dalam satuan MHz. Sebagai contoh dengan memberikan tegangan referensi input sebesar 1 volt, maka pada persamaan akan didapatkan hasil frekuensi output mendekati 10 MHz.

Dari ketiga persamaan kapasitor kompensasi  $y_1$ ,  $y_2$  dan  $y_3$  terlihat bahwa dalam setiap kenaikan nilai kapasitor kompensasi akan memberikan dampak terhadap pengurangan nilai gradien persamaan yang berarti terjadi pengurangan terhadap nilai frekuensi output yang dihasilkan oleh rangkaian *wide range voltage to frequency converter*. Untuk pemberian variasi nilai kapasitor kompensasi 0,01  $\mu\text{F}$ , 0,1  $\mu\text{F}$  dan 1  $\mu\text{F}$  belum menunjukkan perbedaan yang cukup signifikan, namun sudah memperlihatkan pengaruh terhadap perubahan nilai frekuensi output yang dihasilkan.

#### **4.3.6 Analisa Pengaruh Nilai Kapasitor Kompensasi Pada Rangkaian Voltage to Frequency Converter 21,5 MHz Untuk Uji Kestabilan**

Dari ketiga grafik untuk variasi nilai kapasitor kompensasi, grafik dengan nilai kapasitor kompensasi 0,1  $\mu\text{F}$  memiliki nilai koefisien korelasi yang lebih kecil yaitu  $R = 0,042569$  dibandingkan dengan grafik kapasitor kompensasi 0,01  $\mu\text{F}$  dan 1  $\mu\text{F}$  yaitu  $R = 0,340669$  dan  $R = 0,060486$ . Dengan demikian grafik dengan kapasitor kompensasi 0,1  $\mu\text{F}$  lebih stabil dibandingkan dengan grafik kapasitor kompensasi yang lain, meskipun perbedaannya tidak terlalu signifikan.

## BAB 5 KESIMPULAN DAN SARAN

### 5.1 KESIMPULAN

Berdasarkan pembahasan yang telah diuraikan pada bab-bab sebelumnya, maka dapat disimpulkan beberapa hal sebagai berikut :

1. Setelah melakukan penyesuaian terhadap konfigurasi rancangan desain rangkaian Jim Williams [3], yaitu pada bagian *frequency divider*, maka rangkaian telah berhasil bekerja sebagai fungsi *toggle* dan *hold*.
2. Untuk uji linieritas, berdasarkan hasil analisa dan data pengujian rangkaian *voltage to frequency converter* 30 MHz, yaitu dari ketiga jenis grafik yang menggunakan kapasitor kompensasi yang berbeda masih belum menunjukkan adanya perbedaan yang cukup signifikan. Namun dengan menggunakan kapasitor kompensasi 0,1  $\mu\text{F}$  menunjukkan adanya sedikit perbedaan dibanding dengan kompensasi 0,01  $\mu\text{F}$  dan 1 $\mu\text{F}$ , yaitu nilai koefisien korelasi yang lebih besar dibandingkan yang lain dan terlihat lebih linier pada saat pemberian tegangan referensi 0,05 volt. Parameter yang digunakan sebagai acuan adalah nilai koefisien korelasi dari grafik hubungan antara tegangan referensi input dengan frekuensi output.
3. Untuk uji kestabilan, berdasarkan hasil analisa dan data pengujian rangkaian *voltage to frequency converter* 30 MHz, yaitu dari ketiga jenis grafik yang menggunakan kapasitor kompensasi yang berbeda masih belum menunjukkan adanya perbedaan yang cukup signifikan. Namun dengan menggunakan kapasitor kompensasi 0,1  $\mu\text{F}$  menunjukkan adanya sedikit perbedaan dibanding dengan kompensasi 0,01  $\mu\text{F}$  dan 1 $\mu\text{F}$ , yaitu nilai koefisien korelasi yang lebih kecil yang menunjukkan grafik konstan dari tegangan maksimum terhadap frekuensi outputnya. Parameter yang digunakan sebagai acuan adalah nilai koefisien korelasi dari grafik hubungan antara frekuensi output dengan tegangan output.
4. Rangkaian *voltage to frequency converter* 30 MHz dilakukan pengujian dengan hasil sebagai berikut :

- a. Pengujian revisi desain rangkaian berhasil melakukan fungsi *toggle* dan *hold* sebagai pembagi frekuensi skala dua.
  - b. Terdapat distorsi harmonik pada alat yang disebabkan oleh komponen *Chopper Stabilized operational amplifier* yang tidak sempurna.
  - c. Pengujian linieritas terhadap rangkaian yang menggunakan kapasitor kompensasi 0,01  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,999714$ . Pengujian terhadap rangkaian yang menggunakan kapasitor kompensasi 0,1  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,999796$ . Pengujian terhadap rangkaian yang menggunakan kapasitor kompensasi 1  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,999706$ .
  - d. Pengujian kestabilan terhadap rangkaian yang menggunakan kapasitor kompensasi 0,01  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,340669$ . Pengujian terhadap rangkaian yang menggunakan kapasitor kompensasi 0,1  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,042569$ . Pengujian terhadap rangkaian yang menggunakan kapasitor kompensasi 1  $\mu\text{F}$  didapatkan hasil koefisien korelasi sebesar  $R = 0,060486$ .
5. Rangkaian *voltage to frequency converter* 30 MHz setelah direvisi memiliki rentang frekuensi dari nol Hz hingga 21,5 MHz maksimum.

## 5.2 SARAN

Berdasarkan kesimpulan diatas, maka penulis memberikan saran untuk meningkatkan kerja dari rangkaian *voltage to frequency converter* 30 MHz, diperlukan penggunaan komponen yang lebih tepat terutama pemilihan komponen yang masih banyak beredar dipasar Indonesia. Akan lebih baik lagi jika komponen yang tidak terdapat dipasaran Indonesia dicari di pasaran Luar Negri. Perlu diperhatikan juga desain *layout* PCB yang lebih baik.



## DAFTAR ACUAN

- [1] Williams, J., “*Applications for a Switched-Capacitor Instrumentation Building Block*”, 0Hz-30kHz V→F, halaman 10-11, Linear Technology Corporation, Application Note 3.
- [2] Williams, J., “*Applications Application Considerations and Circuits for a New Chopper-Stabilized Op Amp*”, 1Hz-1.25MHz V→F, halaman 13-14, Linear Technology Corporation, Application Note 9.
- [3] Williams, J., “*Applications Application Considerations and Circuits for a New Chopper-Stabilized Op Amp*”, 1Hz-21,5MHz V→F, halaman 14-15, Linear Technology Corporation, Application Note 9.
- [4] Tamsir, A.Santoso, M.T., (2012)“*Molekular Sensor*” Universitas Indonesia.
- [5] ECS, INC International., “*Oscillation Circuit Design Consideration*”, halaman 85, Technical Reference.
- [6] Boylestad, Robert.L.(2006).*Electronics Devices and Circuit Theory*.New Jersey:Pearson Education International.
- [7] Williams, J., “*Instrumentation Applications for a Monolithic Oscillator*”, *A Clock for All Reasons*, halaman 1, Linear Technology Corporation, Application Note 93.
- [8] Linear Technology.(1985). “*LTC1043 Dual Precision Instrumentation Switched Capacitor Building Block*”, Precise and Charge-Balanced Switching, USA: Fairchild Semiconductor Corporation.
- [9] Fairchild Semiconductor.(October 1975). “*CMOS Schmitt Trigger—A Uniquely Versatile Design Component*”, CMOS Schmitt Trigger Low Power Oscillator, halaman 5, Fairchild Semiconductor Corporation. Application Note 140.
- [10] Leach, W. Marshall., Jr., (2009),”*One-BJT Current Source*”,halaman 2,Professor, Georgia Institute of Technology, School of Electrical and Computer Engineering .
- [11] Bourns INC.(2003). “*Schottky Chip Diode Application Note*”, halaman 3-4, USA. Bourns Corporations.
- [12] Fairchild Semiconductor.(October 1974). “*CMOS Oscillators*”, A Single Schmitt Trigger Makes an Oscillator, halaman 3-4, Fairchild Semiconductor Corporation. Application Note 118.

## DAFTAR PUSTAKA

- National Semiconductor.(1999).*LM385 Micropower Voltage Reference Diode*.National Semiconductor Corporation.
- Linear Technology.*LTC1043 Dual Precision Instrumentation Switched Capacitor Building Block*. USA:Linear Technology Corporation.
- Linear Technology.*LTC1050 Dual Precision Chopper Stabilized Operational Amplifiers With Internal Capacitors*. USA.Linear Technology Corporation.
- Texas Instruments.(1988).*74LS132 Quadruple 2-Input Positive-NAND Schmitt Triggers*.Dallas, Texas. Texas Instruments Corporation.
- Texas Instruments.(1988).*74LS74 Dual D-Type Positive-Edge-triggered Flip-Flops With Preset and Clear*. Dallas, Texas. Texas Instruments Corporation.
- Texas Instruments.(1988).*74LS90 Decade Counters*. Dallas, Texas. Texas Instruments Corporation.
- Agilent Technologies.(1999). *1N5711 Schottky Barrier Diodes for General Purpose Applications*. Agilent Technologies Corporation.
- ON Semiconductor.(2004). *2N3906 PNP General Purpose Transistor*. Phoenix, Arizona.USA. ON Semiconductor Corporation.
- PHILIPS Semiconductor.(2004). *2N3904 NPN General Purpose Transistor*. Netherlands. PHILIPS Semiconductor Corporation.
- ON Semiconductor.(2006). *2N5486 JFET VHF/UHF Amplifiers*. Phoenix, Arizona.USA. ON Semiconductor Corporation.
- Kime, Mano., “*Logic And Computer Design Fundamentals*”, 2004. Third Edition. Pearson Prentice Hall. Pearson Education, Inc. New Jersey. USA.

## LAMPIRAN

### L.1: Mencari nilai Koefisien Korelasi untuk $C = 0,01 \mu\text{F}$

i	$x_i$	$y_i$	$x_i y_i$	$x_i^2$
0	0	0	0	0
1	0.05	0.854492	0.04272461	0.0025
2	0.1	0.976563	0.09765625	0.01
3	0.15	1.464844	0.2197266	0.0225
4	0.2	1.821055	0.364211	0.04
5	0.25	2.441406	0.6103515	0.0625
6	0.3	2.929688	0.8789064	0.09
7	0.35	3.417969	1.19628915	0.1225
8	0.4	3.90625	1.5625	0.16
9	0.45	4.394531	1.97753895	0.2025
10	0.5	5.004883	2.5024415	0.25
11	0.55	5.615234	3.0883787	0.3025
12	0.6	5.981445	3.588867	0.36
13	0.65	6.469727	4.20532255	0.4225
14	0.7	6.835938	4.7851566	0.49
15	0.75	7.446289	5.58471675	0.5625
16	0.8	7.93457	6.347656	0.64
17	0.85	8.544922	7.2631837	0.7225
18	0.9	9.033203	8.1298827	0.81
19	0.95	9.521484	9.0454098	0.9025
20	1	10.00977	10.00977	1
21	1.05	10.25391	10.7666055	1.1025
22	1.1	10.98633	12.084963	1.21
23	1.15	11.35254	13.055421	1.3225
24	1.2	11.84082	14.208984	1.44
25	1.25	12.3291	15.411375	1.5625
26	1.3	13.06152	16.979976	1.69
27	1.35	13.5498	18.29223	1.8225
28	1.4	14.03809	19.653326	1.96
29	1.45	14.52637	21.0632365	2.1025
30	1.5	14.89258	22.33887	2.25
31	1.55	15.25879	23.6511245	2.4025
32	1.6	16.11328	25.781248	2.56

33	1.65	16.72363	27.5939895	2.7225
34	1.7	17.08984	29.052728	2.89
35	1.75	17.33398	30.334465	3.0625
36	1.8	17.82227	32.080086	3.24
37	1.85	18.67676	34.552006	3.4225
38	1.9	19.04297	36.181643	3.61
39	1.95	19.40918	37.847901	3.8025
40	2	19.77539	39.55078	4
41	2.05	20.38574	41.790767	4.2025
42	2.1	21.48438	45.117198	4.41
43	2.15	21.85059	46.9787685	4.6225
Jumlah	47.3	472.40212	685.868381	68.585

$x'$	$y'$	$(\sum x_i)^2$	$a_1$	$a_0$
1.075	10.73641	2237.29	10.03727	0.05365

$St$	$Sr$
2700.442	1.021665

$R^2$	$R$
0.999621668	0.999811

**L.2: Mencari nilai Koefisien Korelasi untuk  $C = 0,1 \mu\text{F}$**

i	$x_i$	$y_i$	$x_i y_i$	$x_i^2$
0	0	0	0	0
1	0.05	0.48828	0.024414	0.0025
2	0.1	0.97656	0.097656	0.01
3	0.15	1.46484	0.219727	0.0225
4	0.2	1.95313	0.390625	0.04
5	0.25	2.44141	0.610352	0.0625
6	0.3	2.92969	0.878906	0.09
7	0.35	3.41797	1.196289	0.1225
8	0.4	3.90625	1.5625	0.16
9	0.45	4.39453	1.977539	0.2025
10	0.5	5.00488	2.502442	0.25
11	0.55	5.61523	3.088379	0.3025
12	0.6	5.98145	3.588867	0.36
13	0.65	6.34766	4.125976	0.4225
14	0.7	6.95801	4.870606	0.49
15	0.75	7.44629	5.584717	0.5625
16	0.8	7.8125	6.25	0.64
17	0.85	8.42285	7.159424	0.7225
18	0.9	9.0332	8.129883	0.81
19	0.95	9.52148	9.04541	0.9025
20	1	10.0098	10.00977	1
21	1.05	10.376	10.89478	1.1025
22	1.1	11.1084	12.21924	1.21
23	1.15	11.4746	13.1958	1.3225
24	1.2	11.7188	14.0625	1.44
25	1.25	12.207	15.25879	1.5625
26	1.3	12.9395	16.82129	1.69
27	1.35	13.6719	18.45704	1.8225
28	1.4	14.0381	19.65333	1.96
29	1.45	14.5264	21.06324	2.1025
30	1.5	15.0147	22.52198	2.25
31	1.55	15.3809	23.84033	2.4025
32	1.6	15.7471	25.19531	2.56
33	1.65	16.2354	26.78833	2.7225

34	1.7	17.334	29.46777	2.89
35	1.75	17.7002	30.97535	3.0625
36	1.8	17.8223	32.08009	3.24
37	1.85	18.3106	33.87452	3.4225
38	1.9	19.043	36.18164	3.61
39	1.95	19.5313	38.08594	3.8025
40	2	19.8975	39.79492	4
41	2.05	20.3857	41.79077	4.2025
42	2.1	20.752	43.5791	4.41
43	2.15	21.6065	46.45387	4.6225
Jumlah	47.3	470.9473	683.5694	68.585

$x'$	$y'$	$(\sum x_i)^2$	$a_1$	$a_0$
1.075	10.70335	2237.29	9.9958299	0.0421697

$St$	$Sr$
2670.957	0.722179

$R^2$	$R$
0.99972962	0.9998648

### L.3: Mencari nilai Koefisien Korelasi untuk $C = 1 \mu\text{F}$

i	$x_i$	$y_i$	$x_i y_i$	$x_i^2$
0	0	0	0	0
1	0.05	0.97656	0.048828	0.0025
2	0.1	0.97656	0.097656	0.01
3	0.15	1.46484	0.219727	0.0225
4	0.2	1.95313	0.390625	0.04
5	0.25	2.44141	0.610352	0.0625
6	0.3	2.92969	0.878906	0.09
7	0.35	3.54004	1.239014	0.1225
8	0.4	3.90625	1.5625	0.16
9	0.45	4.39453	1.977539	0.2025
10	0.5	4.88281	2.441407	0.25
11	0.55	5.37109	2.954102	0.3025
12	0.6	5.85938	3.515625	0.36
13	0.65	6.46973	4.205323	0.4225
14	0.7	6.95801	4.870606	0.49
15	0.75	7.44629	5.584717	0.5625
16	0.8	7.93457	6.347656	0.64
17	0.85	8.54492	7.263184	0.7225
18	0.9	9.0332	8.129883	0.81
19	0.95	9.39941	8.929443	0.9025
20	1	10.0098	10.00977	1
21	1.05	10.376	10.89478	1.1025
22	1.1	11.1084	12.21924	1.21
23	1.15	11.7188	13.47656	1.3225
24	1.2	11.8408	14.20898	1.44
25	1.25	12.3291	15.41138	1.5625
26	1.3	12.9395	16.82129	1.69
27	1.35	13.6719	18.45704	1.8225
28	1.4	14.1602	19.82422	1.96
29	1.45	14.5264	21.06324	2.1025
30	1.5	15.0147	22.52198	2.25
31	1.55	15.3809	23.84033	2.4025
32	1.6	15.7471	25.19531	2.56
33	1.65	16.1133	26.58691	2.7225

34	1.7	17.334	29.46777	2.89
35	1.75	17.7002	30.97535	3.0625
36	1.8	17.9443	32.29981	3.24
37	1.85	18.3106	33.87452	3.4225
38	1.9	19.043	36.18164	3.61
39	1.95	19.5313	38.08594	3.8025
40	2	19.8975	39.79492	4
41	2.05	20.2637	41.54052	4.2025
42	2.1	20.752	43.5791	4.41
43	2.15	21.6065	46.45387	4.6225
Jumlah	47.3	471.8018	684.0515	68.585

$x'$	$y'$	$(\sum xi)^2$	a1	a0
1.075	10.7227678	2237.29	9.971227	0.003699

St	Sr
2663.353946	1.036656677

$R^2$	R
0.99961077	0.999805366



L.4 Datasheet IC 74LS132

**SN54132, SN54LS132, SN54S132,  
SN74132, SN74LS132, SN74S132**  
QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS  
SDLS047 - DECEMBER 1983 - REVISED MARCH 1985

- Operation from Very Slow Edges
- Improved Line-Receiving Characteristics
- High Noise Immunity

**description**

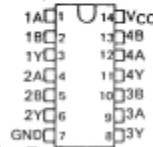
Each circuit functions as a 2-input NAND gate, but because of the Schmitt action, it has different input threshold levels for positive ( $V_{T+}$ ) and for negative going ( $V_{T-}$ ) signals.

These circuits are temperature-compensated and can be triggered from the slowest of input ramps and still give clear, jitter-free output signals.

The SN54132, SN54LS132, and SN54S132 are characterized for operation over the full military temperature range of  $-55^{\circ}\text{C}$  to  $125^{\circ}\text{C}$ . The SN74132, SN74LS132, and SN74S132 are characterized for operation from  $0^{\circ}\text{C}$  to  $70^{\circ}\text{C}$ .

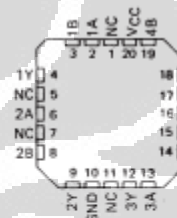
SN54132, SN54LS132, SN54S132 . . . J OR W PACKAGE  
SN74132 . . . N PACKAGE  
SN74LS132, SN74S132 . . . D OR N PACKAGE

(TOP VIEW)



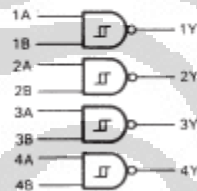
SN54LS132, SN54S132 . . . FK PACKAGE

(TOP VIEW)

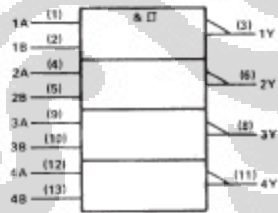


NC: No internal connection

**logic diagram (positive logic)**



**logic symbol†**



positive logic:  $Y = \overline{AB}$  or  $Y = \overline{A + B}$

†This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12.

Pin numbers shown are for D, J, N, and W packages.

PRODUCTION DATA: This data is provided as a guide only. It is not intended for use in safety-critical applications. For more information, please contact your local sales office or Texas Instruments Customer Support Center.



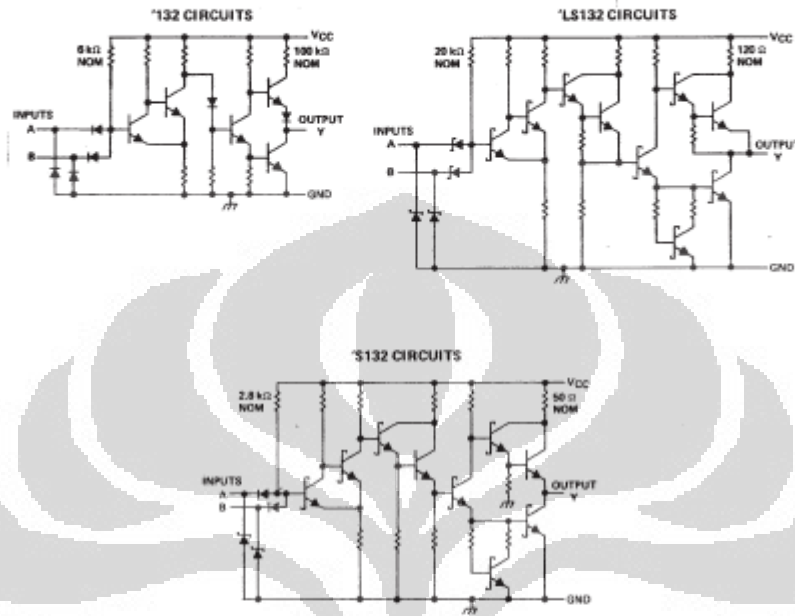
POST OFFICE BOX 655512 • DALLAS, TEXAS 75265

Copyright © 1985, Texas Instruments Incorporated

**SN54132, SN54LS132, SN54S132,  
SN74132, SN74LS132, SN74S132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SOL5047 - DECEMBER 1983 - REVISED MARCH 1988

schematics



Resistor values shown are nominal.

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ [see Note 1]	7 V
Input voltage: '132, 'S132	5.5 V
'LS132	7 V
Operating free-air temperature: SN54'	-55°C to 125°C
SN74'	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltages values are with respect to network ground terminal.

**SN54132, SN74132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1985

recommended operating conditions

	SN54132			SN74132			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$ Supply voltage	4.5	5	5.5	4.75	5	5.25	V
$I_{OH}$ High-level output current			-0.8			-0.8	mA
$I_{OL}$ Low-level output current			16			16	mA
$T_A$ Operating free-air temperature	-55		125	0		70	$^{\circ}$ C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>†</sup>	MIN	TYP <sup>‡</sup>	MAX	UNIT
$V_{T+}$	$V_{CC} = 5$ V	1.5	1.7	2	V
$V_{T-}$	$V_{CC} = 5$ V	0.6	0.9	1.1	V
$V_{hys}$ ( $V_{T+} - V_{T-}$ )	$V_{CC} = 5$ V	0.4	0.8		V
$V_{IK}$	$V_{CC} = \text{MIN}$ , $I_I = -12$ mA			-1.5	V
$V_{OH}$	$V_{CC} = \text{MIN}$ , $V_I = 0.5$ V, $I_{OH} = -0.8$ mA	2.4	3.4		V
$V_{OL}$	$V_{CC} = \text{MIN}$ , $V_I = 2$ V, $I_{OL} = 16$ mA		0.2	0.4	V
$I_{T+}$	$V_{CC} = 5$ V, $V_I = V_{T+}$	-0.43			mA
$I_{T-}$	$V_{CC} = 5$ V, $V_I = V_{T-}$	-0.56			mA
$I_I$	$V_{CC} = \text{MAX}$ , $V_I = 5.5$ V			1	mA
$I_{IH}$	$V_{CC} = \text{MAX}$ , $V_I = 2.4$ V			40	$\mu$ A
$I_{IL}$	$V_{CC} = \text{MAX}$ , $V_I = 0.4$ V	-0.8	-1.2		mA
$I_{OS}^{\ddagger}$	$V_{CC} = \text{MAX}$	-18		-35	mA
$I_{CCH}^{\ddagger}$	$V_{CC} = \text{MAX}$		16	24	mA
$I_{CCL}^{\ddagger}$	$V_{CC} = \text{MAX}$		26	40	mA

<sup>†</sup> For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

<sup>‡</sup> All typical values are at  $V_{CC} = 5$  V,  $T_A = 25^{\circ}$  C.

<sup>§</sup> Not more than one output should be shorted at a time.

switching characteristics,  $V_{CC} = 5$  V,  $T_A = 25^{\circ}$  C (see figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{PLH}$	Any	Y	$R_L = 400 \Omega$ , $C_L = 15$ pF		15	22	ns
$t_{PHL}$				15		22	ns

 **TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

3

**SN54LS132, SN74LS132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1988

recommended operating conditions

	SN54LS132			SN74LS132			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$ Supply voltage	4.5	5	5.5	4.75	5	5.25	V
$I_{QH}$ High-level output current			-0.4			-0.4	mA
$I_{OL}$ Low-level output current			4			8	mA
$T_A$ Operating free-air temperature	-55		125	0		70	$^{\circ}$ C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>†</sup>	SN54LS132			SN74LS132			UNIT
		MIN	TYP <sup>‡</sup>	MAX	MIN	TYP <sup>‡</sup>	MAX	
$V_{T+}$	$V_{CC} = 5\text{ V}$	1.4	1.8	1.9	1.4	1.6	1.9	V
$V_{T-}$	$V_{CC} = 5\text{ V}$	0.5	0.8	1	0.5	0.8	1	V
$V_{hys}$ ( $V_{T+} - V_{T-}$ )	$V_{CC} = 5\text{ V}$	0.4	0.8		0.4	0.8		V
$V_{IK}$	$V_{CC} = \text{MIN}$ , $I_I = -18\text{ mA}$			-1.5			-1.5	V
$V_{OH}$	$V_{CC} = \text{MIN}$ , $V_I = 0.5\text{ V}$ , $I_{QH} = -0.4\text{ mA}$	2.5	3.4		2.7	3.4		V
$V_{OL}$	$V_{CC} = \text{MIN}$ , $V_I = 1.9\text{ V}$ , $I_{OL} = 4\text{ mA}$ $I_{OL} = 8\text{ mA}$		0.25	0.4		0.25	0.4	V
$I_{T+}$	$V_{CC} = 5\text{ V}$ , $V_I = V_{T+}$		-0.14			-0.14		mA
$I_{T-}$	$V_{CC} = 5\text{ V}$ , $V_I = V_{T-}$		-0.18			-0.18		mA
$I_I$	$V_{CC} = \text{MAX}$ , $V_I = 7\text{ V}$			0.1			0.1	mA
$I_{IH}$	$V_{CC} = \text{MAX}$ , $V_I = 2.7\text{ V}$			20			20	$\mu$ A
$I_{IL}$	$V_{CC} = \text{MAX}$ , $V_{IL} = 0.4\text{ V}$			-0.4			-0.4	mA
$I_{OS}^{\S}$	$V_{CC} = \text{MAX}$	-20		-100	-20		-100	mA
$I_{OCH}$	$V_{CC} = \text{MAX}$		5.9	11		5.9	11	mA
$I_{OCL}$	$V_{CC} = \text{MAX}$		8.2	14		8.2	14	mA

<sup>†</sup> For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.<sup>‡</sup> All typical values are at  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^{\circ}\text{C}$ .<sup>§</sup> Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.switching characteristics,  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^{\circ}\text{C}$  (see figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{PLH}$	Any	Y	$R_L = 2\text{ k}\Omega$ , $C_L = 15\text{ pF}$		15	22	ns
$t_{PHL}$					15	22	ns


**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655320 • DALLAS, TEXAS 75265

**SN54S132, SN74S132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1985

recommended operating conditions

	SN54S132			SN74S132			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
V <sub>CC</sub> Supply voltage	4.5	5	5.5	4.75	5	5.25	V
I <sub>OH</sub> High-level output current			-1			-1	mA
I <sub>OL</sub> Low-level output current			20			20	mA
T <sub>A</sub> Operating free-air temperature	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>†</sup>	SN54S132			SN74S132			UNIT
		MIN	TYP <sup>‡</sup>	MAX	MIN	TYP <sup>‡</sup>	MAX	
V <sub>T+</sub>	V <sub>CC</sub> = 5 V	1.6	1.77	1.9	1.6	1.77	1.9	V
V <sub>T-</sub>	V <sub>CC</sub> = 5 V	1.1	1.22	1.4	1.1	1.22	1.4	V
V <sub>hys</sub> (V <sub>T+</sub> - V <sub>T-</sub> )	V <sub>CC</sub> = 5 V	0.2	0.55		0.2	0.55		V
V <sub>IK</sub>	V <sub>CC</sub> = MIN, I <sub>I</sub> = -10 mA			-1.2			-1.2	V
V <sub>OH</sub>	V <sub>CC</sub> = MIN, V <sub>I</sub> = 1.1 V, I <sub>OH</sub> = -1 mA	2.6	3.4		2.7	3.4		V
V <sub>OL</sub>	V <sub>CC</sub> = MIN, V <sub>I</sub> = 1.9 V, I <sub>OL</sub> = 20 mA			0.5			0.5	V
I <sub>T+</sub>	V <sub>CC</sub> = 5 V, V <sub>I</sub> = V <sub>T+</sub>			-0.9			-0.9	mA
I <sub>T-</sub>	V <sub>CC</sub> = 5 V, V <sub>I</sub> = V <sub>T-</sub>			-1.1			-1.1	mA
I <sub>I</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 5.5 V			1			1	mA
I <sub>IH</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V			50			50	μA
I <sub>IL</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.5 V			-2			-2	mA
I <sub>OE</sub> <sup>§</sup>	V <sub>CC</sub> = MAX	-40		-100	-40		-100	mA
I <sub>OCH</sub>	V <sub>CC</sub> = MAX		28	44		28	44	mA
I <sub>OCL</sub>	V <sub>CC</sub> = MAX		44	68		44	68	mA

<sup>†</sup> For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
<sup>‡</sup> All typical values are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C.  
<sup>§</sup> Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

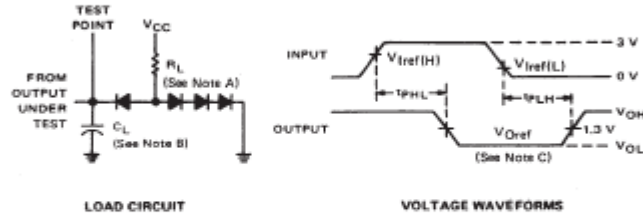
switching characteristics, V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C (see figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t <sub>PLH</sub>	A or B	Y	R <sub>L</sub> = 280 Ω, C <sub>L</sub> = 15 pF		7	10.5	ns
t <sub>PHL</sub>					8.5	13	ns



**SN54132, SN54LS132, SN54S132,  
SN74132, SN74LS132, SN74S132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**  
SDLS047 - DECEMBER 1983 - REVISED MARCH 1988

**PARAMETER MEASUREMENT INFORMATION**



- NOTES: A. All diodes are 1N3094 or equivalent.  
B.  $C_L$  includes probe and jig capacitance.  
C. Generator characteristics and reference voltages are:

	Generator Characteristics				Reference Voltages		
	$Z_{out}$	PRR	$t_r$	$t_f$	$V_{I\ ref(H)}$	$V_{I\ ref(L)}$	$V_{O\ ref}$
SN54/SN74 <sup>1</sup>	50	1 MHz	10 ns	10 ns	1.7 V	0.9 V	1.5 V
SN54LS/SN74LS <sup>1</sup>	50	1 MHz	15 ns	6 ns	1.6 V	0.8 V	1.3 V
S132	50	1 MHz	2.5 ns	2.5 ns	1.8 V	1.2 V	1.5 V

FIGURE 1

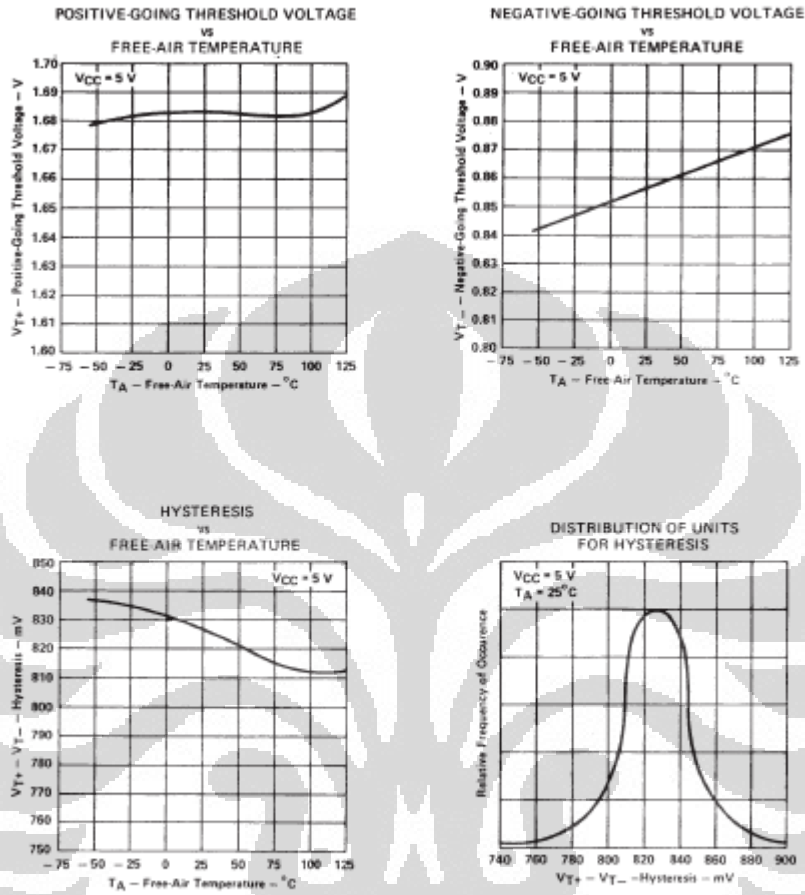
**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN54132, SN74132  
 QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS

SDL5047 - DECEMBER 1983 - REVISED MARCH 1985

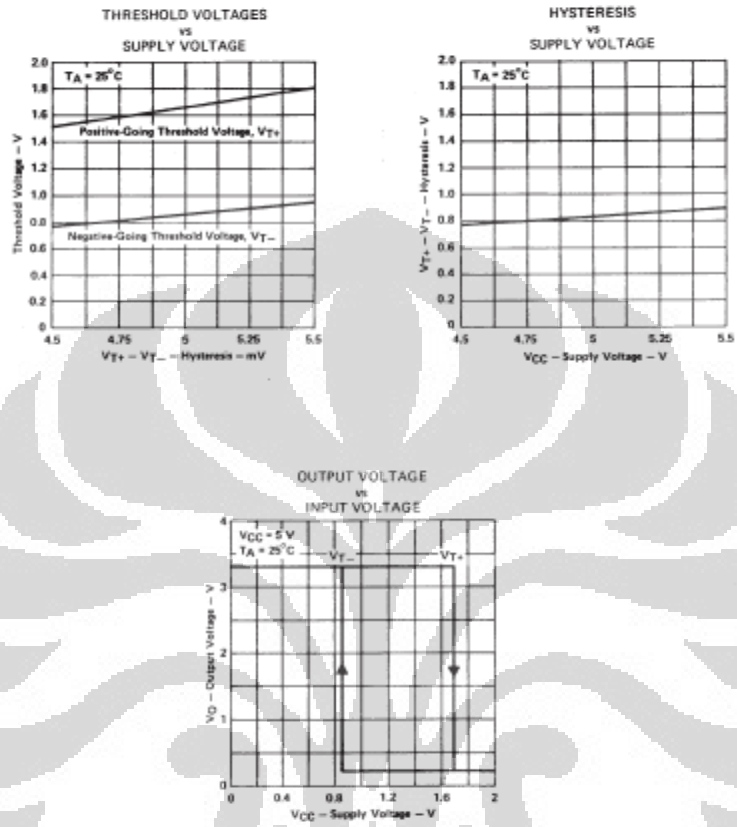
TYPICAL CHARACTERISTICS OF '132 CIRCUITS



**SN54132, SN74132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1988

TYPICAL CHARACTERISTICS OF '132 CIRCUITS



† Data for temperatures below  $0^\circ\text{C}$  and  $70^\circ\text{C}$  and supply below 4.75 V and above 5.25 V are applicable for SN54132 only.

**TEXAS**  
**INSTRUMENTS**

POST OFFICE BOX 65503 • DALLAS, TEXAS 75265

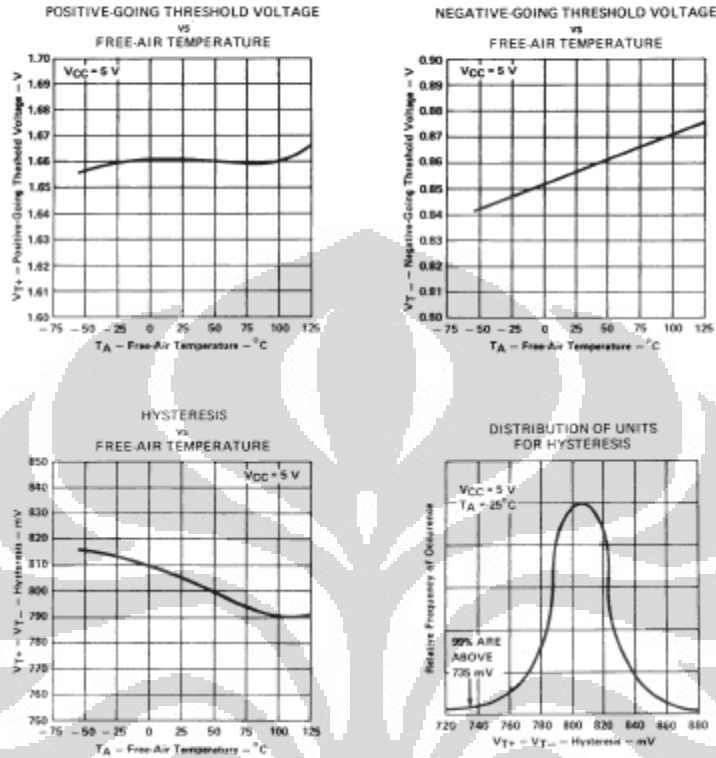
8



**SN54LS132, SN74LS132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1985

TYPICAL CHARACTERISTICS OF 'LS132 CIRCUITS



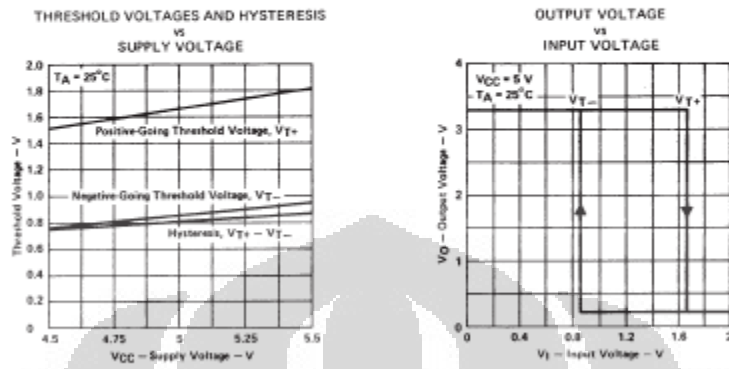
Data for temperatures below 0°C and above 75°C and supply voltages below 4.75 V and above 5.25 V are applicable for SN54LS132 only.

**TEXAS INSTRUMENTS**  
 POST OFFICE BOX 655383 • DALLAS, TEXAS 75265

**SN54LS132, SN74LS132**  
**QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS**

SDLS047 - DECEMBER 1983 - REVISED MARCH 1988

TYPICAL CHARACTERISTICS OF 'LS132 CIRCUITS



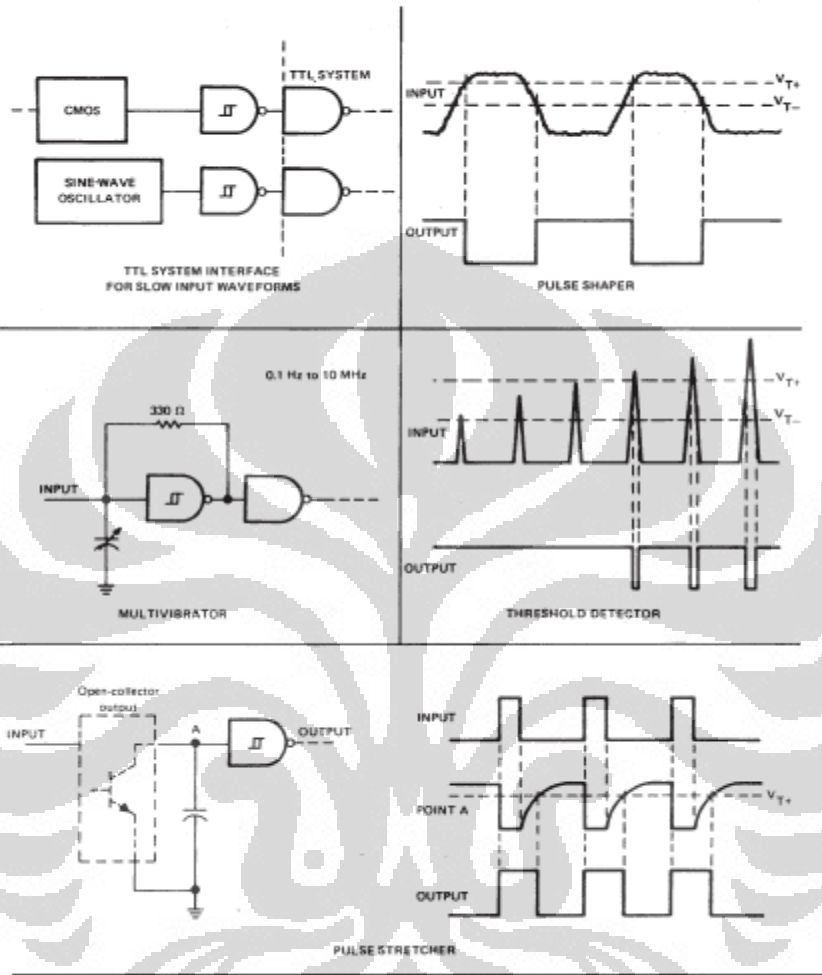
<sup>†</sup> Data for temperatures below 0°C and above 70°C and supply voltages below 4.75 V and above 5.25 V are applicable for SN54LS132 only.

**TEXAS**  
**INSTRUMENTS**

POST OFFICE BOX 40830 • DALLAS, TEXAS 75268

SN54132, SN54LS132, SN54S132,  
SN74132, SN74LS132, SN74S132  
QUADRUPLE 2-INPUT POSITIVE-NAND SCHMITT TRIGGERS  
SOL5047 - DECEMBER 1983 - REVISED MARCH 1988

TYPICAL APPLICATION DATA



TEXAS  
INSTRUMENTS  
POST OFFICE BOX 655383 • DALLAS, TEXAS 75265

L.5 : Datasheet IC 74LS74

**SN5474, SN54LS74A, SN54S74  
SN7474, SN74LS74A, SN74S74**  
DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR

SDLS119 - DECEMBER 1983 - REVISED MARCH 1985

- Package Options Include Plastic "Small Outline" Packages, Ceramic Chip Carriers and Flat Packages, and Plastic and Ceramic DIPs
- Dependable Texas Instruments Quality and Reliability

**description**

These devices contain two independent D-type positive-edge-triggered flip-flops. A low level at the preset or clear inputs sets or resets the outputs regardless of the levels of the other inputs. When preset and clear are inactive (high), data at the D input meeting the setup time requirements are transferred to the outputs on the positive-going edge of the clock pulse. Clock triggering occurs at a voltage level and is not directly related to the rise time of the clock pulse. Following the hold time interval, data at the D input may be changed without affecting the levels at the outputs.

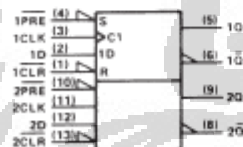
The SN54<sup>1</sup> family is characterized for operation over the full military temperature range of -55°C to 125°C. The SN74<sup>1</sup> family is characterized for operation from 0°C to 70°C.

FUNCTION TABLE

INPUTS		OUTPUTS	
PRE	CLR	Q	$\bar{Q}$
L	H	X	X
H	L	X	X
L	L	X	X
H	H	?	?
H	H	L	H
H	H	L	H

<sup>1</sup> The output levels in this configuration are not guaranteed to meet the minimum levels in  $V_{OH}$  if the time of preset and clear are near  $V_{OL}$  maximum. Furthermore, this configuration is metastable; that is, it will not persist when either preset or clear returns to its inactive (high) level.

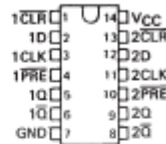
**logic symbol<sup>1</sup>**



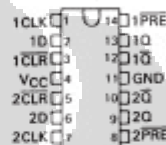
<sup>1</sup> This symbol is in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12. Pin numbers shown are for D, J, N, and W packages.

- SN5474 . . . J PACKAGE
- SN54LS74A, SN54S74 . . . J OR W PACKAGE
- SN7474 . . . N PACKAGE
- SN74LS74A, SN74S74 . . . D OR N PACKAGE

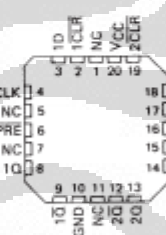
(TOP VIEW)



SN5474 . . . W PACKAGE  
(TOP VIEW)

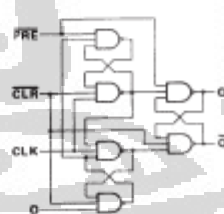


SN54LS74A, SN54S74 . . . FK PACKAGE  
(TOP VIEW)



NC - No internal connection

**logic diagram (positive logic)**



PRODUCTION DATA Information is current as of publication date. Products conform to specifications published by Texas Instruments at the time of approval. The design shown may be subject to change without notice.

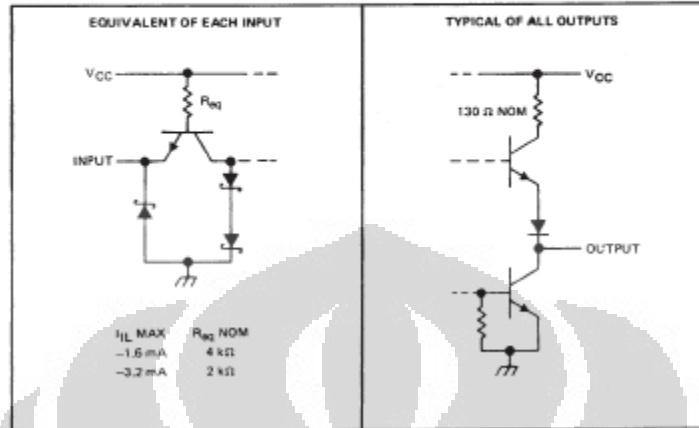


Copyright © 1985, Texas Instruments Incorporated

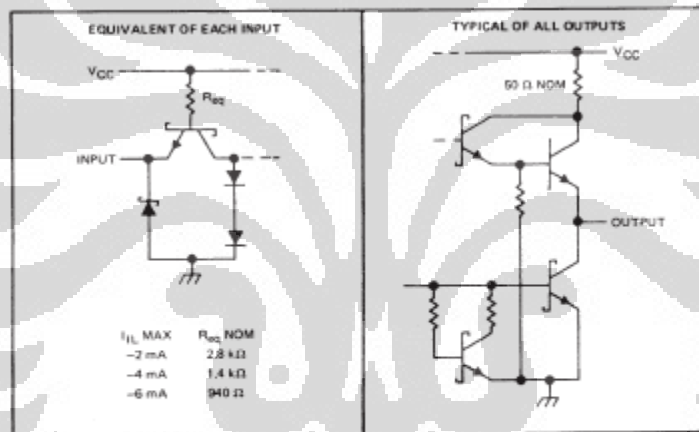
**SN5474, SN54LS74A, SN54S74**  
**SN7474, SN74LS74A, SN74S74**  
**DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR**  
SOL5119 - DECEMBER 1983 - REVISED MARCH 1988

schematics of inputs and outputs

74



'S74



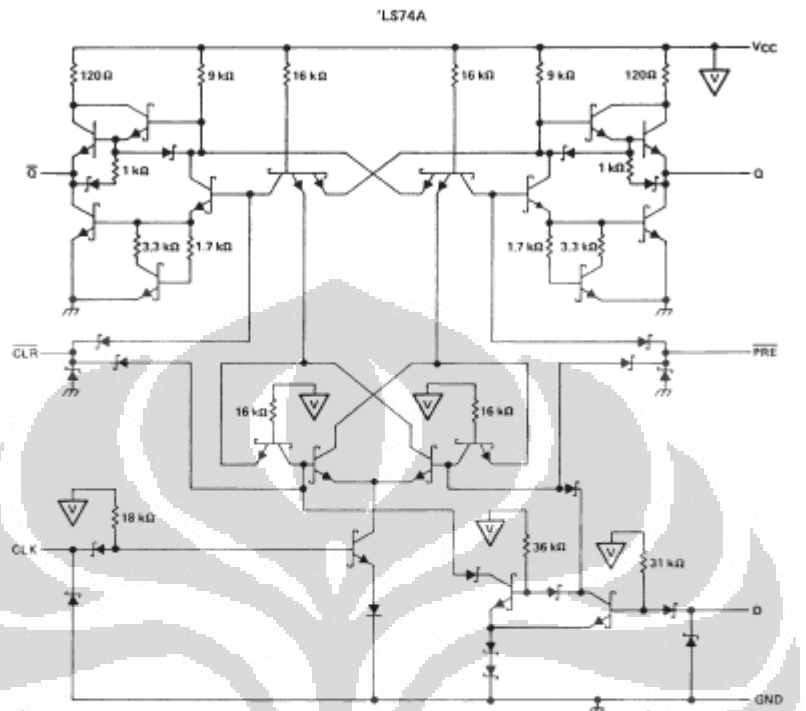
**TEXAS  
 INSTRUMENTS**

POST OFFICE BOX 655483 • DALLAS, TEXAS 75266

2

SN5474, SN54LS74A, SN54S74  
 SN7474, SN74LS74A, SN74S74  
 DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR  
SDLS119 - DECEMBER 1983 - REVISED MARCH 1985

schematic



absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage: '74, 'S74	5.5 V
'LS74A	7 V
Operating free-air temperature range: SN54'	-55°C to 125°C
SN74'	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

**TEXAS**  
**INSTRUMENTS**  
POST OFFICE BOX 655533 • DALLAS, TEXAS 75265

3

**SN5474, SN54LS74A, SN54S74**  
**SN7474, SN74LS74A, SN74S74**  
**DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR**  
 SOL5119 - DECEMBER 1983 - REVISED MARCH 1988

recommended operating conditions

	SN5474			SN7474			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
$V_{CC}$ Supply voltage	4.5	5	5.5	4.75	5	5.25	V
$V_{IH}$ High-level input voltage	2			2			V
$V_{IL}$ Low-level input voltage			0.8			0.8	V
$I_{OH}$ High-level output current			-0.4			-0.4	mA
$I_{OL}$ Low-level output current			16			16	mA
$t_w$ Pulse duration	CLK high	30		30			ns
	CLK low	37		37			
	PRE or CLR low	30		30			
$t_{su}$ Input setup time before CLK ↑	20			20			ns
$t_{sh}$ Input hold time-data after CLK ↑	5			5			ns
$T_A$ Operating free-air temperature	-55	125		0	70		°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>1</sup>	SN5474		SN7474		UNIT
		MIN	TYP <sup>2</sup>	MAX	MIN	
$V_{IK}$	$V_{CC} = \text{MIN.}$ , $I_I = -12 \text{ mA}$		-1.5		-1.5	V
$V_{OH}$	$V_{CC} = \text{MIN.}$ , $I_{OH} = -0.4 \text{ mA}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.8 \text{ V}$	2.4	3.4	2.4	3.4	V
$V_{OL}$	$V_{CC} = \text{MIN.}$ , $I_{OL} = 16 \text{ mA}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.8 \text{ V}$	0.2	0.4	0.2	0.4	V
$I_I$	$V_{CC} = \text{MAX.}$ , $V_I = 5.5 \text{ V}$		1		1	mA
	$I_{IH}$		40		40	μA
$I_{IH}$	$V_{CC} = \text{MAX.}$ , $V_I = 2.4 \text{ V}$	CLR	120		120	μA
		All Other	80		80	
		D				
$I_{IL}$	$V_{CC} = \text{MAX.}$ , $V_I = 0.4 \text{ V}$	D	-1.6		-1.6	mA
		PRES <sup>3</sup>	-1.6		-1.6	
		CLR <sup>3</sup>	-3.2		-3.2	
		CLK <sup>3</sup>	-3.2		-3.2	
$I_{OS}$ <sup>4</sup>	$V_{CC} = \text{MAX.}$	-20	-57	-18	-57	mA
$I_{CC}$ <sup>5</sup>	$V_{CC} = \text{MAX.}$ , See Note 2	8.5	15	8.5	15	mA

<sup>1</sup>For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

<sup>2</sup>All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

<sup>3</sup>Clear is latched with preset high and preset is latched with clear high.

<sup>4</sup>Not more than one output should be shown at a time.

<sup>5</sup>Average per flip-flop.

NOTE 2: With all outputs open,  $I_{CC}$  is measured with the Q and  $\bar{Q}$  outputs high in turn. At the site of measurement, the clock input is grounded.

switching characteristics,  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$  (see note 3)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$f_{max}$				15	25		MHz
$t_{PLH}$	$\overline{\text{PRE}}$ or $\overline{\text{CLR}}$	Q or $\bar{Q}$	$R_L = 400 \Omega$ , $C_L = 15 \text{ pF}$		25		ns
$t_{PHL}$		Q or $\bar{Q}$			40		ns
$t_{PLH}$	CLK	Q or $\bar{Q}$			14	25	ns
$t_{PHL}$		Q or $\bar{Q}$			20	40	ns

NOTE 3: Load circuits and voltage waveforms are shown in Section 1.

TEXAS  
INSTRUMENTS

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN5474, SN54LS74A, SN54S74**  
**SN7474, SN74LS74A, SN74S74**  
**DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR**  
SDLS119 - DECEMBER 1983 - REVISED MARCH 1985

recommended operating conditions

		SN54LS74A			SN74LS74A			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V <sub>CC</sub>	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V <sub>IH</sub>	High-level input voltage	2			2			V
V <sub>IL</sub>	Low-level input voltage				0.8			V
I <sub>OH</sub>	High-level output current	-0.4			-0.4			mA
I <sub>OL</sub>	Low-level output current	4			8			mA
f <sub>clock</sub>	Clock frequency	0	25	0	25			MHz
t <sub>w</sub>	Pulse duration	CLK high			25			ns
		PRE or CLR low			25			
t <sub>su</sub>	Setup time before CLK†	High-level data			20			ns
		Low-level data			20			
t <sub>h</sub>	Hold time-data after CLK†	5			5			ns
T <sub>A</sub>	Operating free-air temperature	-55			125			°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54LS74A			SN74LS74A			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V <sub>IK</sub>	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18 mA	-1.5			-1.5			V
V <sub>OH</sub>	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, V <sub>IL</sub> = MAX, I <sub>OH</sub> = -0.4 mA	2.5	3.4		2.7	3.4	V	
V <sub>OL</sub>	V <sub>CC</sub> = MIN, I <sub>OL</sub> = 4 mA, V <sub>IL</sub> = MAX, V <sub>IH</sub> = 2 V	0.25	0.4		0.25	0.4	V	
	V <sub>CC</sub> = MIN, I <sub>OL</sub> = 8 mA, V <sub>IL</sub> = MAX, V <sub>IH</sub> = 2 V				0.35	0.5		
I <sub>I</sub>	D or CLR, V <sub>CC</sub> = MAX, V <sub>I</sub> = 7 V	0.1			0.1			mA
	CLR or PRE, V <sub>CC</sub> = MAX, V <sub>I</sub> = 7 V	0.2			0.2			
I <sub>IH</sub>	D or CLR, V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V	20			20			µA
	CLR or PRE, V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V	40			40			
I <sub>IL</sub>	D or CLR, V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V	-0.4			-0.4			mA
	CLR or PRE, V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V	-0.8			-0.8			
I <sub>OS</sub> §	V <sub>CC</sub> = MAX, See Note 4	-20	-100	-20	-100	-100	mA	
I <sub>CC</sub> (Total)	V <sub>CC</sub> = MAX, See Note 2	4	8		4	8	mA	

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C.

§ Neg more than one output should be shorted etc time, and the duration of the short circuit should not exceed one second.

NOTE 2: With all outputs open, I<sub>CC</sub> is measured with the Q and  $\bar{Q}$  outputs high in turn. At the time of measurement, the clock input is grounded.

NOTE 4: For certain devices where static commutation can be caused by shorting an output to ground, an equivalent test may be performed with V<sub>O</sub> = 2.25 V and 2.125 V for the 54 family and the 74 family, respectively, with the minimum and maximum limits reduced to one-half of their stated values.

switching characteristics, V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C (see note 3)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS		MIN	TYP	MAX	UNIT
t <sub>max</sub>			R <sub>L</sub> = 2 kΩ	C <sub>L</sub> = 15 pF	25	33		NHz
t <sub>PLH</sub>	CLR, PRE or CLK	Q or $\bar{Q}$	R <sub>L</sub> = 2 kΩ, C <sub>L</sub> = 15 pF		13		25	ns
t <sub>PHL</sub>					25		40	ns

Note 3: Load circuits and voltage waveforms are shown in Section 1.





**SN5474, SN54LS74A, SN54S74**  
**SN7474, SN74LS74A, SN74S74**  
**DUAL D-TYPE POSITIVE-EDGE-TRIGGERED FUP-FLOPS WITH PRESET AND CLEAR**  
SDLS119 - DECEMBER 1983 - REVISED MARCH 1988

recommended operating conditions

	SN54S74			SN74S74			UNIT	
	MIN	NOM	MAX	MIN	NOM	MAX		
V <sub>CC</sub>	4.5	5	5.5	4.75	5	5.25	V	
V <sub>IH</sub>	High-level input voltage							
V <sub>IL</sub>	Low-level input voltage							
I <sub>OH</sub>	High-level output current							
I <sub>OL</sub>	Low-level output current							
t <sub>w</sub>	Pulse duration	CLK high	6				6	ns
		CLK low	7.3				7.3	
		CLR or PRE low	7				7	
t <sub>su</sub>	Setup time, before CLK †	High-level data	3				3	ns
		Low-level data	3				3	
t <sub>h</sub>	Input hold time - data after CLK †							
T <sub>A</sub>	Operating free-air temperature							

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS †	SN54S74			SN74S74			UNIT	
		MIN	TYP ‡	MAX	MIN	TYP ‡	MAX		
V <sub>IK</sub>	V <sub>CC</sub> = MIN, I <sub>I</sub> = -18 mA	-1.2			-1.2			V	
V <sub>OH</sub>	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, I <sub>OH</sub> = -1 mA, V <sub>IL</sub> = 0.8 V	2.5	3.4				2.7	3.4	V
V <sub>OL</sub>	V <sub>CC</sub> = MIN, I <sub>OL</sub> = 20 mA, V <sub>IH</sub> = 2 V, V <sub>IL</sub> = 0.8 V	0.5			0.5			V	
I <sub>I</sub>	V <sub>CC</sub> = MAX, V <sub>I</sub> = 5.5 V	1			1			mA	
I <sub>IH</sub>	D	50			50			µA	
	CLR	150			150				
	PRE or CLK	100			100				
I <sub>IL</sub>	D	-2			-2			mA	
	CLR †	-6			-6				
	PRE †	-4			-4				
	CLK	-4			-4				
I <sub>OS</sub> ‡	V <sub>CC</sub> = MAX	-40	-100	-40	-100	mA			
I <sub>CC</sub> ‡	V <sub>CC</sub> = MAX, See Note 2	15	25	15	25	mA			

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
 ‡ All typical values are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C.  
 § Not more than one output should be shorted at a time, and the duration of the short circuit should not exceed one second.  
 ¶ Clear is tested with preset high and preset is tested with clear high.  
 †† Average per flip-flop.  
 NOTE 2: With all outputs open, I<sub>CC</sub> is measured with the Q and  $\bar{Q}$  outputs high in turn. At the time of measurement, the clock input is grounded.

switching characteristics, V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C (see note 3)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t <sub>max</sub>				15	110		MHz
t <sub>PLH</sub>	PRE or CLR	Q or $\bar{Q}$	R <sub>L</sub> = 280 Ω, C <sub>L</sub> = 15 pF	4	6		ns
t <sub>PHL</sub>	PRE or CLR (CLK high)	Q or $\bar{Q}$		9	13.5		ns
	PRE or CLR (CLK low)	Q or $\bar{Q}$		5	11		
t <sub>PLH</sub>	CLK	Q or $\bar{Q}$		6	9		ns
t <sub>PHL</sub>	CLK	Q or $\bar{Q}$	6	9		ns	

NOTE 3: Load circuits and voltage waveforms are shown in Section 1.



POST OFFICE BOX 65530 • DALLAS, TEXAS 75265

6

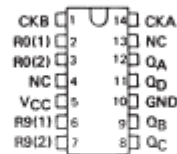
L.6 : Datasheet IC 74LS90

**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93**  
**DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
ICL16J5A - MARCH 1971 - REVISED MARCH 1985

- '90A, 'LS90 . . . Decade Counters
- '92A, 'LS92 . . . Divide By-Twelve Counters
- '93A, 'LS93 . . . 4-Bit Binary Counters

- SN5490A, SN54LS90 . . . J OR W PACKAGE
- SN7490A . . . N PACKAGE
- SN74LS90 . . . D OR N PACKAGE

TYPES	TYPICAL POWER DISSIPATION
'90A	145 mW
'92A, '93A	130 mW
LS90, LS92, LS93	45 mW



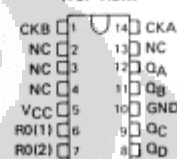
**description**

Each of these monolithic counters contains four master-slave flip-flops and additional gating to provide a divide-by-two counter and a three-stage binary counter for which the count cycle length is divide-by-five for the '90A and 'LS90, divide-by-six for the '92A and 'LS92, and the divide-by-eight for the '93A and 'LS93.

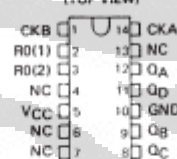
All of these counters have a gated zero reset and the '90A and 'LS90 also have gated set-to-nine inputs for use in BCD nine's complement applications.

To use their maximum count length (decade, divide-by-twelve, or four-bit binary) of these counters, the CKB input is connected to the QA output. The input count pulses are applied to CKA input and the outputs are as described in the appropriate function table. A symmetrical divide-by-ten count can be obtained from the '90A or 'LS90 counters by connecting the QD output to the CKA input and applying the input count to the CKB input which gives a divide-by-ten square wave at output QA.

- SN5492A, SN54LS92 . . . J OR W PACKAGE
- SN7492A . . . N PACKAGE
- SN74LS92 . . . D OR N PACKAGE



- SN5493A, SN54LS93 . . . J OR W PACKAGE
- SN7493 . . . N PACKAGE
- SN74LS93 . . . D OR N PACKAGE



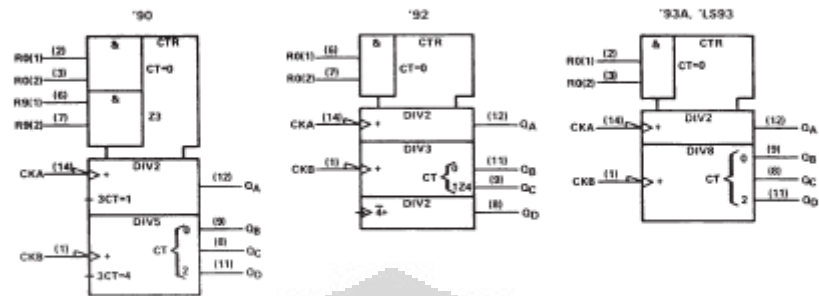
PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production packaging does not necessarily include testing of all parameters.

Copyright © 1985, Texas Instruments Incorporated

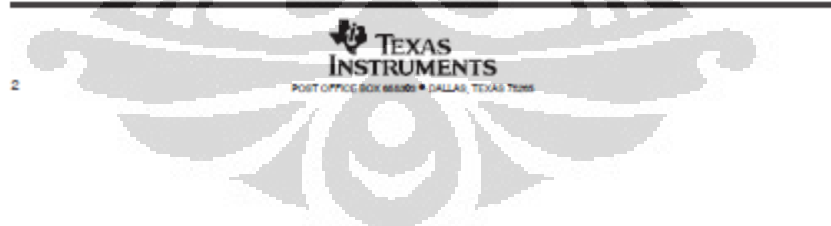


**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
 SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
 DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
DLS549A - MARCH 1974 - REVISED MARCH 1985

logic symbols†



† These symbols are in accordance with ANSI/IEEE Std. 91-1984 and IEC Publication 617-12.



SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
 SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
 DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS

ICL590A - MARCH 1972 - REVISED MARCH 1983

'90A, 'LS90  
 BCD COUNT SEQUENCE  
 (See Note A)

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

'90A, 'LS90  
 BI-QUINARY (15-2)  
 (See Note B)

COUNT	OUTPUT			
	Q <sub>A</sub>	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

'92A, 'LS92  
 COUNT SEQUENCE  
 (See Note C)

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	H	L	L	L
7	H	L	L	H
8	H	L	H	L
9	H	L	H	H
10	H	H	L	L
11	H	H	L	H

'90A, 'LS90  
 RESET/COUNT FUNCTION TABLE

RESET INPUTS				OUTPUT			
R <sub>0</sub> (1)	R <sub>0</sub> (2)	R <sub>9</sub> (1)	R <sub>9</sub> (2)	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L				COUNT
L	X	L	X				COUNT
L	X	X	L				COUNT
X	L	L	X				COUNT

'93A, 'LS93  
 COUNT SEQUENCE  
 (See Note C)

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

'92A, 'LS92, '93A, 'LS93  
 RESET/COUNT FUNCTION TABLE

RESET INPUTS		OUTPUT			
R <sub>0</sub> (1)	R <sub>0</sub> (2)	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
H	H	L	L	L	L
L	X				COUNT
X	L				COUNT

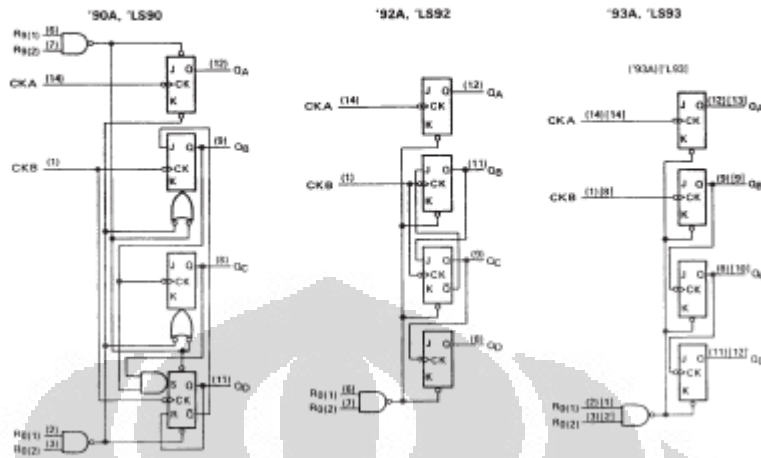
NOTES: A. Output Q<sub>A</sub> is connected to input CKB for BCD count.  
 B. Output Q<sub>D</sub> is connected to input CKA for bi-quinary count.  
 C. Output Q<sub>A</sub> is connected to input CKB.  
 D. H = high level, L = low level, X = irrelevant.



POST OFFICE BOX 65580 • DALLAS, TEXAS 75265

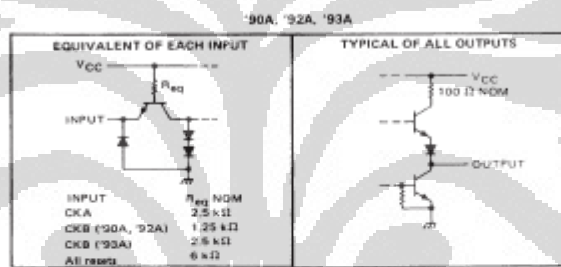
**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
SIL196A04 - MARCH 1972 - REVISED MARCH 1980

**logic diagrams (positive logic)**



The J and K inputs shown without connection are for reference only and are functionally at a high level. Pin numbers shown in ( ) are for the 'LS93 and '93A and pin numbers shown in [ ] are for the 54LS93.

**schematics of inputs and outputs**



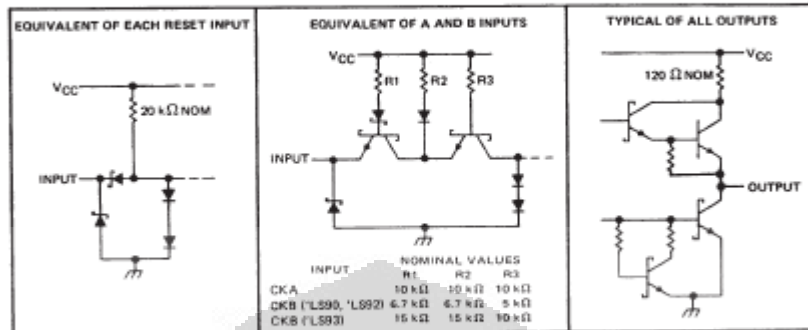
POST OFFICE BOX 655361 • DALLAS, TEXAS 75265

SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
 SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
 DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS

SDLS90A - MARCH 1974 - REVISED MARCH 1985

schematics of inputs and outputs (continued)

'LS90, 'LS92, 'LS93



TEXAS  
 INSTRUMENTS

POST OFFICE BOX 655081 • DALLAS, TEXAS 75265

5

**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
SOLDS40A - MARCH 1974 - REVISED MARCH 1993

**absolute maximum ratings over operating free-air temperature range (unless otherwise noted)**

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage	5.5 V
Intermitter voltage (see Note 2)	5.5 V
Operating free-air temperature range: SN5490A, SN5492A, SN5493A	-55°C to 125°C
SN7490A, SN7492A, SN7493A	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTES: 1. Voltage values, except intermitter voltage, are with respect to network ground terminal.  
2. This is the voltage between two emitters of a multiple emitter transistor. For these circuits, this rating applies between the two  $R_D$  inputs, and for the '90A circuit, it also applies between the two  $R_D$  inputs.

**recommended operating conditions**

	SN5490A, SN5492A SN5493A			SN7490A, SN7492A SN7493A			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, $V_{CC}$	4.5	5	5.5	4.75	5	5.25	V
High-level output current, $I_{OH}$			-800			-800	$\mu$ A
Low-level output current, $I_{OL}$			16			16	mA
Count frequency, $f_{count}$ (see Figure 3)	A input	0	32	0	32		MHz
	B input	0	16	0	16		
Pulse width, $t_{PW}$	A input	15		15			ns
	B input	30		30			
	Reset inputs	15		15			
Reset inactive-state setup time, $t_{RS}$	25			25			ns
Operating free-air temperature, $T_A$	-55		125	0		70	°C

**electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)**

PARAMETER <sup>1</sup>	TEST CONDITIONS <sup>1</sup>	'90A		'92A		'93A		UNIT	
		MIN	TYP <sup>2</sup>	MAX	MIN	TYP <sup>2</sup>	MAX		
$V_{IH}$ High-level input voltage		2		2		2		V	
$V_{IL}$ Low-level input voltage			0.8		0.8		0.8	V	
$V_{IK}$ Input clamp voltage	$V_{CC} = \text{MIN}$ , $I_B = -12 \text{ mA}$		-1.5		-1.5		-1.5	V	
$V_{OH}$ High-level output voltage	$V_{CC} = \text{MIN}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.8 \text{ V}$ , $I_{OH} = -800 \mu\text{A}$	2.4	3.4	2.4	3.4	2.4	3.4	V	
$V_{OL}$ Low-level output voltage	$V_{CC} = \text{MIN}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.8 \text{ V}$ , $I_{OL} = 16 \text{ mA}$	0.2	0.4	0.2	0.4	0.2	0.4	V	
$I_I$ Input current at maximum input voltage	$V_{CC} = \text{MAX}$ , $V_I = 5.5 \text{ V}$		1		1		1	mA	
$I_{IH}$ High-level input current	Any reset		40		40		40	$\mu$ A	
	CKA		80		80		80		
	CKB		120		120		120		
$I_{IL}$ Low-level input current	Any reset		-1.6		-1.6		-1.6	mA	
	CKA		-3.2		-3.2		-3.2		
	CKB		-4.8		-4.8		-4.8		
$I_{OS}$ Short-circuit output current <sup>3</sup>	$V_{CC} = \text{MAX}$	SN54 <sup>4</sup>	-20	-57	-20	-57	-20	-57	mA
		SN74 <sup>4</sup>	-18	-57	-18	-57	-18	-57	
$I_{CC}$ Supply current	$V_{CC} = \text{MAX}$ , See Note 3		29	42	26	39	26	39	mA

<sup>1</sup> For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
<sup>2</sup> All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .  
<sup>3</sup> No more than one output should be shorted at a time.  
<sup>4</sup>  $I_{OH}$  outputs are tested at  $I_{OL} = 16 \text{ mA}$  plus the limit value for  $I_{IL}$  for the CKB input. This permits driving the CKB input while maintaining full fan-out capability.  
 NOTE 3:  $I_{CC}$  is measured with all outputs open, both  $R_D$  inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.



POST OFFICE BOX 65530 • DALLAS, TEXAS 75265

SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
 SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
 DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS

D0L1920A - MARCH 1972 - REVISED MARCH 1983

switching characteristics,  $V_{CC} = 5\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER <sup>1</sup>	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'88A			'92A			'93A			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
$f_{max}$	CKA	QA	$C_L = 15\text{ pF}$ , $R_L = 400\ \Omega$ , See Figure 1	32	42		32	42		32	42		MHz
	CKB	QB		16			16			16			
$t_{PLH}$	CKA	QA		10	16		10	16		10	16		ns
$t_{PHL}$				12	18		12	18		12	18		
$t_{PLH}$	CKA	QD		32	48		32	48		46	70		ns
$t_{PHL}$				34	50		34	50		46	70		
$t_{PLH}$	CKB	QB		10	16		10	16		10	16		ns
$t_{PHL}$				14	21		14	21		14	21		
$t_{PLH}$	CKB	QC		21	32		10	16		21	32		ns
$t_{PHL}$				23	35		14	21		23	35		
$t_{PLH}$	CKB	QD		21	32		21	32		34	51		ns
$t_{PHL}$				23	35		23	35		34	51		
$t_{PHL}$	Set-to-0	Any		26	40		26	40		26	40		ns
$t_{PLH}$	Set-to-9	QA, QD		20	30								
$t_{PHL}$				QB, QC	26	40							

<sup>1</sup> $f_{max}$  = maximum count frequency  
 $t_{PLH}$  = propagation delay time, low-to-high-level output  
 $t_{PHL}$  = propagation delay time, high-to-low-level output

TEXAS  
 INSTRUMENTS

POST OFFICE BOX 6550 • DALLAS, TEXAS 75268

7



**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
DLS90A—MARCH 1974—REVISED MARCH 1993

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage: R inputs	7 V
A and B inputs	5.5 V
Operating free-air temperature range: SN54LS <sup>†</sup> Circuits	-55°C to 125°C
SN74LS <sup>†</sup> Circuits	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54LS90 SN54LS92 SN54LS93			SN74LS90 SN74LS92			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, $V_{CC}$	4.5	5	5.5	4.75	5	5.25	V
High-level output current, $I_{OH}$			-400			-400	$\mu$ A
Low-level output current, $I_{OL}$			4			8	mA
Count frequency, $f_{count}$ (see Figure 1)	A input	0	32	0	32		MHz
	B input	0	16	0	16		
Pulse width, $t_p$	A input	15		15			ns
	B input	30		30			
	Reset inputs	30		30			
Reset inactive-state setup time, $t_{su}$		25		25			ns
Operating free-air temperature, $T_A$	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>†</sup>	SN54LS90 SN54LS92			SN74LS90 SN74LS92			UNIT
		MIN	TYP <sup>‡</sup>	MAX	MIN	TYP <sup>‡</sup>	MAX	
$V_{IH}$ High-level input voltage		2			2			V
$V_{IL}$ Low-level input voltage				0.2			0.8	V
$V_{IG}$ Input glitch voltage	$V_{CC} = \text{MIN}$ , $I_I = -10 \text{ mA}$			-1.5			-1.5	V
$V_{OH}$ High-level output voltage	$V_{CC} = \text{MIN}$ , $V_{OL} = \text{MIN}$ , $I_{OH} = -400 \mu\text{A}$	2.5	3.4		2.7	3.4		V
$V_{OL}$ Low-level output voltage	$V_{CC} = \text{MIN}$ , $V_{IH} = 2 \text{ V}$ , $I_{OL} = 4 \text{ mA}$		0.25	0.4		0.25	0.4	V
	$V_{IL} = V_{IL \text{ max}}$ , $I_{OL} = 8 \text{ mA}$					0.35	0.5	
$I_I$ Input current at maximum input voltage	Any reset			0.1			0.1	mA
	OKA			0.2			0.2	
	OKB			0.4			0.4	
$I_{IH}$ High-level input current	Any reset			20			20	$\mu$ A
	OKA			40			40	
	OKB			80			80	
$I_{IL}$ Low-level input current	Any reset			-0.4			-0.4	mA
	OKA			-2.4			-2.4	
	OKB			-3.2			-3.2	
$I_{OS}$ Short-circuit output current <sup>§</sup>	$V_{CC} = \text{MAX}$	-20		-100	-20		-100	mA
$I_{CC}$ Supply current	$V_{CC} = \text{MAX}$ , See Note 3	<sup>¶</sup> LS90	9	15	9	15		mA
		<sup>¶</sup> LS92	9	15	9	15		

<sup>†</sup>For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

<sup>‡</sup>All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

<sup>§</sup>Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

<sup>¶</sup> $I_{OA}$  outputs are tested at specified  $I_{OL}$  plus the limit value of  $I_{IL}$  for the OKB input. This permits driving the OKB input while maintaining full fanout capability.

NOTE 3:  $I_{CC}$  is measured with all outputs open, both R<sub>Q</sub> inputs grounded following momentary connection to 4.5 V, and all other inputs grounded.



POST OFFICE BOX 65500 • DALLAS, TEXAS 75265

**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
DALLAS—MARCH 1971—REVISED MARCH 1983

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

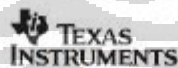
PARAMETER	TEST CONDITIONS†	SN54LS93			SN74LS93			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V <sub>IH</sub>	High-level input voltage	2						V
V <sub>IL</sub>	Low-level input voltage	0.7						0.8
V <sub>IK</sub>	Input clamp voltage	V <sub>CC</sub> - MIN, I <sub>I</sub> = -18 mA						-1.5
V <sub>OHI</sub>	High-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, V <sub>OL</sub> = V <sub>IL</sub> max, I <sub>OHI</sub> = -600 µA						2.5 3.4
V <sub>OL</sub>	Low-level output voltage	V <sub>CC</sub> = MIN, V <sub>IH</sub> = 2 V, I <sub>OHI</sub> = 4 mA†, I <sub>OOL</sub> = 8 mA†						0.25 0.4
I <sub>I</sub>	Input current at maximum input voltage	Any input V <sub>CC</sub> = MAX, V <sub>I</sub> = 7 V						0.1
	CKA or CKB	V <sub>CC</sub> = MAX, V <sub>I</sub> = 5.5 V						0.2
I <sub>IH</sub>	High-level input current	Any input V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V						20
	CKA or CKB	V <sub>CC</sub> = MAX, V <sub>I</sub> = 2.7 V						40
I <sub>IL</sub>	Low-level input current	Any input V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V						-0.4
	CKA	V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V						-2.4
	CKB	V <sub>CC</sub> = MAX, V <sub>I</sub> = 0.4 V						-1.6
I <sub>OS</sub>	Short circuit output current‡	V <sub>CC</sub> = MAX						-20
I <sub>CC</sub>	Supply current	V <sub>CC</sub> = MAX, See Note 3						9 15

†For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.  
‡All typical values are at V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C.  
§Test more than one output should be shorted at a time, and duration of the short circuit should not exceed one second.  
¶Q<sub>A</sub> outputs are tested at specified I<sub>OHL</sub> plus the limit value for I<sub>IL</sub> for the CKB input. This permits driving the CKB input while maintaining full fanout capability.  
NOTE 3: I<sub>CC</sub> is measured with all outputs open, both P<sub>D</sub> inputs grounded following momentary excitation to 4.5 V, and all other inputs grounded.

switching characteristics, V<sub>CC</sub> = 5 V, T<sub>A</sub> = 25°C

PARAMETER‡	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	'LS90			'LS92			'LS93			UNIT
				MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
f <sub>max</sub>	CKA	Q <sub>A</sub>	C <sub>L</sub> = 15 pF, R <sub>L</sub> = 2 kΩ, See Figure 1	32	42		32	42		32	42		MHz
t <sub>PLH</sub>	CKA	Q <sub>A</sub>		10	16		10	16		10	16		ns
		Q <sub>D</sub>		12	18		12	18		12	18		ns
t <sub>PHL</sub>	CKA	Q <sub>D</sub>		32	48		32	48		46	70		ns
		Q <sub>B</sub>		34	50		34	50		46	70		ns
t <sub>PLH</sub>	CKB	Q <sub>B</sub>		10	16		10	16		10	16		ns
		Q <sub>C</sub>		14	21		14	21		14	21		ns
t <sub>PHL</sub>	CKB	Q <sub>C</sub>		21	32		10	16		21	32		ns
		Q <sub>D</sub>		23	35		14	21		23	35		ns
t <sub>OLH</sub>	CKB	Q <sub>D</sub>		21	32		21	32		24	51		ns
		Q <sub>C</sub>		23	35		23	35		34	51		ns
t <sub>SET</sub>	Set to 0	Any		20	40		20	40		20	40		ns
t <sub>RES</sub>	Set to 1	Q <sub>A</sub> , Q <sub>D</sub>	20	30								ns	
		Q <sub>B</sub> , Q <sub>C</sub>	20	40								ns	

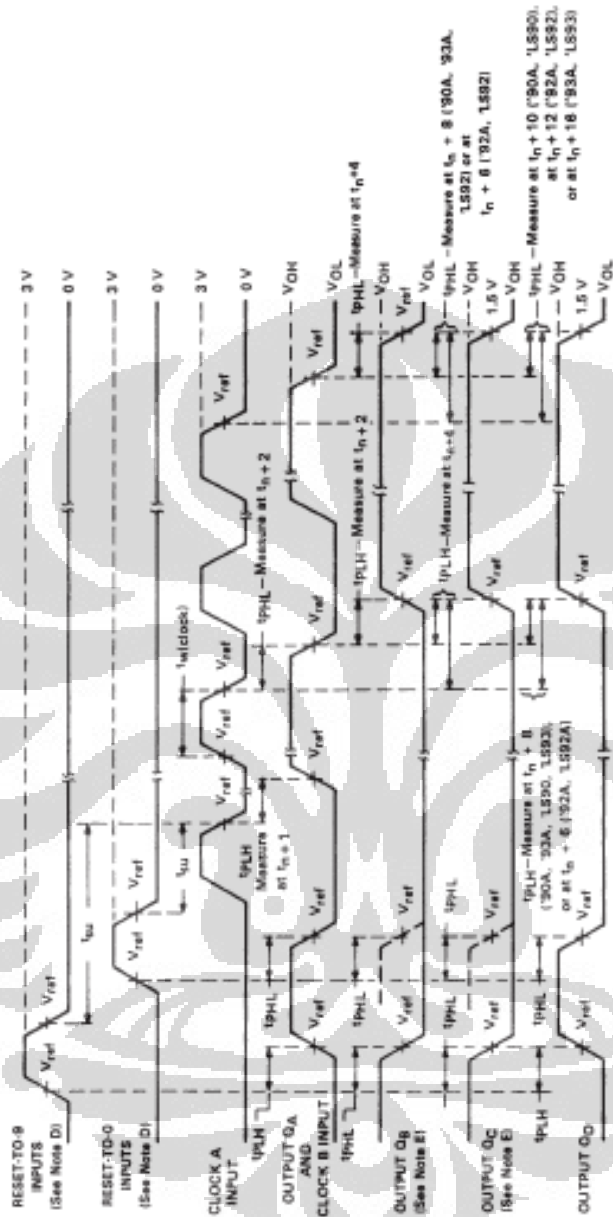
f<sub>max</sub> = maximum count frequency  
t<sub>PLH</sub> = propagation delay time, low-to-high-level output  
t<sub>PHL</sub> = propagation delay time, high-to-low-level output



POST OFFICE BOX 655500 • DALLAS, TEXAS 75265

**SN5490A, SN5492A, SN5493A, SN54LS90, SN54LS92, SN54LS93  
SN7490A, SN7492A, SN7493A, SN74LS90, SN74LS92, SN74LS93  
DECADE, DIVIDE-BY-TWELVE AND BINARY COUNTERS**  
SDLS900A - MARCH 1974 - REVISED MARCH 1985

**PARAMETER MEASUREMENT INFORMATION**



- NOTES: A. Input pulses are supplied by a generator having the following characteristics:  
for '90A, '92A, '93A,  $t_r \leq 5$  ns,  $t_f \leq 5$  ns, PRR = 1 MHz, duty cycle = 50%,  $Z_{out} = 50$  ohms;  
for 'LS90, 'LS92, 'LS93,  $t_r \leq 15$  ns,  $t_f \leq 15$  ns, PRR = 1 MHz, duty cycle = 50%,  $Z_{out} = 50$  ohms.  
B.  $C_L$  includes probe and jig capacitance.  
C. All diodes are 1N3064 or equivalent.  
D. Each reset input is tested separately with the other reset at 4.5 V.  
E. Reference waveforms are shown with dashed lines.  
F. For '90A, '92A, and '93A,  $V_{ref} = 1.0$  V. For 'LS90, 'LS92, and 'LS93,  $V_{ref} = 1.5$  V.

**FIGURE 1A**



POST OFFICE BOX 655500 • DALLAS, TEXAS 75265

**L.7 : Data Sinyal Spektrum Untuk C = 0,01  $\mu$ F**

Freq.(MHz)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
	Amplitude (dBu)														
0	16.63489	...	16.34702	...	16.34702	...	13.93163	...	12.78411	...	11.00206	...	5.159836	...	5.165504
0.1220703	11.97519	...	11.69886	...	11.69886	...	9.272657	...	8.124296	...	6.339661	...	0.501196	...	0.503705
0.2441406	6.768431	...	6.564351	...	6.564351	...	4.069755	...	2.917534	...	1.120119	...	-4.70078	...	-4.71194
0.3662109	-3.02959	...	-2.79684	...	-2.79684	...	-5.70795	...	-6.87394	...	-8.73562	...	-14.4793	...	-14.5452
0.4882813	-20.9784	...	-16.3247	...	-16.3247	...	-23.4396	...	-24.6511	...	-27.2392	...	-32.3256	...	-32.9419
0.6103516	-63.6392	...	-23.6822	...	-23.6822	...	-52.2549	...	-54.1217	...	-48.4221	...	-61.4431	...	-50.2123
0.7324219	-45.7833	...	-31.7513	...	-31.7513	...	-45.484	...	-44.5352	...	-52.1564	...	-57.5281	...	-46.111
0.8544922	-47.2245	...	-28.3163	...	-28.3163	...	-53.9164	...	-63.1937	...	-46.4709	...	-45.1318	...	-40.4035
0.9765625	-57.6335	...	-23.8821	...	-23.8821	...	-64.8684	...	-71.4556	...	-50.4185	...	-44.8533	...	-41.2054
1.098633	-48.9546	...	-25.5156	...	-25.5156	...	-49.3756	...	-53.715	...	-52.6953	...	-48.6261	...	-45.7838
1.220703	-66.1853	...	-34.4868	...	-34.4868	...	-68.2897	...	-56.6002	...	-51.2714	...	-51.5176	...	-49.4278
1.342774	-59.4418	...	-29.731	...	-29.731	...	-61.7568	...	-52.4527	...	-49.8872	...	-58.9316	...	-53.3032
1.464844	-55.7155	...	-24.8894	...	-24.8894	...	-61.912	...	-61.9325	...	-48.4917	...	-72.6212	...	-52.7522
1.586914	-68.7024	...	-25.8616	...	-25.8616	...	-65.9946	...	-58.0532	...	-49.7985	...	-64.1103	...	-46.2512
1.708984	-60.4645	...	-34.5395	...	-34.5395	...	-54.8003	...	-56.5878	...	-48.9898	...	-54.1556	...	-42.813
1.831055	-68.2289	...	-30.7242	...	-30.7242	...	-58.0022	...	-66.1991	...	-45.8191	...	-51.4328	...	-42.3171
1.953125	-64.6865	...	-25.1643	...	-25.1643	...	-56.6588	...	-75.6029	...	-43.3514	...	-50.0344	...	-44.9535
2.075195	-62.9762	...	-25.6932	...	-25.6932	...	-53.5546	...	-62.3378	...	-44.0632	...	-49.9439	...	-51.0869
2.197265	-63.1713	...	-32.7308	...	-32.7308	...	-55.493	...	-59.9685	...	-51.2127	...	-50.7962	...	-60.0604
2.319336	-61.9794	...	-32.4204	...	-32.4204	...	-54.3683	...	-59.5461	...	-59.9054	...	-52.0128	...	-58.1709

2.441406	-67.9612	...	-25.7301	...	-25.7301	...	-50.8079	...	-61.228	...	-53.6123	...	-53.5183	...	-49.0453
2.563477	-74.2798	...	-25.6985	...	-25.6985	...	-50.0797	...	-72.6917	...	-51.2969	...	-56.018	...	-44.0794
2.685547	-65.1438	...	-32.129	...	-32.129	...	-50.8211	...	-60.8086	...	-47.6813	...	-54.2858	...	-42.4309
2.807617	-71.6572	...	-33.5004	...	-33.5004	...	-50.7027	...	-52.5814	...	-44.5112	...	-49.848	...	-43.762
2.929688	-74.9979	...	-26.092	...	-26.092	...	-50.5904	...	-49.1776	...	-43.0917	...	-48.2319	...	-48.4772
3.051758	-82.0223	...	-25.5224	...	-25.5224	...	-52.5751	...	-49.3817	...	-43.8698	...	-48.5651	...	-57.7109
3.173828	-75.4402	...	-30.989	...	-30.989	...	-60.057	...	-53.2025	...	-46.7415	...	-49.4948	...	-79.0347
3.295898	-70.456	...	-34.8373	...	-34.8373	...	-59.9804	...	-63.0938	...	-50.8054	...	-50.5423	...	-57.4126
3.417969	-80.1102	...	-26.4525	...	-26.4525	...	-51.5003	...	-62.3279	...	-54.0481	...	-52.6674	...	-49.9648
3.540039	-72.0311	...	-25.4141	...	-25.4141	...	-50.2261	...	-54.1587	...	-54.7011	...	-64.0363	...	-46.7291
3.66211	-74.2307	...	-29.989	...	-29.989	...	-52.1169	...	-50.8926	...	-52.9454	...	-50.5171	...	-46.9054
3.78418	-69.0135	...	-36.811	...	-36.811	...	-53.233	...	-50.5764	...	-50.9204	...	-44.2153	...	-50.1027
3.90625	-66.5609	...	-27.0539	...	-27.0539	...	-51.8785	...	-53.3667	...	-50.8405	...	-42.8153	...	-56.1982
4.02832	-68.4386	...	-25.4762	...	-25.4762	...	-51.8448	...	-60.5354	...	-54.8733	...	-44.5136	...	-64.9375
4.150391	-68.8024	...	-29.4319	...	-29.4319	...	-56.3223	...	-66.9519	...	-65.0368	...	-48.5493	...	-82.6448
4.272461	-72.7355	...	-37.9266	...	-37.9266	...	-61.6876	...	-56.759	...	-58.9158	...	-53.2416	...	-61.0634
4.394531	-74.5902	...	-27.4905	...	-27.4905	...	-54.5189	...	-52.1369	...	-56.6013	...	-48.673	...	-54.582
4.516602	-71.4337	...	-25.4171	...	-25.4171	...	-54.1582	...	-51.0005	...	-54.9273	...	-40.8375	...	-52.5911
4.638672	-73.7902	...	-28.7632	...	-28.7632	...	-67.9124	...	-53.1038	...	-49.7942	...	-36.2352	...	-53.6435
4.760742	-73.7333	...	-38.9272	...	-38.9272	...	-52.0838	...	-58.2428	...	-44.8165	...	-34.8013	...	-56.5222
4.882813	-71.7079	...	-28.0576	...	-28.0576	...	-45.5552	...	-65.3447	...	-42.2558	...	-36.4962	...	-60.4282
5.004883	-73.5542	...	-25.4238	...	-25.4238	...	-44.1256	...	-59.5498	...	-42.4122	...	-41.6021	...	-59.9318
5.126953	-73.9264	...	-28.1145	...	-28.1145	...	-46.2831	...	-53.7611	...	-45.3863	...	-50.1173	...	-48.7066
5.249023	-71.9149	...	-39.0667	...	-39.0667	...	-51.1972	...	-51.4483	...	-51.4601	...	-52.2804	...	-42.7563
5.371094	-74.0755	...	-28.8846	...	-28.8846	...	-54.3895	...	-52.2862	...	-59.2511	...	-49.2458	...	-40.6749

5.493164	-79.484	...	-25.5887	...	-25.5887	...	-54.7685	...	-56.2424	...	-60.0318	...	-46.0224	...	-42.0249
5.615234	-79.8847	...	-27.7036	...	-27.7036	...	-56.9042	...	-63.101	...	-50.7316	...	-43.5979	...	-47.0253
5.737305	-73.1502	...	-38.1838	...	-38.1838	...	-66.2353	...	-63.3429	...	-42.8208	...	-43.2878	...	-55.8087
5.859375	-69.6658	...	-29.7658	...	-29.7658	...	-63.3951	...	-57.3165	...	-38.953	...	-45.4345	...	-66.0708
5.981445	-71.846	...	-25.8262	...	-25.8262	...	-57.8943	...	-54.9087	...	-38.5334	...	-48.7999	...	-61.7769
6.103516	-81.2751	...	-27.4261	...	-27.4261	...	-57.6598	...	-55.5768	...	-41.2573	...	-50.8305	...	-51.2276
6.225586	-78.7767	...	-37.0273	...	-37.0273	...	-58.6814	...	-58.8101	...	-46.5289	...	-51.721	...	-47.2954
6.347656	-75.4759	...	-30.4508	...	-30.4508	...	-58.7106	...	-63.46	...	-51.2533	...	-50.0726	...	-46.959
6.469727	-72.3693	...	-25.8926	...	-25.8926	...	-58.1168	...	-60.8037	...	-51.133	...	-45.4757	...	-49.6622
6.591797	-67.6502	...	-26.9782	...	-26.9782	...	-60.6469	...	-56.1291	...	-48.6151	...	-41.852	...	-55.5278
6.713867	-65.3924	...	-35.4678	...	-35.4678	...	-62.4833	...	-54.2336	...	-46.0205	...	-41.3003	...	-62.2206
6.835938	-66.0825	...	-31.4109	...	-31.4109	...	-54.2401	...	-55.1897	...	-44.2285	...	-44.155	...	-58.1326
6.958008	-68.8007	...	-26.0582	...	-26.0582	...	-51.8111	...	-59.12	...	-44.2769	...	-50.8074	...	-46.8114
7.080078	-70.6825	...	-26.612	...	-26.612	...	-53.222	...	-71.2172	...	-46.6648	...	-60.7641	...	-41.2575
7.202148	-67.7776	...	-33.9355	...	-33.9355	...	-56.3528	...	-59.7348	...	-50.0734	...	-61.0728	...	-39.4534
7.324219	-65.7121	...	-32.747	...	-32.747	...	-57.4652	...	-51.1219	...	-50.5641	...	-53.1245	...	-40.8095
7.446289	-65.2571	...	-26.4015	...	-26.4015	...	-57.3317	...	-47.8449	...	-51.2918	...	-47.4217	...	-44.897
7.568359	-66.1849	...	-26.4036	...	-26.4036	...	-59.1998	...	-48.1493	...	-59.437	...	-45.0347	...	-50.612
7.69043	-69.1528	...	-32.7315	...	-32.7315	...	-63.3966	...	-51.7471	...	-53.3465	...	-45.9264	...	-53.4803
7.8125	-73.6794	...	-33.9866	...	-33.9866	...	-54.2296	...	-58.5399	...	-45.6084	...	-50.7864	...	-42.2936
7.93457	-76.8085	...	-26.7109	...	-26.7109	...	-49.9277	...	-63.6388	...	-44.1838	...	-66.2923	...	-35.7157
8.056641	-76.9307	...	-26.2149	...	-26.2149	...	-50.2731	...	-57.7682	...	-47.1584	...	-60.8051	...	-33.2022
8.178711	-79.2748	...	-31.6859	...	-31.6859	...	-54.0468	...	-54.5738	...	-53.5367	...	-57.1619	...	-34.052
8.300781	-76.0942	...	-35.3519	...	-35.3519	...	-60.3338	...	-54.5428	...	-52.7123	...	-48.5326	...	-38.0804
8.422852	-69.1488	...	-27.0538	...	-27.0538	...	-56.3009	...	-57.4326	...	-50.8201	...	-42.4483	...	-43.8663

8.544922	-65.635	...	-26.0493	...	-26.0493	...	-55.3425	...	-64.1814	...	-47.593	...	-40.1651	...	-41.8883
8.666992	-64.868	...	-30.6963	...	-30.6963	...	-58.2377	...	-72.2623	...	-42.7982	...	-41.0679	...	-25.8391
8.789062	-64.7521	...	-37.2579	...	-37.2579	...	-55.1486	...	-63.5365	...	-39.3323	...	-44.8667	...	-17.5181
8.911133	-63.3948	...	-27.7287	...	-27.7287	...	-52.5687	...	-60.5818	...	-38.2628	...	-53.8029	...	-13.5391
9.033203	-62.4469	...	-26.1857	...	-26.1857	...	-48.9963	...	-60.928	...	-39.7363	...	-51.2735	...	-13.0156
9.155273	-63.2409	...	-30.1941	...	-30.1941	...	-51.5592	...	-64.1183	...	-43.5641	...	-30.9943	...	-15.8314
9.277344	-66.6833	...	-38.9885	...	-38.9885	...	-54.0937	...	-73.1102	...	-48.6959	...	-20.2285	...	-22.3833
9.399414	-74.2267	...	-28.2225	...	-28.2225	...	-49.3361	...	-67.551	...	-52.9549	...	-14.415	...	-33.6226
9.521484	-82.3278	...	-26.1202	...	-26.1202	...	-29.6794	...	-57.5212	...	-61.9891	...	-12.264	...	-42.1297
9.643555	-106.768	...	-29.4188	...	-29.4188	...	-14.3224	...	-53.297	...	-48.7033	...	-13.4205	...	-36.4597
9.765625	-75.1811	...	-39.5932	...	-39.5932	...	-5.83038	...	-52.4232	...	-41.4603	...	-18.061	...	-31.5848
9.887695	-68.9293	...	-28.7439	...	-28.7439	...	-1.56813	...	-54.5751	...	-39.2795	...	-27.0657	...	-29.674
10.00977	-67.0122	...	-26.0836	...	-26.0836	...	-0.74719	...	-60.1492	...	-40.9869	...	-43.5364	...	-31.0357
10.13184	-68.9822	...	-28.7694	...	-28.7694	...	-3.24098	...	-60.722	...	-47.2813	...	-61.8078	...	-35.3523
10.25391	-71.7043	...	-39.539	...	-39.539	...	-9.45489	...	-50.8092	...	-67.9228	...	-58.8216	...	-41.6452
10.37598	-67.2458	...	-29.4651	...	-29.4651	...	-20.7495	...	-45.4142	...	-55.8091	...	-51.7885	...	-46.8987
10.49805	-64.8592	...	-26.2214	...	-26.2214	...	-41.819	...	-43.6833	...	-49.6113	...	-50.028	...	-42.3525
10.62012	-65.2781	...	-28.3844	...	-28.3844	...	-54.4843	...	-45.2266	...	-43.8765	...	-51.4179	...	-36.6555
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
248.9014	-69.3024	...	-84.3205	...	-62.7645	...	-81.1781	...	-62.9717	...	-74.4342	...	-63.8354	...	-66.5069
249.0234	-66.0664	...	-72.654	...	-62.2088	...	-76.1026	...	-63.0921	...	-75.9635	...	-65.0229	...	-63.2112
249.1455	-63.9891	...	-70.192	...	-63.5803	...	-68.856	...	-63.0356	...	-71.0982	...	-69.8354	...	-62.0536
249.2676	-63.2936	...	-73.1782	...	-67.171	...	-63.8722	...	-63.6786	...	-68.244	...	-76.8252	...	-62.5578
249.3896	-64.0779	...	-70.0596	...	-69.2557	...	-60.5467	...	-65.524	...	-67.019	...	-69.7378	...	-64.1781
249.5117	-67.9208	...	-65.0834	...	-65.6018	...	-60.1699	...	-67.2438	...	-67.3714	...	-66.1072	...	-67.0292

249.6338	-67.5808	...	-59.0599	...	-59.3909	...	-68.35	...	-63.709	...	-83.5796	...	-60.3843	...	-63.9757
249.7559	-55.3693	...	-52.647	...	-53.0226	...	-55.2241	...	-55.7937	...	-60.1484	...	-53.8705	...	-54.6584
249.8779	-49.6048	...	-48.5216	...	-48.8094	...	-48.3846	...	-50.6342	...	-52.9941	...	-49.6574	...	-49.3186

### L.8 : Data Sinyal Spektrum Untuk C = 0,1 $\mu$ F

Freq.(MHz)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
	Amplitude (dBu)														
0	16.7215	...	16.43936	...	15.15906	...	14.00618	...	12.75792	...	10.87775	...	5.000592	...	4.902176
0.1220703	12.06147	...	11.75753	...	10.49881	...	9.347841	...	8.098232	...	6.218955	...	0.340948	...	0.24222
0.2441406	6.853348	...	6.421303	...	5.289665	...	4.14682	...	2.891183	...	1.016377	...	-4.86678	...	-4.96514
0.3662109	-2.94896	...	-4.12552	...	-4.51624	...	-5.63479	...	-6.90799	...	-8.7631	...	-14.676	...	-14.7601
0.4882813	-20.9173	...	-34.4906	...	-22.4919	...	-23.5977	...	-24.8187	...	-26.5093	...	-32.719	...	-32.5531
0.6103516	-67.1117	...	-21.972	...	-59.649	...	-45.1206	...	-53.4747	...	-54.9012	...	-69.9485	...	-57.0956
0.7324219	-45.4293	...	-23.9677	...	-45.5645	...	-52.8892	...	-45.147	...	-44.4327	...	-49.7984	...	-47.3646
0.8544922	-47.2575	...	-22.8965	...	-48.9342	...	-40.0456	...	-52.0278	...	-50.7478	...	-52.4405	...	-49.0951
0.9765625	-56.5204	...	-23.039	...	-51.2621	...	-42.4343	...	-57.3336	...	-46.0584	...	-49.4293	...	-46.9419
1.098633	-49.8119	...	-24.3908	...	-49.6239	...	-44.4552	...	-52.4067	...	-44.5615	...	-49.0514	...	-46.9707
1.220703	-61.1368	...	-24.6802	...	-59.8368	...	-45.066	...	-60.3141	...	-56.6915	...	-58.9266	...	-54.469
1.342774	-56.8454	...	-24.2924	...	-58.2109	...	-47.6049	...	-54.4144	...	-62.2128	...	-69.6231	...	-62.4746
1.464844	-56.5009	...	-24.282	...	-54.6645	...	-44.8056	...	-66.3592	...	-70.8888	...	-62.5641	...	-63.7057
1.586914	-63.8089	...	-24.8216	...	-55.9098	...	-45.6361	...	-59.7596	...	-66.794	...	-54.6822	...	-57.5376



1.708984	-63.6608	...	-25.3579	...	-63.0807	...	-46.4357	...	-57.7438	...	-61.9614	...	-49.0918	...	-50.1787
1.831055	-60.5652	...	-25.0145	...	-61.3192	...	-45.0219	...	-64.9742	...	-47.9778	...	-46.5523	...	-48.537
1.953125	-61.3835	...	-24.5466	...	-58.5928	...	-44.9103	...	-62.9064	...	-44.1412	...	-47.2334	...	-49.7287
2.075195	-71.0425	...	-25.0744	...	-52.4106	...	-46.5402	...	-64.6369	...	-44.5522	...	-51.0033	...	-54.4981
2.197265	-75.5523	...	-25.7696	...	-50.4604	...	-50.7652	...	-57.8085	...	-47.5045	...	-56.5967	...	-68.9252
2.319336	-65.3069	...	-25.2578	...	-44.7742	...	-52.4742	...	-56.3759	...	-53.6157	...	-60.2845	...	-62.8485
2.441406	-73.4202	...	-24.7654	...	-41.0252	...	-50.3692	...	-60.1913	...	-58.0594	...	-58.8254	...	-75.1441
2.563477	-68.5306	...	-25.4207	...	-41.0645	...	-52.6704	...	-65.7183	...	-59.5632	...	-53.886	...	-61.6922
2.685547	-67.4558	...	-26.0024	...	-44.7625	...	-56.515	...	-69.1861	...	-60.1378	...	-50.4031	...	-55.2
2.807617	-66.2308	...	-25.3127	...	-52.9846	...	-54.1332	...	-59.6772	...	-48.2238	...	-49.8822	...	-53.0834
2.929688	-68.5918	...	-24.8235	...	-77.215	...	-50.5165	...	-54.7819	...	-43.1364	...	-52.0761	...	-54.5764
3.051758	-65.2943	...	-25.4842	...	-65.8682	...	-50.3286	...	-54.2641	...	-41.9691	...	-57.1286	...	-59.8935
3.173828	-68.6589	...	-26.0359	...	-60.7144	...	-52.8094	...	-58.7231	...	-44.4511	...	-65.618	...	-67.8006
3.295898	-77.0208	...	-25.3944	...	-61.4277	...	-55.7003	...	-74.626	...	-50.0738	...	-63.2182	...	-68.2915
3.417969	-71.776	...	-24.9469	...	-70.2854	...	-54.8417	...	-63.785	...	-54.6171	...	-54.5743	...	-56.4669
3.540039	-69.3013	...	-25.5851	...	-64.1821	...	-51.9079	...	-58.1708	...	-53.5673	...	-48.9335	...	-48.7679
3.66211	-68.3734	...	-26.0837	...	-63.3739	...	-49.0867	...	-55.1237	...	-49.451	...	-46.4746	...	-44.9078
3.78418	-70.2082	...	-25.409	...	-64.6616	...	-46.6869	...	-54.3691	...	-45.3	...	-46.9121	...	-44.3673
3.90625	-77.0623	...	-24.9683	...	-53.1893	...	-45.5823	...	-57.5167	...	-43.1468	...	-50.4397	...	-46.9473
4.02832	-71.1196	...	-25.6414	...	-50.6802	...	-45.4402	...	-69.9782	...	-43.8019	...	-57.6724	...	-52.9143
4.150391	-69.5331	...	-26.1782	...	-55.3437	...	-46.0685	...	-68.3681	...	-47.88	...	-66.0318	...	-63.2279
4.272461	-71.9097	...	-25.5403	...	-57.5118	...	-48.6351	...	-63.4835	...	-56.5204	...	-60.3812	...	-66.1385
4.394531	-72.8916	...	-25.1446	...	-48.2154	...	-54.4865	...	-62.2767	...	-62.5938	...	-52.0986	...	-54.9762
4.516602	-72.1847	...	-25.8229	...	-42.6081	...	-68.9837	...	-61.6374	...	-60.0105	...	-47.1558	...	-48.2178
4.638672	-67.7469	...	-26.2781	...	-24.013	...	-50.425	...	-61.098	...	-53.46	...	-45.42	...	-45.4661

4.760742	-66.7532	...	-25.5698	...	-13.4479	...	-42.7279	...	-60.8868	...	-46.3328	...	-46.8079	...	-46.0667
4.882813	-68.1215	...	-25.1618	...	-7.77389	...	-38.6904	...	-59.9795	...	-42.4282	...	-51.3981	...	-50.065
5.004883	-64.9327	...	-25.8409	...	-5.74867	...	-37.6574	...	-57.2342	...	-41.8585	...	-58.8501	...	-57.8208
5.126953	-62.214	...	-26.3124	...	-7.02825	...	-39.6754	...	-54.6121	...	-44.9668	...	-61.7887	...	-68.728
5.249023	-62.1001	...	-25.6396	...	-11.8002	...	-45.2805	...	-53.0534	...	-53.7368	...	-54.3683	...	-68.291
5.371094	-64.4292	...	-25.2649	...	-20.9779	...	-54.9011	...	-53.1007	...	-62.365	...	-47.5926	...	-54.6656
5.493164	-67.9261	...	-25.9584	...	-37.3064	...	-55.7219	...	-55.0474	...	-55.0226	...	-44.107	...	-49.0326
5.615234	-67.7562	...	-26.3842	...	-44.9462	...	-53.8401	...	-57.1723	...	-53.0233	...	-43.8454	...	-47.5191
5.737305	-69.7104	...	-25.6405	...	-48.1562	...	-52.3253	...	-54.5367	...	-43.0451	...	-46.8579	...	-49.4789
5.859375	-83.579	...	-25.2565	...	-63.8582	...	-50.9101	...	-50.2739	...	-37.0019	...	-53.6448	...	-54.8439
5.981445	-76.2019	...	-25.9977	...	-54.9252	...	-50.4607	...	-48.0747	...	-35.0061	...	-63.2918	...	-62.3056
6.103516	-72.907	...	-26.4767	...	-53.1519	...	-50.9979	...	-48.5051	...	-36.5126	...	-61.194	...	-63.1654
6.225586	-71.659	...	-25.7597	...	-58.7647	...	-53.0448	...	-51.8461	...	-41.4861	...	-53.9262	...	-56.5372
6.347656	-70.6598	...	-25.3661	...	-59.6206	...	-55.0407	...	-59.3708	...	-49.2986	...	-49.395	...	-50.8915
6.469727	-70.0857	...	-26.0351	...	-53.8916	...	-52.8239	...	-70.4298	...	-54.7335	...	-47.7478	...	-48.2667
6.591797	-69.6493	...	-26.4067	...	-52.9551	...	-51.4952	...	-59.6302	...	-59.6994	...	-49.0123	...	-48.7719
6.713867	-68.7886	...	-25.6719	...	-54.7614	...	-51.4678	...	-56.19	...	-57.2712	...	-53.6624	...	-52.7028
6.835938	-68.8602	...	-25.3386	...	-55.9708	...	-51.2083	...	-56.4762	...	-49.4735	...	-62.5848	...	-61.44
6.958008	-68.2708	...	-26.0674	...	-55.2804	...	-50.6505	...	-60.2761	...	-45.9848	...	-71.8986	...	-69.3165
7.080078	-67.3494	...	-26.4786	...	-56.0013	...	-51.1967	...	-66.8174	...	-45.7168	...	-59.2632	...	-72.9203
7.202148	-69.5986	...	-25.7804	...	-66.2816	...	-53.155	...	-69.7914	...	-47.948	...	-51.4435	...	-55.8306
7.324219	-80.3019	...	-25.4694	...	-57.3809	...	-53.6642	...	-56.8994	...	-51.2772	...	-47.7436	...	-49.0315
7.446289	-76.4623	...	-26.1813	...	-51.1233	...	-51.255	...	-51.4558	...	-54.1487	...	-47.5097	...	-46.5881
7.568359	-73.1237	...	-26.5282	...	-50.4994	...	-50.4148	...	-50.4402	...	-54.6429	...	-50.8439	...	-47.4001
7.69043	-77.2204	...	-25.7891	...	-54.6711	...	-52.1985	...	-53.3605	...	-46.9693	...	-58.5543	...	-51.6537

7.8125	-87.7908	...	-25.5089	...	-65.7624	...	-48.312	...	-60.0717	...	-40.9424	...	-69.5825	...	-60.1835
7.93457	-71.0367	...	-26.2986	...	-59.9443	...	-44.0839	...	-65.0663	...	-38.5931	...	-61.0405	...	-65.5797
8.056641	-65.0974	...	-26.705	...	-58.1522	...	-42.737	...	-65.9983	...	-39.8206	...	-48.9973	...	-57.2604
8.178711	-64.1647	...	-25.9621	...	-65.0664	...	-42.6633	...	-61.2167	...	-45.0817	...	-42.4257	...	-49.3514
8.300781	-67.4802	...	-25.6405	...	-61.1233	...	-42.9269	...	-59.0407	...	-51.8722	...	-39.6611	...	-44.7968
8.422852	-77.1962	...	-26.3361	...	-53.59	...	-44.2047	...	-60.4597	...	-51.2461	...	-40.1385	...	-43.6418
8.544922	-74.7646	...	-26.6168	...	-51.9326	...	-48.3537	...	-66.9668	...	-54.112	...	-43.8113	...	-45.7288
8.666992	-71.8377	...	-25.8459	...	-55.1727	...	-47.9516	...	-61.016	...	-56.4886	...	-52.0164	...	-50.617
8.789062	-77.5913	...	-25.5796	...	-63.3524	...	-42.9667	...	-52.1181	...	-44.9967	...	-45.9033	...	-55.0374
8.911133	-72.9803	...	-26.3428	...	-49.0672	...	-41.8015	...	-47.7867	...	-40.3315	...	-28.4595	...	-35.6664
9.033203	-67.0787	...	-26.6668	...	-46.7596	...	-40.5235	...	-46.521	...	-39.2897	...	-18.6951	...	-22.7412
9.155273	-66.6429	...	-25.9077	...	-51.4259	...	-40.4241	...	-48.0087	...	-40.8472	...	-13.4986	...	-15.4355
9.277344	-70.8973	...	-25.6452	...	-50.4383	...	-42.9928	...	-52.6499	...	-44.2566	...	-11.8518	...	-12.0623
9.399414	-74.5801	...	-26.3936	...	-41.8402	...	-39.1576	...	-62.5355	...	-47.7776	...	-13.4999	...	-12.0562
9.521484	-75.2239	...	-26.6919	...	-40.077	...	-29.3902	...	-52.1498	...	-47.2966	...	-18.7014	...	-15.4211
9.643555	-85.0476	...	-25.9613	...	-26.0434	...	-15.555	...	-46.8215	...	-43.3425	...	-28.4813	...	-22.7507
9.765625	-73.5511	...	-25.7566	...	-14.8972	...	-6.70485	...	-45.6211	...	-36.5688	...	-46.6182	...	-36.0658
9.887695	-68.7533	...	-26.5413	...	-8.78106	...	-1.94456	...	-47.7894	...	-32.3539	...	-57.8107	...	-59.4621
10.00977	-66.4589	...	-26.8216	...	-6.38239	...	-0.61794	...	-53.1353	...	-31.5979	...	-50.4234	...	-51.3274
10.13184	-65.8048	...	-26.0632	...	-7.29481	...	-2.5934	...	-61.0883	...	-34.0747	...	-45.8305	...	-45.8157
10.25391	-66.588	...	-25.8754	...	-11.6417	...	-8.26425	...	-69.5651	...	-38.8397	...	-45.579	...	-43.5857
10.37598	-68.592	...	-26.7055	...	-20.2011	...	-19.1178	...	-56.4541	...	-42.8318	...	-48.5845	...	-44.895
10.49805	-70.5251	...	-27.0132	...	-34.7219	...	-38.5478	...	-53.5392	...	-45.5	...	-53.6178	...	-49.3459
10.62012	-70.7203	...	-26.2409	...	-39.7623	...	-40.7789	...	-54.6739	...	-44.8982	...	-58.7166	...	-56.4903
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...

248.7793	-77.0042	...	-71.2709	...	-72.6337	...	-61.333	...	-63.8686	...	-63.3049	...	-67.6506	...	-74.5985
248.9014	-74.5776	...	-69.816	...	-71.7835	...	-61.1776	...	-62.8566	...	-62.4581	...	-64.8914	...	-71.542
249.0234	-82.5036	...	-70.0632	...	-71.1228	...	-64.0116	...	-61.5691	...	-62.7585	...	-65.1945	...	-71.6976
249.1455	-74.9587	...	-70.9098	...	-68.4073	...	-72.3264	...	-60.7055	...	-63.3693	...	-66.6876	...	-71.032
249.2676	-69.3855	...	-72.0914	...	-65.6229	...	-71.1167	...	-60.5039	...	-64.8213	...	-70.9676	...	-72.4326
249.3896	-69.0919	...	-74.1683	...	-64.6438	...	-64.9542	...	-61.6495	...	-68.5652	...	-75.9899	...	-86.1961
249.5117	-72.5615	...	-79.3084	...	-67.237	...	-61.0322	...	-65.3156	...	-72.7929	...	-67.331	...	-72.3097
249.6338	-77.5706	...	-98.3334	...	-80.2244	...	-56.556	...	-68.3353	...	-73.0238	...	-65.7791	...	-66.8977
249.7559	-75.2281	...	-79.3967	...	-60.814	...	-52.5034	...	-63.4502	...	-66.6608	...	-64.6456	...	-62.3805
249.8779	-77.0598	...	-79.6835	...	-54.8934	...	-49.7458	...	-60.1131	...	-60.055	...	-59.6458	...	-58.4683

L.9 : Data Sinyal Spektrum Untuk C = 1  $\mu$ F

Freq.(MHz)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
	Amplitude (dBu)														
0	16.66189	...	16.34123	...	15.04395	...	13.98039	...	12.76086	...	10.87346	...	4.994791	...	4.962062
0.1220703	12.00217	...	11.67731	...	10.38331	...	9.320728	...	8.101356	...	6.214185	...	0.336168	...	0.301599
0.2441406	6.795609	...	6.443521	...	5.171529	...	4.113558	...	2.894914	...	1.010014	...	-4.86535	...	-4.90876
0.3662109	-2.99925	...	-3.49747	...	-4.65189	...	-5.68964	...	-6.90865	...	-8.77243	...	-14.6385	...	-14.7213
0.4882813	-20.8988	...	-19.5334	...	-22.8556	...	-23.7024	...	-25.0365	...	-26.5661	...	-32.318	...	-32.7813
0.6103516	-68.3598	...	-22.43	...	-52.4153	...	-59.1297	...	-49.9764	...	-71.861	...	-56.0972	...	-56.6432
0.7324219	-44.9765	...	-26.7685	...	-51.238	...	-47.6425	...	-52.9244	...	-55.7639	...	-48.6893	...	-50.536

0.8544922	-47.5	...	-27.521	...	-45.2074	...	-50.9634	...	-44.015	...	-44.2021	...	-49.2583	...	-46.6042
0.9765625	-55.8163	...	-23.7923	...	-48.2881	...	-54.9682	...	-49.417	...	-44.1978	...	-48.87	...	-47.3327
1.098633	-50.3142	...	-23.6552	...	-53.5076	...	-48.7849	...	-57.1891	...	-48.6808	...	-50.5641	...	-51.9829
1.220703	-57.1734	...	-28.221	...	-51.328	...	-57.7554	...	-58.2871	...	-49.0743	...	-63.0481	...	-64.1515
1.342774	-54.6013	...	-28.2557	...	-52.1611	...	-58.267	...	-56.3667	...	-53.1921	...	-68.6117	...	-64.965
1.464844	-58.3759	...	-24.671	...	-63.7042	...	-56.9634	...	-61.0515	...	-62.8333	...	-68.24	...	-59.1108
1.586914	-67.0461	...	-24.5214	...	-61.6468	...	-60.2141	...	-66.1253	...	-72.8514	...	-56.4481	...	-70.3945
1.708984	-61.3165	...	-27.8311	...	-53.0586	...	-54.731	...	-61.529	...	-56.1018	...	-48.8531	...	-53.6604
1.831055	-59.7315	...	-29.4032	...	-54.1542	...	-54.5547	...	-87.3256	...	-47.4323	...	-47.1648	...	-49.7391
1.953125	-60.4603	...	-25.4865	...	-52.4476	...	-52.5116	...	-70.5962	...	-44.3614	...	-47.9557	...	-49.3881
2.075195	-75.5435	...	-24.6022	...	-50.0093	...	-52.07	...	-63.373	...	-45.2773	...	-51.1003	...	-52.1162
2.197265	-67.3725	...	-27.434	...	-45.1479	...	-59.9364	...	-59.6299	...	-49.8363	...	-58.4204	...	-58.6084
2.319336	-64.1713	...	-29.9728	...	-40.4924	...	-61.3611	...	-58.8835	...	-59.4205	...	-67.3281	...	-67.6013
2.441406	-68.7808	...	-26.2504	...	-38.9644	...	-58.0296	...	-67.5087	...	-70.195	...	-64.4648	...	-65.2117
2.563477	-65.5086	...	-24.8666	...	-39.8807	...	-59.7457	...	-77.5313	...	-63.2329	...	-57.684	...	-60.1789
2.685547	-66.2124	...	-26.9779	...	-43.3064	...	-63.8092	...	-63.757	...	-52.8828	...	-53.0697	...	-56.2005
2.807617	-61.9558	...	-30.4014	...	-49.7778	...	-51.8354	...	-56.2556	...	-46.5327	...	-51.2856	...	-55.2847
2.929688	-61.8058	...	-26.944	...	-56.2736	...	-48.0199	...	-52.0893	...	-43.3155	...	-53.2523	...	-58.4157
3.051758	-63.6964	...	-24.8919	...	-55.5366	...	-48.2495	...	-51.4125	...	-43.1825	...	-60.7079	...	-66.937
3.173828	-63.3766	...	-26.4323	...	-53.9884	...	-49.6506	...	-55.0797	...	-46.743	...	-87.3168	...	-79.175
3.295898	-63.1745	...	-30.2433	...	-53.6399	...	-50.4341	...	-64.3382	...	-54.6621	...	-84.3745	...	-73.276
3.417969	-62.2214	...	-27.7003	...	-53.4778	...	-50.5167	...	-66.5699	...	-63.1324	...	-59.4857	...	-60.4669
3.540039	-64.8228	...	-25.1195	...	-52.9832	...	-50.455	...	-58.1189	...	-64.7628	...	-50.5205	...	-50.4065
3.66211	-70.0836	...	-26.0197	...	-51.2462	...	-51.4367	...	-53.4955	...	-59.9465	...	-46.8903	...	-45.6825
3.78418	-74.2635	...	-29.8465	...	-50.2213	...	-50.5393	...	-51.5977	...	-49.2807	...	-47.0498	...	-44.7021

3.90625	-86.4195	...	-28.434	...	-48.6486	...	-47.0587	...	-52.5689	...	-44.3756	...	-50.6843	...	-46.9783
4.02832	-78.0875	...	-25.3037	...	-47.4009	...	-45.9931	...	-56.4566	...	-43.3667	...	-57.9676	...	-52.483
4.150391	-69.2219	...	-25.5797	...	-48.5557	...	-48.0583	...	-61.2739	...	-45.851	...	-66.4896	...	-61.682
4.272461	-65.3133	...	-29.1126	...	-47.2034	...	-53.0091	...	-62.7905	...	-51.6644	...	-61.0795	...	-72.1604
4.394531	-67.5961	...	-29.4409	...	-48.8588	...	-55.6423	...	-61.8386	...	-58.9252	...	-52.965	...	-56.3423
4.516602	-71.8488	...	-25.8747	...	-29.5802	...	-52.7136	...	-61.6038	...	-61.0977	...	-48.2631	...	-49.4901
4.638672	-69.1748	...	-25.4844	...	-16.2908	...	-48.6143	...	-62.7332	...	-54.8569	...	-46.9032	...	-46.8943
4.760742	-69.8485	...	-28.5803	...	-9.29992	...	-43.1485	...	-63.1578	...	-47.4772	...	-48.875	...	-47.6188
4.882813	-72.7646	...	-30.2157	...	-6.25835	...	-38.8966	...	-60.5551	...	-43.2547	...	-54.9552	...	-51.4241
5.004883	-77.5833	...	-26.3311	...	-6.5643	...	-37.3649	...	-56.6748	...	-42.1934	...	-68.1884	...	-57.9265
5.126953	-78.2724	...	-25.3168	...	-10.2097	...	-39.0336	...	-52.8561	...	-44.0895	...	-70.9126	...	-62.6181
5.249023	-81.3726	...	-27.8051	...	-17.6524	...	-44.7786	...	-50.9166	...	-48.5619	...	-59.8944	...	-58.3048
5.371094	-76.5916	...	-30.4849	...	-29.6	...	-59.6468	...	-51.0352	...	-53.9845	...	-50.4944	...	-51.9778
5.493164	-71.08	...	-26.7861	...	-41.3217	...	-56.7708	...	-53.0226	...	-57.0619	...	-46.1122	...	-48.0159
5.615234	-68.5222	...	-25.1791	...	-43.4856	...	-57.5466	...	-56.8887	...	-51.0289	...	-45.4038	...	-47.0146
5.737305	-70.4738	...	-27.0777	...	-45.4748	...	-78.0722	...	-62.7803	...	-42.6864	...	-48.1229	...	-49.287
5.859375	-69.6896	...	-30.6048	...	-45.9992	...	-56.5646	...	-60.5156	...	-37.8664	...	-54.5415	...	-55.4408
5.981445	-67.4795	...	-27.5409	...	-46.8526	...	-52.8709	...	-56.0148	...	-36.3827	...	-64.1945	...	-65.4667
6.103516	-68.3684	...	-25.3393	...	-49.0706	...	-53.2269	...	-56.0208	...	-37.9509	...	-68.1646	...	-66.4677
6.225586	-71.0651	...	-26.6287	...	-50.1084	...	-55.6699	...	-60.8506	...	-42.2485	...	-59.226	...	-59.2239
6.347656	-73.9739	...	-30.4303	...	-50.3363	...	-57.1401	...	-74.5773	...	-47.8342	...	-52.2929	...	-52.8308
6.469727	-76.0543	...	-28.3345	...	-51.5245	...	-55.9108	...	-65.3486	...	-51.4084	...	-49.3947	...	-49.2515
6.591797	-80.099	...	-25.573	...	-54.1343	...	-55.3547	...	-60.0464	...	-53.5959	...	-49.8539	...	-48.7374
6.713867	-88.9415	...	-26.2829	...	-58.0099	...	-55.0665	...	-57.4687	...	-51.9616	...	-53.4004	...	-51.1593
6.835938	-78.1307	...	-30.0578	...	-59.2534	...	-52.3048	...	-57.598	...	-45.5794	...	-59.2534	...	-55.791

6.958008	-70.2677	...	-29.131	...	-57.5733	...	-50.2412	...	-60.8733	...	-42.8767	...	-61.6749	...	-60.8868
7.080078	-67.4307	...	-25.8176	...	-54.3264	...	-51.2395	...	-65.3189	...	-43.6496	...	-57.5354	...	-65.3882
7.202148	-68.9668	...	-25.8683	...	-51.1133	...	-59.072	...	-80.6087	...	-47.5956	...	-51.4523	...	-55.2704
7.324219	-73.1281	...	-29.239	...	-48.9104	...	-59.4871	...	-58.4046	...	-53.8872	...	-47.6828	...	-48.6082
7.446289	-70.0949	...	-29.9427	...	-48.4425	...	-52.4389	...	-51.0506	...	-57.7118	...	-46.6834	...	-46.2479
7.568359	-67.3602	...	-26.2785	...	-49.732	...	-53.2284	...	-49.3329	...	-56.7649	...	-48.6152	...	-47.3114
7.69043	-68.7449	...	-25.6861	...	-51.2991	...	-60.2021	...	-51.8256	...	-51.1134	...	-54.6668	...	-52.225
7.8125	-77.7287	...	-28.5006	...	-51.7028	...	-49.6015	...	-58.4274	...	-45.7354	...	-70.2926	...	-62.5242
7.93457	-73.297	...	-30.4664	...	-51.7044	...	-44.4829	...	-65.675	...	-43.3282	...	-70.1362	...	-68.3279
8.056641	-68.1906	...	-26.7693	...	-51.3578	...	-43.6222	...	-66.5189	...	-44.0142	...	-53.3287	...	-60.3309
8.178711	-67.5139	...	-25.5857	...	-50.1301	...	-44.8765	...	-59.7945	...	-47.4922	...	-45.1879	...	-48.7002
8.300781	-67.1135	...	-27.8951	...	-48.7768	...	-46.3455	...	-57.1936	...	-52.4242	...	-41.4356	...	-44.0463
8.422852	-65.1282	...	-31.0066	...	-48.1958	...	-47.7571	...	-56.9579	...	-55.2578	...	-41.3831	...	-43.4544
8.544922	-64.4756	...	-27.4612	...	-47.5355	...	-49.4597	...	-58.3638	...	-54.7672	...	-45.4024	...	-45.9245
8.666992	-65.7985	...	-25.6403	...	-45.7115	...	-50.8472	...	-62.8996	...	-48.3349	...	-53.6788	...	-52.666
8.789062	-69.2993	...	-27.3336	...	-43.6026	...	-49.1726	...	-61.5187	...	-42.2427	...	-48.5455	...	-60.5828
8.911133	-81.3145	...	-31.0313	...	-42.0611	...	-45.517	...	-54.8669	...	-39.5188	...	-29.5359	...	-35.3511
9.033203	-71.3177	...	-28.2436	...	-41.8172	...	-45.111	...	-53.5736	...	-39.4107	...	-19.2971	...	-22.4153
9.155273	-66.9246	...	-25.8124	...	-41.3639	...	-45.9544	...	-57.9618	...	-40.0035	...	-13.7568	...	-15.237
9.277344	-68.5371	...	-26.8752	...	-38.8225	...	-46.8402	...	-69.8392	...	-39.0504	...	-11.8142	...	-11.9755
9.399414	-74.3557	...	-30.7064	...	-42.6499	...	-43.0494	...	-58.3582	...	-37.5602	...	-13.1711	...	-12.0695
9.521484	-72.421	...	-29.0607	...	-21.6399	...	-43.9258	...	-55.8789	...	-38.2431	...	-18.0455	...	-15.5339
9.643555	-72.4082	...	-26.0673	...	-12.227	...	-18.7095	...	-51.2766	...	-41.9787	...	-27.4019	...	-22.9635
9.765625	-79.3886	...	-26.5066	...	-7.6456	...	-8.09464	...	-48.1927	...	-38.0447	...	-44.6072	...	-36.2528
9.887695	-76.4605	...	-30.1365	...	-6.61385	...	-2.526	...	-48.0394	...	-33.8702	...	-59.0507	...	-57.377

10.00977	-72.1473	...	-29.8838	...	-8.86089	...	-0.60671	...	-49.9164	...	-33.4852	...	-50.9657	...	-51.2061
10.13184	-68.9478	...	-26.4218	...	-14.5733	...	-1.98877	...	-51.4776	...	-36.5865	...	-46.9545	...	-46.2125
10.25391	-67.141	...	-26.2416	...	-24.0769	...	-6.84721	...	-50.582	...	-40.5201	...	-46.1922	...	-44.2466
10.37598	-64.901	...	-29.4464	...	-34.8925	...	-15.9259	...	-48.568	...	-37.7962	...	-48.6962	...	-45.6882
10.49805	-62.1696	...	-30.6503	...	-39.0553	...	-30.4328	...	-47.3449	...	-36.7642	...	-55.3531	...	-50.4849
10.62012	-60.8945	...	-26.8965	...	-41.0471	...	-43.0171	...	-47.7395	...	-38.3857	...	-68.3878	...	-60.0651
10.74219	-61.2104	...	-26.0662	...	-42.0712	...	-46.9922	...	-49.423	...	-40.6022	...	-60.158	...	-64.1489
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
248.7793	-71.4293	...	-67.5327	...	-83.2033	...	-80.4995	...	-67.9555	...	-65.1371	...	-68.0553	...	-68.4225
248.9014	-70.0987	...	-70.5725	...	-80.8889	...	-73.7325	...	-65.1906	...	-62.8471	...	-68.8644	...	-69.452
249.0234	-70.9276	...	-77.8755	...	-72.7757	...	-66.8561	...	-63.7021	...	-62.3809	...	-66.2038	...	-67.9487
249.1455	-72.5154	...	-82.949	...	-68.6845	...	-66.4172	...	-65.5041	...	-64.0772	...	-64.5416	...	-65.9592
249.2676	-70.024	...	-83.2004	...	-65.9542	...	-76.6451	...	-68.4592	...	-67.1771	...	-67.2275	...	-65.1276
249.3896	-65.2886	...	-87.9844	...	-64.2732	...	-63.8181	...	-68.2361	...	-70.2009	...	-84.2887	...	-66.2864
249.5117	-62.9471	...	-80.8992	...	-63.8072	...	-58.3957	...	-71.9315	...	-73.9604	...	-74.2753	...	-68.6261
249.6338	-63.7706	...	-92.4554	...	-63.9806	...	-58.5739	...	-77.3468	...	-73.5134	...	-77.1298	...	-66.1634
249.7559	-63.0344	...	-67.6437	...	-63.1207	...	-63.2873	...	-63.4931	...	-65.7639	...	-62.386	...	-59.6214
249.8779	-58.2134	...	-60.7659	...	-61.5664	...	-60.7663	...	-58.5323	...	-60.3332	...	-56.1998	...	-55.21



L.10 : Data Sinyal Time Untuk C = 0,01  $\mu$ F

Time ( $\mu$ sec)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
	Amplitude (Volt)														
0	4.291338	...	4.133858	...	4.015748	...	4.133858	...	4.212598	...	4.015748	...	2.874016	...	-0.35433
0.002	4.291338	...	4.133858	...	4.015748	...	4.094488	...	4.251968	...	4.094488	...	3.267716	...	-0.94488
0.004	4.330709	...	4.133858	...	4.055118	...	4.133858	...	4.291338	...	4.212598	...	3.503937	...	-1.29921
0.006	4.291338	...	4.173228	...	4.055118	...	4.133858	...	4.212598	...	3.818898	...	3.582677	...	-1.49606
0.008	4.291338	...	4.133858	...	4.094488	...	4.173228	...	3.700787	...	2.913386	...	3.582677	...	-1.53543
0.01	4.330709	...	4.173228	...	4.094488	...	4.212598	...	2.637795	...	1.968504	...	3.661417	...	-1.29921
0.012	4.330709	...	4.173228	...	4.055118	...	4.173228	...	1.614173	...	1.102362	...	3.582677	...	-0.94488
0.014	4.330709	...	4.133858	...	4.055118	...	3.976378	...	0.787402	...	0.393701	...	3.543307	...	-0.59055
0.016	4.291338	...	4.133858	...	4.055118	...	3.188976	...	0.11811	...	-0.19685	...	3.346457	...	-0.35433
0.018	4.291338	...	4.133858	...	4.055118	...	2.165354	...	-0.35433	...	-0.59055	...	2.559055	...	-0.07874
0.02	4.291338	...	4.173228	...	4.094488	...	1.220472	...	-0.66929	...	-0.90551	...	1.614173	...	0.11811
0.022	4.291338	...	4.173228	...	4.055118	...	0.472441	...	-0.86614	...	-0.90551	...	0.826772	...	0.15748
0.024	4.291338	...	4.173228	...	4.055118	...	-0.15748	...	-0.62992	...	-0.51181	...	0.11811	...	0.07874
0.026	4.330709	...	4.173228	...	4.055118	...	-0.55118	...	-0.03937	...	0.19685	...	-0.51181	...	0
0.028	4.291338	...	4.133858	...	4.055118	...	-0.86614	...	0.708661	...	1.062992	...	-1.14173	...	0.15748
0.03	4.291338	...	4.173228	...	4.094488	...	-0.86614	...	1.456693	...	1.771654	...	-1.45669	...	0.590551
0.032	4.291338	...	4.133858	...	4.055118	...	-0.47244	...	2.086614	...	2.440945	...	-1.49606	...	1.023622
0.034	4.291338	...	4.133858	...	4.094488	...	0.15748	...	2.677165	...	3.031496	...	-1.29921	...	1.417323
0.036	4.330709	...	4.173228	...	4.094488	...	0.984252	...	3.228346	...	3.582677	...	-0.94488	...	1.889764

0.038	4.291338	...	4.173228	...	4.094488	...	1.692913	...	3.661417	...	3.937008	...	-0.62992	...	2.362205
0.04	4.291338	...	4.133858	...	4.094488	...	2.322835	...	3.937008	...	4.133858	...	-0.31496	...	2.874016
0.042	4.330709	...	4.212598	...	4.133858	...	2.913386	...	4.055118	...	4.251968	...	-0.07874	...	3.267716
0.044	4.291338	...	4.173228	...	4.173228	...	3.346457	...	4.094488	...	4.094488	...	0.03937	...	3.464567
0.046	4.291338	...	4.173228	...	4.173228	...	3.740157	...	4.094488	...	3.937008	...	0.19685	...	3.622047
0.048	4.291338	...	4.173228	...	4.133858	...	3.937008	...	4.133858	...	3.976378	...	0.354331	...	3.740157
0.05	4.291338	...	4.173228	...	4.173228	...	4.015748	...	4.094488	...	4.055118	...	0.787402	...	3.779528
0.052	4.291338	...	4.173228	...	4.212598	...	3.976378	...	4.133858	...	4.133858	...	1.338583	...	3.700787
0.054	4.330709	...	4.133858	...	4.212598	...	3.858268	...	4.212598	...	4.212598	...	1.732283	...	3.503937
0.056	4.291338	...	4.133858	...	4.094488	...	3.937008	...	4.291338	...	3.779528	...	2.086614	...	2.677165
0.058	4.330709	...	4.173228	...	3.543307	...	3.976378	...	4.330709	...	2.992126	...	2.480315	...	1.614173
0.06	4.330709	...	4.173228	...	2.401575	...	4.015748	...	4.291338	...	1.968504	...	2.795276	...	0.669291
0.062	4.291338	...	4.173228	...	1.456693	...	4.094488	...	4.251968	...	1.181102	...	3.031496	...	-0.03937
0.064	4.251968	...	4.133858	...	0.629921	...	4.173228	...	4.251968	...	0.472441	...	3.228346	...	-0.70866
0.066	4.291338	...	4.173228	...	-0.03937	...	4.133858	...	4.251968	...	-0.15748	...	3.425197	...	-1.29921
0.068	4.330709	...	4.173228	...	-0.51181	...	4.094488	...	4.291338	...	-0.55118	...	3.582677	...	-1.5748
0.07	4.291338	...	4.173228	...	-0.90551	...	4.015748	...	4.330709	...	-0.90551	...	3.543307	...	-1.49606
0.072	4.291338	...	4.133858	...	-1.10236	...	3.976378	...	4.212598	...	-0.86614	...	2.992126	...	-1.25984
0.074	4.330709	...	4.173228	...	-0.82677	...	4.055118	...	3.661417	...	-0.47244	...	2.047244	...	-0.98425
0.076	4.291338	...	4.173228	...	-0.23622	...	4.055118	...	2.519685	...	0.19685	...	1.141732	...	-0.74803
0.078	4.291338	...	4.133858	...	0.511811	...	4.055118	...	1.496063	...	0.984252	...	0.314961	...	-0.43307
0.08	4.291338	...	4.173228	...	1.299213	...	4.015748	...	0.708661	...	1.732283	...	-0.47244	...	-0.15748
0.082	4.291338	...	4.133858	...	1.929134	...	4.055118	...	0.03937	...	2.362205	...	-1.14173	...	0.275591
0.084	4.330709	...	4.173228	...	2.559055	...	4.015748	...	-0.3937	...	2.952756	...	-1.45669	...	0.984252
0.086	4.291338	...	4.173228	...	3.149606	...	4.055118	...	-0.74803	...	3.464567	...	-1.41732	...	1.614173

0.088	4.291338	...	4.173228	...	3.582677	...	4.055118	...	-0.86614	...	3.818898	...	-1.25984	...	2.086614
0.09	4.330709	...	4.212598	...	3.897638	...	4.133858	...	-0.55118	...	4.055118	...	-1.02362	...	2.519685
0.092	4.291338	...	4.173228	...	4.015748	...	4.094488	...	0.03937	...	4.133858	...	-0.74803	...	2.874016
0.094	4.291338	...	4.173228	...	4.015748	...	4.055118	...	0.787402	...	4.055118	...	-0.27559	...	3.188976
0.09599999	4.251968	...	4.173228	...	3.897638	...	4.015748	...	1.496063	...	3.897638	...	0.472441	...	3.385827
0.098	4.291338	...	4.173228	...	3.897638	...	4.055118	...	2.086614	...	3.937008	...	1.141732	...	3.503937
0.09999999	4.291338	...	4.173228	...	3.976378	...	4.133858	...	2.677165	...	4.015748	...	1.771654	...	3.543307
0.102	4.330709	...	4.173228	...	3.937008	...	4.133858	...	3.228346	...	4.094488	...	2.283465	...	3.582677
0.104	4.291338	...	4.173228	...	4.015748	...	4.094488	...	3.622047	...	4.212598	...	2.677165	...	3.582677
0.106	4.330709	...	4.212598	...	4.133858	...	4.173228	...	3.937008	...	4.173228	...	3.110236	...	3.661417
0.108	4.291338	...	4.173228	...	4.212598	...	4.173228	...	3.976378	...	3.503937	...	3.346457	...	3.543307
0.11	4.291338	...	4.133858	...	4.133858	...	4.212598	...	4.015748	...	2.519685	...	3.503937	...	2.795276
0.112	4.291338	...	4.173228	...	4.055118	...	4.212598	...	4.055118	...	1.614173	...	3.582677	...	1.732283
0.114	4.291338	...	4.212598	...	3.976378	...	4.055118	...	4.055118	...	0.826772	...	3.582677	...	0.826772
0.116	4.291338	...	4.173228	...	3.976378	...	3.346457	...	4.055118	...	0.15748	...	3.622047	...	0.11811
0.118	4.291338	...	4.173228	...	4.015748	...	2.283465	...	4.094488	...	-0.31496	...	3.543307	...	-0.51181
0.12	4.291338	...	4.133858	...	4.055118	...	1.338583	...	4.133858	...	-0.70866	...	3.385827	...	-1.10236
0.122	4.330709	...	4.212598	...	4.133858	...	0.590551	...	4.212598	...	-0.86614	...	2.755905	...	-1.45669
0.124	4.330709	...	4.173228	...	4.094488	...	-0.07874	...	4.212598	...	-0.70866	...	1.732283	...	-1.61417
0.126	4.291338	...	4.173228	...	4.015748	...	-0.51181	...	4.251968	...	-0.15748	...	0.944882	...	-1.53543
0.128	4.291338	...	4.173228	...	4.015748	...	-0.86614	...	4.173228	...	0.590551	...	0.236221	...	-1.14173
0.13	4.291338	...	4.173228	...	3.976378	...	-0.94488	...	4.173228	...	1.377953	...	-0.3937	...	-0.74803
0.132	4.291338	...	4.212598	...	4.055118	...	-0.55118	...	4.173228	...	2.125984	...	-0.98425	...	-0.3937
0.134	4.291338	...	4.173228	...	4.094488	...	0.07874	...	4.212598	...	2.755905	...	-1.37795	...	-0.15748
0.136	4.291338	...	4.173228	...	4.094488	...	0.866142	...	4.251968	...	3.267716	...	-1.49606	...	0

0.138	4.330709	...	4.212598	...	4.094488	...	1.614173	...	4.291338	...	3.779528	...	-1.37795	...	0.15748
0.14	4.291338	...	4.173228	...	4.015748	...	2.204724	...	4.015748	...	4.055118	...	-1.06299	...	0.11811
0.142	4.291338	...	4.173228	...	4.015748	...	2.834646	...	3.149606	...	4.173228	...	-0.66929	...	0.11811
0.144	4.251968	...	4.173228	...	4.015748	...	3.307087	...	2.007874	...	4.173228	...	-0.3937	...	0.393701
0.146	4.291338	...	4.133858	...	4.055118	...	3.700787	...	1.102362	...	3.937008	...	-0.07874	...	0.905512
0.148	4.291338	...	4.173228	...	4.055118	...	3.937008	...	0.433071	...	3.937008	...	0.07874	...	1.377953
0.15	4.291338	...	4.212598	...	4.094488	...	4.015748	...	-0.11811	...	4.015748	...	0.15748	...	1.771654
0.152	4.291338	...	4.173228	...	4.055118	...	3.976378	...	-0.55118	...	4.094488	...	0.19685	...	2.125984
0.154	4.330709	...	4.212598	...	4.094488	...	3.937008	...	-0.7874	...	4.251968	...	0.314961	...	2.637795
0.156	4.330709	...	4.173228	...	4.055118	...	3.976378	...	-0.7874	...	4.212598	...	0.669291	...	2.952756
0.158	4.291338	...	4.173228	...	4.055118	...	3.937008	...	-0.31496	...	3.661417	...	1.141732	...	3.228346
0.16	4.291338	...	4.173228	...	4.055118	...	3.976378	...	0.393701	...	2.677165	...	1.535433	...	3.464567
0.162	4.291338	...	4.173228	...	4.055118	...	4.055118	...	1.141732	...	1.732283	...	1.929134	...	3.622047
0.164	4.330709	...	4.173228	...	4.094488	...	4.173228	...	1.811024	...	0.944882	...	2.322835	...	3.740157
0.166	4.291338	...	4.173228	...	4.055118	...	4.173228	...	2.440945	...	0.236221	...	2.716535	...	3.700787
0.168	4.291338	...	4.173228	...	4.055118	...	4.094488	...	2.992126	...	-0.27559	...	2.952756	...	3.070866
0.17	4.330709	...	4.212598	...	4.094488	...	4.055118	...	3.503937	...	-0.66929	...	3.228346	...	2.086614
0.172	4.291338	...	4.173228	...	4.055118	...	4.015748	...	3.818898	...	-0.98425	...	3.425197	...	1.062992
0.174	4.291338	...	4.173228	...	4.055118	...	4.015748	...	3.976378	...	-0.7874	...	3.543307	...	0.236221
0.176	4.291338	...	4.173228	...	4.055118	...	4.055118	...	4.055118	...	-0.27559	...	3.425197	...	-0.55118
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
4.99	4.291338	...	4.251968	...	4.094488	...	4.015748	...	4.133858	...	3.346457	...	3.031496	...	3.543307
4.992	4.291338	...	4.251968	...	4.055118	...	3.976378	...	4.133858	...	3.779528	...	3.267716	...	3.582677
4.994	4.291338	...	4.251968	...	4.055118	...	3.976378	...	4.212598	...	4.015748	...	3.464567	...	3.582677
4.996	4.330709	...	4.251968	...	4.094488	...	4.015748	...	4.291338	...	4.133858	...	3.582677	...	3.543307

4.998	4.291338	...	4.251968	...	4.094488	...	4.094488	...	4.291338	...	4.094488	...	3.307087	...	3.188976
5	4.291338	...	4.251968	...	4.133858	...	4.055118	...	4.212598	...	3.937008	...	2.362205	...	2.283465
5.002	4.330709	...	4.291338	...	4.094488	...	4.094488	...	4.251968	...	3.937008	...	1.417323	...	1.377953
5.004	4.291338	...	4.251968	...	4.094488	...	4.055118	...	4.212598	...	3.976378	...	0.551181	...	0.590551
5.006	4.291338	...	4.251968	...	4.055118	...	4.055118	...	4.251968	...	4.094488	...	-0.27559	...	-0.07874
5.008	4.291338	...	4.251968	...	4.055118	...	4.015748	...	4.291338	...	4.173228	...	-0.98425	...	-0.70866

### L.11 : Data Sinyal Time Untuk C = 0,1 $\mu$ F

Time ( $\mu$ sec)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
	Amplitude (Volt)														
0	4.330709	...	4.291338	...	4.094488	...	0.590551	...	3.779528	...	2.086614	...	0.19685	...	-0.19685
0.002	4.330709	...	4.330709	...	4.094488	...	-0.07874	...	3.976378	...	2.716535	...	0.236221	...	0
0.004	4.330709	...	4.330709	...	4.094488	...	-0.47244	...	4.094488	...	3.267716	...	0.590551	...	0.15748
0.006	4.370079	...	4.291338	...	4.094488	...	-0.82677	...	4.094488	...	3.700787	...	1.062992	...	0.19685
0.008	4.330709	...	4.291338	...	4.094488	...	-0.98425	...	4.094488	...	3.937008	...	1.456693	...	0.11811
0.01	4.330709	...	4.330709	...	4.133858	...	-0.62992	...	4.133858	...	4.173228	...	1.889764	...	0.354331
0.012	4.330709	...	4.330709	...	4.094488	...	0	...	4.094488	...	4.094488	...	2.283465	...	0.748032
0.014	4.370079	...	4.291338	...	4.094488	...	0.826772	...	4.133858	...	3.976378	...	2.716535	...	1.220472
0.016	4.330709	...	4.330709	...	4.094488	...	1.574803	...	4.212598	...	3.937008	...	3.110236	...	1.653543
0.018	4.330709	...	4.291338	...	4.094488	...	2.283465	...	4.251968	...	3.976378	...	3.385827	...	2.047244
0.02	4.370079	...	4.330709	...	4.133858	...	2.913386	...	4.251968	...	4.094488	...	3.582677	...	2.519685

0.022	4.330709	...	4.330709	...	4.094488	...	3.425197	...	4.212598	...	4.173228	...	3.661417	...	2.874016
0.024	4.330709	...	4.291338	...	4.094488	...	3.818898	...	4.173228	...	3.976378	...	3.700787	...	3.149606
0.026	4.370079	...	4.330709	...	4.133858	...	4.015748	...	4.251968	...	3.267716	...	3.464567	...	3.464567
0.028	4.370079	...	4.330709	...	4.094488	...	4.094488	...	4.251968	...	2.322835	...	2.559055	...	3.622047
0.03	4.330709	...	4.291338	...	4.094488	...	4.015748	...	4.291338	...	1.456693	...	1.535433	...	3.661417
0.032	4.370079	...	4.330709	...	4.133858	...	3.897638	...	4.330709	...	0.669291	...	0.669291	...	3.503937
0.034	4.330709	...	4.330709	...	4.094488	...	3.976378	...	4.133858	...	0	...	-0.15748	...	2.677165
0.036	4.330709	...	4.330709	...	4.133858	...	4.055118	...	3.425197	...	-0.43307	...	-0.7874	...	1.692913
0.038	4.330709	...	4.330709	...	4.133858	...	4.094488	...	2.283465	...	-0.90551	...	-1.33858	...	0.787402
0.04	4.330709	...	4.291338	...	4.094488	...	4.133858	...	1.299213	...	-1.06299	...	-1.53543	...	-0.07874
0.042	4.330709	...	4.330709	...	4.133858	...	4.212598	...	0.551181	...	-0.74803	...	-1.41732	...	-0.7874
0.044	4.330709	...	4.330709	...	4.094488	...	4.094488	...	-0.07874	...	-0.15748	...	-1.29921	...	-1.33858
0.046	4.330709	...	4.330709	...	4.133858	...	4.094488	...	-0.51181	...	0.629921	...	-1.02362	...	-1.53543
0.048	4.370079	...	4.330709	...	4.133858	...	4.055118	...	-0.86614	...	1.417323	...	-0.70866	...	-1.45669
0.05	4.330709	...	4.291338	...	4.094488	...	4.055118	...	-0.90551	...	2.086614	...	-0.11811	...	-1.33858
0.052	4.330709	...	4.330709	...	4.133858	...	4.094488	...	-0.51181	...	2.755905	...	0.708661	...	-1.02362
0.054	4.330709	...	4.330709	...	4.133858	...	4.133858	...	0.15748	...	3.307087	...	1.417323	...	-0.70866
0.056	4.330709	...	4.291338	...	4.094488	...	4.094488	...	0.944882	...	3.700787	...	1.968504	...	-0.07874
0.058	4.370079	...	4.330709	...	4.173228	...	4.094488	...	1.653543	...	3.976378	...	2.440945	...	0.748032
0.06	4.330709	...	4.291338	...	4.133858	...	4.055118	...	2.283465	...	4.133858	...	2.874016	...	1.456693
0.062	4.330709	...	4.291338	...	4.094488	...	4.094488	...	2.874016	...	4.094488	...	3.228346	...	2.007874
0.064	4.330709	...	4.330709	...	4.133858	...	4.094488	...	3.385827	...	3.976378	...	3.464567	...	2.440945
0.066	4.330709	...	4.291338	...	4.173228	...	4.094488	...	3.740157	...	3.937008	...	3.582677	...	2.834646
0.068	4.370079	...	4.330709	...	4.212598	...	4.133858	...	3.976378	...	4.015748	...	3.622047	...	3.188976
0.07	4.330709	...	4.330709	...	4.212598	...	4.094488	...	4.015748	...	4.094488	...	3.700787	...	3.464567

0.072	4.330709	...	4.291338	...	4.212598	...	4.055118	...	4.015748	...	4.173228	...	3.700787	...	3.543307
0.074	4.370079	...	4.330709	...	4.251968	...	4.133858	...	4.094488	...	4.055118	...	3.622047	...	3.661417
0.076	4.330709	...	4.330709	...	4.251968	...	4.094488	...	4.094488	...	3.307087	...	3.228346	...	3.661417
0.078	4.330709	...	4.330709	...	4.251968	...	4.133858	...	4.055118	...	2.401575	...	2.244094	...	3.661417
0.08	4.330709	...	4.330709	...	4.251968	...	4.212598	...	4.133858	...	1.496063	...	1.299213	...	3.622047
0.082	4.330709	...	4.291338	...	3.976378	...	4.212598	...	4.133858	...	0.748032	...	0.472441	...	3.307087
0.084	4.370079	...	4.330709	...	3.110236	...	4.212598	...	4.212598	...	0.07874	...	-0.11811	...	2.362205
0.086	4.330709	...	4.330709	...	2.007874	...	4.212598	...	4.251968	...	-0.43307	...	-0.74803	...	1.377953
0.088	4.330709	...	4.291338	...	1.062992	...	4.212598	...	4.173228	...	-0.86614	...	-1.29921	...	0.551181
0.09	4.370079	...	4.330709	...	0.354331	...	4.291338	...	4.212598	...	-0.98425	...	-1.53543	...	-0.07874
0.092	4.370079	...	4.330709	...	-0.27559	...	4.251968	...	4.173228	...	-0.7874	...	-1.5748	...	-0.74803
0.094	4.370079	...	4.330709	...	-0.70866	...	3.858268	...	4.212598	...	-0.15748	...	-1.33858	...	-1.25984
0.09599999	4.370079	...	4.291338	...	-1.06299	...	2.913386	...	4.251968	...	0.669291	...	-0.90551	...	-1.5748
0.098	4.330709	...	4.291338	...	-1.06299	...	1.771654	...	4.291338	...	1.417323	...	-0.59055	...	-1.65354
0.09999999	4.370079	...	4.330709	...	-0.59055	...	0.984252	...	4.251968	...	2.086614	...	-0.31496	...	-1.45669
0.102	4.370079	...	4.330709	...	0.11811	...	0.236221	...	3.740157	...	2.716535	...	-0.03937	...	-1.06299
0.104	4.330709	...	4.291338	...	0.944882	...	-0.31496	...	2.637795	...	3.267716	...	0.07874	...	-0.66929
0.106	4.370079	...	4.330709	...	1.692913	...	-0.70866	...	1.653543	...	3.740157	...	0.19685	...	-0.35433
0.108	4.330709	...	4.330709	...	2.362205	...	-0.98425	...	0.748032	...	3.937008	...	0.19685	...	-0.07874
0.11	4.370079	...	4.291338	...	2.952756	...	-0.86614	...	0.11811	...	4.094488	...	0.314961	...	0.11811
0.112	4.330709	...	4.330709	...	3.464567	...	-0.35433	...	-0.3937	...	4.094488	...	0.787402	...	0.19685
0.114	4.370079	...	4.291338	...	3.818898	...	0.433071	...	-0.70866	...	3.937008	...	1.259843	...	0.19685
0.116	4.370079	...	4.330709	...	3.976378	...	1.259843	...	-0.90551	...	3.937008	...	1.653543	...	0.19685
0.118	4.330709	...	4.330709	...	4.055118	...	1.929134	...	-0.70866	...	4.015748	...	3.543307	...	-0.51181
0.12	4.330709	...	4.291338	...	4.015748	...	2.559055	...	-0.11811	...	4.055118	...	3.385827	...	-1.10236

0.122	4.370079	...	4.330709	...	3.937008	...	3.188976	...	0.708661	...	4.212598	...	2.755905	...	-1.45669
0.124	4.330709	...	4.291338	...	3.937008	...	3.582677	...	1.456693	...	4.015748	...	1.732283	...	-1.61417
0.126	4.330709	...	4.330709	...	3.937008	...	3.897638	...	2.086614	...	3.307087	...	0.944882	...	-1.53543
0.128	4.330709	...	4.330709	...	4.015748	...	4.015748	...	2.716535	...	2.401575	...	0.236221	...	-1.14173
0.13	4.330709	...	4.330709	...	4.094488	...	4.015748	...	3.267716	...	1.496063	...	-0.3937	...	-0.74803
0.132	4.370079	...	4.330709	...	4.173228	...	3.976378	...	3.700787	...	0.748032	...	-0.98425	...	-0.3937
0.134	4.370079	...	4.330709	...	4.173228	...	3.897638	...	3.937008	...	0.03937	...	-1.37795	...	-0.15748
0.136	4.330709	...	4.291338	...	4.055118	...	3.937008	...	4.015748	...	-0.47244	...	-1.49606	...	0
0.138	4.330709	...	4.330709	...	4.015748	...	4.015748	...	4.094488	...	-0.86614	...	-1.37795	...	0.15748
0.14	4.330709	...	4.330709	...	3.976378	...	4.094488	...	4.133858	...	-1.06299	...	-1.06299	...	0.11811
0.142	4.330709	...	4.330709	...	4.015748	...	4.133858	...	4.133858	...	-0.7874	...	-0.66929	...	0.11811
0.144	4.330709	...	4.291338	...	4.094488	...	4.173228	...	4.133858	...	-0.19685	...	-0.3937	...	0.393701
0.146	4.330709	...	4.291338	...	4.133858	...	4.094488	...	4.133858	...	0.629921	...	-0.07874	...	0.905512
0.148	4.370079	...	4.330709	...	4.133858	...	4.055118	...	4.212598	...	1.417323	...	0.07874	...	1.377953
0.15	4.330709	...	4.291338	...	4.055118	...	3.976378	...	4.251968	...	2.086614	...	0.15748	...	1.771654
0.152	4.330709	...	4.291338	...	3.976378	...	3.976378	...	4.251968	...	2.716535	...	0.19685	...	2.125984
0.154	4.370079	...	4.330709	...	4.015748	...	4.094488	...	4.251968	...	3.267716	...	0.314961	...	2.637795
0.156	4.330709	...	4.291338	...	4.055118	...	4.094488	...	4.251968	...	3.700787	...	0.669291	...	2.952756
0.158	4.370079	...	4.330709	...	4.133858	...	4.055118	...	4.212598	...	3.976378	...	1.141732	...	3.228346
0.16	4.330709	...	4.330709	...	4.094488	...	4.015748	...	4.291338	...	4.133858	...	1.535433	...	3.464567
0.162	4.330709	...	4.330709	...	4.055118	...	3.976378	...	4.330709	...	4.133858	...	1.929134	...	3.622047
0.164	4.370079	...	4.330709	...	4.055118	...	4.055118	...	4.330709	...	4.015748	...	2.322835	...	3.740157
0.166	4.330709	...	4.330709	...	4.055118	...	4.055118	...	4.251968	...	3.976378	...	2.716535	...	3.700787
0.168	4.330709	...	4.291338	...	4.015748	...	4.055118	...	3.661417	...	3.976378	...	2.952756	...	3.070866
0.17	4.330709	...	4.370079	...	4.055118	...	4.094488	...	2.598425	...	4.133858	...	3.228346	...	2.086614



0.172	4.370079	...	4.330709	...	4.055118	...	4.055118	...	1.574803	...	4.251968	...	3.425197	...	1.062992
0.174	4.330709	...	4.330709	...	4.094488	...	4.055118	...	0.748032	...	4.173228	...	3.543307	...	0.236221
0.176	4.330709	...	4.330709	...	4.094488	...	4.055118	...	0.07874	...	3.700787	...	3.425197	...	-0.55118
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
4.99	4.330709	...	4.212598	...	4.094488	...	4.212598	...	4.094488	...	4.094488	...	0.787402	...	2.125984
4.992	4.330709	...	4.251968	...	4.094488	...	4.133858	...	4.094488	...	3.464567	...	-0.03937	...	2.559055
4.994	4.330709	...	4.212598	...	4.094488	...	3.582677	...	4.094488	...	2.559055	...	-0.7874	...	2.952756
4.996	4.370079	...	4.251968	...	4.133858	...	2.559055	...	4.173228	...	1.692913	...	-1.29921	...	3.307087
4.998	4.370079	...	4.212598	...	4.094488	...	1.535433	...	4.173228	...	0.866142	...	-1.53543	...	3.503937
5	4.330709	...	4.212598	...	4.094488	...	0.669291	...	4.212598	...	0.15748	...	-1.45669	...	3.582677
5.002	4.370079	...	4.251968	...	4.094488	...	0.03937	...	4.251968	...	-0.31496	...	-1.29921	...	3.661417
5.004	4.370079	...	4.251968	...	4.094488	...	-0.51181	...	4.212598	...	-0.7874	...	-1.06299	...	3.700787
5.006	4.370079	...	4.212598	...	4.094488	...	-0.7874	...	4.173228	...	-1.06299	...	-0.74803	...	3.622047
5.008	4.370079	...	4.212598	...	4.094488	...	-0.98425	...	4.212598	...	-0.82677	...	-0.07874	...	3.543307

L.12 : Data Sinyal Time Untuk C = 1  $\mu$ F

Time ( $\mu$ sec)	Tegangan Referensi Input														
	0.00 Volt	...	0.05 Volt	...	0.5 Volt	...	1.00 Volt	...	1.5 Volt	...	2.00 Volt	...	2.5 Volt	...	3.00 Volt
Amplitude (Volt)															
0	4.330709	...	3.661417	...	4.055118	...	4.094488	...	4.015748	...	-0.03937	...	-0.07874	...	-1.14173
0.002	4.291338	...	3.858268	...	4.094488	...	4.055118	...	4.015748	...	0.787402	...	-0.70866	...	-0.74803
0.004	4.330709	...	3.976378	...	4.173228	...	4.055118	...	4.094488	...	1.535433	...	-1.22047	...	-0.43307

0.006	4.330709	...	3.976378	...	4.133858	...	4.094488	...	4.094488	...	2.204724	...	-1.53543	...	-0.11811
0.008	4.291338	...	3.858268	...	4.133858	...	4.094488	...	4.055118	...	2.834646	...	-1.61417	...	0.07874
0.01	4.330709	...	3.858268	...	4.173228	...	4.133858	...	4.133858	...	3.385827	...	-1.41732	...	0.19685
0.012	4.291338	...	3.897638	...	4.212598	...	4.133858	...	4.173228	...	3.779528	...	-1.06299	...	0.15748
0.014	4.291338	...	3.937008	...	4.212598	...	4.133858	...	4.212598	...	4.015748	...	-0.66929	...	0.15748
0.016	4.330709	...	4.015748	...	4.212598	...	4.173228	...	4.291338	...	4.212598	...	-0.35433	...	0.354331
0.018	4.291338	...	4.094488	...	4.015748	...	4.173228	...	4.212598	...	4.094488	...	-0.07874	...	0.826772
0.02	4.330709	...	4.133858	...	3.346457	...	4.212598	...	4.212598	...	3.976378	...	0.11811	...	1.299213
0.022	4.330709	...	4.015748	...	2.244094	...	4.212598	...	4.173228	...	4.015748	...	0.19685	...	1.692913
0.024	4.291338	...	3.976378	...	1.259843	...	4.015748	...	4.212598	...	4.015748	...	0.15748	...	2.086614
0.026	4.330709	...	3.937008	...	0.511811	...	3.267716	...	4.291338	...	4.173228	...	0.236221	...	2.598425
0.028	4.330709	...	3.937008	...	-0.15748	...	2.086614	...	4.291338	...	4.251968	...	0.551181	...	2.992126
0.03	4.291338	...	3.976378	...	-0.55118	...	1.141732	...	4.212598	...	4.094488	...	1.023622	...	3.307087
0.032	4.291338	...	4.055118	...	-0.94488	...	0.393701	...	3.622047	...	3.464567	...	1.456693	...	3.543307
0.034	4.291338	...	4.015748	...	-1.06299	...	-0.23622	...	2.519685	...	2.480315	...	1.850394	...	3.661417
0.036	4.330709	...	4.015748	...	-0.70866	...	-0.59055	...	1.535433	...	1.653543	...	2.283465	...	3.740157
0.038	4.330709	...	3.937008	...	-0.07874	...	-0.90551	...	0.748032	...	0.826772	...	2.716535	...	3.661417
0.04	4.291338	...	3.897638	...	0.708661	...	-0.90551	...	0.07874	...	0.11811	...	3.070866	...	3.031496
0.042	4.330709	...	3.976378	...	1.535433	...	-0.3937	...	-0.3937	...	-0.35433	...	3.385827	...	2.047244
0.044	4.291338	...	4.015748	...	2.165354	...	0.275591	...	-0.7874	...	-0.7874	...	3.543307	...	1.062992
0.046	4.291338	...	4.055118	...	2.755905	...	1.102362	...	-0.94488	...	-0.98425	...	3.661417	...	0.19685
0.048	4.330709	...	4.015748	...	3.267716	...	1.811024	...	-0.62992	...	-0.74803	...	3.700787	...	-0.55118
0.05	4.330709	...	4.015748	...	3.661417	...	2.480315	...	-0.03937	...	-0.19685	...	3.267716	...	-1.14173
0.052	4.330709	...	3.976378	...	3.937008	...	3.070866	...	0.787402	...	0.629921	...	2.283465	...	-1.45669
0.054	4.330709	...	3.976378	...	4.015748	...	3.543307	...	1.496063	...	1.377953	...	1.299213	...	-1.49606

0.056	4.291338	...	3.976378	...	3.976378	...	3.858268	...	2.125984	...	2.047244	...	0.433071	...	-1.37795
0.058	4.330709	...	4.015748	...	3.897638	...	3.976378	...	2.755905	...	2.716535	...	-0.35433	...	-1.14173
0.06	4.291338	...	4.055118	...	3.858268	...	4.055118	...	3.267716	...	3.267716	...	-1.02362	...	-0.82677
0.062	4.291338	...	4.015748	...	3.937008	...	3.976378	...	3.700787	...	3.700787	...	-1.45669	...	-0.31496
0.064	4.291338	...	4.015748	...	3.976378	...	3.897638	...	3.937008	...	3.976378	...	-1.53543	...	0.472441
0.066	4.291338	...	4.015748	...	4.055118	...	3.976378	...	4.015748	...	4.133858	...	-1.41732	...	1.181102
0.068	4.330709	...	4.015748	...	4.094488	...	4.015748	...	4.055118	...	4.133858	...	-1.22047	...	1.889764
0.07	4.291338	...	4.015748	...	4.133858	...	4.094488	...	4.094488	...	3.937008	...	-0.94488	...	2.322835
0.072	4.291338	...	3.976378	...	4.055118	...	4.133858	...	4.094488	...	3.897638	...	-0.55118	...	2.716535
0.074	4.330709	...	4.055118	...	4.055118	...	4.173228	...	4.133858	...	4.015748	...	0.19685	...	3.188976
0.076	4.330709	...	4.015748	...	3.937008	...	4.094488	...	4.094488	...	4.094488	...	0.944882	...	3.385827
0.078	4.291338	...	4.015748	...	3.937008	...	4.015748	...	4.133858	...	4.173228	...	1.614173	...	3.582677
0.08	4.291338	...	4.015748	...	3.976378	...	4.015748	...	4.212598	...	3.937008	...	2.086614	...	3.661417
0.082	4.330709	...	4.015748	...	4.055118	...	4.055118	...	4.251968	...	3.188976	...	2.559055	...	3.700787
0.084	4.330709	...	4.015748	...	4.094488	...	4.094488	...	4.212598	...	2.244094	...	2.992126	...	3.700787
0.086	4.291338	...	4.015748	...	4.015748	...	4.094488	...	4.212598	...	1.377953	...	3.307087	...	3.661417
0.088	4.291338	...	4.015748	...	3.976378	...	4.055118	...	4.173228	...	0.590551	...	3.464567	...	3.464567
0.09	4.330709	...	4.055118	...	3.976378	...	4.094488	...	4.251968	...	-0.03937	...	3.582677	...	2.755905
0.092	4.330709	...	4.015748	...	3.976378	...	4.055118	...	4.251968	...	-0.51181	...	3.661417	...	1.732283
0.094	4.291338	...	4.015748	...	4.015748	...	4.055118	...	4.291338	...	-0.90551	...	3.700787	...	0.905512
0.09599999	4.330709	...	4.015748	...	4.055118	...	4.055118	...	4.251968	...	-1.06299	...	3.700787	...	0.15748
0.098	4.291338	...	4.015748	...	4.055118	...	4.055118	...	3.858268	...	-0.7874	...	3.622047	...	-0.47244
0.09999999	4.330709	...	4.055118	...	4.015748	...	4.094488	...	2.952756	...	-0.19685	...	3.267716	...	-1.02362
0.102	4.291338	...	4.055118	...	3.976378	...	4.094488	...	1.850394	...	0.629921	...	2.244094	...	-1.41732
0.104	4.291338	...	4.015748	...	3.976378	...	4.015748	...	0.984252	...	1.338583	...	1.259843	...	-1.61417

0.106	4.330709	...	4.015748	...	4.015748	...	4.094488	...	0.314961	...	2.086614	...	0.511811	...	-1.49606
0.108	4.330709	...	4.015748	...	4.015748	...	4.094488	...	-0.23622	...	2.716535	...	-0.15748	...	-1.22047
0.11	4.291338	...	4.015748	...	4.015748	...	4.173228	...	-0.62992	...	3.267716	...	-0.7874	...	-0.74803
0.112	4.330709	...	4.015748	...	4.055118	...	4.173228	...	-0.90551	...	3.700787	...	-1.33858	...	-0.47244
0.114	4.330709	...	4.055118	...	4.055118	...	4.173228	...	-0.7874	...	3.976378	...	-1.61417	...	-0.15748
0.116	4.330709	...	4.055118	...	4.055118	...	4.212598	...	-0.23622	...	4.173228	...	-1.61417	...	0.03937
0.118	4.291338	...	4.055118	...	4.055118	...	4.212598	...	0.511811	...	4.212598	...	-1.41732	...	0.19685
0.12	4.291338	...	4.015748	...	4.015748	...	4.212598	...	1.259843	...	4.015748	...	-1.02362	...	0.19685
0.122	4.330709	...	4.055118	...	4.055118	...	4.251968	...	2.007874	...	4.055118	...	-0.62992	...	0.15748
0.124	4.330709	...	4.015748	...	4.015748	...	4.055118	...	2.598425	...	4.094488	...	-0.31496	...	0.314961
0.126	4.291338	...	4.055118	...	4.015748	...	3.228346	...	3.149606	...	4.173228	...	-0.03937	...	0.787402
0.128	4.291338	...	4.055118	...	4.055118	...	2.125984	...	3.622047	...	4.291338	...	0.15748	...	1.259843
0.13	4.291338	...	4.015748	...	4.055118	...	1.141732	...	3.897638	...	4.409449	...	0.236221	...	1.653543
0.132	4.291338	...	4.055118	...	4.055118	...	0.472441	...	4.015748	...	4.291338	...	0.236221	...	2.047244
0.134	4.330709	...	4.055118	...	4.055118	...	-0.15748	...	4.055118	...	3.582677	...	0.19685	...	2.519685
0.136	4.291338	...	4.055118	...	4.015748	...	-0.59055	...	3.937008	...	2.559055	...	0.433071	...	2.913386
0.138	4.330709	...	4.055118	...	4.055118	...	-0.94488	...	3.976378	...	1.614173	...	0.984252	...	3.228346
0.14	4.330709	...	4.055118	...	4.055118	...	-0.98425	...	4.015748	...	0.748032	...	1.377953	...	3.464567
0.142	4.291338	...	4.055118	...	4.055118	...	-0.55118	...	4.055118	...	0.07874	...	1.811024	...	3.622047
0.144	4.330709	...	4.055118	...	4.015748	...	0.15748	...	4.133858	...	-0.3937	...	2.204724	...	3.700787
0.146	4.330709	...	4.055118	...	4.015748	...	0.984252	...	4.173228	...	-0.7874	...	2.637795	...	3.582677
0.148	4.330709	...	4.055118	...	4.055118	...	1.732283	...	4.212598	...	-0.90551	...	3.031496	...	2.874016
0.15	4.291338	...	4.055118	...	4.055118	...	2.322835	...	4.173228	...	-0.62992	...	3.346457	...	1.811024
0.152	4.291338	...	4.015748	...	4.015748	...	2.952756	...	4.133858	...	-0.03937	...	3.543307	...	0.905512
0.154	4.330709	...	4.055118	...	4.055118	...	3.464567	...	4.173228	...	0.826772	...	3.700787	...	0.07874

0.156	4.330709	...	4.055118	...	4.055118	...	3.818898	...	4.173228	...	1.535433	...	3.740157	...	-0.66929
0.158	4.291338	...	4.055118	...	4.015748	...	3.937008	...	4.212598	...	2.165354	...	3.503937	...	-1.25984
0.16	4.330709	...	4.055118	...	4.055118	...	4.015748	...	4.251968	...	2.834646	...	2.755905	...	-1.53543
0.162	4.291338	...	4.055118	...	4.055118	...	3.976378	...	4.212598	...	3.346457	...	1.732283	...	-1.49606
0.164	4.330709	...	4.094488	...	4.094488	...	3.897638	...	4.055118	...	3.779528	...	0.787402	...	-1.33858
0.166	4.291338	...	4.055118	...	4.055118	...	3.976378	...	3.346457	...	4.015748	...	0	...	-1.06299
0.168	4.291338	...	4.055118	...	4.055118	...	3.976378	...	2.244094	...	4.094488	...	-0.70866	...	-0.7874
0.17	4.291338	...	4.094488	...	4.094488	...	4.055118	...	1.299213	...	4.133858	...	-1.25984	...	-0.19685
0.172	4.330709	...	4.094488	...	4.055118	...	4.133858	...	0.551181	...	4.094488	...	-1.53543	...	0.590551
0.174	4.330709	...	4.055118	...	4.055118	...	4.173228	...	-0.03937	...	4.094488	...	-1.45669	...	1.338583
0.176	4.330709	...	4.094488	...	4.055118	...	4.133858	...	-0.47244	...	4.133858	...	-1.29921	...	1.929134
...	...	...	...	...	...	...	...	...	...	...	...	...	...	...	...
4.99	4.291338	...	4.212598	...	4.094488	...	4.094488	...	4.133858	...	3.937008	...	2.519685	...	-0.03937
4.992	4.291338	...	4.251968	...	4.055118	...	4.055118	...	4.173228	...	3.976378	...	2.952756	...	0.748032
4.994	4.291338	...	4.212598	...	4.015748	...	4.055118	...	4.173228	...	4.055118	...	3.267716	...	1.456693
4.996	4.330709	...	4.251968	...	4.094488	...	4.094488	...	4.133858	...	4.133858	...	3.503937	...	2.047244
4.998	4.330709	...	4.212598	...	4.055118	...	4.094488	...	4.094488	...	4.251968	...	3.661417	...	2.440945
5	4.291338	...	4.251968	...	4.055118	...	4.133858	...	4.094488	...	3.937008	...	3.700787	...	2.834646
5.002	4.330709	...	4.251968	...	4.094488	...	4.173228	...	4.212598	...	3.267716	...	3.661417	...	3.228346
5.004	4.330709	...	4.251968	...	4.055118	...	4.173228	...	4.251968	...	2.283465	...	2.952756	...	3.464567
5.006	4.291338	...	4.251968	...	4.055118	...	4.173228	...	4.251968	...	1.417323	...	1.968504	...	3.543307
5.008	4.330709	...	4.251968	...	4.055118	...	4.173228	...	4.173228	...	0.629921	...	1.023622	...	3.622047