



UNIVERSITAS INDONESIA

**PERANCANGAN *CONCURRENT MULTIBAND*
LOW NOISE AMPLIFIER MENGGUNAKAN CMOS 0.18 μm**

SKRIPSI

PUSPITA SULISTYANINGRUM

0806315906

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
UNIVERSITAS INDONESIA
JULI 2012**



UNIVERSITAS INDONESIA

**PERANCANGAN *CONCURRENT MULTIBAND*
LOW NOISE AMPLIFIER MENGGUNAKAN CMOS 0.18 μm**

SKRIPSI

Diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana Teknik

PUSPITA SULISTYANINGRUM

0806315906

**FAKULTAS TEKNIK
PROGRAM STUDI TEKNIK ELEKTRO
UNIVERSITAS INDONESIA
JULI 2012**

HALAMAN PERNYATAAN ORISINALITAS

**Skripsi ini adalah hasil karya saya sendiri,
dan semua sumber baik yang dikutip maupun dirujuk
telah saya nyatakan dengan benar.**

Nama : Puspita Sulistyaningrum

NPM : 0806315906

Tanda Tangan : 

Tanggal : 2 Juli 2012

HALAMAN PENGESAHAN

Skripsi ini diajukan oleh :

Nama : Puspita Sulistyaningrum
NPM : 0806315906
Program Studi : Teknik Elektro
Judul Skripsi : Perancangan *Concurrent Multiband Low Noise Amplifier* Menggunakan CMOS 0.18 μ m

Telah berhasil dipertahankan di hadapan Dewan Pengaji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro, Fakultas Teknik, Universitas Indonesia.

DEWAN PENGUJI

Pembimbing : Ir. Gunawan Wibisono, M.Sc., Ph.D.

(.....)

Pengaji : Prof. Dr. Ir. Eko Tjipto Rahardjo, M.Sc.

(.....)

Pengaji : Basari, S.T., M.Eng., Ph.D.

(.....)

Ditetapkan di : Depok

Tanggal : 2 Juli 2012

UCAPAN TERIMA KASIH

Puji syukur saya panjatkan kepada Tuhan Yang Maha Esa atas berkat dan rahmat-Nya, sehingga saya dapat menyelesaikan skripsi ini. Penulisan skripsi ini sebagai salah satu syarat untuk memperoleh gelar Sarjana Teknik Program Studi Teknik Elektro pada Fakultas Teknik Universitas Indonesia.

Tidak lupa saya mengucapkan terima kasih kepada semua pihak yang telah membantu saya dalam menyelesaikan skripsi ini, antara lain:

- (1) Ir. Gunawan Wibisono, M.Sc, Ph.D sebagai pembimbing skripsi yang telah menyediakan waktu, tenaga, dan pikiran untuk memberikan arahan kepada saya sehingga saya dapat menyelesaikan skripsi ini.
- (2) Keluarga saya yang selalu memberikan dukungan material maupun moral, dan selalu mendoakan yang terbaik untuk saya.
- (3) Bapak Taufiq Alif Kurniawan, S.T., M.Sc.Eng. dan Teguh Firmansyah, S.T., M.T. yang bersedia meluangkan waktu untuk membantu dan memberi masukan dalam penyusunan skripsi ini.
- (4) Teman-teman satu bimbingan: Daniel, Chairil, Monang, Khalim, Tierta, Ferry, Pak Doby, Pak Firman, Pak Agung dan Mba' Popy, sebagai teman seperjuangan dan bertukar pikiran dalam penyusunan skripsi ini.
- (5) Teman-teman dari Departemen Teknik Elektro angkatan 2008, khususnya peminatan Teknik Telekomunikasi, sebagai tempat berbagi keceriaan, kebingungan, dan dukungan.
- (6) Teman-teman asisten Laboratorium Telekomunikasi 2011-2012: Icha, Renita, Syifa, Idham, Endra, Nugi, dan Budin, atas dukungan semangatnya.
- (7) Dan pihak-pihak lain yang tidak bisa saya sebutkan satu per satu.

Akhir kata, saya meminta maaf atas segala kekurangan dalam skripsi ini. Semoga skripsi ini dapat bermanfaat bagi pembaca.

Depok, Juli 2012

Puspita Sulistyaningrum

**HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS
AKHIR UNTUK KEPENTINGAN AKADEMIS**

Sebagai sivitas akademik Universitas Indonesia, saya yang bertanda tangan dibawah ini :

Nama : Puspita Sulistyaningrum

NPM : 0806315906

Program Studi : Teknik Elektro

Departemen : Teknik Elektro

Fakultas : Teknik

Jenis Karya : Skripsi

demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Indonesia Hak Bebas Royalti Noneksklusif (*Non-exclusive Royalty-Free Right*) atas karya ilmiah saya yang berjudul:

**PERANCANGAN CONCURRENT MULTIBAND LOW NOISE AMPLIFIER
MENGGUNAKAN CMOS 0.18 μm**

beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Noneksklusif ini Universitas Indonesia berhak menyimpan, mengalihmediakan/formatkan, mengelola dalam bentuk pangkalan data (*database*), merawat, dan memublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok

Pada tanggal : 2 Juli 2012

Yang menyatakan



(Puspita Sulistyaningrum)

ABSTRAK

Nama : Puspita Sulistyaningrum

Program Studi : Teknik Elektro

Judul Skripsi : Perancangan *Concurrent Multiband Low Noise Amplifier*

Menggunakan CMOS 0.18 μm

Concurrent multiband LNA merupakan salah satu tipe *multiband* LNA yang mampu bekerja pada beberapa frekuensi berbeda secara simultan dalam satu waktu. Pada skripsi ini dirancang *concurrent multiband* LNA yang bekerja pada empat pita frekuensi (*quadband*) yaitu 950 MHz, 1.85 GHz, 2.35 GHz, dan 2.75 GHz. LNA yang dirancang menggunakan topologi *inductive source degeneration* dan menggunakan teknologi CMOS 0.18 μm . Spesifikasi LNA yang dirancang adalah memenuhi standar kestabilan ($K > 1$), $gain (S_{21}) > 10 \text{ dB}$, $input return loss (S_{11}) < -10 \text{ dB}$, $Noise figure (NF) < 3 \text{ dB}$, dan konsumsi daya $\leq 20 \text{ mW}$. Berdasarkan hasil simulasi yang dilakukan, rancangan LNA telah memenuhi spesifikasi yaitu memiliki $K > 1$, S_{21} sebesar 17.007 dB pada frekuensi 950 MHz, 15.542 dB pada frekuensi 1.85 GHz, 14.974 dB pada frekuensi 2.35 GHz, dan 14.380 dB pada frekuensi 2.75 GHz. S_{11} sebesar -29.261 dB pada frekuensi 950 MHz, -17.915 dB pada frekuensi 1.85 GHz, -15.325 dB pada frekuensi 2.35 GHz, dan -15.921 dB pada frekuensi 2.75 GHz. NF sebesar 0.906 dB pada frekuensi 950 MHz, 0.606 dB pada frekuensi 1.85 GHz, 0.658 dB pada frekuensi 2.35 GHz, dan 0.636 dB pada frekuensi 2.75 GHz. Besarnya konsumsi daya rangkaian adalah sebesar 20 mW. Simulasi dilakukan dengan perangkat lunak *Advance Design System (ADS)*.

Kata kunci :

CMOS 0.18 μm , *concurrent multiband LNA*, *inductive source degeneration*, *quadband*.

ABSTRACT

Name : Puspita Sulistyaningrum

Field of Study : Electrical Engineering

Title : Design of *Concurrent Multiband Low Noise Amplifier*
Using 0.18 μm CMOS

Concurrent multiband LNA is one type of multiband LNA that works at several frequency bands one time simultaneously. This final project presents a design of Concurrent multiband LNA that works at four frequency bands (quadband) namely 950 MHz, 1.85 GHz, 2.35 GHz, and 2.75 GHz. The simulated LNA uses inductive source degeneration topology in 0.18 μm CMOS technology. The design specifications of LNA are $K > 1$, gain (S_{21}) > 10 dB, input return loss (S_{11}) < -10 dB, Noise figure (NF) < 3 dB, and power consumption ≤ 20 mW. Based on the simulation result, the design of LNA achieves specifications; $K > 1$, S_{21} are 17.007 dB at 950 MHz, 15.542 dB at 1.85 GHz, 14.974 dB at 2.35 GHz, and 14.380 dB at 2.75 GHz. S_{11} are -29.261 dB at 950 MHz, -17.915 dB at 1.85 GHz, -15.325 dB at 2.35 GHz, and -15.921 dB at 2.75 GHz. NF are 0.906 dB at 950 MHz, 0.606 dB at 1.85 GHz, 0.658 dB at 2.35 GHz, dan 0.636 dB at 2.75 GHz. Power consumption is 20 mW. Simulation performed with Advance Design System (ADS) software.

Key words:

0.18 μm CMOS, concurrent multiband LNA, inductive source degeneration, quadband.

DAFTAR ISI

HALAMAN JUDUL	i
HALAMAN PERNYATAAN ORISINALITAS	ii
HALAMAN PENGESAHAN	iii
UCAPAN TERIMA KASIH.....	iv
HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS	v
ABSTRAK	vi
ABSTRACT	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR	x
DAFTAR TABEL.....	xi
BAB 1 PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Tujuan	3
1.3 Batasan Masalah	3
1.4 Sistematika Penulisan	3
BAB 2 <i>CONCURRENT MULTIBAND LOW NOISE AMPLIFIER</i>	5
2.1 <i>Low Noise Amplifier</i>	5
2.2 Parameter LNA	5
2.2.1 Kestabilan	5
2.2.2 <i>Gain</i>	6
2.2.3 <i>Input Return Loss</i>	6
2.2.4 <i>Noise Figure</i>	6
2.2.5 VSWR	7
2.3 <i>Concurrent Multiband LNA</i>	7
2.4 <i>Complementary Metal Oxide Semiconductor</i>	8
2.5 Analisa <i>Small Signal</i>	11
2.5.1 Analisa <i>Small Signal</i> Z_{in}	12
2.5.2 Analisa <i>Small Signal</i> S_{11}	12
BAB 3 PERANCANGAN <i>CONCURRENT MULTIBAND LOW NOISE AMPLIFIER</i> MENGGUNAKAN CMOS 0.18 μm	14
3.1 Tahapan Perancangan LNA	14
3.2 Spesifikasi LNA.....	15

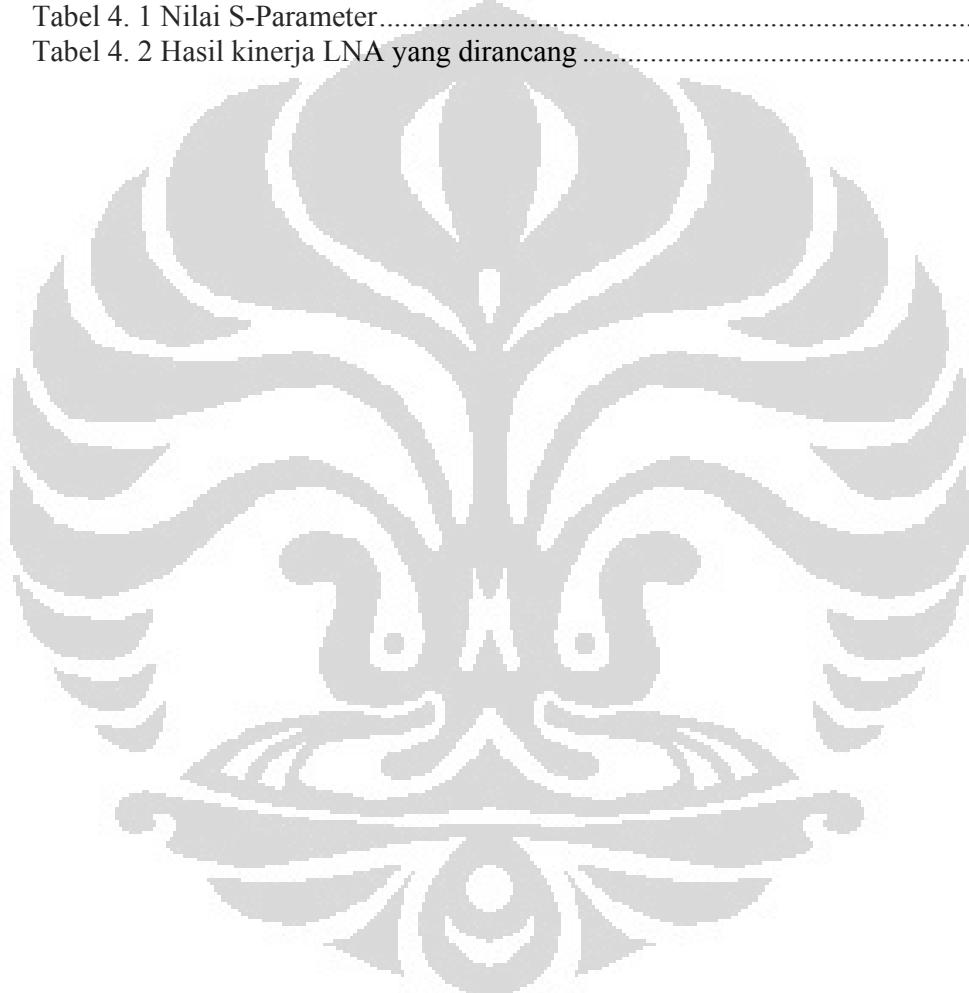
3.3 Pemilihan Topologi LNA	16
3.4 Bias DC	18
3.4.1 Analisa DC.....	19
3.5 <i>Impedance Matching</i> dengan Komponen <i>Lumped</i>	21
BAB 4 HASIL SIMULASI DAN ANALISA	32
4.1 Hasil Simulasi dan Analisa Rangkaian	32
4.1.1 Hasil Simulasi dan Analisa Kestabilan	32
4.1.2 Hasil Simulasi dan Analisa S_{21}	34
4.1.3 Hasil Simulasi dan Analisa S_{11}	35
4.1.4 Hasil Simulasi dan Analisa NF	36
4.1.5 Hasil Simulasi dan Analisa VSWR.....	37
4.1.6 Hasil Simulasi dan Analisa Nilai Z_{in}	37
4.2 Pengaruh Temperatur Simulasi.....	39
4.2.1 Hasil Simulasi Kestabilan untuk Beberapa Temperatur	39
4.2.2 Hasil Simulasi S_{21} untuk Beberapa Temperatur	40
4.2.3 Hasil Simulasi S_{11} untuk Beberapa Temperatur	41
4.2.4 Hasil Simulasi NF untuk Beberapa Temperatur	42
BAB 5 KESIMPULAN.....	43
DAFTAR REFERENSI	44

DAFTAR GAMBAR

Gambar 2. 1 P-channel dan N-channel MOSFET pada CMOS.....	9
Gambar 2. 2 (a) Simbol skematik NMOS. (b) Simbol skematik NMOS.....	9
Gambar 2. 3 Penampang NMOS ketika diberi tegangan V_{GS} positif	10
Gambar 2. 4 Karakteristik divais NMOS, V_{DS} terhadap I_D	10
Gambar 2. 5 Topologi LNA <i>inductive source degeneration</i>	11
Gambar 3. 1 Blok diagram multiband LNA	14
Gambar 3. 2 Diagram alir perancangan <i>concurrent multiband LNA</i>	15
Gambar 3. 3 Topologi paling umum pada CMOS LNA.....	16
Gambar 3. 4 Rangkaian pengganti MOSFET	17
Gambar 3. 5 Rangkaian pengganti MOSFET setelah penambahan <i>source degeneration</i>	17
Gambar 3. 6 Transistor yang digunakan pada simulasi	18
Gambar 3. 7 Bias LNA yang diajukan	18
Gambar 3. 8 Rangkaian ganti untuk analisa DC	19
Gambar 3. 9 Rangkaian <i>input impedance matching</i> LNA	22
Gambar 3. 10 Lg sebagai rangkaian ganti resonator.....	23
Gambar 3. 11 Rangkaian ganti kapasitor dan induktor yang dipasang seri	24
Gambar 3. 12 Rangkaian ganti kapasitor dan induktor yang dipasang paralel	24
Gambar 3. 13 Nilai impedansi imajiner rangkaian resonator	26
Gambar 3. 14 Nilai impedansi imajiner rangkaian resonator 1	27
Gambar 3. 15 Nilai impedansi imajiner rangkaian resonator 2	28
Gambar 3. 16 Nilai impedansi imajiner rangkaian resonator 3	28
Gambar 3. 17 Nilai impedansi imajiner rangkaian resonator 4	29
Gambar 3. 18 Rangkaian <i>output impedance matching</i> LNA	30
Gambar 3. 19 Rangkaian LNA keseluruhan	31
Gambar 4. 1 Hasil simulasi kestabilan.....	32
Gambar 4. 2 Hasil simulasi S_{21}	35
Gambar 4. 3 Hasil simulasi S_{11}	35
Gambar 4. 4 Hasil simulasi NF	36
Gambar 4. 5 Hasil simulasi VSWR	37
Gambar 4. 6 Hasil simulasi $Z_{in\ real}$	38
Gambar 4. 7 Hasil simulasi $Z_{in\ imajiner}$	38
Gambar 4. 8 Hasil simulasi kestabilan dengan variasi temperatur	40
Gambar 4. 9 Hasil simulasi S_{21} dengan variasi temperatur.....	41
Gambar 4. 10 Hasil simulasi S_{11} dengan variasi temperatur.....	41
Gambar 4. 11 Hasil simulasi NF dengan variasi temperatur	42

DAFTAR TABEL

Tabel 3.1 Spesifikasi LNA yang dirancang	16
Tabel 3. 2 Nilai komponen pada rangkaian bias	19
Tabel 3. 3 Nilai tegangan pada mosfet M1 dan M2	21
Tabel 3. 4 Nilai komponen pada rangkaian <i>input impedance matching</i>	23
Tabel 3. 5 Nilai komponen pada rangkaian <i>output impedance matching</i>	30
Tabel 4. 1 Nilai S-Parameter	33
Tabel 4. 2 Hasil kinerja LNA yang dirancang	39



BAB 1

PENDAHULUAN

1.1 Latar Belakang

Low Noise Amplifier (LNA) adalah bagian paling depan dari sebuah sistem *receiver*. Fungsi LNA adalah menguatkan sinyal yang diterima *receiver* dengan *noise* yang seminimal mungkin [1]. LNA merupakan bagian penting dari sistem *receiver*. Hal ini mengingat, sinyal yang diterima oleh *receiver* seringkali memiliki daya yang kecil, sehingga perlu dikuatkan terlebih dahulu sebelum diproses lebih lanjut. Di sisi lain, *amplifier* juga turut menambah *noise* pada sistem *receiver*. Agar tambahan *noise* tersebut tidak berpengaruh besar terhadap sinyal yang diterima *receiver*, kontribusi *noise* LNA haruslah seminimal mungkin.

Menjawab kebutuhan atas *multiband* LNA agar sebuah LNA dapat bekerja pada lebih dari satu *band* frekuensi secara simultan, maka tipe *concurrent multiband* LNA banyak digunakan pada masa sekarang. *Concurrent* LNA merupakan salah satu jenis *multiband* LNA, yang bekerja pada lebih dari satu *band* frekuensi secara bersamaan pada waktu yang sama. *Concurrent* LNA memiliki kelebihan dibandingkan tipe *multiband* LNA yang lain seperti *wideband* LNA, *switched mode* LNA, dan *parallel* LNA. Dibandingkan *parallel* LNA, *concurrent* LNA dapat menghemat konsumsi daya dan memperkecil ukuran karena hanya membutuhkan satu *driver* untuk semua *band* frekuensi yang diinginkan [2]. Pada *wideband* LNA, sinyal yang tidak diinginkan bisa ikut terkuatkan bersama dengan rentang frekuensi yang diinginkan, yang menyebabkan sensitivitas *receiver* berkurang secara drastis [2]. Sedangkan dengan *switched mode* LNA, LNA hanya dapat bekerja secara optimal pada satu frekuensi dalam satu waktu [3].

Pada *concurrent dualband* LNA rancangan Sambit Datta dkk [2], menggunakan teknologi UMC 130 nm dan menggunakan resonator yang bekerja pada frekuensi 900 MHz dan 2.4 GHz. Rancangan ini memiliki kinerja S_{21} sebesar 18.6 dB, S_{11} sebesar -16.2 dB, dan NF sebesar 1.95 dB pada frekuensi 900 MHz, serta S_{21} sebesar 21.5 dB, S_{11} sebesar -25 dB, NF sebesar 1.66 dB pada frekuensi 2.4 GHz.

Pada *concurrent dualband* LNA rancangan Hossein Hashemi dan Ali Hajimiri [4], menggunakan teknologi UMC 0.35 μm dan menggunakan resonator yang bekerja pada frekuensi 2.45 GHz dan 5.25 GHz. Rancangan ini memiliki kinerja S_{21} sebesar 14 dB, S_{11} sebesar -25 dB, dan NF sebesar 2.3 dB pada frekuensi 2.45 GHz, serta S_{21} sebesar 15.5 dB, S_{11} sebesar -15 dB, NF sebesar 4.5 dB pada frekuensi 5.25 GHz. NF yang dihasilkan masih cukup besar terutama di frekuensi 5.25 GHz.

Sedangkan Pada *concurrent tripleband* LNA rancangan Chih-Yuan Kao dkk [5], menggunakan teknologi CMOS 0.18 μm dan menggunakan resonator paralel yang diparalel dengan resonator seri, yang bekerja pada frekuensi 2.4 GHz, 3.5 GHz, dan 5.2 GHz. Rancangan ini memiliki kinerja S_{21} sebesar 11.79 dB, S_{11} sebesar -10.37 dB, dan NF sebesar 3.89 dB pada frekuensi 2.45 GHz, serta S_{21} sebesar 11.7 dB, S_{11} sebesar -10.41 dB, NF sebesar 4.03 dB pada frekuensi 3.5 GHz, dan S_{21} sebesar 10.06 dB, S_{11} sebesar -13.56 dB, NF sebesar 3.73 dB pada frekuensi 5.2 GHz. S_{21} yang dihasilkan tidak terlalu besar dan NF yang dihasilkan masih tinggi di atas 3 dB.

Pada skripsi ini, dirancang sebuah *concurrent multiband* LNA menggunakan teknologi CMOS 0.18 μm yang bekerja pada empat *band* frekuensi (*quadband*) yaitu pada frekuensi 950 MHz, 1.85 GHz, 2.35 Ghz, dan 2.75 GHz dengan spesifikasi: memenuhi standar kestabilan ($K > 1$), *gain* (S_{21}) > 10 dB, *input return loss* (S_{11}) < -10 dB, *Noise Figure* < 3 dB, dan konsumsi daya ≤ 20 mW. Topologi LNA yang digunakan adalah *inductive source degeneration* yang telah banyak digunakan seperti di *concurrent dualband* LNA [2], [4], dan *concurrent tripleband* LNA [5]. Rangkaian *impedance matching* yang digunakan menggunakan komponen *lumped*. Agar rancangan bekerja di empat *band* frekuensi berbeda, digunakan empat buah resonator LC (kombinasi induktor dan kapasitor yang dipasang seri maupun paralel) yang terhubung seri dengan *gate*.

Pada rangkaian ditambahkan *cascode* yang berfungsi menambah isolasi antara *port input* dan *output*. Rancangan LNA disimulasikan dengan perangkat lunak *Advance Design System (ADS)*.

1.2 Tujuan

Tujuan dari skripsi ini adalah untuk merancang sebuah LNA menggunakan teknologi CMOS 0.18 μm yang bekerja pada frekuensi 950 MHz, 1.85 GHz, 2.35 GHz dan 2.75 GHz dengan spesifikasi: memenuhi standar kestabilan ($K > 1$), *gain* (S_{21}) > 10 dB, *input return loss* (S_{11}) < -10 dB, *Noise Figure* < 3 dB, dan konsumsi daya ≤ 20 mW.

1.3 Batasan Masalah

Permasalahan yang dibahas, dibatasi pada perancangan dan simulasi *concurrent multiband* LNA menggunakan teknologi CMOS 0.18 μm dengan topologi *inductive source degeneration* dan *impedance matching* dengan komponen *lumped*. Hasil simulasi yang dianalisa dibatasi pada kestabilan, *gain* (S_{21}), *input return loss* (S_{11}), *Noise Figure*, VSWR, impedansi masukan, serta pengaruh temperatur simulasi terhadap kestabilan, *gain* (S_{21}), *input return loss* (S_{11}), dan *Noise Figure*. Simulasi perancangan dilakukan dengan menggunakan perangkat lunak *Advance Design System (ADS)*.

1.4 Sistematika Penulisan

Sistematika penulisan seminar ini disusun sebagai berikut :

BAB 1 PENDAHULUAN

Menjelaskan latar belakang, tujuan, batasan masalah, dan sistematika penulisan.

BAB 2 CONCURRENT MULTIBAND LOW NOISE AMPLIFIER

Menjelaskan tentang LNA, parameter-parameter penting LNA, *concurrent multiband* LNA, serta CMOS sebagai teknologi transistor yang digunakan.

BAB 3 PERANCANGAN CONCURRENT MULTIBAND LOW NOISE

AMPLIFIER MENGGUNAKAN CMOS 0.18 μm

Pada bab ini memberikan penjelasan tahapan perancangan *concurrent multiband* LNA dengan menggunakan CMOS 0.18 μm .

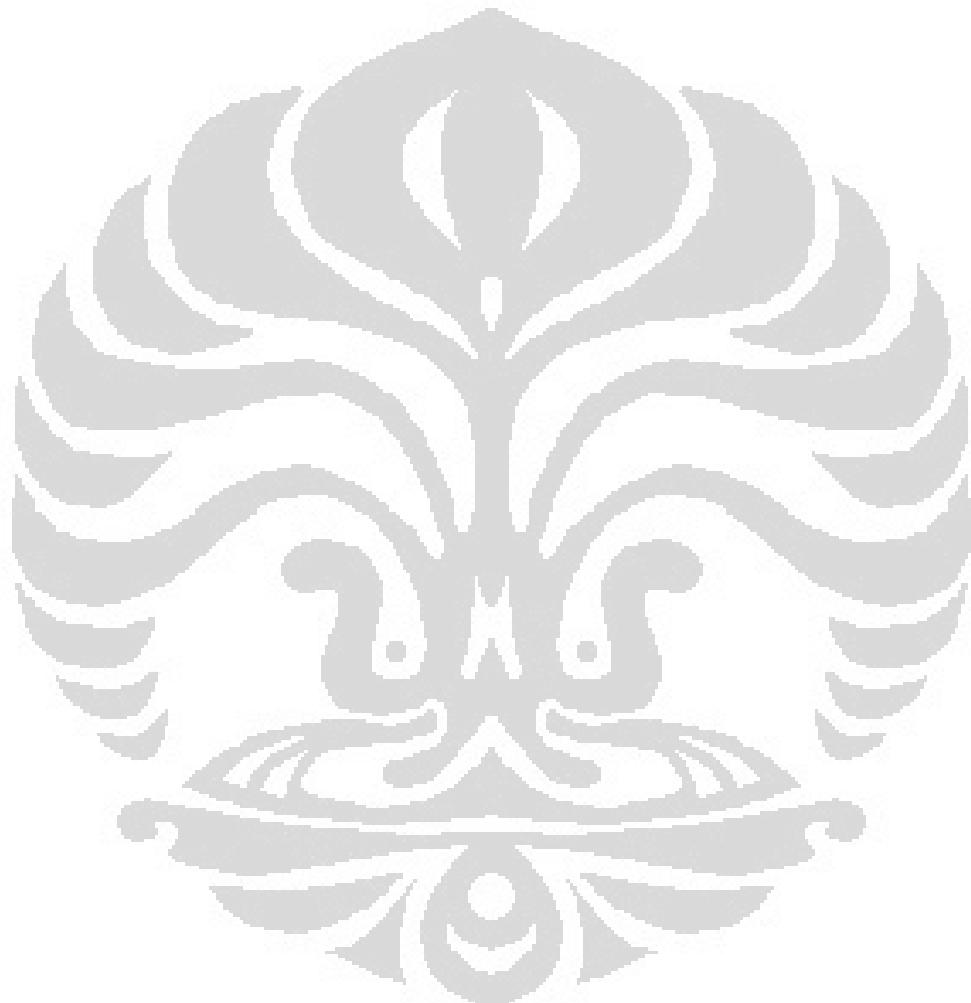
BAB 4 HASIL SIMULASI DAN ANALISA

Pada bab ini berisi hasil simulasi dan analisa dari rancangan LNA yang meliputi kestabilan, *gain* (S_{21}), *input return loss* (S_{11}), *Noise Figure*,

VSWR, impedansi masukan, serta pengaruh temperatur simulasi terhadap kestabilan, *gain* (S_{21}), *input return loss* (S_{11}), dan *Noise Figure*.

BAB 5 KESIMPULAN

Pada bab ini berisi kesimpulan dari hasil perancangan dan simulasi LNA



BAB 2

CONCURRENT MULTIBAND LOW NOISE AMPLIFIER

2.1 Low Noise Amplifier

Bagian paling depan dari sebuah sistem *receiver* adalah rangkaian *Low Noise Amplifier* (LNA). Bagian ini memiliki peran penting dalam menentukan kualitas dari *receiver*. Oleh karena sinyal yang diterima oleh antena memiliki daya yang lemah, sehingga sinyal tersebut harus dikuatkan dahulu sebelum diproses lebih lanjut dalam *down conversion* dan operasi *baseband*. Di sisi lain, kontribusi *noise* dari amplifier sangat berpengaruh terhadap *noise total* dari sistem *receiver*. Karena itu, fungsi LNA adalah menguatkan sinyal yang diterima, tetapi dengan penambahan *noise* (kontribusi *noise* dari *amplifier*) yang seminimal mungkin [1].

2.2 Parameter LNA

Parameter penting dari LNA antara lain adalah kestabilan, *gain*, *return loss*, dan *Noise Figure* (NF).

2.2.1 Kestabilan

Tujuan dari perancangan LNA yang ingin dicapai adalah kestabilan tanpa syarat (*unconditionally stable*) yang berarti berapapun nilai beban atau *output* dari perangkat, rangkaian tidak akan berosilasi (menjadi tidak stabil). Kestabilan ini ditunjukkan dengan sebuah faktor K (*Rollett Stability Factor*), jika K lebih besar dari 1 maka dikatakan rangkaian *unconditionally stable* dan jika K kurang dari 1 maka rangkaian berpotensi menjadi tidak stabil pada nilai sumber dan beban tertentu.

Nilai kestabilan dapat diketahui dari nilai *S parameter* yang diberikan oleh persamaan [6]:

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}||S_{21}|} \quad (2.1)$$

Dikatakan *unconditionally stable* jika $K > 1$ dan $|\Delta| < 1$

dimana

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \quad (2.2)$$

2.2.2 Gain

Gain adalah perbandingan antara sinyal keluaran sistem terhadap sinyal masukan sistem. Dalam *S parameter*, *gain* (S_{21}) biasanya dinyatakan dengan satuan desibel (dB). S_{21} suatu LNA haruslah tinggi, standar nilainya biasanya diatas 10 dB. Hal ini sesuai dengan fungsi LNA yaitu menguatkan sinyal yang diterima oleh *receiver*.

2.2.3 Input Return Loss

Return loss merupakan salah satu parameter untuk mengetahui berapa besar daya yang dipantulkan kembali dari beban ke sumber (daya yang tidak diserap oleh beban).

Return loss pada masukan (*input return loss*) mengindikasikan terjadinya mismatch antara impedansi masukan (Z_{in}) LNA dengan impedansi karakteristik saluran transmisi. Dalam S parameter, *input return loss* (S_{11}) biasanya dinyatakan dengan satuan desibel (dB). Karena merupakan rugi-rugi daya, maka nilai S_{11} adalah negatif.

2.2.4 Noise Figure

Sistem selalu menambahkan *noise* pada sinyal sehingga *noise* pada *output* sebuah sistem selalu lebih besar daripada *noise* pada *input*. Kontribusi *noise* dari suatu sistem dilambangkan dengan *noise factor* (F) yang direpresentasikan sebagai [6]

$$F = \frac{N_{in} + N_{added}}{N_{in}} \quad (2.3)$$

dimana N_{in} adalah *noise power* dari sumber, dan N_{added} adalah *noise power* yang ditambahkan oleh sistem.

F yang direpresentasikan dalam bentuk desibel ($10 \log_{10} F$) dikenal sebagai *Noise Figure* (NF). NF juga dapat direpresentasikan sebagai perbandingan antara SNR pada *input* terhadap SNR pada *output*. SNR (*Sinyal to Noise Ratio*) merupakan rasio perbandingan antara besarnya sinyal terhadap *noise* yang timbul. Persamaan yang menggambarkan NF ditunjukkan oleh [6]

$$NF = 10 \log_{10} \left[\frac{S_{in}/N_{in}}{S_{out}/N_{out}} \right] \quad (2.4)$$

Dimana S adalah *sinyal power* dan N adalah *noise power* dan ditentukan dalam *bandwidth* yang sama. NF dari sistem *noiseless* (ideal) adalah 0 dB, untuk sistem *real*, NF bernilai positif. Jadi *Noise Figure* pada LNA juga menyatakan derajat degradasi SNR akibat *noise* yang dibangkitkan penguat.

Karena fungsi LNA adalah menguatkan sinyal dengan kontribusi *noise* yang kecil, maka nilai NF LNA harus kecil, standar nilainya berkisar 2-3 dB.

2.2.5 VSWR

VSWR adalah perbandingan antara amplitudo gelombang berdiri (*standing wave*) maksimum ($|V|_{\max}$) dengan minimum ($|V|_{\min}$). Pada saluran transmisi ada dua komponen gelombang tegangan, yaitu tegangan yang dikirimkan (V_0^+) dan tegangan yang direfleksikan (V_0^-). Perbandingan antara tegangan yang direfleksikan dengan tegangan yang dikirimkan disebut sebagai koefisien refleksi tegangan (Γ) dan direpresentasikan sebagai [7]

$$\Gamma = \frac{V_0^-}{V_0^+} = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (2.5)$$

di mana Z_L adalah impedansi beban (*load*) dan Z_0 adalah impedansi saluran *lossless*. Koefisien refleksi tegangan (Γ) memiliki nilai kompleks, yang merepresentasikan besarnya magnitudo dan fasa dari refleksi.

Rumus untuk mencari nilai VSWR ditunjukkan oleh [7]

$$VSWR = \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad (2.6)$$

Kondisi yang paling baik adalah ketika VSWR bernilai 1 yang berarti tidak ada pemantulan, dan saluran disebut dalam dalam keadaan *matching* sempurna. Namun kondisi ini pada praktiknya sulit untuk didapatkan. Oleh karena itu nilai standar VSWR yang diijinkan adalah $VSWR \leq 2$. Nilai VSWR sebesar 2 sama dengan S_{11} sebesar -10 dB.

2.3 Concurrent Multiband LNA

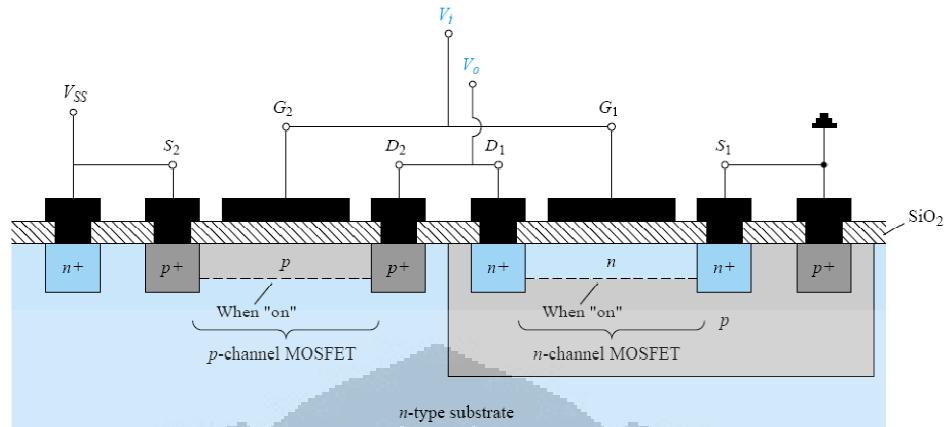
Concurrent multiband LNA merupakan salah satu jenis *multiband* LNA, yang bekerja pada lebih dari dua pita frekuensi secara bersamaan pada waktu yang sama. *Concurrent LNA* memiliki kelebihan dibandingkan *multiband* LNA yang lain seperti *wideband* LNA, *switched mode* LNA, dan *parallel* LNA.

Dibandingkan *parallel LNA*, *concurrent LNA* dapat menghemat konsumsi daya dan memperkecil ukuran karena hanya membutuhkan satu *driver* untuk semua rentang frekuensi yang diinginkan. Pada *wideband LNA*, sinyal yang tidak diinginkan bisa ikut terkuatkan bersama dengan rentang frekuensi yang diinginkan, yang menyebabkan sensitivitas *receiver* berkurang secara drastis [2]. Sedangkan dengan *switched mode LNA*, LNA hanya dapat bekerja secara optimal pada satu frekuensi pada satu waktu [3].

2.4 Complementery Metal Oxide Semiconductor

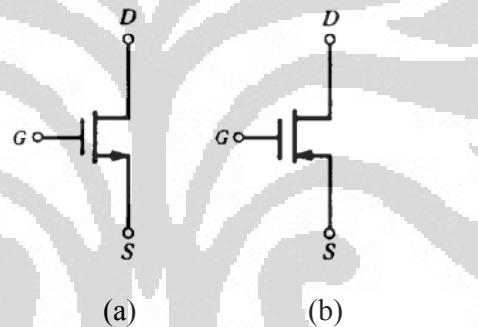
Pada dasarnya ada tiga teknologi silikon untuk integrasi rangkaian RF yaitu *Complementery Metal Oxide Semiconductor* (CMOS), BiCMOS (gabungan antara MOS dan bipolar transistor), dan *Silicon on Insulator* (SOI) dimana MOS transistor dibangun pada insulator. CMOS dan Si / SiGe BiCMOS adalah dua teknologi proses yang dominan digunakan untuk RF *transceiver* sekarang ini. Karena *standby power* yang rendah, biaya murah, dan pengembangan yang cepat, CMOS telah cukup lama digunakan sebagai teknologi untuk rangkaian digital. Seiring dengan teknologi *scaling* dan perbaikan kinerja transistor, CMOS telah menjadi sangat populer untuk rangkaian analog dan RF. Konsekuensi dari hal ini adalah adanya peluang besar untuk mengintegrasikan rangkaian analog, RF, dan digital pada *die* yang sama, yang membuat CMOS menjadi teknologi yang sangat baik untuk implementasi *system-on-chip* masa depan [8].

Complementery Metal Oxide Semiconductor (CMOS) adalah sebuah teknologi MOS dimana divais *P-channel* (PMOS) dan *N-channel* (NMOS) MOSFET difabrikasi pada substrat yang sama, ditunjukkan oleh Gambar 2.1 [9].



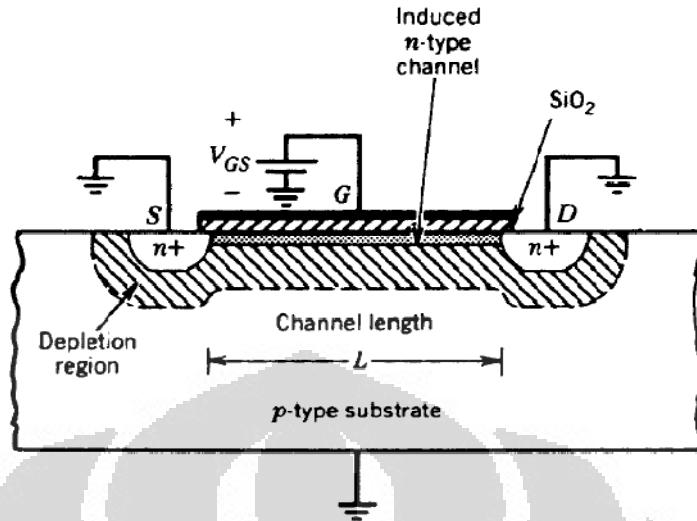
Gambar 2. 1 P-channel dan N-channel MOSFET pada CMOS

Simbol skematik NMOS dan PMOS pada CMOS diilustrasikan pada Gambar 2.2 [10].



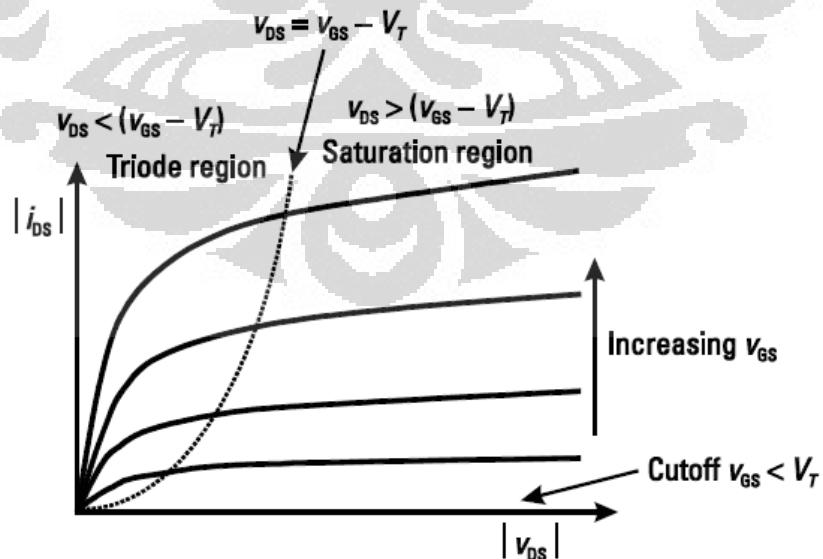
Gambar 2. 2 (a) Simbol skematik NMOS. (b) Simbol skematik NMOS

Fungsi dasar dari sebuah transistor adalah untuk mengendalikan arus yang mengalir antara terminal *drain* dan *source* dengan memberikan tegangan pada terminal *gate*. *Gate* diisolasi dari substrat yang di-*dope* positif (daerah *p* *dope*) oleh lapisan tipis bahan isolasi, biasanya SiO_2 . Ketika tegangan *gate* bertambah hingga di atas batas tegangan *threshold*, V_T , kanal elektron terbentuk di daerah *p*-*dope* di bawah *gate*. Hal ini memungkinkan arus mengalir di antara *drain* dan *source* [8]. Ketika tegangan positif V_{GS} diberikan ke *gate* seperti ditunjukkan oleh Gambar 2.3 [10], muatan positif terakumulasi di *gate* dan muatan negatif di substrat. Mula-mula, muatan negatif di substrat *p*-*type* muncul dengan terbentuknya *depletion region* dan membuat *exclusion of holes* di bawah *gate* [10].



Gambar 2. 3 Penampang NMOS ketika diberi tegangan V_{GS} positif

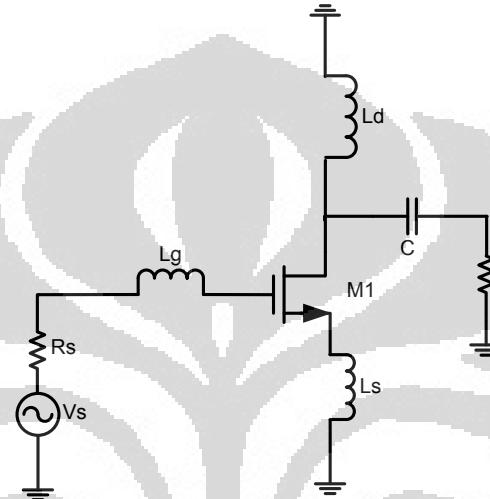
Plot V_{DS} terhadap I_D (arus *drain*) pada transistor NMOS ditunjukkan oleh Gambar 2.4. Di bawah *pinchoff*, divais berlaku sebagai *nonlinear voltage-controlled resistor*, yang mana sering disebut sebagai daerah *ohmic* atau *triode*. Di atas *pinchoff* (pada daerah saturasi), divais berlaku sebagai sumber arus yang dikendalikan oleh tegangan (*voltage-controlled current source*) [10]. Perubahan pada tegangan V_{GS} akan merubah arus *drain* I_D . MOSFET sebagai penguat bekerja di daerah saturasi.



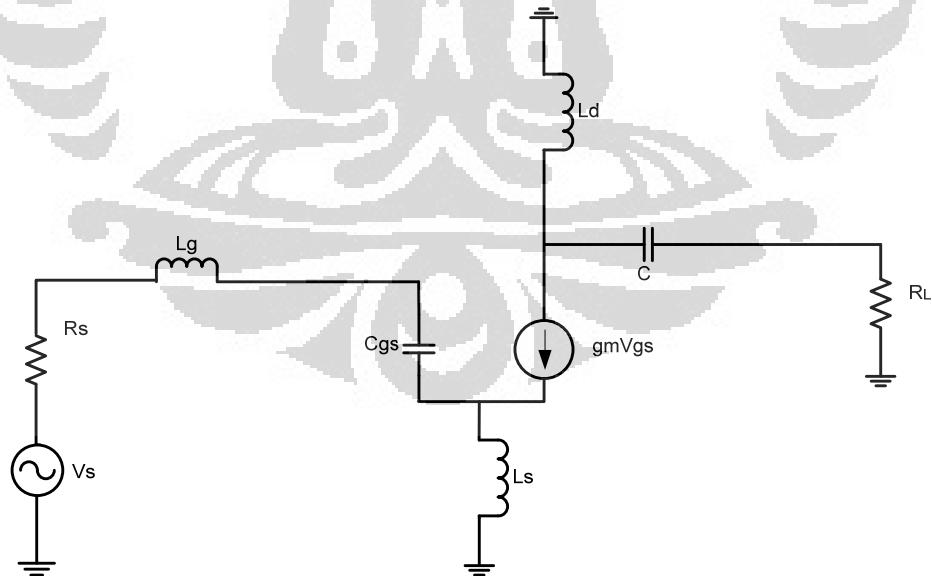
Gambar 2. 4 Karakteristik divais NMOS, V_{DS} terhadap I_D

2.5 Analisa Small Signal

Analisa *small signal* dilakukan dengan cara men-ground-kan semua sumber DC, sehingga dapat dilihat nilai karakteristik dari rangkaian tersebut diantaranya adalah nilai impedansi masukan rangkaian (Z_{in}). Rangkaian ganti *small signal* untuk rangkaian pada Gambar 2.5 yang merupakan topologi LNA *inductive source degeneration*, ditunjukkan oleh Gambar 2.6.



Gambar 2. 5 Topologi LNA *inductive source degeneration*



Gambar 2. 6 Rangkaian ganti *small signal* dari rangkaian pada Gambar 2.5

2.5.1 Analisa Small Signal Z_{in}

Nilai Z_{in} untuk rangkaian pada Gambar 2.6 ditunjukkan dengan persamaan [11]

$$\begin{aligned} Z_{in} &= j\omega L_s + j\omega L_g + \frac{1}{j\omega C_{gs}} + \frac{g_m}{C_{gs}} L_s \\ &= j\omega(L_s + L_g) + \frac{1}{j\omega C_{gs}} + \frac{g_m}{C_{gs}} L_s \\ &= j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}} + \frac{g_m}{C_{gs}} L_s \end{aligned} \quad (2.7)$$

Maka frekuensi *cutoff* rangkaian berdasarkan persamaan tersebut dinyatakan sebagai

$$\frac{g_m}{C_{gs}} L_s = \omega_T L_s \rightarrow \frac{g_m}{C_{gs}} = \omega_T \quad (2.8)$$

Dan nilai Z_{in} pada saat frekuensi *cutoff* adalah

$$Z_{in} = j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}} + \omega_T L_s \quad (2.9)$$

Pada saat resonansi, nilai Z_{in} pada rangkaian tersebut dapat dinyatakan dengan

$$Im(Z_{in}) = 0 \quad (2.10)$$

$$Re(Z_{in}) = \frac{g_m}{C_{gs}} L_s \quad (2.11)$$

Saat kodisi *matching* maka memenuhi persamaan:

$$Z_{in} = R_S = 50 \Omega \quad (2.12)$$

Sehingga didapatkan

$$\omega(L_s + L_g) - \frac{1}{\omega C_{gs}} = 0 \quad (2.13)$$

dan

$$\frac{g_m}{C_{gs}} L_s = 50 \Omega \quad (2.14)$$

2.5.2 Analisa Small Signal S_{11}

Nilai S_{11} direpresentasikan sebagai [10]

$$S_{11} = I_{11} \quad (2.15)$$

dengan menyesuaikan persamaan (2.5), (2.9), (2.15), dan $R_S = 50 \Omega$, maka S_{11} untuk rangkaian pada Gambar 2.6 menjadi

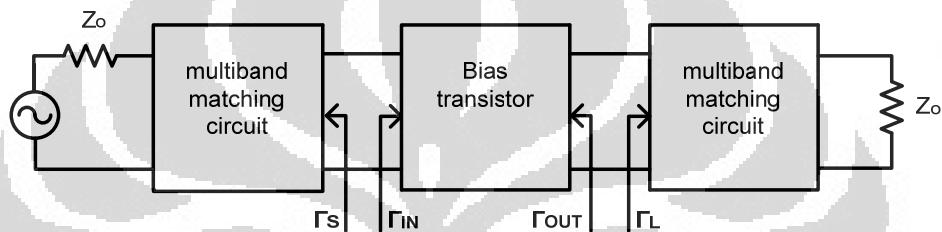
$$\begin{aligned}
S_{11} &= \frac{Z_{in}-R_S}{Z_{in}+R_S} \\
&= \frac{\left(j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}} + \frac{g_m}{C_{gs}}L_s\right) - \left(\frac{g_m}{C_{gs}}L_s\right)}{\left(j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}} + \frac{g_m}{C_{gs}}L_s\right) + \left(\frac{g_m}{C_{gs}}L_s\right)} \\
&= \frac{j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}}}{j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}} + 2\frac{g_m}{C_{gs}}L_s} \\
&= \frac{j\omega(L_s + L_g) - \frac{j}{\omega C_{gs}}}{j\omega(L_s + L_g) + 2\frac{g_m}{C_{gs}}L_s - \frac{j}{\omega C_{gs}}} \times \frac{\frac{j\omega}{(L_s + L_g)}}{\frac{j\omega}{(L_s + L_g)}} \\
&= \frac{(j\omega)^2 + \frac{1}{C_{gs}(L_s + L_g)}}{(j\omega)^2 + 2\frac{j\omega}{(L_s + L_g)}\frac{g_m}{C_{gs}}L_s + \frac{1}{C_{gs}(L_s + L_g)}}
\end{aligned} \tag{2.16}$$

BAB 3

PERANCANGAN CONCURRENT MULTIBAND LOW NOISE AMPLIFIER MENGGUNAKAN CMOS 0.18 μm

3.1 Tahapan Perancangan LNA

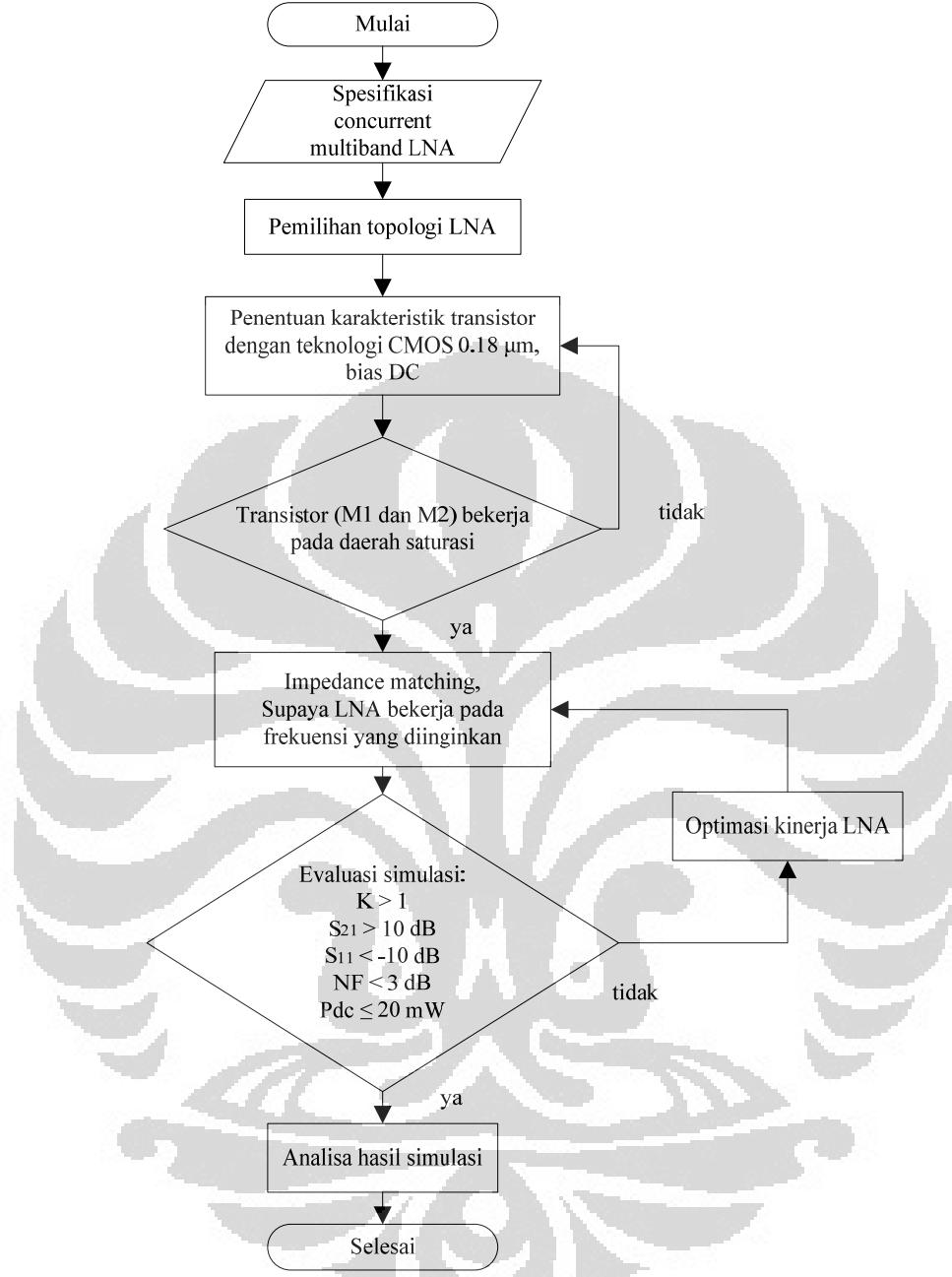
Secara garis besar, *multiband* LNA terdiri dari tiga bagian yaitu *input impedance matching*, bias transistor, dan *output impedance matching*. Blok diagram *multiband* LNA ditunjukkan oleh Gambar 3.1.



Gambar 3. 1 Blok diagram multiband LNA

Dalam merancang *concurrent multiband* LNA ini, tahapan yang harus dilakukan dimulai dengan menentukan spesifikasi LNA yang akan dirancang. Kemudian memilih topologi LNA, menentukan karakteristik transistor yang akan digunakan serta melakukan bias DC. Saat bias DC dilakukan, dipastikan transistor bekerja pada daerah saturasi. Kemudian dibuat rangkaian *impedance matching* supaya LNA bekerja pada frekuensi yang diinginkan. Kemudian dilakukan evaluasi simulasi sampai dicapai hasil yang optimum sesuai spesifikasi yang diinginkan. Kemudian terakhir dilakukan analisa hasil simulasi. Simulasi dilakukan dengan perangkat lunak *Advance Design System (ADS)*.

Secara lengkap, diagram alir perancangan *concurrent multiband* LNA ditunjukkan oleh Gambar 3.2.



Gambar 3. 2 Diagram alir perancangan concurrent multiband LNA

3.2 Spesifikasi LNA

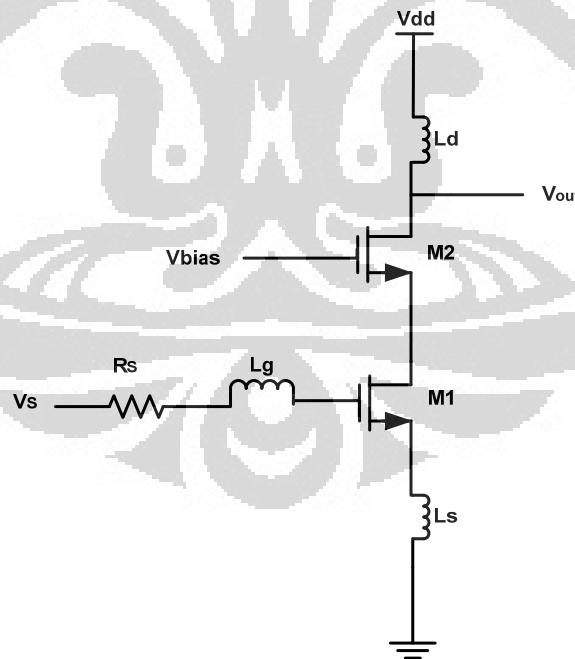
Tahapan pertama dalam perancangan sebuah *multiband* LNA adalah penentuan spesifikasi LNA yang akan dirancang. Spesifikasi LNA secara lengkap terlihat pada Tabel 3.1.

Tabel 3.1 Spesifikasi LNA yang dirancang

Spesifikasi	Frekuensi Tengah			
	950 MHz	1.85 GHz	2.35 GHz	2.75 GHz
K [6]	> 1	> 1	> 1	> 1
S ₂₁ [12]	> 10 dB	> 10 dB	> 10 dB	> 10 dB
S ₁₁ [12]	< -10 dB	< -10 dB	< -10 dB	< -10 dB
NF [12]	< 3 dB	< 3 dB	< 3 dB	< 3 dB
Bandwidth [12]	100 MHz	100 MHz	100 MHz	100 MHz
Konsumsi Daya	≤ 20 mW	≤ 20 mW	≤ 20 mW	≤ 20 mW

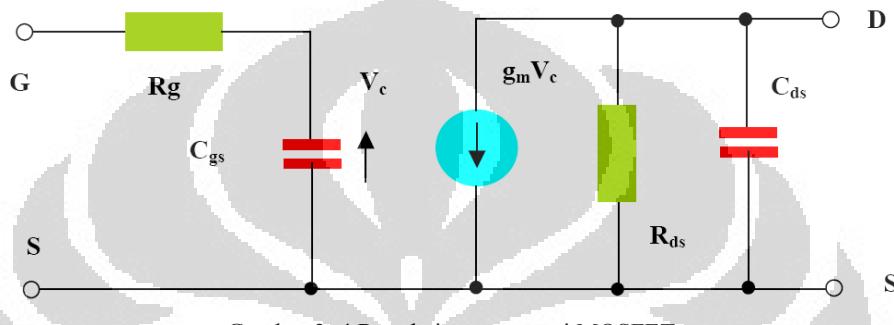
3.3 Pemilihan Topologi LNA

Pada perancangan *concurrent multiband* LNA ini, dipilih topologi LNA *inductive source degeneration* yang *di-cascode*. Topologi *inductive source degeneration*, ditunjukkan oleh Gambar 3.3, adalah yang paling umum dipakai pada perancangan CMOS LNA. Alasan dipilihnya topologi ini adalah karena mudah dalam *input matching*-nya dan *noise* yang rendah [13].



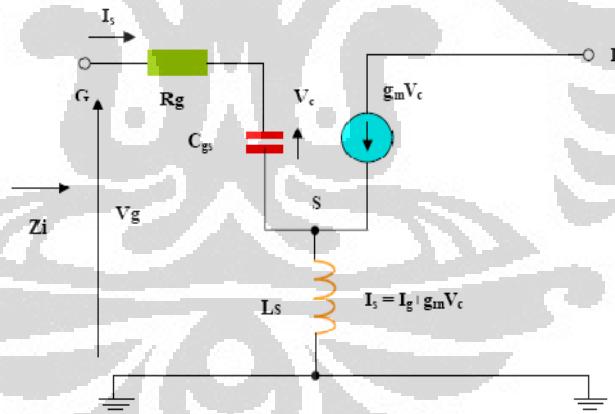
Gambar 3. 3 Topologi paling umum pada CMOS LNA

Pada topologi ini, *input matching* dilakukan melalui *inductive source degeneration*. Gambar 3.4 merupakan rangkaian pengganti dari sebuah MOSFET untuk analisa *small signal*. Dapat dilihat bahwa terdapat reaktansi kapasitif yaitu C_{gs} yang merupakan kapasitansi *gate-source*. Supaya *input* MOSFET menjadi resistansi murni dan tidak mengandung komponen impedansi imajiner, sehingga bisa dicapai kondisi *match*, maka ditambahkan induktor yang terhubung dengan *source* untuk menghilangkan reaktansi kapasitif tersebut [11].



Gambar 3. 4 Rangkaian pengganti MOSFET

Gambar 3.5 menunjukkan rangkaian pengganti MOSFET setelah penambahan *source degeneration* [11].

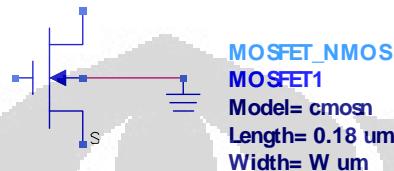


Gambar 3. 5 Rangkaian pengganti MOSFET setelah penambahan *source degeneration*

Penambahan transistor yang dipasang secara *cascode*, ditunjukkan oleh Gambar 3.3, memiliki beberapa kelebihan seperti mengurangi efek *Miller*, dan menambah isolasi antara *port input* dan *output* [2].

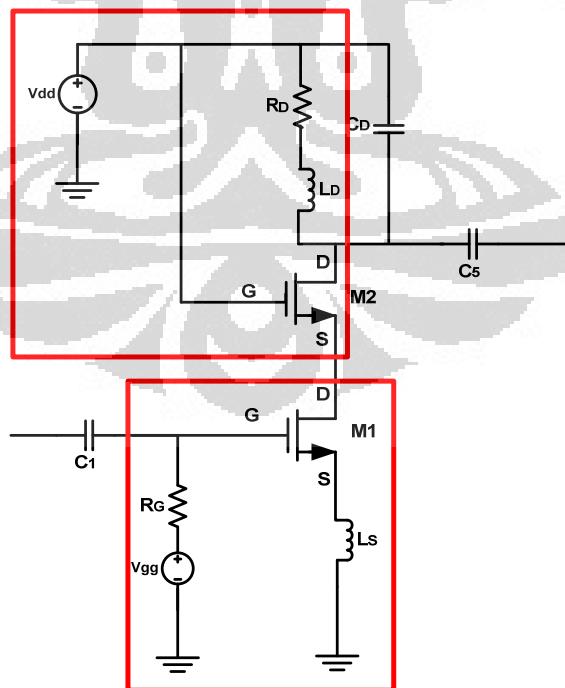
3.4 Bias DC

Dalam skripsi ini dipilih transistor MOSFET yang menggunakan teknologi CMOS 0.18 μm . Angka 0.18 μm ini menunjukkan besar panjang *gate* minimum yang digunakan. Sedangkan lebar *gate* disesuaikan untuk mendapatkan hasil yang optimal. Transistor yang digunakan pada perancangan dan simulasi adalah MOSFET tipe NMOS yang ditunjukkan oleh Gambar 3.6.



Gambar 3. 6 Transistor yang digunakan pada simulasi

Bias DC dilakukan agar transistor dapat bekerja pada daerah saturasi. Mosfet M1 mendapat catu tegangan dari V_{gg} , sedangkan mosfet M2 mendapat catu tegangan dari V_{dd} . Fungsi R_G disini adalah supaya sinyal yang masuk dari port *input*, menuju mosfet M1, bukan menuju *ground*. Oleh karena itu, nilai R_G dipilih cukup besar yaitu 2000Ω . Bias LNA yang diajukan, ditunjukkan oleh Gambar 3.7.



Gambar 3. 7 Bias LNA yang diajukan

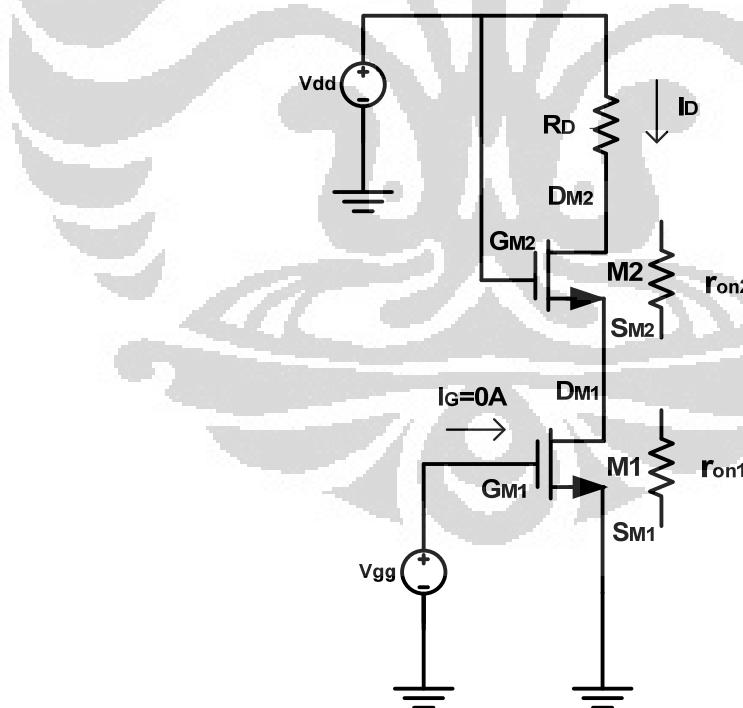
Besar nilai masing-masing komponen pada rangkaian bias, ditunjukkan oleh Tabel 3.2.

Tabel 3. 2 Nilai komponen pada rangkaian bias

Komponen	Nilai
M1 (L/W)	0,18 μ m/550 μ m
M2 (L/W)	0,18 μ m/520 μ m
Vdd	1 V
V _{gg}	0.6 V
R _D	16 Ω
R _G	2000 Ω

3.4.1 Analisa DC

Untuk analisa DC, *coupling capacitor* (C_1 dan C_5) dan C_D bersifat sebagai *open circuit*, L_D dan L_S bersifat sebagai *short circuit*. Gambar rangkaian ganti untuk analisa DC ditunjukkan oleh Gambar 3.8.



Gambar 3. 8 Rangkaian ganti untuk analisa DC

Untuk analisa DC, nilai arus pada *gate*, $I_G=0$ [9], maka R_G bersifat sebagai *short circuit*. Karena nilai V_{gg} tetap sebesar 0.6 V, maka nilai $V_{G M1}$ (V_G pada mosfet M1) adalah

$$V_{G M1} = V_{gg} = 0.6 \text{ V} \quad (3.1)$$

Karena $V_{S M1}$ (V_S pada mosfet M1) = 0 V, maka

$$\begin{aligned} V_{GS M1} &= V_{G M1} - V_{S M1} \\ &= V_{G M1} = 0.6 \text{ V} \end{aligned} \quad (3.2)$$

Dari hasil bias DC, didapatkan I_D sebesar 20 mA. Arus sebesar 20 mA, didapatkan dari

$$I_D = \frac{V_{dd}}{R_D + r_{on1} + r_{on2}} \quad (3.3)$$

dimana r_{on1} adalah hambatan mosfet M1 saat *on*, dan r_{on2} adalah hambatan mosfet M2 saat *on*.

Dengan V_{dd} sebesar 1 V, maka konsumsi daya (P_{dc}) pada rangkaian ini adalah sebesar

$$\begin{aligned} P_{dc} &= V_{dd} \times I_D \\ &= 1 \text{ V} \times 20 \text{ mA} = 20 \text{ mW}. \end{aligned} \quad (3.4)$$

Besar $V_{DS M1}$ (V_{DS} pada mosfet M1) didapatkan dari

$$\begin{aligned} V_{DS M1} &= V_{D M1} - V_{S M1} \\ &= V_{D M1} = r_{on1} \times I_D = 0.343 \text{ V} \end{aligned} \quad (3.5)$$

Besar $V_{G M2}$ (V_G pada mosfet M2) adalah

$$V_{G M2} = V_{dd} = 1 \text{ V} \quad (3.6)$$

Sedangkan besar $V_{D M2}$ (V_D pada mosfet M2) didapatkan dengan

$$\begin{aligned} V_{D M2} &= V_{dd} - (I_D \cdot R_D) \\ &= 1 - (0.02 \times 16) = 0.68 \text{ V} \end{aligned} \quad (3.7)$$

Sedangkan Besar $V_{S M2}$ (V_S pada mosfet M2) adalah

$$V_{S M2} = V_{D M1} = 0.343 \text{ V} \quad (3.8)$$

Maka besar $V_{GS M2}$ (V_{GS} pada mosfet M2) adalah

$$\begin{aligned} V_{GS M2} &= V_{G M2} - V_{S M2} \\ &= 1 - 0.343 = 0.657 \text{ V} \end{aligned} \quad (3.9)$$

dan besar V_{DS} (V_{DS} pada mosfet M2) adalah

$$\begin{aligned} V_{DS M2} &= V_{D M2} - V_{S M2} \\ &= 0.68 - 0.343 = 0.337 \text{ V} \end{aligned} \quad (3.10)$$

Agar transistor bekerja di daerah saturasi, maka harus memenuhi persamaan

$$V_{DS} > (V_{GS} - V_T) \quad (3.11)$$

dimana V_T adalah tegangan *threshold* resistor.

Besar tegangan pada masing-masing mosfet terangkum pada Tabel 3.3.

Tabel 3. 3 Nilai tegangan pada mosfet M1 dan M2

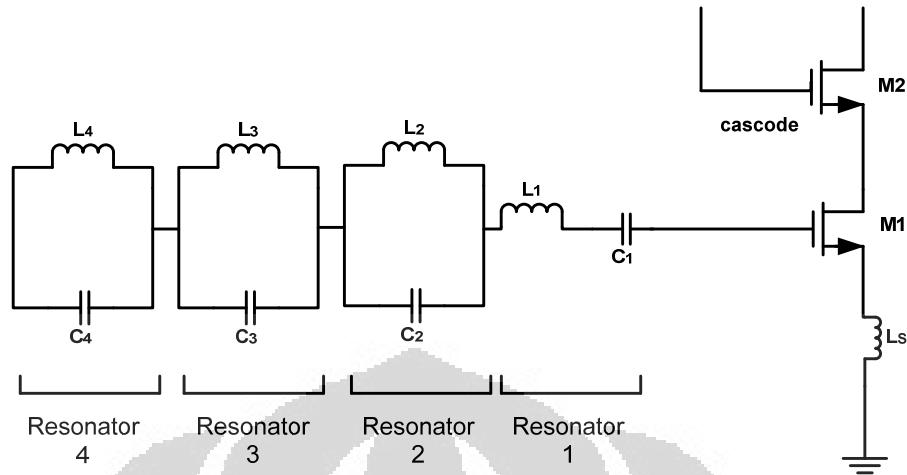
Parameter	mosfet M1	mosfet M2
V_{DS}	0.343 V	0.337 V
V_{GS}	0.6 V	0.657 V
V_T	0.437 V	0.485 V
$V_{GS} - V_T$	0.163	0.172

Sehingga didapatkan bahwa kedua mosfet tersebut bekerja di daerah saturasi.

3.5 Impedance Matching dengan Komponen Lumped

Dalam rangkaian yang diajukan, terdapat *input impedance matching* dan *output impedance matching*. *Input impedance matching* digunakan untuk memperbaiki S_{11} .

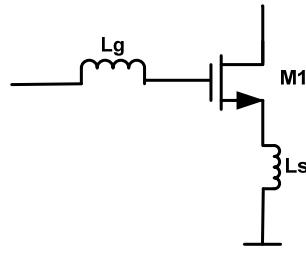
Pada skripsi ini, rangkaian *input impedance matching* dibentuk dengan topologi *inductive source degeneration*. Yaitu dengan induktor yang dipasang terhubung pada bagian *source* (L_S), yang selanjutnya akan ditambah rangkaian resonator yang berupa resonator LC (kombinasi induktor dan kapasitor yang dipasang seri maupun paralel) yang dihubung seri dengan *gate*. Jumlah resonator ini akan mempengaruhi banyaknya jumlah frekuensi resonansi yang terbentuk. Apabila terdapat empat resonator LC maka akan terbentuk empat buah frekuensi resonansi. Akan tetapi, sebuah resonator LC ini tidak serta merta beresonansi di satu *band* frekuensi saja (misal L_4 dan C_4 hanya mempengaruhi f_4 , dan L_1 dan C_1 hanya mempengaruhi f_1), tetapi keempat pasang induktor dan kapasitor ini saling berpengaruh terhadap keempat frekuensi resonansi yang ada. Rangkaian *input impedance matching* LNA yang diajukan, ditunjukkan oleh Gambar 3.9.



Gambar 3. 9 Rangkaian *input impedance matching* LNA

Dipilih tiga pasang induktor dan kapasitor yang dipasang paralel dan hanya sepasang induktor dan kapasitor yang dipasang seri adalah karena induktor-induktor yang dipasang seri akan memiliki nilai rangkaian ganti yang berupa $L_{seri} = L_1 + L_2 + \dots + L_n$, sedangkan kapasitor yang diseri akan memiliki rangkaian ganti bernilai $C_{seri} = \frac{1}{\frac{1}{c_1} + \frac{1}{c_2} + \dots + \frac{1}{c_n}}$. Sehingga apabila ada 2 induktor atau 2 kapasitor yang diseri, jumlah frekuensi resonansi yang terbentuk tidak akan bertambah.

Rangkaian resonator tersebut, terdiri dari C_1 dan L_1 , yang selanjutnya akan disebut sebagai resonator 1; C_2 dan L_2 yang selanjutnya akan disebut sebagai resonator 2; C_3 dan L_3 yang selanjutnya akan disebut sebagai resonator 3; dan C_4 dan L_4 , yang selanjutnya akan disebut sebagai resonator 4. Kombinasi dari keempat resonator ini haruslah bersifat induktif sehingga nantinya akan menghasilkan rangkaian ganti berupa L_g . Gambar rangkaian ganti resonator ditunjukkan oleh Gambar 3.10.



Gambar 3. 10 L_g sebagai rangkaian ganti resonator

Nilai masing-masing komponen pada rangkaian *input impedance matching* ditunjukkan pada Tabel 3.4.

Tabel 3. 4 Nilai komponen pada rangkaian *input impedance matching*

Komponen	Nilai
C_1	3.6 pF
L_1	16.67 nH
C_2	2.06 pF
L_2	2.58 nH
C_3	3.46 pF
L_3	1.18 nH
C_4	1.71 pF
L_4	5.53 nH
L_S	0.44 nH

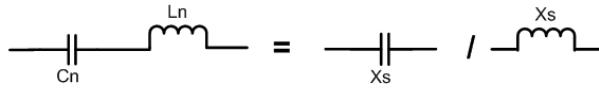
Nilai impedansi kapasitor dan induktor dapat dihitung dengan

$$X_C_n = \frac{1}{j\omega C_n} = \frac{-j}{\omega C_n} \quad (3.12)$$

$$X_L_n = j\omega L_n \quad (3.13)$$

Nilai impedansi dari kapasitor dan induktor yang dipasang secara seri seperti pada Gambar 3.11, direpresentasikan dengan

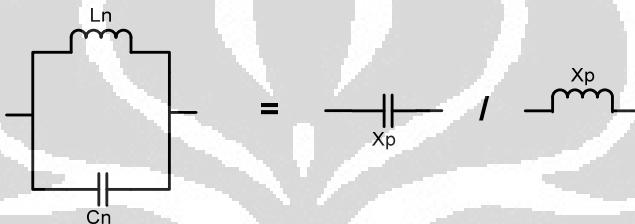
$$X_S = j\omega L_n + \frac{-j}{\omega C_n} = j(\omega L_n - \frac{1}{\omega C_n}) \quad (3.14)$$



Gambar 3. 11 Rangkaian ganti kapasitor dan induktor yang dipasang seri

Nilai impedansi dari kapasitor dan induktor yang dipasang secara paralel seperti pada Gambar 3.12, direpresentasikan dengan

$$X_p = \frac{1}{j\omega C_n + \frac{1}{j\omega L_n}} = \frac{j\omega L_n}{-\omega^2 C_n L_n + 1} = \frac{-j\omega L_n}{\omega^2 C_n L_n - 1} \quad (3.15)$$



Gambar 3. 12 Rangkaian ganti kapasitor dan induktor yang dipasang paralel

Xs dan Xp bernilai kapasitif (ditandai dengan nilai negatif) atau bernilai induktif (ditandai dengan nilai positif) bergantung pada besarnya frekuensi, serta nilai komponen L dan C yang membentuknya.

Sehingga dari rangkaian resonator yang ada pada Gambar 3.9, dapat diketahui nilai impedansi Lg, yaitu ditunjukkan dengan

$$\begin{aligned} X_{Lg} &= \left(\frac{-1}{\omega C_1} + \omega L_1 - \frac{\omega L_2}{(\omega^2 C_2 L_2 - 1)} - \frac{\omega L_3}{(\omega^2 C_3 L_3 - 1)} - \frac{\omega L_4}{(\omega^2 C_4 L_4 - 1)} \right) j \\ &= \left(\frac{\omega^2 C_1 L_1 - 1}{\omega C_1} - \frac{\omega L_2}{(\omega^2 C_2 L_2 - 1)} - \frac{\omega L_3}{(\omega^2 C_3 L_3 - 1)} - \frac{\omega L_4}{(\omega^2 C_4 L_4 - 1)} \right) j \end{aligned} \quad (3.16)$$

Dengan rincian nilai impedansi masing-masing resonator adalah:

Impedansi resonator 1 ditunjukkan oleh

$$\begin{aligned} \frac{\omega^2 C_1 L_1 - 1}{\omega C_1} j &= \frac{(\omega^2 C_1 L_1 - 1)(\omega^2 C_2 L_2 - 1)(\omega^2 C_3 L_3 - 1)(\omega^2 C_4 L_4 - 1)}{(\omega C_1)(\omega^2 C_2 L_2 - 1)(\omega^2 C_3 L_3 - 1)(\omega^2 C_4 L_4 - 1)} j \\ &= \frac{(\omega^4 C_1 L_1 C_2 L_2 - \omega^2(C_1 L_1 + C_2 L_2) + 1)(\omega^4 C_3 L_3 C_4 L_4 - \omega^2(C_3 L_3 + C_4 L_4) + 1)}{(\omega C_1)(\omega^2 C_2 L_2 - 1)(\omega^2 C_3 L_3 - 1)(\omega^2 C_4 L_4 - 1)} j \\ &= \frac{\omega^8 C_1 L_1 C_2 L_2 C_3 L_3 C_4 L_4 - \omega^6 C_3 L_3 C_4 L_4 (C_1 L_1 + C_2 L_2) + \omega^4 C_3 L_3 C_4 L_4 - \omega^6 C_1 L_1 C_2 L_2 (C_3 L_3 + C_4 L_4)}{(\omega C_1)(\omega^2 C_2 L_2 - 1)(\omega^2 C_3 L_3 - 1)(\omega^2 C_4 L_4 - 1)} j \end{aligned}$$

$$\begin{aligned}
& + \frac{\omega^4(C_1L_1C_3L_3+C_2L_2C_3L_3+C_1L_1C_4L_4+C_2L_2C_4L_4)-\omega^2(C_3L_3+C_4L_4)+\omega^4C_1L_1C_2L_2-\omega^2(C_1L_1+C_2L_2)+1}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = \frac{\omega^8C_1L_1C_2L_2C_3L_3C_4L_4-\omega^6(C_3L_3C_4L_4(C_1L_1+C_2L_2)+C_1L_1C_2L_2(C_3L_3+C_4L_4))}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& + \frac{\omega^4(C_3L_3C_4L_4+C_1L_1C_3L_3+C_2L_2C_3L_3+C_1L_1C_4L_4+C_2L_2C_4L_4+C_1L_1C_2L_2)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& + \frac{-\omega^2(C_3L_3+C_4L_4+C_1L_1+C_2L_2)+1}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \quad (3.17)
\end{aligned}$$

Impedansi resonator 2 ditunjukkan oleh

$$\begin{aligned}
-\frac{\omega L_2}{(\omega^2C_2L_2-1)}j & = -\frac{\omega L_2(\omega C_1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^2C_1L_2)(\omega^4C_3L_3C_4L_4-\omega^2(C_3L_3+C_4L_4)+1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^6C_1L_2C_3L_3C_4L_4-\omega^4C_1L_2(C_3L_3+C_4L_4)+\omega^2C_1L_2)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \quad (3.18)
\end{aligned}$$

Impedansi resonator 3 ditunjukkan oleh

$$\begin{aligned}
-\frac{\omega L_3}{(\omega^2C_3L_3-1)}j & = -\frac{\omega L_3(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_4L_4-1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^2C_1L_3)(\omega^4C_2L_2C_4L_4-\omega^2(C_2L_2+C_4L_4)+1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^6C_1L_3C_2L_2C_4L_4-\omega^4C_1L_3(C_2L_2+C_4L_4)+\omega^2C_1L_3)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \quad (3.19)
\end{aligned}$$

Impedansi resonator 4 ditunjukkan oleh

$$\begin{aligned}
-\frac{\omega L_4}{(\omega^2C_4L_4-1)}j & = -\frac{\omega L_4(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^2C_1L_4)(\omega^4C_2L_2C_3L_3-\omega^2(C_2L_2+C_3L_3)+1)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \\
& = -\frac{(\omega^6C_1L_4C_2L_2C_3L_3-\omega^4C_1L_4(C_2L_2+C_3L_3)+\omega^2C_1L_4)}{(\omega C_1)(\omega^2C_2L_2-1)(\omega^2C_3L_3-1)(\omega^2C_4L_4-1)}j \quad (3.20)
\end{aligned}$$

Sehingga didapatkan nilai impedansi rangkaian resonator adalah

$$XLg = \frac{A\omega^8-B\omega^6+C\omega^4-D\omega^2+1}{E\omega^7-F\omega^5+G\omega^3-H\omega}j \quad (3.21)$$

dimana

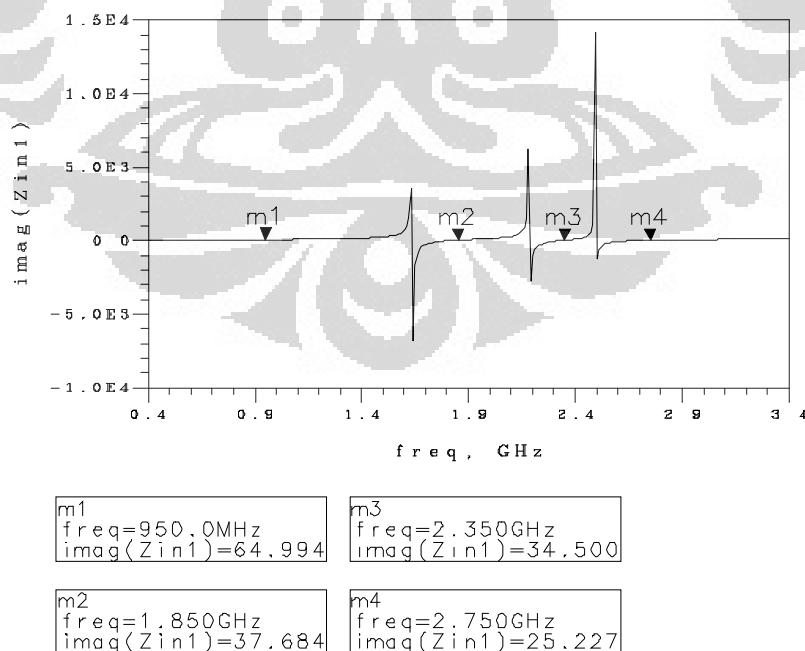
$$A = C_1L_1C_2L_2C_3L_3C_4L_4$$

$$\begin{aligned}
B &= C_1L_1C_3L_3C_4L_4 + C_2L_2C_3L_3C_4L_4 + C_1L_1C_2L_2C_3L_3 + C_1L_1C_2L_2C_4L_4 \\
&\quad + C_1L_2C_3L_3C_4L_4 + C_1L_3C_2L_2C_4L_4 + C_1L_4C_2L_2C_3L_3 \\
C &= C_3L_3C_4L_4 + C_1L_1C_3L_3 + C_2L_2C_3L_3 + C_1L_1C_4L_4 + C_2L_2C_4L_4 + C_1L_1C_2L_2 \\
&\quad + C_1L_2C_3L_3 + C_1L_2C_4L_4 + C_1L_3C_2L_2 + C_1L_3C_4L_4 + C_1L_4C_2L_2 + C_1L_4C_3L_3 \\
D &= C_3L_3 + C_4L_4 + C_1L_1 + C_2L_2 + C_1L_2 + C_1L_3 + C_1L_4 \\
E &= C_1C_2L_2C_3L_3C_4L_4 \\
F &= C_1C_3L_3C_4L_4 + C_1C_2L_2C_3L_3 + C_1C_2L_2C_4L_4 \\
G &= C_1C_3L_3 + C_1C_4L_4 + C_1C_2L_2 \\
H &= C_1
\end{aligned}$$

Karena diinginkan nilai ganti rangkaian resonator bersifat induktif, dengan kata lain $XLg > 0j$ maka

$$\frac{A\omega^8 - B\omega^6 + C\omega^4 - D\omega^2 + 1}{E\omega^7 - F\omega^5 + G\omega^3 - H\omega} > 0 \quad (3.22)$$

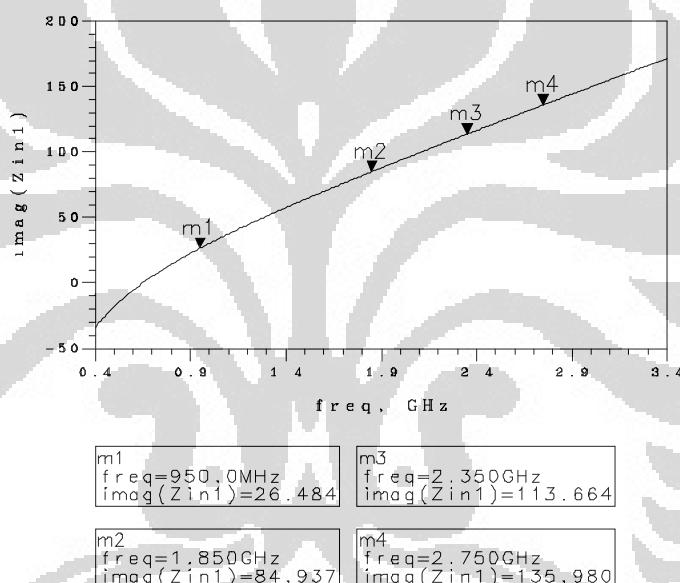
Dengan kombinasi nilai komponen *input impedance matching* seperti yang tercantum di Tabel 3.4, telah disimulasikan dan menunjukkan bahwa rangkaian resonator tersebut bersifat induktif, ditandai dengan nilai impedansi imajiner yang bernilai positif, di keempat frekuensi yang diinginkan, ditunjukkan oleh Gambar 3.13.



Gambar 3. 13 Nilai impedansi imajiner rangkaian resonator

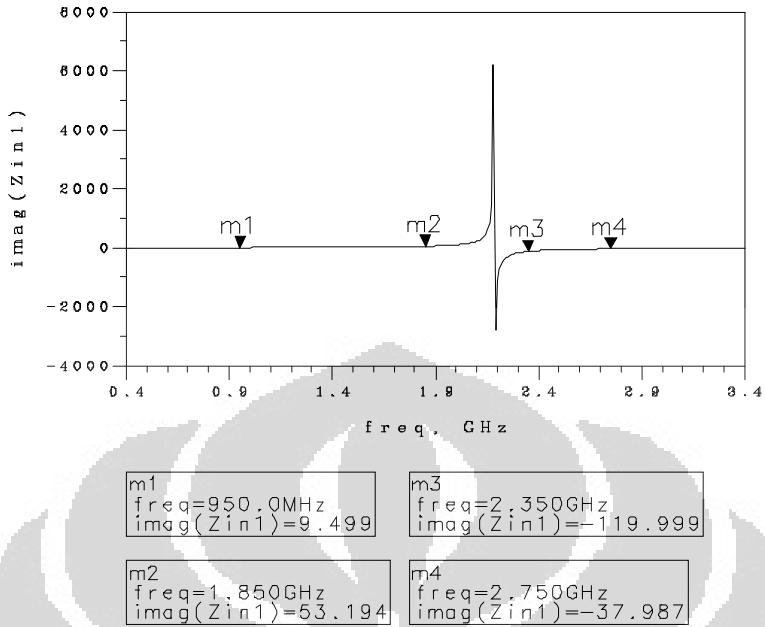
Nilai impedansi imajiner bernilai $64.994j$ pada frekuensi 950 MHz, bernilai $37.684j$ pada frekuensi 1.85 GHz, bernilai $34.500j$ pada frekuensi 2.35 GHz, dan bernilai $25.227j$ pada frekuensi 2.75 GHz.

Sifat masing-masing resonator pada keempat frekuensi dapat diketahui dari nilai impedansinya. Hasil simulasi nilai impedansi imajiner rangkaian resonator 1 ditunjukkan oleh Gambar 3.14. Resonator 1 bersifat induktif di semua frekuensi. Nilai impedansinya bertambah seiring dengan bertambahnya nilai frekuensi. Nilai impedansinya sebesar $26.484j$ pada frekuensi 950 MHz, $84.937j$ pada frekuensi 1.85 MHz, $113.664j$ pada frekuensi 2.35 GHz, dan $135.980j$ pada frekuensi 2.75 GHz.



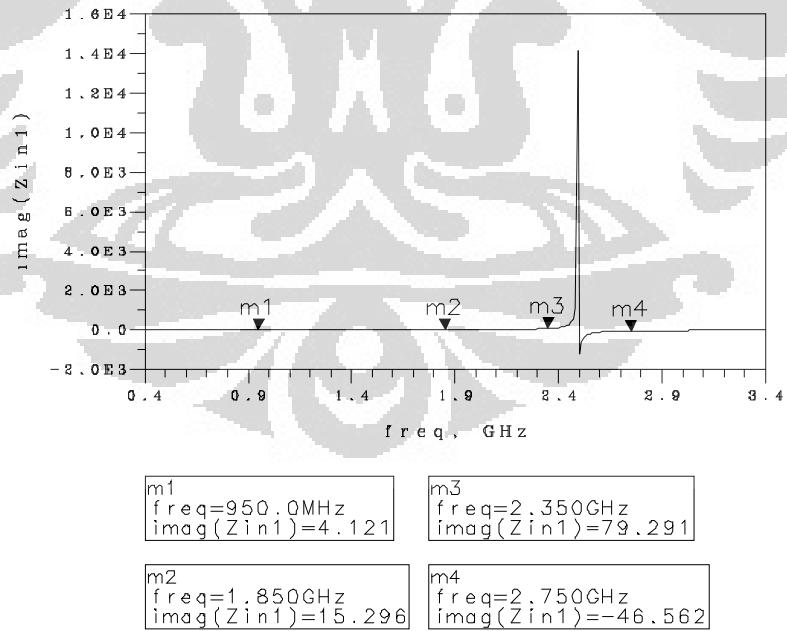
Gambar 3. 14 Nilai impedansi imajiner rangkaian resonator 1

Hasil simulasi nilai impedansi imajiner rangkaian resonator 2 ditunjukkan oleh Gambar 3.15. Resonator 2 bersifat induktif pada frekuensi 950 MHz dan 1.85 GHz dengan nilai impedansi sebesar $9.499j$ dan $53.194j$. Dan di frekuensi kerja lainnya bersifat kapasitif dengan nilai impedansi sebesar $-119.999j$ pada frekuensi 2.35 GHz, dan $-37.987j$ pada frekuensi 2.75 GHz.



Gambar 3. 15 Nilai impedansi imajiner rangkaian resonator 2

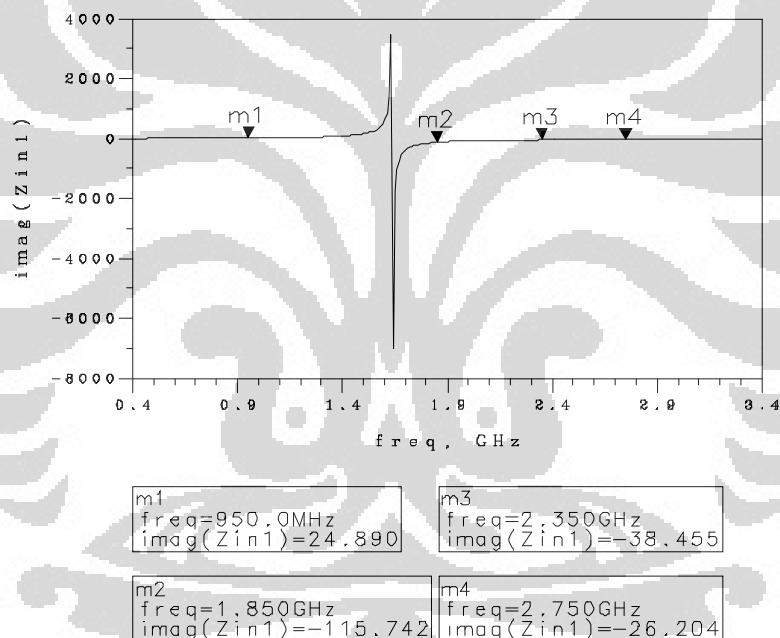
Hasil simulasi nilai impedansi imajiner rangkaian resonator 3 ditunjukkan oleh Gambar 3.16.



Gambar 3. 16 Nilai impedansi imajiner rangkaian resonator 3

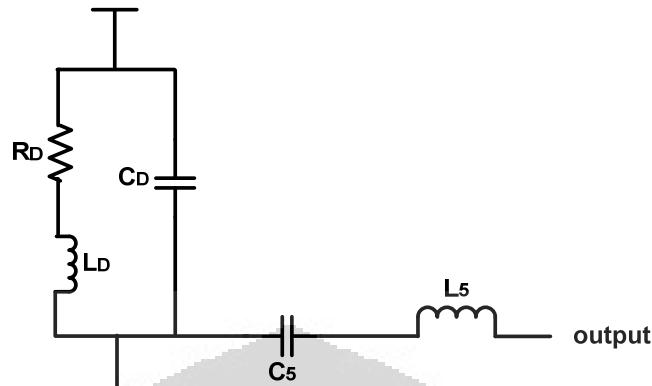
Pada frekuensi 950 MHz, 1.85 GHz dan 2.35 GHz, resonator 3 bersifat induktif dengan nilai impedansi sebesar $4.121j$ pada frekuensi 950 MHz, $15.296j$ pada frekuensi 1.85 GHz, dan $79.291j$ pada frekuensi 2.35 GHz. Sedangkan pada frekuensi 2.75 GHz, resonator 3 bersifat kapasitif dengan impedansi sebesar $-46.562j$.

Hasil simulasi nilai impedansi imajiner rangkaian resonator 4 ditunjukkan oleh Gambar 3.17. Pada frekuensi 950 MHz, resonator 4 bersifat induktif dengan nilai impedansi sebesar $24.890j$, dan bersifat kapasitif pada ketiga frekuensi yang lain. Pada frekuensi 1.85 GHz nilai impedansi $-115.742j$, pada frekuensi 2.35 GHz nilai impedansi $-38.455j$, dan pada frekuensi 2.75 GHz nilai impedansi $-26.204j$.



Gambar 3.17 Nilai impedansi imajiner rangkaian resonator 4

Output impedance matching rangkaian LNA terdiri R_D yang dipasang seri dengan L_D dan ditambahkan C_D yang dipasang paralel, serta C_5 kemudian ditambah komponen L_5 yang dipasang seri, seperti yang diperlihatkan pada Gambar 3.18.



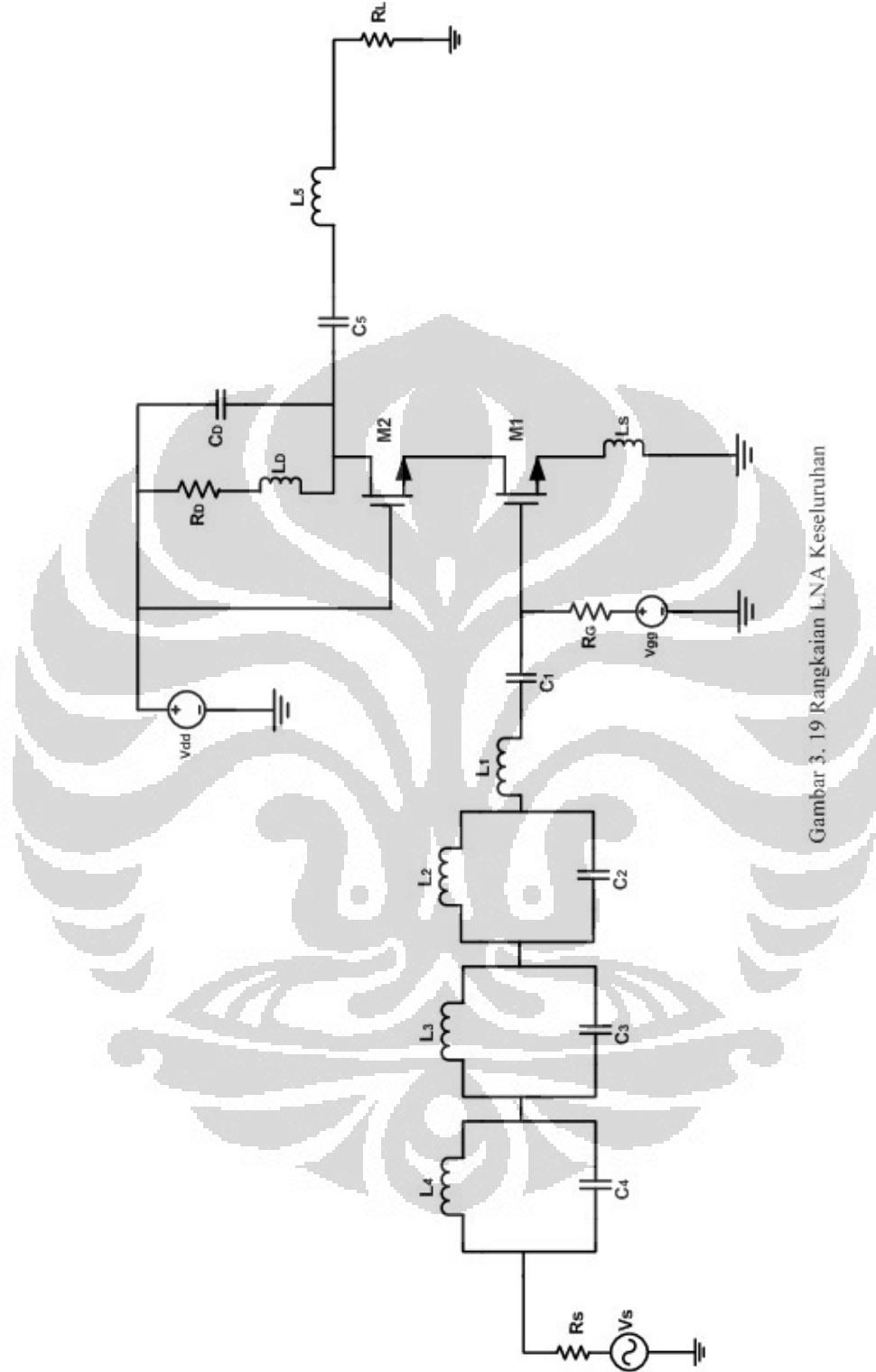
Gambar 3. 18 Rangkaian *output impedance matching* LNA

Nilai masing-masing komponen pada rangkaian *output impedance matching* ditunjukkan pada Tabel 3.5.

Tabel 3. 5 Nilai komponen pada rangkaian *output impedance matching*

Komponen	Nilai
R_D	16Ω
L_D	2.43 nH
C_D	1.5 pF
C_5	10.63 pF
L_5	1.37 nH

Gambar rangkaian LNA keseluruhan ditunjukkan oleh Gambar 3.19, dengan nilai komponen dapat dilihat pada Tabel 3.3, Tabel 3.4, dan Tabel 3.5.



Gambar 3.19 Rangkaian LNA Keseleuruhan

BAB 4

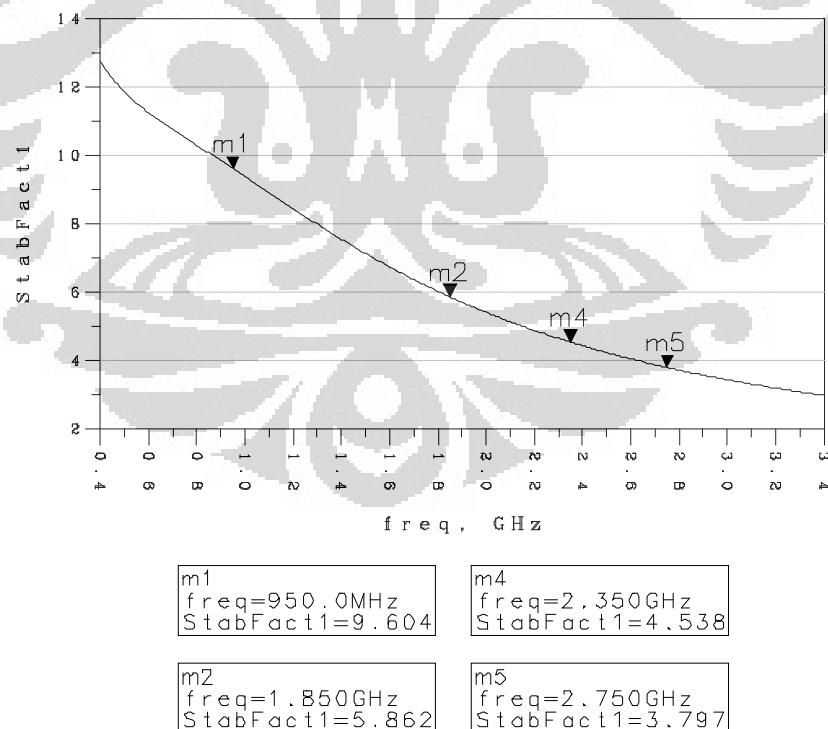
HASIL SIMULASI DAN ANALISA

4.1 Hasil Simulasi dan Analisa Rangkaian

Pada bagian ini akan dibahas hasil simulasi dan analisa dari *multiband* LNA yang telah dirancang untuk bekerja pada frekuensi tengah 950 MHz, 1.85 GHz, 2.35 GHz dan 2.75 GHz. Simulasi dilakukan dengan perangkat lunak *Advance Design System (ADS)*. Temperatur simulasi diatur sebesar 16.85°C sesuai temperatur standar IRE (IEEE) untuk analisa *noise* [14].

4.1.1 Hasil Simulasi dan Analisa Kestabilan

Hasil simulasi kestabilan (K) rangkaian *multiband* LNA tampak pada Gambar 4.1. Terlihat bahwa pada keempat *band* frekuensi yang diinginkan, nilai $K > 1$, yaitu sebesar 9.604 pada frekuensi 950 MHz, 5.862 pada frekuensi 1.85 GHz, 4.538 pada frekuensi 2.35 GHz, dan 3.797 pada frekuensi 2.75 GHz. Nilai K paling kecil adalah sebesar 1.278 pada frekuensi 17.01 GHz.



Gambar 4. 1 Hasil simulasi kestabilan

Untuk menghitung nilai K, dapat menggunakan persamaan (2.1) dan (2.2), dimana nilai S-Parameter (magnitudo dan sudut fasa) dapat dilihat pada Tabel 4.1.

Tabel 4. 1 Nilai S-Parameter

Frekuensi	S(1,1)	S(2,2)	S(1,2)	S(2,1)
	Mag /sudut (°)	Mag /sudut (°)	Mag /sudut (°)	Mag /sudut (°)
950 MHz	0.034 / -139.322	0.383 / 171.498	0.006 / 52.286	7.085 / 107.876
1.85 GHz	0.127 / 172.043	0.196 / 70.034	0.014 / 36.822	5.985 / 71.986
2.35 GHz	0.171 / 143.464	0.170 / -24.135	0.019 / 17.624	5.607 / 45.351
2.75 GHz	0.160 / -159.003	0.306 / -83.689	0.023 / 10.305	5.224 / 33.360

Nilai K_1 pada frekuensi kerja 0.95 GHz dicari dengan perhitungan dibawah ini.

$$K_{f_1=0.95\text{ GHz}} = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}| \cdot |S_{21}|}$$

$$\begin{aligned} \Delta_{f_1=0.95\text{ GHz}} &= S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \\ &= (0.034 < -139.322^\circ)(0.383 < 171.498^\circ) - (0.006 < 52.286^\circ)(7.085 < 107.876^\circ) \\ &= -0.0150 - 0.0258j \end{aligned}$$

$$|\Delta| = 0.0298$$

$$\begin{aligned} K_{f_1=0.95\text{ GHz}} &= \frac{1 - (0.034)^2 - (0.383)^2 + (0.0298)^2}{2(0.006)(7.085)} \\ &= 10.0335 \end{aligned}$$

Nilai K_2 pada frekuensi kerja 1.85 GHz dicari dengan perhitungan dibawah ini.

$$\begin{aligned} \Delta_{f_2=1.85\text{ GHz}} &= S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \\ &= (0.127 < 172.043^\circ)(0.196 < 70.034^\circ) - (0.014 < 36.822^\circ)(5.985 < 71.986^\circ) \\ &= 0.0099 - 0.0807j \end{aligned}$$

$$|\Delta| = 0.0813$$

$$\begin{aligned} K_{f_2=1.85\text{ GHz}} &= \frac{1 - (0.127)^2 - (0.196)^2 + (0.0813)^2}{2(0.014)(5.985)} \\ &= 5.6813 \end{aligned}$$

Nilai K_3 pada frekuensi kerja 2.35 GHz dicari dengan perhitungan dibawah ini.

$$\begin{aligned}\Delta_{f_3=2.35 \text{ GHz}} &= S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \\ &= (0.171 < 143.464^\circ)(0.170 < -24.135^\circ) - (0.019 < 52.286^\circ)(5.607 < 85.858^\circ) \\ &= 0.0101 + 0.1033j \\ |\Delta| &= 0.1038\end{aligned}$$

$$\begin{aligned}K_{f_3=2.35 \text{ GHz}} &= \frac{1 - (0.171)^2 - (0.170)^2 + (0.1038)^2}{2(0.019)(5.607)} \\ &= 4.4711\end{aligned}$$

Nilai K_4 pada frekuensi kerja 2.75 GHz dicari dengan perhitungan dibawah ini.

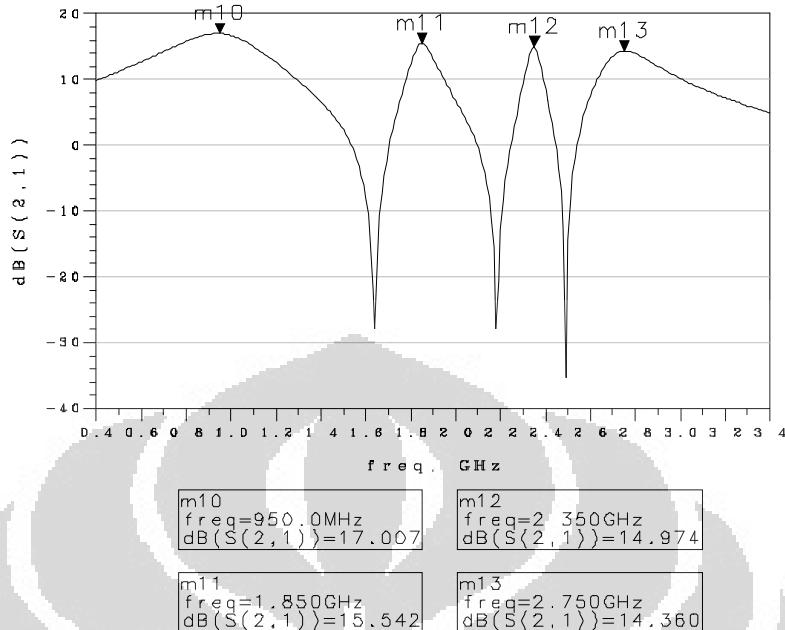
$$\begin{aligned}\Delta_{f_4=2.65 \text{ GHz}} &= S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \\ &= (0.160 < -159.003^\circ)(0.306 < -83.689^\circ) - (0.023 < 10.305^\circ)(5.224 < 33.36^\circ) \\ &= -0.1486 + 0.0722j \\ |\Delta| &= 0.1652\end{aligned}$$

$$\begin{aligned}K_{f_4=2.65 \text{ GHz}} &= \frac{1 - (0.160)^2 - (0.306)^2 + (0.1652)^2}{2(0.023)(5.224)} \\ &= 3.7788\end{aligned}$$

Sehingga didapatkan nilai $K > 1$, serta nilai $|\Delta| < 1$ di keempat frekuensi. Sehingga didapatkan kesimpulan, berdasarkan perhitungan, rancangan memenuhi syarat kestabilan di keempat frekuensi.

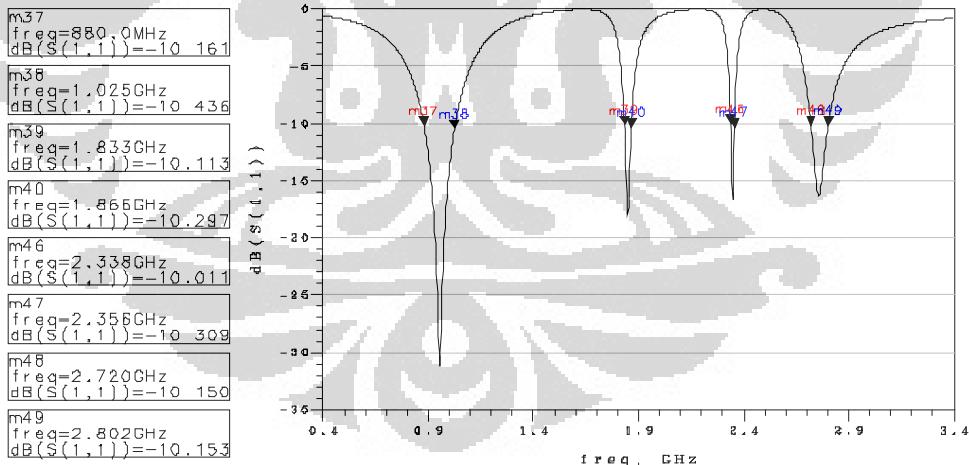
4.1.2 Hasil Simulasi dan Analisa S_{21}

Hasil simulasi S_{21} rangkaian *multiband* LNA tampak pada Gambar 4.2. Terlihat bahwa Nilai S_{21} LNA yang dirancang telah memenuhi spesifikasi yang diinginkan yaitu $S_{21} > 10$ dB di keempat *band* frekuensi yang diinginkan, yaitu sebesar 17.007 dB pada frekuensi 950 MHz, 15.542 dB pada frekuensi 1.85 GHz, 14.974 dB pada frekuensi 2.35 GHz, dan 14.380 dB pada frekuensi 2.75 GHz.

Gambar 4. 2 Hasil simulasi S_{21}

4.1.3 Hasil Simulasi dan Analisa S_{11}

Hasil simulasi S_{11} rangkaian multiband LNA tampak pada Gambar 4.3.

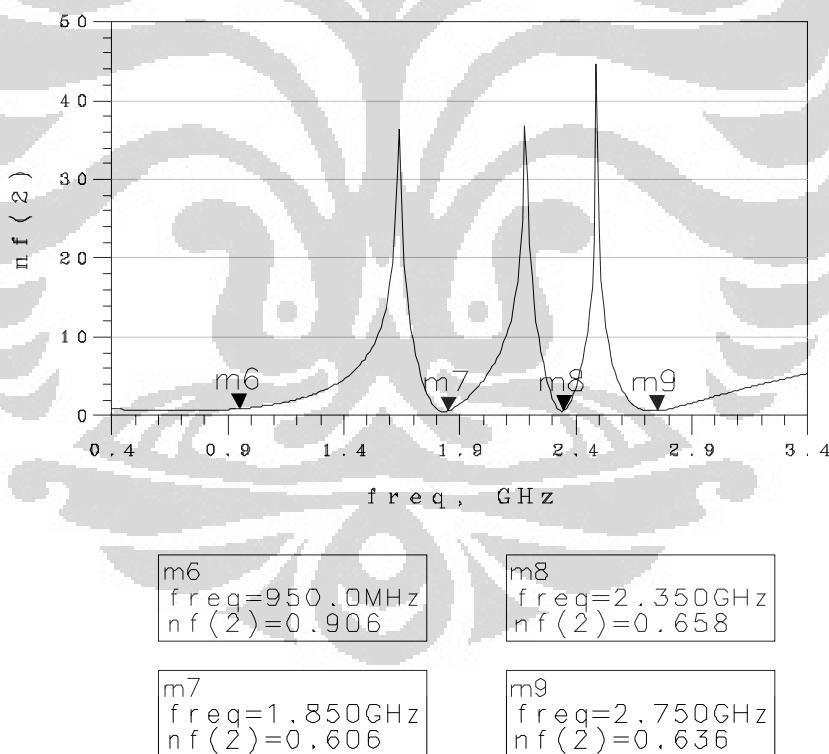
Gambar 4. 3 Hasil simulasi S_{11}

Terlihat bahwa LNA yang dirancang telah bekerja pada empat band frekuensi yang berbeda yaitu pada frekuensi tengah 950 MHz, 1.85 GHz, 2.35 GHz, serta 2.75 GHz. Nilai S_{11} LNA yang dirancang telah memenuhi spesifikasi

yang diinginkan yaitu $S_{11} < -10$ dB di keempat *band* frekuensi yang diinginkan, yaitu sebesar -29.261 dB pada frekuensi 950 MHz, -17.915 dB pada frekuensi 1.85 GHz, -15.325 dB pada frekuensi 2.35 GHz, dan -15.921 dB pada frekuensi 2.75 GHz. Dengan *bandwidth* (dengan batas S_{11} sebesar -10 dB) sebesar 145 MHz pada frekuensi 950 MHz, 33 MHz pada frekuensi 1.85 GHz, 18 MHz pada frekuensi 2.35 GHz, dan 82 MHz pada frekuensi 2.75 GHz.

4.1.4 Hasil Simulasi dan Analisa NF

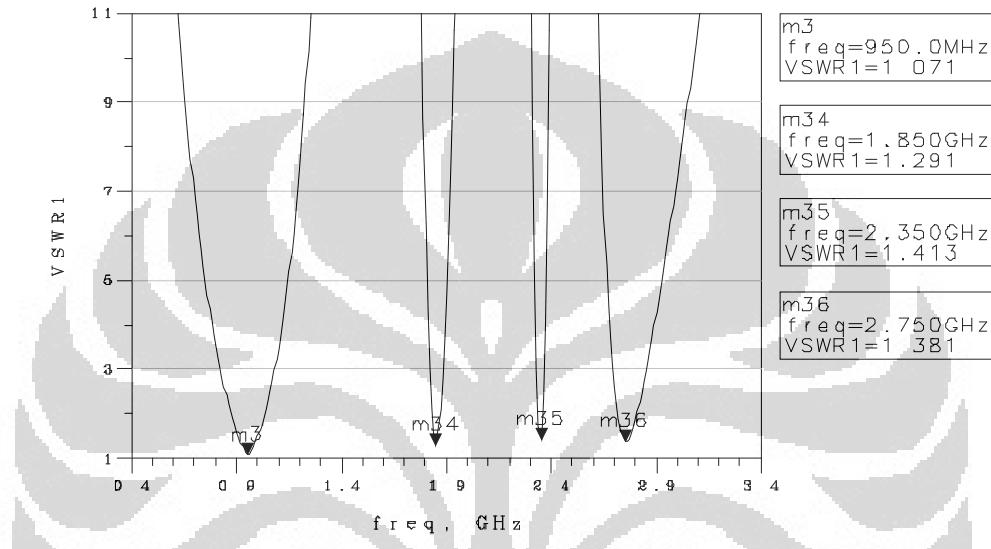
Hasil simulasi NF rangkaian *multiband* LNA tampak pada Gambar 4.4. Terlihat bahwa pada keempat *band* frekuensi yang diinginkan, nilai *Noise Figure* telah memenuhi spesifikasi yang diinginkan yaitu $NF > 3$ dB, yaitu sebesar 0.906 dB pada frekuensi 950 MHz, 0.606 dB pada frekuensi 1.85 GHz, 0.658 dB pada frekuensi 2.35 GHz, dan 0.636 dB pada frekuensi 2.75 GHz.



Gambar 4. 4 Hasil simulasi NF

4.1.5 Hasil Simulasi dan Analisa VSWR

Hasil simulasi VSWR rangkaian *multiband* LNA tampak pada Gambar 4.5. Terlihat bahwa pada keempat *band* frekuensi yang diinginkan, nilai VSWR masih memenuhi batas yang diperbolehkan yaitu $VSWR \leq 2$, yaitu sebesar 1.071 pada frekuensi 950 MHz, 1.291 pada frekuensi 1.85 GHz, 1.413 pada frekuensi 2.35 GHz, dan 1.381 pada frekuensi 2.75 GHz.

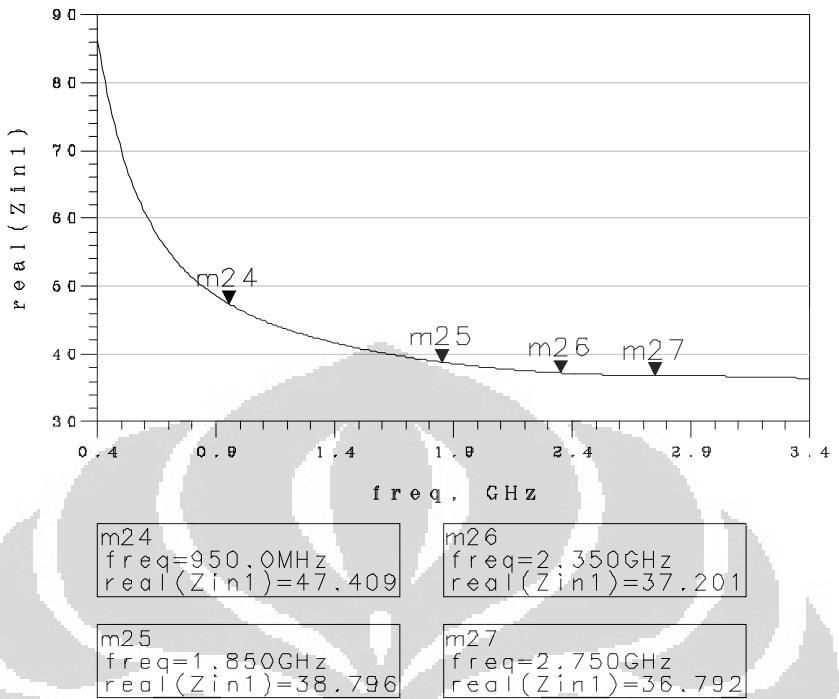
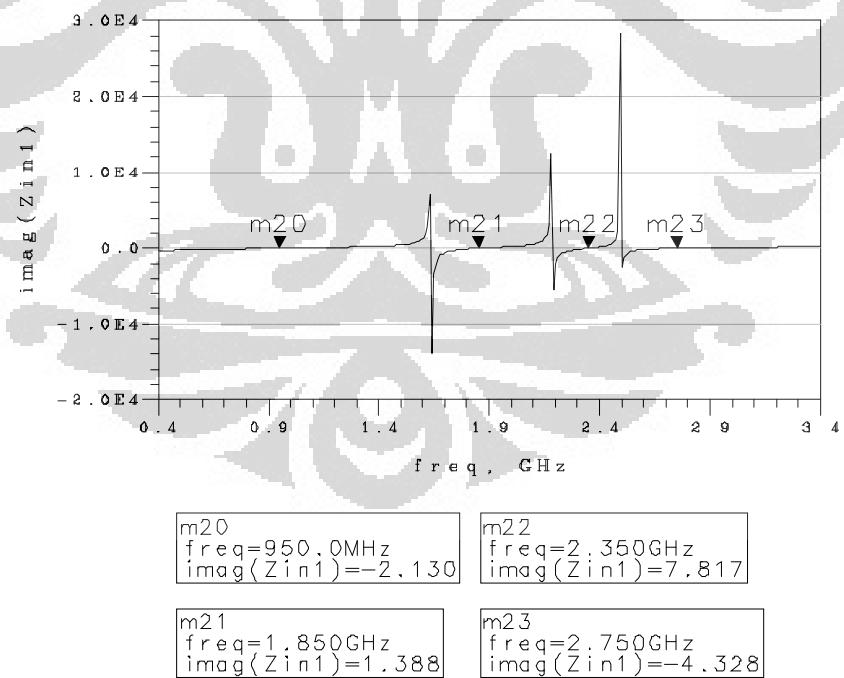


Gambar 4. 5 Hasil simulasi VSWR

Nilai VSWR ini sebanding dengan nilai S_{11} , semakin rendah nilai S_{11} maka nilai VSWR juga makin kecil. Nilai S_{11} yang semakin rendah (semakin negatif) dan nilai VSWR yang semakin kecil (semakin mendekati 1) menandakan rangkaian yang semakin mendekati *match* dengan impedansi karakteristik saluran, yang artinya makin sedikit rugi-rugi daya akibat pemantulan yang terjadi pada beban. Dalam rangkaian ini, kondisi terbaik didapatkan pada frekuensi 950 MHz, dimana nilai VSWR-nya paling mendekati nilai 1.

4.1.6 Hasil Simulasi dan Analisa Nilai Z_{in}

Hasil simulasi nilai Z_{in} *real* rangkaian *multiband* LNA tampak pada Gambar 4.6. Sedangkan hasil simulasi nilai Z_{in} imajiner rangkaian *multiband* LNA tampak pada Gambar 4.7.

Gambar 4. 6 Hasil simulasi Z_{in} realGambar 4. 7 Hasil simulasi Z_{in} imajiner

Nilai Z_{in} rangkaian LNA adalah sebesar $(47.409-2.130j)$ ohm pada frekuensi 950 MHz, $(38.796+1.388j)$ ohm pada frekuensi 1.85 GHz, $(37.201+7.817j)$ ohm pada frekuensi 2.35 GHz, dan $(36.792-4.328j)$ ohm pada frekuensi 2.75 GHz. Nilai Z_{in} ini sebanding dengan nilai S_{11} , apabila nilai Z_{in} mendekati besarnya impedansi karakteristik saluran yaitu sebesar 50 ohm, maka nilai S_{11} juga semakin rendah (semakin negatif). Nilai

Berdasarkan hasil simulasi, kinerja LNA yang dirancang, terangkum pada Tabel 4.2.

Tabel 4. 2 Hasil kinerja LNA yang dirancang

Spesifikasi	Frekuensi Tengah				Spesifikasi Terpenuhi
	950 MHz	1.85 GHz	2.35 GHz	2.75 GHz	
K	9.604	5.862	4.538	3.797	✓
S_{21} (dB)	17.007	15.542	14.974	14.380	✓
S_{11} (dB)	-29.261	-17.915	-15.325	-15.921	✓
NF (dB)	0.906	0.606	0.658	0.636	✓
Bandwidth (MHz)	145	33	18	82	hanya pada frekuensi 950 MHz
Pdc (mW)	20	20	20	20	✓

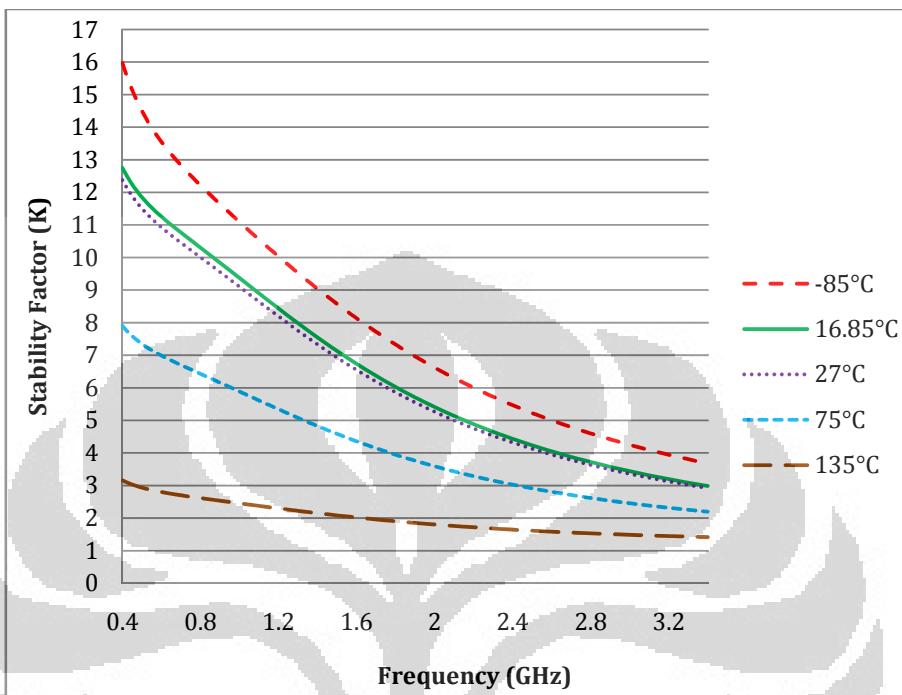
4.2 Pengaruh Temperatur Simulasi

Untuk mengetahui pengaruh temperatur terhadap hasil rancangan, simulasi juga dilakukan dengan mengatur temperatur simulasi sebesar -85°C , 27°C (suhu kamar), 75°C , dan 135°C .

4.2.1 Hasil Simulasi Kestabilan untuk Beberapa Temperatur

Gambar 4.8 menunjukkan hasil simulasi kestabilan dengan temperatur yang divariasikan yaitu sebesar -85°C , 16.85°C , 27°C , 75°C , dan 135°C . Hasil simulasi menunjukkan dengan penambahan temperatur, nilai K mengalami penurunan. Nilai K dipengaruhi oleh nilai *S parameter* seperti diberikan oleh persamaan (2.1).

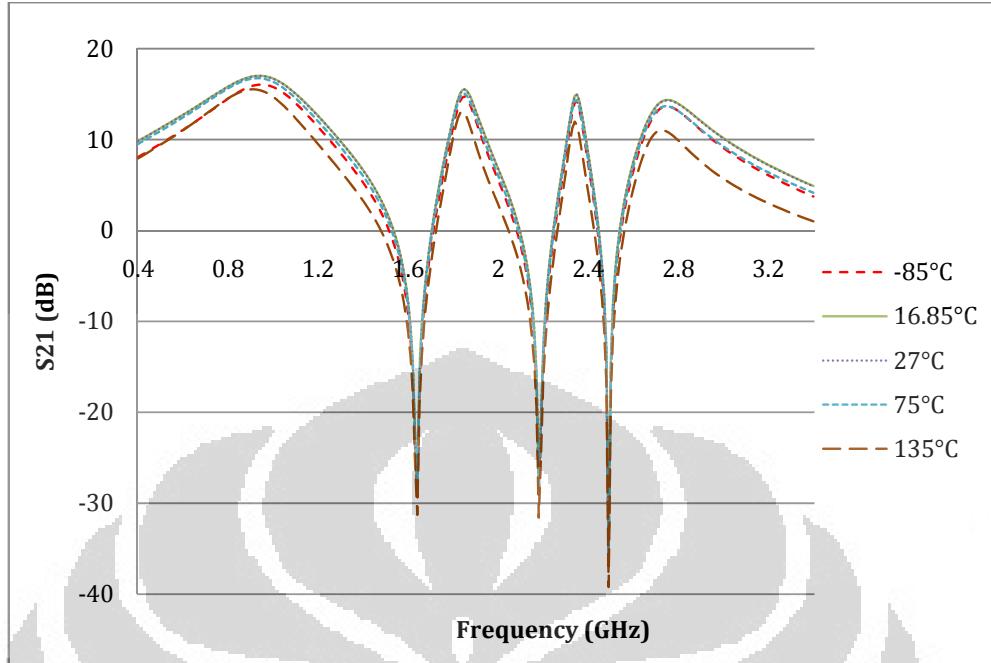
Pada kondisi lima temperatur yang disimulasikan, nilai K pada keempat frekuensi masih memenuhi spesifikasi yang diinginkan yaitu $K > 1$.



Gambar 4. 8 Hasil simulasi kestabilan dengan variasi temperatur

4.2.2 Hasil Simulasi S_{21} untuk Beberapa Temperatur

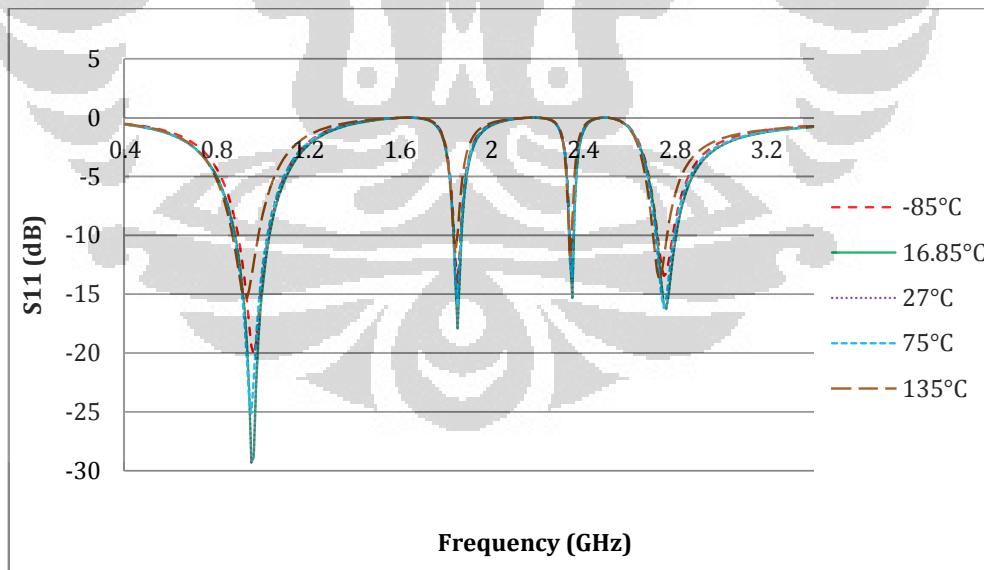
Gambar 4.9 menunjukkan hasil simulasi S_{21} dengan temperatur yang divariasi yaitu sebesar -85°C , 16.85°C , 27°C , 75°C , dan 135°C . Hasil simulasi menunjukkan bahwa besar S_{21} tertinggi didapatkan pada temperatur 16.85°C , sedangkan pada suhu kamar (27°C) besarnya S_{21} bertambah kecil tetapi nilainya mendekati besar S_{21} pada temperatur 16.85°C . Pada temperatur -85°C nilai S_{21} lebih kecil, begitu pula dengan kondisi saat temperatur 75°C . hasil S_{21} semakin menurun pada temperatur 135°C . Pada temperatur -85°C , 16.85°C , 27°C , 75°C , dan 135°C yang disimulasikan, nilai S_{21} pada keempat frekuensi masih memenuhi spesifikasi yang diinginkan. Meskipun S_{21} pada temperatur 135°C menurun cukup drastis dibandingkan pada temperatur yang lain.



Gambar 4. 9 Hasil simulasi S₂₁ dengan variasi temperatur

4.2.3 Hasil Simulasi S₁₁ untuk Beberapa Temperatur

Gambar 4.10 menunjukkan hasil simulasi S₁₁ dengan temperatur yang divariasikan yaitu sebesar -85°C, 16.85°C, 27°C, 75°C, dan 135°C.



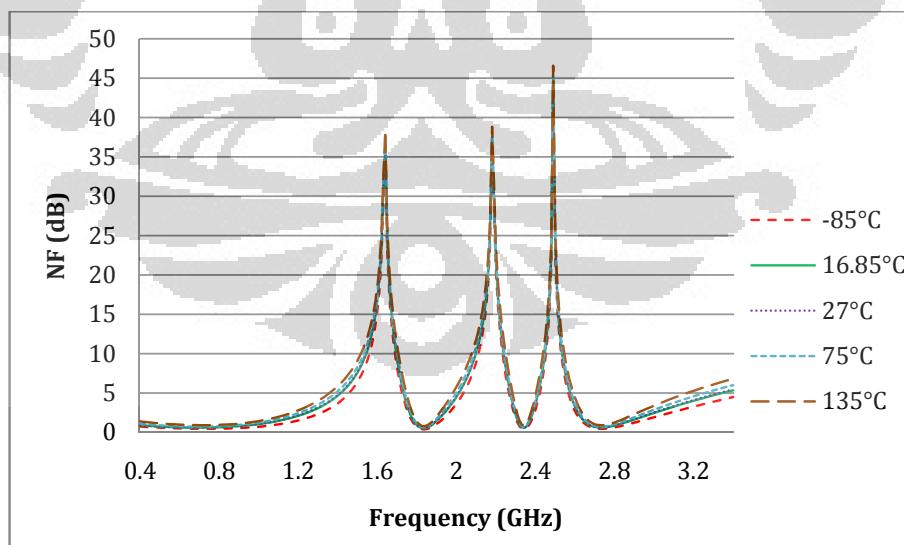
Gambar 4. 10 Hasil simulasi S₁₁ dengan variasi temperatur

Hasil simulasi menunjukkan nilai S₁₁ terbaik didapatkan pada temperatur 16.85°C, sedangkan pada temperatur kamar (27°C) nilai S₁₁ hampir sama dengan

S_{11} saat temperatur 16.85°C . Pada temperatur -85°C nilai S_{11} meningkat bila dibandingkan saat temperatur 16.85°C , begitu pula saat temperatur 75°C . S_{11} semakin meningkat saat temperatur 135°C . Pada temperatur -85°C , 16.85°C , 27°C , dan 75°C nilai S_{11} pada keempat frekuensi masih memenuhi spesifikasi yaitu $S_{11} < -10 \text{ dB}$ serta tidak mengalami pergeseran frekuensi kerja. Sedangkan pada temperatur 135°C , terjadi pergeseran frekuensi kerja dan nilai S_{11} pada frekuensi 1.85 GHz dan $2.35 \text{ GHz} > -10 \text{ dB}$. Sehingga, pada temperatur 135°C , nilai S_{11} pada frekuensi 1.85 GHz dan 2.35 GHz sudah tidak memenuhi spesifikasi.

4.2.4 Hasil Simulasi NF untuk Beberapa Temperatur

Gambar 4.11 menunjukkan hasil simulasi NF dengan temperatur yang divariasikan yaitu sebesar -85°C , 16.85°C , 27°C , 75°C , dan 135°C . Hasil simulasi menunjukkan dengan bertambahnya temperatur, NF juga bertambah. Hal ini sesuai dengan teori yang menyatakan dengan bertambahnya temperatur, maka noise juga bertambah karena pengaruh *noise thermal* yang makin besar. Hal ini menyebabkan NF menjadi lebih besar pada temperatur yang makin tinggi. Pada kondisi lima temperatur yang disimulasikan, NF pada keempat frekuensi masih memenuhi spesifikasi yang diinginkan yaitu $\text{NF} < 3 \text{ dB}$.



Gambar 4. 11 Hasil simulasi NF dengan variasi temperatur

BAB 5

KESIMPULAN

Berdasarkan hasil perancangan dan analisa hasil simulasi, maka dapat diambil kesimpulan sebagai berikut :

1. Telah dirancang *concurrent multiband* LNA yang bekerja pada frekuensi tengah 950 MHz, 1.85 GHz, 2.34 GHz, dan 2.75 GHz.
2. Hasil perancangan telah memenuhi spesifikasi yang diinginkan yaitu memiliki $K > 1$, $gain (S_{21}) > 10$ dB, $input return loss (S_{11}) < -10$ dB, $Noise figure (NF) < 3$ dB, dan konsumsi daya ≤ 20 mW di keempat frekuensi kerja. Sedangkan bandwidth = 100 MHz hanya terpenuhi di frekuensi 950 MHz.
3. Hasil rancangan LNA masih memenuhi spesifikasi yang diinginkan dari temperatur -85°C sampai dengan 75°C . Sedangkan pada temperatur 135°C , terjadi pergeseran frekuensi kerja dan rancangan sudah tidak memenuhi spesifikasi yang diinginkan.

DAFTAR REFERENSI

- [1] Rogers, J., & Plett, C. 2003. *Radio Frequency Integrated Circuit Design*. London: Artech House
- [2] Datta, S., Datta, K., Dutta, A., Bhattacharyya, T.K. "Fully Concurrent Dual-Band LNA Operating in 900 MHz/2.4 GHz Bands for Multi-Standard Wireless Receiver with sub-2dB Noise Figure". IEEE Third International Conference on Emerging Trends in Engineering and Technology, 2010
- [3] Hashemi, Hossein. "Integrated Concurrent Multiband Radios and Multiple Antenna System". Ph.D. Dissertation. California Institute of Technology. California. September 2003
- [4] Hashemi, H., & Hajimiri, A. "Concurrent Dual-Band CMOS Low Noise Amplifier and Receiver Architecture". IEEE Symposium on VLSI Circuit. 2001.
- [5] Kao, C.Y., Chiang, Y.T., Yang, J.R. "A concurrent multiband Low Noise Amplifier for WLAN/WiMAX Application". IEEE Explore 2008
- [6] Gonzalez, Guillermo Ph.D. 1984. *Microwave Transistor Amplifier Analysis and Design*. Prentice-Hall, Inc., Englewood Cliffs, New Jersey 07632.
- [7] Wentworth, S. M. *Fundamentals of Electromagnetics with Engineering Applications*. John Wiley & Sons, Inc. 2005
- [8] Andersson, Stefan. Multiband LNA Design and RF-Sampling Front-Ends for Flexible Wireless Receivers. Linköping Studies in Science and Technology Dissertation No. 1036
- [9] Boylestad, R., Nashelsky, L. *Electronic Devices and Circuit Theory*. Prentice Hall
- [10] Rohde, U. L., Newkirk, D.P. 2000. *RF/microwave Circuit Design for Wireless Applications*. John Wiley & Sons, Inc
- [11] Silver, JP. MOS COMMON-SOURCE LNA Design Tutorial. www.rfic.co.uk
- [12] Dirjen Postel. "Persyaratan Teknis Alat dan Perangkat Telekomunikasi Broadband Wireless Access (BWA). 13 Mei 2010.
- [13] T.T.N. Tran, C.C. Boon , M.A. Do, and K.S. Yeo . "A 2.4 GHz LNA utilizing π -match and capacitive feedback input network"

[14] *Description of the Noise Performance of Amplifiers and Receiving Systems*,
Sponsored by IRE subcommittee 7.9 on Noise, Proc. of the IEEE,
March,1963, pp. 436-442.

