

Perancangan multi band power amplifier class-e pada frekuensi 900 MHz, 1800 MHz, 2300 Mhz, dan 2600 Mhz = Design of multi band class-e power amplifier at 900 MHz, 1800 MHz, 2300 MHz, and 2600 MHz

Ferri Julianto

Deskripsi Dokumen: <http://lib.ui.ac.id/opac/themes/libri2/detail.jsp?id=20308323&lokasi=lokal>

Abstrak

Pada penelitian ini dirancang High efficiency Concurrent Multiband RF Power Amplifier Class-E dengan teknologi CMOS 0.18 μ m type N, yang beroperasi pada frekuensi GSM 900 MHz, GSM 1800 MHz, WIMAX 2300 Mhz, dan LTE 2600 Mhz, dengan menggunakan dua metode perancangan. Rancangan pertama menggunakan metode multiband Class-E Power Amplifier yang konvensional, dan perancangan kedua dengan menambahkan rangkaian Driver Stage untuk menghasilkan Insertion loss yang lebih besar. input matching dan output matching dirancang dengan menggunakan komponen lumped. Tujuan dari perancangan ini adalah untuk mencapai Insertion loss (S21) bernilai lebih besar dari 15 dB dan Return loss (S11) dibawah -15 dB, Tegangan supply 5 Volt, memenuhi standar kestabilan ($K > 1$), dan Power Added Efficiency >50%, Rancangan ini disimulasikan menggunakan program Advanced Design System (ADS). Hasil simulasi perancangan dengan metode rangkaian driver stage mempunyai nilai S21 sebesar 21.934 dB, 25.581 dB, 21.798 dB, dan 19.997 dB pada frekuensi 900MHz, 1800MHz, 2300MHz, dan 2600MHz. Serta nilai S11 sebesar -15.270 dB, -24.404 dB, -19.974 dB, dan -16.584 dB pada frekuensi 900MHz, 1800MHz, 2300MHz, dan 2600MHz. Dan nilai maksimum PAE sebesar 52.98% pada frekuensi-frekuensi tersebut.

<hr>

Abstract

In this research is designed High efficiency Concurrent Multiband RF Power Amplifier Class-E with 0.18 μ m CMOS type N, which operates at GSM 900 MHz, GSM 1800 MHz, WIMAX 2300 MHz, and LTE 2600 MHz, using two method of design. First design is using a Conventional Multiband Power Amplifier Class-E and the second design is by adding a Driver Stage to the circuit to achieve much higher Insertion loss. The input matching and output matching is design using lumped component. the aim of this design is to achieve result of Insertion loss) above 15 dB and Return loss below -15 dB, supply voltage 5 V, power added efficiency above 50%, this design is simulated using Advanced Design System (ADS). The simulation results using a driver stage circuit shows that S21 of 21.934 dB, 25.581 dB, 21.798 dB, dan 19.997 dB was obtained at 900MHz, 1800MHz, 2300MHz, and 2600MHz. And S11 of -15.270 dB, -24.404 dB, -19.974 dB, and -16.584 dB was obtained at 900MHz, 1800MHz, 2300MHz, and

2600MHz. In terms of maximum PAE was obtain 52.98% at those frequencies.