

Peningkatan performansi algoritma digital phase locked loop untuk sinkronisasi gelombang pada sistem grid connected photovoltaic = performance enhancement of digital phase locked loop algorithm in synchronizing the waveform on grid connected photovoltaic system

Yuddy Syaifudin

Deskripsi Dokumen: <http://lib.ui.ac.id/opac/ui/detail.jsp?id=20317995&lokasi=lokal>

Abstrak

Phase Locked Loop (PLL) merupakan suatu blok yang dapat berupa algoritma maupun rangkaian elektronika, dengan fungsi sebagai pembentuk sinyal yang sinkron dengan suatu sinyal referensi tertentu. Dalam skripsi ini, algoritma PLL (digital) akan diaplikasikan untuk melakukan proses sinkronisasi terhadap suatu sinyal tegangan tertentu yang berasal dari grid. Proses ini dilakukan dengan tujuan akhir untuk melakukan sinkronisasi antara sinyal tegangan yang diproses dari output suatu photovoltaic (PV) dengan sinyal tegangan dari grid yang bersangkutan, untuk melakukan operasi paralel. Kemudian, PLL digital ini akan dikembangkan dengan low pass filter untuk menghilangkan osilasi yang terdapat pada output PLL tersebut. Dan akhirnya, all pass filter (APF) akan digunakan bersama dengan PLL dan low pass filter yang telah dibuat sebelumnya untuk semakin memperbaiki respon output yang dihasilkan. Kesemua hasil simulasi yang diperoleh akan ditampilkan dalam bentuk grafik dalam skripsi ini untuk melakukan perbandingan dan analisis. Kemudian, PLL yang telah disimulasikan akan digunakan bersama algoritma current control untuk mensimulasikan aplikasi mereka dalam mensuplai grid dengan faktor daya yang optimal.

<hr>

Abstract

Phase Locked Loop (PLL) is a system that can be realized in an algorithm or an electronic circuit, which is used to reconstruct a signal which is synchronized to a reference signal. In this paper, a PLL algorithm (digital) will be applied to synchronize a voltage signal with a certain grid voltage signal. The final purpose of this synchronization process is to synchronize a voltage signal which is processed from the output of a photovoltaic (PV) with that grid voltage signal to perform a parallel operation. Then, this digital PLL will be developed with a low pass filter to reduce the oscillation observed in the PLL output. Finally, an all pass filter (APF) will be used together with the previous PLL and low pass filter to improve the output response. All the simulation results will be shown to be compared and analyzed. Then, the simulated PLL will be used together with current control algorithm to simulate their application in supplying grid with optimal power factor value.