

Judul:

Strategi Clocking, Jalur data dan Pengetesan pada Perancangan IC-VLSI

Pengarang/Penulis:

Harry Sudibyo S., author

Subjek:

Electrical engineering.

Nomor Panggil:

LP-pdf

Penerbitan:

Fakultas Teknik Universitas Indonesia

Link Terkait:

- [Deskripsi Bibliografi](#)
- [Dokumen Yang Mirip](#)
- [Universitas Indonesia Library](#)